

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 1 月 13 日 (13.01.2022)



(10) 国际公布号
WO 2022/007488 A1

(51) 国际专利分类号:
H01L 27/07 (2006.01)

(21) 国际申请号: PCT/CN2021/091299

(22) 国际申请日: 2021 年 4 月 30 日 (30.04.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010640727.1 2020 年 7 月 6 日 (06.07.2020) CN

(71) 申请人: 无锡华润上华科技有限公司 (CSMC TECHNOLOGIES FAB2 CO., LTD.) [CN/CN]; 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。

(72) 发明人: 冒义祥 (MAO, Yixiang); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。
严晓芬 (YAN, Xiaofen); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。 周俊芳

(ZHO, Junfang); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。

(74) 代理人: 广州华进联合专利商标代理有限公司 (ADVANCE CHINA IP LAW OFFICE); 中国广东省广州市天河区珠江东路 6 号 4501 房 (部位: 自编 01-03 和 08-12 单元) (仅限办公用途), Guangdong 510623 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) Title: TRENCH MOS BARRIER SCHOTTKY DIODE DEVICE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 沟槽金属氧化物半导体势垒肖特基二极管器件及其制造方法

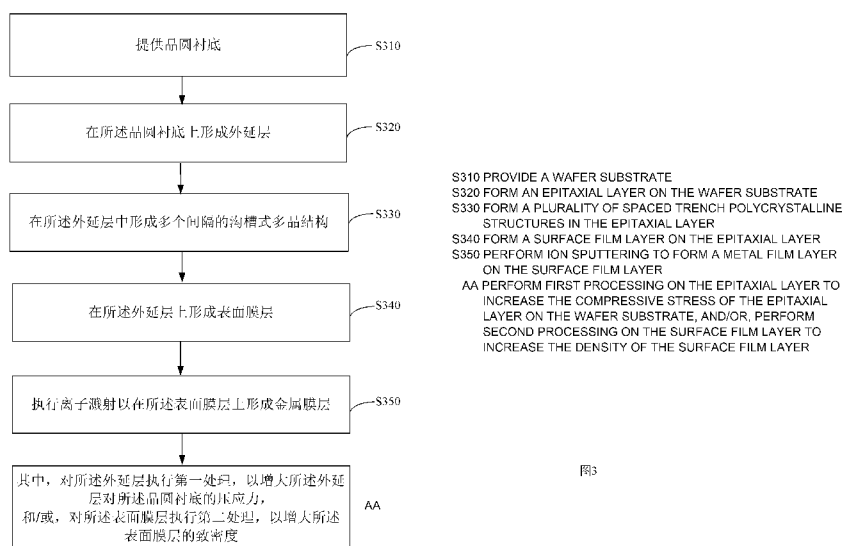


图3

(57) Abstract: A manufacturing method for a trench MOS barrier Schottky diode device. The method comprises: providing a wafer substrate (200); forming an epitaxial layer (210) on the wafer substrate (200); forming a plurality of spaced trench polycrystalline structures (220) in the epitaxial layer (210); forming a surface film layer on the epitaxial layer (210); performing ion sputtering to form a metal film layer (240) on the surface film layer; and performing first processing on the epitaxial layer (210) to increase the compressive stress of the epitaxial layer (210) on the wafer substrate (200), and/or, performing second processing on the surface film layer to increase the density of the surface film layer.



(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种沟槽金属氧化物半导体势垒肖特基二极管器件的制造方法, 所述方法包括: 提供晶圆衬底(200); 在所述晶圆衬底(200)上形成外延层(210); 在所述外延层(210)中形成多个间隔的沟槽式多晶结构(220); 在所述外延层(210)上形成表面膜层; 执行离子溅射以在所述表面膜层上形成金属膜层(240); 其中, 对所述外延层(210)执行第一处理, 以增大所述外延层(210)对所述晶圆衬底(200)的压应力, 和/或, 对所述表面膜层执行第二处理, 以增大所述表面膜层的致密度。

沟槽金属氧化物半导体势垒肖特基二极管器件及其制造方法

相关申请的交叉引用

本申请要求于 2020 年 07 月 06 日提交中国专利局、申请号为 2020106407271、发明名称为“沟槽金属氧化物半导体势垒肖特基二极管器件的制造方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明涉及半导体技术领域，具体而言涉及一种沟槽金属氧化物半导体势垒肖特基二极管器件及其制造方法。

5

背景技术

这里的陈述仅提供与本申请有关的背景信息，而不必然地构成现有技术。

沟槽金属氧化物半导体势垒肖特基二极管（Trench MOS Barrier Schottky Diodes, TMBS）器件是一种引入沟槽 MOS 栅结构的功率器件，通过利用“电荷耦合”效应降低肖特基势垒处的电场强度，从而降低正向导通压降，同时获得较低的反向漏电流。在续流二极管、智能手机充电器、太阳能电池等实际应用中，TMBS 正向导通压降和反向漏电流越低，功率损耗越少，效率也越高。

为了进一步提高 TMBS 器件的性能，需要增厚 TMBS 晶圆表面溅射的金属铝层的厚度（例如从 $4.5\mu\text{m}$ 加厚到 $6\mu\text{m}$ ）。然而，实际生产中，当溅射的金属铝层加厚时，晶圆的平整度降低，存在绕圆心一圈的翘曲，导致曝光时失焦不能作业，晶圆无法正常生产。因此，有必要提出一种沟槽金属氧化物半导体势垒肖特基二极管器件的制造方法，以解决上述问题。

发明内容

在发明内容部分中引入了一系列简化形式的概念，这将在具体实施方式部分中进一步详细说明。本发明的发明内容部分并不意味着要试图限定出所

20

要求保护的技术方案的关键特征和必要技术特征，更不意味着试图确定所要求保护的技术方案的保护范围。

本发明提供了一种沟槽金属氧化物半导体势垒肖特基二极管器件的制造方法，包括：

- 5 提供晶圆衬底；
 在所述晶圆衬底上形成外延层；
 在所述外延层中形成多个间隔的沟槽式多晶结构；
 在所述外延层上形成表面膜层；及
 执行离子溅射以在所述表面膜层上形成金属膜层；
10 其中，对所述外延层执行第一处理，以增大所述外延层对所述晶圆衬底的压应力，和/或，对所述表面膜层执行第二处理，以增大所述表面膜层的致密度。

本发明还提供一种沟槽金属氧化物半导体势垒肖特基二极管器件，包括：
晶圆衬底；

- 15 外延层，形成于所述晶圆衬底上，所述外延层中形成有多个间隔的沟槽式多晶结构；
 表面膜层，形成于所述外延层上；及
 金属膜层，形成于所述表面膜层上；
 其中，所述外延层的厚度范围为 50 μ m-60 μ m。本申请的一个或多个实施
20 例的细节在下面的附图和描述中提出。本申请的其他特征、目的和优点将从说明书、附图以及权利要求书变得明显。

附图说明

- 25 本发明的下列附图在此作为本发明的一部分用于理解本发明。附图中示出了本发明的实施例及其描述，用来解释本发明的原理。

附图中：

- 图 1 为根据现有技术的晶圆平整度示意图；
 图 2 为根据本发明示例性实施例的 TMBS 器件的结构示意性剖面图；
 图 3 为根据本发明示例性实施例的一种沟槽金属氧化物半导体势垒肖特
30 基二极管器件的制造方法的示意性流程图。

具体实施方式

在下文的描述中，给出了大量具体的细节以便提供对本发明更为彻底的理解。然而，对于本领域技术人员而言显而易见的是，本发明可以无需一个或多个这些细节而得以实施。在其他的例子中，为了避免与本发明发生混淆，对于本领域公知的一些技术特征未进行描述。

5 应当理解的是，本发明能够以不同形式实施，而不应当解释为局限于这里提出的实施例。相反地，提供这些实施例将使公开彻底和完全，并且将本发明的范围完全地传递给本领域技术人员。在附图中，为了清楚，层和区的尺寸以及相对尺寸可能被夸大。自始至终相同附图标记表示相同的元件。

应当明白，当元件或层被称为“在...上”、“与...相邻”、“连接到”或“耦合到”
10 其它元件或层时，其可以直接地在其它元件或层上、与之相邻、连接或耦合到其它元件或层，或者可以存在居间的元件或层。相反，当元件被称为“直接在...上”、“与...直接相邻”、“直接连接到”或“直接耦合到”其它元件或层时，则不存在居间的元件或层。应当明白，尽管可使用术语第一、第二、第三等描述各种元件、部件、区、层和/或部分，这些元件、部件、区、层和/或部分不
15 应当被这些术语限制。这些术语仅仅用来区分一个元件、部件、区、层或部分与另一个元件、部件、区、层或部分。因此，在不脱离本发明教导之下，下面讨论的第一元件、部件、区、层或部分可表示为第二元件、部件、区、层或部分。

空间关系术语例如“在...下”、“在...下面”、“下面的”、“在...之下”、“在...
20 之上”、“上面的”等，在这里可为了方便描述而被使用从而描述图中所示的一个元件或特征与其它元件或特征的关系。应当明白，除了图中所示的取向以外，空间关系术语意图还包括使用和操作中的器件的不同取向。例如，如果附图中的器件翻转，然后，描述为“在其它元件下面”或“在其之下”或“在其下”元件或特征将取向为在其它元件或特征“上”。因此，示例性术语“在...下面”
25 和“在...下”可包括上和下两个取向。器件可以另外地取向(旋转 90 度或其它取向)并且在此使用的空间描述语相应地被解释。

在此使用的术语的目的仅在于描述具体实施例并且不作为本发明的限制。在此使用时，单数形式的“一”、“一个”和“所述/该”也意图包括复数形式，除非上下文清楚指出另外的方式。还应明白术语“组成”和/或“包括”，当在该
30 说明书中使用时，确定所述特征、整数、步骤、操作、元件和/或部件的存在，但不排除一个或更多其它的特征、整数、步骤、操作、元件、部件和/或组的存在或添加。在此使用时，术语“和/或”包括相关所列项目的任何及所有组合。

为了彻底理解本发明，将在下列的描述中提出详细的步骤以及详细的结构，以便阐释本发明提出的技术方案。本发明的较佳实施例详细描述如下，然而除了这些详细描述外，本发明还可以具有其他实施方式。

5 为了更好地理解本发明，首先结合图 1 和图 2 对造成晶圆平整度降低的原因进行进一步的分析。参照图 2，由于金属膜层 240（铝膜）与表面膜层（介质层 231 等）的材料存在晶格失配，当在晶圆表面溅射形成铝膜时，特别是当在晶圆表面溅射形成的铝膜加厚（例如从 $4.5\mu\text{m}$ 加厚到 $6\mu\text{m}$ ）时，溅射形成的铝膜向晶圆施加一个向上的张应力，对于 TMBS 器件而言，由于形成沟槽后填充的多晶硅以及晶圆表面的介质层内存在很多空洞和悬挂键，导致其密度低于体硅和硅外延层，整体的价键束缚力减少，因此当有外加应力施加于晶圆表面时，容易产生翘曲形变，具体表现为晶圆上绕圆心一周的凸起，如图 1 所示。在一个实施例中，在溅射形成铝膜前，晶圆的高低台阶差约为 $3\mu\text{m}$ ，在溅射形成厚度约为 $6\mu\text{m}$ 的铝膜后，晶圆的高低台阶差约为 $7\mu\text{m}$ 。

15 针对上述问题，本发明提供了一种沟槽金属氧化物半导体势垒肖特基二极管器件的制造方法，如图 2 和图 3 所示，包括步骤：

S310：提供晶圆衬底 200；

S320：在所述晶圆衬底 200 上形成外延层 210；

S330：在所述外延层 210 中形成多个间隔的沟槽式多晶结构 220；

20 S340：在所述外延层 210 上形成表面膜层；

S350：执行离子溅射以在所述表面膜层上形成金属膜层 240；

其中，还包括步骤：对所述外延层 210 执行第一处理，以增大所述外延层 210 对所述晶圆衬底 200 的压应力，和/或，对所述表面膜层执行第二处理，以增大所述表面膜层的致密度。

25

首先，执行步骤 S310：提供晶圆衬底 200。

示例性地，晶圆衬底 200 可以是以下所提到的材料中的至少一种：单晶硅、绝缘体上硅（SOI）、绝缘体上层叠硅（SSOI）、绝缘体上层叠锗化硅（S-SiGeOI）、绝缘体上锗化硅（SiGeOI）以及绝缘体上锗（GeOI）等。在本实施例中，晶圆衬底 200 为 P 型硅衬底（P-sub），例如重掺杂 As 元素形成的低电阻率体材，其具体的掺杂浓度不受本发明限制。

在沟槽金属氧化物半导体势垒肖特基二极管（Trench MOS Barrier

Schottky Diodes, TMBS) 器件中, 晶圆衬底 200 作为二极管的阴极, 因此, 所述晶圆衬底 200 的背面还形成有阴极金属层 (未示出)。

示例性地, 所述阴极金属层包括但不限于钛镍银金属层。所述阴极金属层的形成方法可选用本领域技术人员所熟习的任何现有技术, 包括但不限于
5 化学气相沉积 (CVD) 法、物理气相沉积 (PVD) 法或原子层沉积 (ALD) 法等。

接下来, 执行步骤 S320: 在所述晶圆衬底 200 上形成外延层 210。

示例性地, 采用选择性外延生长形成所述外延层 210。选择性外延生长
10 可以采用低压化学气相沉积 (LPCVD)、等离子体增强化学气相沉积 (PECVD)、超高真空化学气相沉积 (UHVCVD)、快速热化学气相沉积 (RTCVD) 和分子束外延 (MBE) 中的一种。在本实施例中, 外延层 210 为 N 型硅外延层, 例如轻掺杂 P 元素形成的外延层。

在一个实施例中, 外延层 210 是在 800℃-1100℃ 高温下通入二氯二氢硅
15 (DCS) 等气体生长制备的, 硅源气体的流量为 5sccm-500sccm, 锗源气体的流量为 5sccm-500sccm, 硼源气体的流量为 5sccm-500sccm, 压强为 1Torr-100Torr, 外延生长速率约为 3.6μm/min, 在该条件下生成的外延层的厚度约为 4μm。

20 由于 As 元素比 P 元素造成的晶格失配大, 由此产生的晶格失配应力让外延层 210 存在一个对晶圆衬底 200 的压应力, 如果这个压应力足够大, 那么就能够抵消后续溅射形成的金属膜层对晶圆的张应力, 从而解决圆片翘曲变形的问题。

可选地, 执行步骤: 对所述外延层 210 执行第一处理, 以增大所述外延
25 层 210 对所述晶圆衬底 200 的压应力。

可选地, 所述第一处理包括: 增加所述外延层 210 的厚度。通过增加外延层 210 的厚度, 以增大外延层 210 对晶圆衬底 200 的压应力。

示例性地, 所述外延层 210 的厚度与所述金属膜层 240 的厚度成正比。也就是说, 所述外延层 210 的厚度随着所述金属膜层 240 厚度的增加而增大。

30 示例性地, 所述外延层 210 的厚度大于 4μm。优选地, 所述外延层 210

的厚度范围为 50 μm -60 μm 。

通过在晶圆衬底 200 上沉积更厚的外延层 210，增大了外延层 210 对晶圆衬底 200 的压应力，可以抵消后续步骤中溅射形成的厚金属膜层带来的张应力，从而改善晶圆平整度。

5 在一个实施例中，当溅射形成的金属膜层 240 为铝膜且其厚度达到 6 μm 时，所述外延层 210 的厚度约为 55 μm ，外延生长速率约为 3.6 $\mu\text{m}/\text{min}$ 。当外延层 210 的厚度约为 55 μm 时，后续溅射形成 6 μm 铝膜后，晶圆的高低台阶差约为 2.0 μm 。

10 可选地，所述第一处理包括：提高形成所述外延层 210 的温度。通过提高形成所述外延层 210 的温度，以使膨胀的晶圆在冷却到室温后外延层 210 对晶圆衬底 200 产生足够大的压应力。

示例性地，形成所述外延层 210 的温度与所述金属膜层 240 的厚度成正比。也就是说，形成所述外延层 210 的温度随着所述金属膜层 240 厚度的增加而升高。

示例性地，形成所述外延层 210 的温度大于 1100 摄氏度。优选地，形成所述外延层 210 的温度范围为 1100 $^{\circ}\text{C}$ -1200 $^{\circ}\text{C}$ 。

通过提高形成所述外延层 210 的温度，增大了外延层 210 对晶圆衬底 200 的压应力，可以抵消后续步骤中溅射形成的厚金属膜层带来的张应力，从而改善晶圆平整度。

20 在一个实施例中，在 800 $^{\circ}\text{C}$ -1100 $^{\circ}\text{C}$ 高温下生长制备外延层 210，在这个温度条件下，晶圆会发生膨胀，而且晶圆衬底 200 的膨胀比外延层 210 大；根据这个理论分析，只要晶圆膨胀的足够大，那么晶圆在冷却到室温后外延层 210 也会对晶圆衬底 200 产生足够大的压应力，从而抵抗后续 AL 溅射后的张应力和翘曲变形；因此，外延层 210 的形成温度高于 1100 摄氏度。在一个实施例中，当溅射形成的金属膜层 240 为铝膜且其厚度达到 6 μm 时，外延层 210 的形成温度约为 1130 摄氏度，外延生长速率约为 3.6 $\mu\text{m}/\text{min}$ 。当外延层 210 的形成温度约为 1130 摄氏度时，后续溅射形成 6 μm 铝膜后，晶圆的高低台阶差约为 1.4 μm 。

30

接下来，执行步骤 S330：在所述外延层 210 中形成多个间隔的沟槽式多

晶结构 220。

进一步，在所述外延层 210 中形成多个间隔的沟槽式多晶结构 220 的步骤包括：

在所述外延层 210 中形成多个间隔的沟槽；

5 在所述沟槽的底部和侧壁上形成氧化层；

在所述沟槽内填充多晶硅。

首先，在蚀刻所述外延层 210 以形成多个间隔的沟槽之前，还包括通过光刻工艺在所述外延层 210 上形成图案化的掩膜层的步骤。

接下来，以所述图案化的掩膜层为掩膜，蚀刻所述外延层 210，以在所述外延层 210 中形成多个间隔的沟槽。形成所述沟槽的方法可选用干法刻蚀或者湿法刻蚀的方法。示例性地，干法刻蚀工艺包括但不限于：反应离子刻蚀 (RIE)、离子束刻蚀、等离子体刻蚀、激光烧蚀或者这些方法的任意组合。也可以使用单一的刻蚀方法，或者也可以使用多于一个的刻蚀方法。干法刻蚀的源气体可以包括 HBr 和/或 CF₄ 气体。

15 接下来，在所述沟槽的底部和侧壁上形成氧化层，所述氧化层包括氧化物层，例如二氧化硅 (SiO₂) 层。氧化层的形成方法可以采用本领域技术人员所熟习的任何现有技术，包括但不限于化学气相沉积法(CVD)、炉管工艺、热氧化工艺等。

20 接下来，在所述沟槽内填充多晶硅。多晶硅的形成方法可选用本领域技术人员所熟习的任何现有技术，包括但不限于低压化学气相沉积法(LPCVD)。

对 TMBS 而言，由于形成沟槽后填充的多晶硅内存在很多空洞和悬挂键，其致密度远不如晶圆衬底 200 和外延层 210，整体的价键束缚力减少，降低了晶圆抗受力应变的能力，因此当有外加应力施加于晶圆表面时，更容易产生翘曲形变。

25

接下来，执行步骤 S340：在所述外延层 210 上形成表面膜层。

示例性地，所述表面膜层包括介质层 231 和肖特基势垒金属层 232，其中，所述介质层 231 位于所述晶圆的隔离区表面，所述肖特基势垒金属层 232 位于所述晶圆的器件区表面。所述介质层 231 和肖特基势垒金属层 232 的形成方法可以采用本领域技术人员所熟习的任何现有技术，包括物理气相沉积法 (PVD) 和化学气相沉积法(CVD)，优选化学气相沉积法(CVD)，如低温化

30

学气相沉积(LTCVD)、低压化学气相沉积(LPCVD)、快热化学气相沉积(RTCVD)、等离子体增强化学气相沉积(PECVD)。在一个实施例中,所述介质层 231 包括二氧化硅层。

可选地,执行步骤:对所述表面膜层执行第二处理,以增大所述表面膜层的致密度。通过增加晶圆表面膜层的致密度,提升整体价键束缚力,增强晶圆的抗受力应变能力,从而减少晶圆受力后的翘曲形变。

示例性地,所述第二处理包括:采用等离子增强化学气相沉积形成所述介质层。

由于目前 TMBS 工艺中介质层 231 的形成方法是采用低压化学气相沉积法(LPCVD),在水平卧式炉约 700°C 环境下通入正硅酸乙酯 (TEOS) 制备,该方法制备的介质层 231 存在很多的空洞和悬挂键,介质层 231 的致密度远不如晶圆衬底 200 和外延层 210,整体的价键束缚力减少,晶圆抗受力应变的能力差,因此当有外加应力施加于晶圆表面时,更容易产生翘曲形变。因此,在一个实施例中,以介质层 231 作为对象,即希望通过增加介质层的致密度来解决晶圆翘曲问题。

示例性地,采用等离子增强化学气相沉积(PECVD)形成所述介质层 231。在一个实施例中,在 P5K 设备中约 400°C 环境下通入 TEOS 制备所述介质层 231,提高了介质层 231 的致密度。

与采用 LPCVD 形成的介质层相比,采用 PECVD 形成的介质层具有更好的致密度。具体地,当进行湿法腐蚀时,采用 PECVD 形成的介质层的腐蚀速率远低于采用 LPCVD 形成的介质层的腐蚀速率:当采用配比为 7:1 的 BOE 溶液进行湿法腐蚀时,采用 PECVD 形成的介质层的腐蚀速率约为 338 A/min,采用 LPCVD 形成的介质层的腐蚀速率约为 742 A/min;当采用配比为 15:1 的 HF 溶液进行湿法腐蚀时,采用 PECVD 形成的介质层的腐蚀速率约为 1540 A/min,采用 LPCVD 形成的介质层的腐蚀速率约为 2705 A/min。

通过采用等离子增强化学气相沉积形成介质层 231,增大了晶圆表面介质层 231 的致密度,增强了晶圆抗受力应变的能力,避免发生翘曲形变,从而改善晶圆平整度。

在一个实施例中,当溅射形成的金属膜层 240 为铝膜且其厚度达到 6 μ m 时,采用 PECVD 形成介质层的晶圆的平整度约为 1.7 μ m,而采用 LPCVD 形成介质层的晶圆的平整度约为 7 μ m。

接下来, 执行步骤 S350: 执行离子溅射以在所述表面膜层上形成金属膜层 240。

示例性地, 所述金属膜层 240 包括铝膜, 所述铝膜的厚度大于或等于 $6\mu\text{m}$ 。

示例性地, 溅射的原理是用带电粒子轰击靶材, 加速的离子轰击固体表面时, 发生表面原子碰撞并发生能量和动量的转移, 使靶材原子从表面逸出并淀积在衬底材料上的过程。以荷能粒子(常用气体正离子)轰击某种材料的靶面, 而使靶材表面的原子或分子从中逸出的现象。采用溅射工艺具有基体温度低, 薄膜质纯, 组织均匀密实, 牢固性和重现性好等优点。作为一个实例, 制备铝膜的过程中, 溅射靶采用高纯 Al, 并以高纯 Ar 气作为溅射气体通入溅射腔内, 采用超真空直流磁控溅射设备进行镀膜, 以形成厚度约为 $6\mu\text{m}$ 的铝膜。

根据本发明提供的沟槽金属氧化物半导体势垒肖特基二极管器件的制造方法, 通过对外延层执行第一处理以增大所述外延层对所述晶圆衬底的压应力, 和/或, 对表面膜层执行第二处理以增大所述表面膜层的致密度, 以抵消后续溅射形成金属膜层产生的张应力和/或增强晶圆的抗受力应变能力, 避免晶圆发生翘曲变形, 改善晶圆的平整度。

本发明已经通过上述实施例进行了说明, 但应当理解的是, 上述实施例只是用于举例和说明的目的, 而非意在将本发明限制于所描述的实施例范围内。此外本领域技术人员可以理解的是, 本发明并不局限于上述实施例, 根据本发明的教导还可以做出更多种的变型和修改, 这些变型和修改均落在本发明所要求保护的范围以内。本发明的保护范围由附属的权利要求书及其等效范围所界定。

权利要求书

1、一种沟槽金属氧化物半导体势垒肖特基二极管器件的制造方法，包括：
提供晶圆衬底；

在所述晶圆衬底上形成外延层；

在所述外延层中形成多个间隔的沟槽式多晶结构；

5 在所述外延层上形成表面膜层；及

执行离子溅射以在所述表面膜层上形成金属膜层；

其中，对所述外延层执行第一处理，以增大所述外延层对所述晶圆衬底的压应力，和/或，对所述表面膜层执行第二处理，以增大所述表面膜层的致密度。

10 2、如权利要求1所述的制造方法，其特征在于，所述第一处理包括：增加所述外延层的厚度。

3、如权利要求2所述制造方法，其特征在于，所述外延层的厚度与所述金属膜层的厚度成正比，所述外延层的厚度范围为50 μm -60 μm 。

15 4、如权利要求1所述的制造方法，其特征在于，所述第一处理包括：提高形成所述外延层的温度。

5、如权利要求4所述的制造方法，其特征在于，形成所述外延层的温度与所述金属膜层的厚度成正比，形成所述外延层的温度范围为1100 $^{\circ}\text{C}$ -1200 $^{\circ}\text{C}$ 。

20 6、如权利要求1所述的制造方法，其特征在于，所述表面膜层包括介质层和肖特基势垒金属层，其中，所述介质层位于所述晶圆的隔离区表面，所述肖特基势垒金属层位于所述晶圆的器件区表面。

7、如权利要求6所述的制造方法，其特征在于，所述第二处理包括：采用等离子增强化学气相沉积形成所述介质层。

25 8、如权利要求1所述的制造方法，其特征在于，所述金属膜层包括铝膜，所述铝膜的厚度大于或等于6 μm 。

9、如权利要求1所述的制造方法，其特征在于，在所述外延层中形成多个间隔的沟槽式多晶结构的步骤包括：

在所述外延层中形成多个间隔的沟槽；

在所述沟槽的底部和侧壁上形成氧化层；

在所述沟槽内填充多晶硅。

10、如权利要求 1 所述的制造方法，其特征在于，所述晶圆衬底的背面形成有阴极金属层，所述阴极金属层包括钛镍银金属层。

11、一种沟槽金属氧化物半导体势垒肖特基二极管器件，包括：

5 晶圆衬底；

外延层，形成于所述晶圆衬底上，所述外延层中形成有多个间隔的沟槽式多晶结构；

表面膜层，形成于所述外延层上；及

金属膜层，形成于所述表面膜层上；

10 其中，所述外延层的厚度范围为 $50\mu\text{m}$ - $60\mu\text{m}$ 。

12、根据权利要求 11 所述的沟槽金属氧化物半导体势垒肖特基二极管器件，其特征在于，所述金属膜层包括铝膜，所述铝膜的厚度大于或等于 $6\mu\text{m}$ 。

13、根据权利要求 11 所述的沟槽金属氧化物半导体势垒肖特基二极管器件，其特征在于，所述外延层的厚度随所述金属膜层厚度的增加而增大。

15 14、如权利要求 11 所述的沟槽金属氧化物半导体势垒肖特基二极管器件，其特征在于，所述外延层的掺杂造成的晶格失配比所述晶圆衬底的掺杂造成的晶格失配大。

20 15、如权利要求 14 所述的沟槽金属氧化物半导体势垒肖特基二极管器件，其特征在于，所述外延层的掺杂元素为磷元素，所述晶圆衬底的掺杂元素为砷元素。

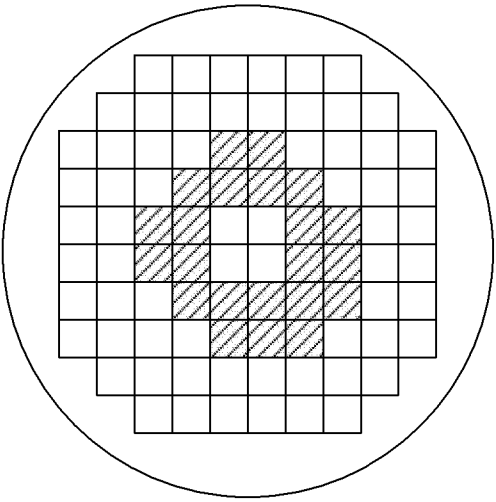


图1

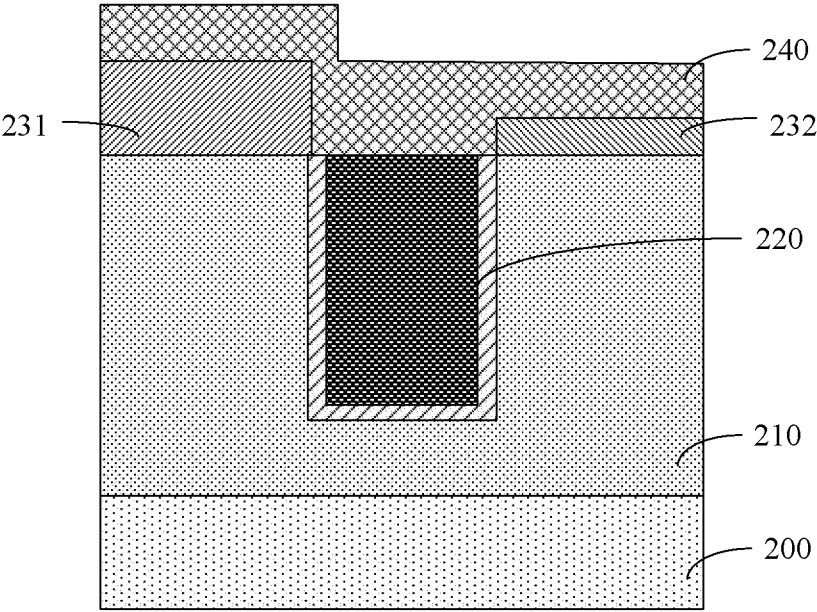


图2

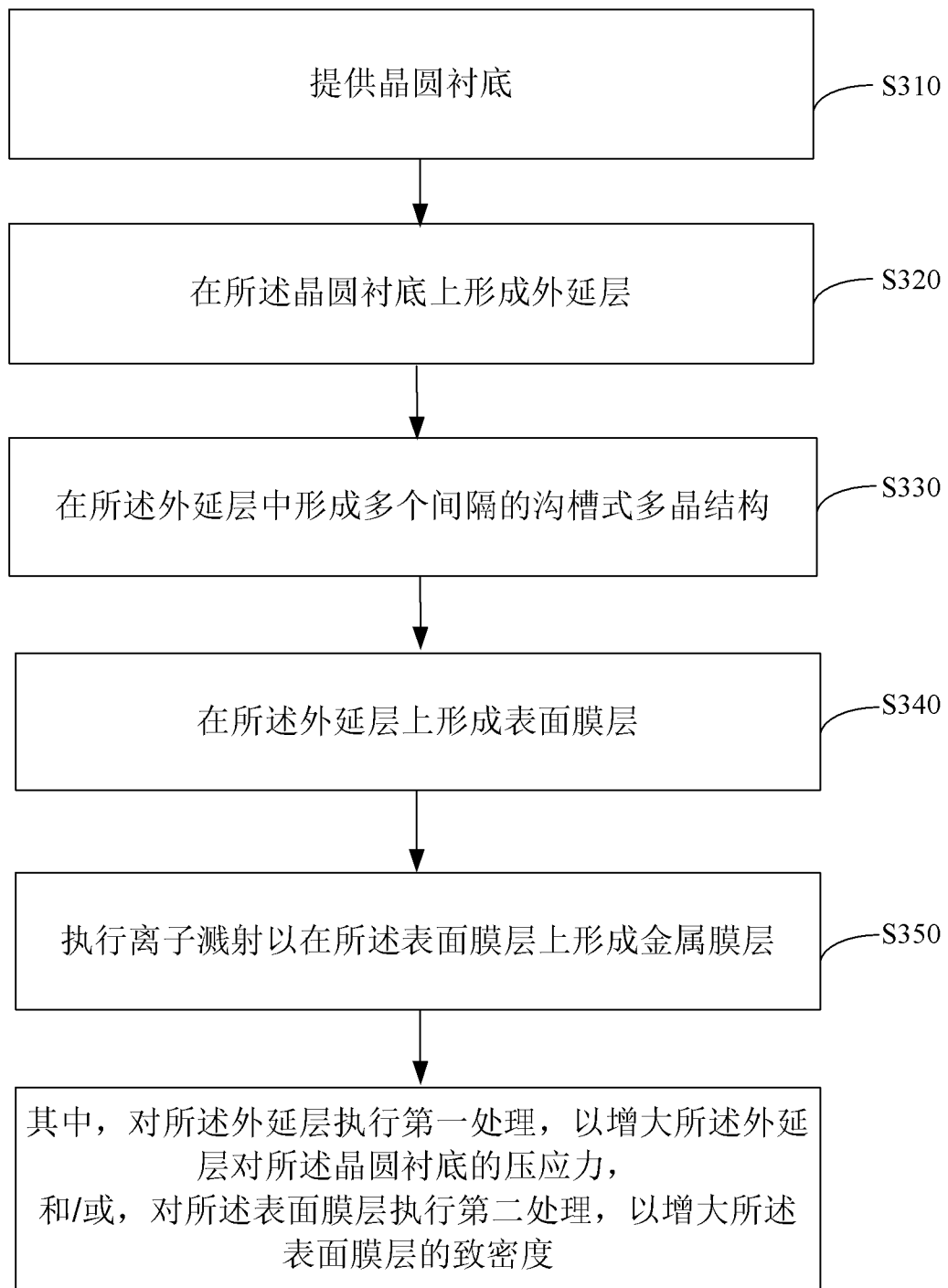


图3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/091299

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/07(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI, SIPOABS, CNKI, CNABS, CNTXT: 肖特基势垒二极管, 外延, 介质, 介电, 金属, 压力, 应力, 致密, 紧密, 翘曲, 晶圆, 晶片, 衬底, 基板, 增大, 增加, 提高, Schottky barrier diode, exten+, medium, dielectric, metal, press+, stress, compact+, warp+, buckl+, wafer, substrate, increas+, enhanc+, improv+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101901807 A (SUZHOU SILIKRON SEMICONDUCTOR TECHNOLOGY CORP. LTD.) 01 December 2010 (2010-12-01) description paragraphs [0040]-[0057], figures 6A-6E	11-15
A	CN 101901807 A (SUZHOU SILIKRON SEMICONDUCTOR TECHNOLOGY CORP. LTD.) 01 December 2010 (2010-12-01) entire document	1-10
A	CN 102184853 A (GRACE SEMICONDUCTOR MANUFACTURING CORPORATION) 14 September 2011 (2011-09-14) entire document	1-15
A	CN 104617133 A (SHANGHAI HUAHONG GRACE SEMICONDUCTOR MANUFACTURING CORPORATION) 13 May 2015 (2015-05-13) entire document	1-15

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

30 July 2021

Date of mailing of the international search report

05 August 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2021/091299

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	101901807	A	01 December 2010	CN	101901807	B	09 November 2011
CN	102184853	A	14 September 2011	CN	102184853	B	02 December 2015
CN	104617133	A	13 May 2015	CN	104617133	B	06 February 2018

国际检索报告

国际申请号

PCT/CN2021/091299

A. 主题的分类 H01L 27/07 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																	
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) DWPI, SIPOABS, CNKI, CNABS, CNTXT: 肖特基势垒二极管, 外延, 介质, 介电, 金属, 压力, 应力, 致密, 紧密, 翘曲, 晶圆, 晶片, 衬底, 基板, 增大, 增加, 提高, Schottky barrier diode, exten+, medium, dielectric, metal, press+, stress, compact+, warp+, buckl+, wafer, substrate, increas+, enhanc+, improv+																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 101901807 A (苏州硅能半导体科技股份有限公司) 2010年 12月 1日 (2010 - 12 - 01) 说明书第[0040]-[0057]段、图6A-6E</td> <td>11-15</td> </tr> <tr> <td>A</td> <td>CN 101901807 A (苏州硅能半导体科技股份有限公司) 2010年 12月 1日 (2010 - 12 - 01) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 102184853 A (上海宏力半导体制造有限公司) 2011年 9月 14日 (2011 - 09 - 14) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 104617133 A (上海华虹宏力半导体制造有限公司) 2015年 5月 13日 (2015 - 05 - 13) 全文</td> <td>1-15</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 101901807 A (苏州硅能半导体科技股份有限公司) 2010年 12月 1日 (2010 - 12 - 01) 说明书第[0040]-[0057]段、图6A-6E	11-15	A	CN 101901807 A (苏州硅能半导体科技股份有限公司) 2010年 12月 1日 (2010 - 12 - 01) 全文	1-10	A	CN 102184853 A (上海宏力半导体制造有限公司) 2011年 9月 14日 (2011 - 09 - 14) 全文	1-15	A	CN 104617133 A (上海华虹宏力半导体制造有限公司) 2015年 5月 13日 (2015 - 05 - 13) 全文	1-15
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
X	CN 101901807 A (苏州硅能半导体科技股份有限公司) 2010年 12月 1日 (2010 - 12 - 01) 说明书第[0040]-[0057]段、图6A-6E	11-15															
A	CN 101901807 A (苏州硅能半导体科技股份有限公司) 2010年 12月 1日 (2010 - 12 - 01) 全文	1-10															
A	CN 102184853 A (上海宏力半导体制造有限公司) 2011年 9月 14日 (2011 - 09 - 14) 全文	1-15															
A	CN 104617133 A (上海华虹宏力半导体制造有限公司) 2015年 5月 13日 (2015 - 05 - 13) 全文	1-15															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件													
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
国际检索实际完成的日期	国际检索报告邮寄日期																
2021年 7月 30日	2021年 8月 5日																
ISA/CN的名称和邮寄地址	授权官员																
中国国家知识产权局 (ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088	孙重清																
传真号 (86-10)62019451	电话号码 (86-10)62412093																

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/091299

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	101901807	A	2010年 12月 1日	CN	101901807 B 2011年 11月 9日
CN	102184853	A	2011年 9月 14日	CN	102184853 B 2015年 12月 2日
CN	104617133	A	2015年 5月 13日	CN	104617133 B 2018年 2月 6日