【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和6年10月15日(2024.10.15)

【国際公開番号】WO2022/084782
【出願番号】特願2022-557212(P2022-557212)
【国際特許分類】
Ｈ１０Ｂ 10/00(2023.01)
Ｈ１０Ｂ 51/00(2023.01)
Ｈ１０Ｂ 99/00(2023.01)
Ｈ０１Ｌ 21/8234(2006.01)
Ｈ０１Ｌ 27/088(2006.01)
Ｈ０１Ｌ 21/822(2006.01)
Ｈ０１Ｌ 29/786(2006.01)
Ｈ０１Ｌ 21/336(2006.01)
Ｇ１１Ｃ 11/22(2006.01)
【ＦＩ】
Ｈ１０Ｂ 10/00
Ｈ１０Ｂ 51/00
Ｈ１０Ｂ 99/00 ４４１
Ｈ０１Ｌ 27/088 Ｈ
Ｈ０１Ｌ 27/088 Ｅ
Ｈ０１Ｌ 27/088３３１Ｅ
Ｈ０１Ｌ 27/088３３１Ｆ
Ｈ０１Ｌ 27/04 Ｆ
Ｈ０１Ｌ 29/78 ６１３Ｂ
Ｈ０１Ｌ 29/78 ３７１
Ｈ０１Ｌ 27/06 １０２Ａ
Ｈ０１Ｌ 27/04 Ｃ
Ｇ１１Ｃ 11/22 １１０

【手続補正書】
【提出日】令和6年10月4日(2024.10.4)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
第１のトランジスタ乃至第６のトランジスタと、第１のＦＴＪ素子及び第２のＦＴＪ素子と、を有し、
前記第１のトランジスタのソース又はドレインの一方は、第１の配線と常に導通しており、
前記第１のトランジスタのソース又はドレインの他方は、前記第４のトランジスタのゲートと常に導通しており、
前記第１のトランジスタのゲートは、前記第２のトランジスタのゲートと常に導通しており、
前記第２のトランジスタのソース又はドレインの一方は、第２の配線と常に導通しており、

前記第２のトランジスタのソース又はドレインの他方は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記第５のトランジスタのゲートと常に導通しており、
前記第３のトランジスタのソース又はドレインの一方は、前記第４のトランジスタのゲートと常に導通しており、
前記第３のトランジスタのソース又はドレインの他方は、第３の配線と常に導通しており、
前記第４のトランジスタのソース又はドレインの一方は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記第５のトランジスタのゲートと常に導通しており、
前記第４のトランジスタのソース又はドレインの他方は、前記第３の配線と常に導通しており、
前記第５のトランジスタのソース又はドレインの一方は、前記第６のトランジスタのソース又はドレインの一方と常に導通しており、
前記第５のトランジスタのソース又はドレインの他方は、第４の配線と常に導通しており、
前記第６のトランジスタのソース又はドレインの他方は、第５の配線と常に導通しており、
前記第１のＦＴＪ素子の入力端子は、前記第２のＦＴＪ素子の入力端子と常に導通しており、
前記第１のＦＴＪ素子の出力端子は、前記第４のトランジスタのゲートと常に導通しており、
前記第２のＦＴＪ素子の出力端子は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記第５のトランジスタのゲートと常に導通している、
半導体装置。
【請求項２】
第１のトランジスタ乃至第７のトランジスタと、第１のＦＴＪ素子及び第２のＦＴＪ素子と、容量素子と、を有し、
前記第１のトランジスタのソース又はドレインの一方は、第１の配線と常に導通しており、
前記第１のトランジスタのソース又はドレインの他方は、前記第４のトランジスタのゲートと常に導通しており、
前記第１のトランジスタのゲートは、前記第２のトランジスタのゲートと常に導通しており、
前記第２のトランジスタのソース又はドレインの一方は、第２の配線と常に導通しており、
前記第２のトランジスタのソース又はドレインの他方は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記容量素子の第１の電極と常に導通しており、
前記第３のトランジスタのソース又はドレインの一方は、前記第４のトランジスタのゲートと常に導通しており、
前記第３のトランジスタのソース又はドレインの他方は、第３の配線と常に導通しており、
前記第４のトランジスタのソース又はドレインの一方は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記容量素子の第１の電極と常に導通しており、
前記第４のトランジスタのソース又はドレインの他方は、前記第３の配線と常に導通しており、
前記第５のトランジスタのソース又はドレインの一方は、前記第６のトランジスタのソース又はドレインの一方と常に導通しており、
前記第５のトランジスタのソース又はドレインの他方は、第４の配線と常に導通しており、
前記第５のトランジスタのゲートは、前記容量素子の第２の電極と常に導通しており、
前記第６のトランジスタのソース又はドレインの他方は、第５の配線と常に導通しており

、
前記第７のトランジスタのソース又はドレインの一方は、前記第５のトランジスタのゲートと常に導通しており、かつ、前記容量素子の第２の電極と常に導通しており、
前記第１のＦＴＪ素子の入力端子は、前記第２のＦＴＪ素子の入力端子と常に導通しており、
前記第１のＦＴＪ素子の出力端子は、前記第４のトランジスタのゲートと常に導通しており、
前記第２のＦＴＪ素子の出力端子は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記容量素子の第１の電極と常に導通している、
半導体装置。
【請求項３】
第１のトランジスタ乃至第８のトランジスタと、第１のＦＴＪ素子及び第２のＦＴＪ素子と、を有し、
前記第１のトランジスタのソース又はドレインの一方は、第１の配線と常に導通しており、
前記第１のトランジスタのソース又はドレインの他方は、前記第４のトランジスタのゲートと常に導通しており、かつ、前記第７のトランジスタのゲートと常に導通しており、
前記第１のトランジスタのゲートは、前記第２のトランジスタのゲートと常に導通しており、
前記第２のトランジスタのソース又はドレインの一方は、第２の配線と常に導通しており、
前記第２のトランジスタのソース又はドレインの他方は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記第５のトランジスタのゲートと常に導通しており、
前記第３のトランジスタのソース又はドレインの一方は、前記第４のトランジスタのゲートと常に導通しており、かつ、前記第７のトランジスタのゲートと常に導通しており、
前記第３のトランジスタのソース又はドレインの他方は、第３の配線と常に導通しており、
前記第４のトランジスタのソース又はドレインの一方は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記第５のトランジスタのゲートと常に導通しており、
前記第４のトランジスタのソース又はドレインの他方は、前記第３の配線と常に導通しており、
前記第５のトランジスタのソース又はドレインの一方は、前記第６のトランジスタのソース又はドレインの一方と常に導通しており、
前記第５のトランジスタのソース又はドレインの他方は、第４の配線と常に導通しており、
前記第６のトランジスタのソース又はドレインの他方は、第５の配線と常に導通しており、
前記第７のトランジスタのソース又はドレインの一方は、前記第８のトランジスタのソース又はドレインの一方と常に導通しており、
前記第７のトランジスタのソース又はドレインの他方は、前記第４の配線と常に導通しており、
前記第８のトランジスタのソース又はドレインの他方は、第６の配線と常に導通しており、
前記第１のＦＴＪ素子の入力端子は、前記第２のＦＴＪ素子の入力端子と常に導通しており、
前記第１のＦＴＪ素子の出力端子は、前記第４のトランジスタのゲートと常に導通しており、かつ、前記第７のトランジスタのゲートと常に導通しており、
前記第２のＦＴＪ素子の出力端子は、前記第３のトランジスタのゲートと常に導通しており、かつ、前記第５のトランジスタのゲートと常に導通している、
半導体装置。

【請求項４】
請求項１乃至請求項３のいずれか一に記載の半導体装置と、筐体と、を有する、
電子機器。