

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6254767号
(P6254767)

(45) 発行日 平成29年12月27日(2017.12.27)

(24) 登録日 平成29年12月8日(2017.12.8)

(51) Int.Cl.	F 1			
B 41 J 2/01	(2006.01)	B 41 J	2/01	4 5 1
B 41 J 2/05	(2006.01)	B 41 J	2/05	
B 41 J 2/14	(2006.01)	B 41 J	2/14	2 O 1
B 41 J 2/145	(2006.01)	B 41 J	2/145	
B 41 J 2/155	(2006.01)	B 41 J	2/155	

請求項の数 9 (全 24 頁)

(21) 出願番号	特願2013-97998 (P2013-97998)
(22) 出願日	平成25年5月7日(2013.5.7)
(65) 公開番号	特開2014-218002 (P2014-218002A)
(43) 公開日	平成26年11月20日(2014.11.20)
審査請求日	平成28年4月18日(2016.4.18)

(73) 特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(74) 代理人	100076428 弁理士 大塚 康徳
(74) 代理人	100112508 弁理士 高柳 司郎
(74) 代理人	100115071 弁理士 大塚 康弘
(74) 代理人	100116894 弁理士 木村 秀二
(74) 代理人	100130409 弁理士 下山 治
(74) 代理人	100134175 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】記録ヘッド及び記録装置

(57) 【特許請求の範囲】

【請求項 1】

多層基板の第1層に複数の電気熱変換素子を配列し、前記複数の電気熱変換素子の配列される位置に対応して前記多層基板の第2層に前記複数の電気熱変換素子の温度を検知する複数の温度検知素子を配列した構成の素子基板と前記素子基板の上にオリフィスプレートとを備える記録ヘッドであって、

前記オリフィスプレートに前記複数の電気熱変換素子それぞれに対応して予め定められた間隔で形成され、前記複数の電気熱変換素子を駆動することで発生する熱によりインクを吐出する複数のノズルと、

前記素子基板に形成される、前記複数のノズルそれぞれにインクを供給するインク供給口とを有し、

前記複数の温度検知素子の少なくとも一部を直列に接続して温度検知素子列を構成し、前記温度検知素子列の一端が定電流を給電する第1の配線に接続され、前記温度検知素子列の他端が第2の配線に接続され、

前記インク供給口は、

前記複数のノズルそれぞれに個別的にインクを供給する複数の独立インク供給口と、

前記複数の独立インク供給口が連通する共通インク供給口とを有し、

前記オリフィスプレートと前記素子基板との間にあって前記複数の独立インク供給口どうしは連通し、前記連通した部分が前記素子基板の上で梁部を形成し、

前記複数の電気熱変換素子と前記複数の温度検知素子は前記梁部に配置され、

10

20

前記複数の電気熱変換素子と前記複数の温度検知素子とは列方向と行方向に配列され、前記温度検知素子列は、前記複数の温度検知素子を前記列方向、或いは、前記行方向に直列に接続して構成することを特徴とする記録ヘッド。

【請求項 2】

前記複数の独立インク供給口を 2 つずつの対とし、

前記複数のノズルそれぞれに前記対を対応させるように配置し、

前記対が連通して前記梁部を形成することを特徴とする請求項1に記載の記録ヘッド。

【請求項 3】

前記インク供給口は、前記素子基板を貫通することを特徴とする請求項 1 に記載の記録ヘッド。

10

【請求項 4】

前記第 1 の配線からの電圧と前記第 2 の配線からの電圧とを入力し、2 つの電圧の差電圧を反映した信号を出力する差動増幅器をさらに有することを特徴とする請求項 1 乃至3のいずれか 1 項に記載の記録ヘッド。

【請求項 5】

前記温度検知素子列を構成する前記複数の温度検知素子の少なくとも一部に対応する複数の電気熱変換素子を時分割に選択して駆動する制御回路をさらに有することを特徴とする請求項4に記載の記録ヘッド。

【請求項 6】

前記温度検知素子列を構成する前記複数の温度検知素子の少なくとも一部のそれぞれに対応する別の複数の温度検知素子を直列に接続して構成される参照温度検知素子列と、

20

前記参照温度検知素子列を構成する前記別の複数の温度検知素子それぞれの間の差電圧を演算する複数の演算回路と、

前記第 1 の配線からの電圧と前記別の複数の温度検知素子それぞれの間の差電圧のいずれか 1 つの差電圧とを入力し、2 つの電圧の差電圧を反映した信号を出力する差動増幅器と、

前記別の複数の温度検知素子それぞれの間の差電圧のいずれか 1 つの差電圧を選択するスイッチとをさらに有することを特徴とする請求項 1 乃至5のいずれか 1 項に記載の記録ヘッド。

【請求項 7】

30

前記複数の温度検知素子それぞれは薄膜抵抗体であることを特徴とする請求項 1 乃至6のいずれか 1 項に記載の記録ヘッド。

【請求項 8】

前記素子基板を複数、前記複数の電気熱変換素子の配列方向に配置して記録媒体の幅に対応した記録幅としたフルライン記録ヘッドとすることを特徴とする請求項 1 乃至7のいずれか 1 項に記載の記録ヘッド。

【請求項 9】

請求項8に記載のフルライン記録ヘッドを用いて記録を行う記録装置。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は記録ヘッド及び記録装置に関し、特に、例えば、インクジェット方式に従って記録を行うフルライン記録ヘッド及びこれを用いて記録を行う記録装置に関する。

【背景技術】

【0002】

インクジェット記録ヘッドでは、異物によるノズルの目詰まりや、インク供給経路内に混入した気泡やノズル表面の濡れ性の変化等により、全体又は一部のノズルで吐出不良が発生することがある。そこで吐出不良の発生したノズルを特定して画像補完や記録ヘッドの回復動作に反映させることが重要となっている。

【0003】

50

このため、特許文献 1 では、電気熱変換素子を用いた複数の記録素子各々に絶縁膜を介し薄膜抵抗体で形成される温度検知素子を設け、その記録素子に対応したノズル毎の温度情報を検出して温度変化の具合から吐出不良のノズルを検査する方法を提案している。

【 0 0 0 4 】

一方、インクジェット記録ヘッドの吐出性能を向上させる流路構造が様々提案されている。例えば、特許文献 2 では、吐出口に対してインク流路を対称的に配置すると共に、複数の独立したインク供給口に挟まれたインク流路を用いた構成で吐出周波数を高め、更に吐出口間の圧力クロストークを軽減して安定吐出する構成を提案している。

【先行技術文献】

【特許文献】

10

【 0 0 0 5 】

【特許文献 1】特開 2008 - 023987 号公報

【特許文献 2】特開 2010 - 201921 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 6 】

さて、各記録素子の近傍に温度検知素子とその付帯回路を設ける上で、記録素子を含めた構造及び機能、性能に影響を与えないようになると共に、限られたスペースの中に温度検知回路を配置して所望の温度情報を取得しなければならない。

【 0 0 0 7 】

20

例えば、特許文献 2 に開示のインクジェット記録ヘッドに特許文献 1 に提案された温度検知回路を設ける際には、記録素子とその配線や、インク供給路及びノズル構造を変えないように温度検知回路を設けることが求められる。特に、独立したインク供給口を用いて高解像度のノズル配列に対応する温度検知回路を備えることが求められている。

【 0 0 0 8 】

本発明は上記従来例に鑑みてなされたもので、記録性能を維持しつつ、基本的な構造を変えることなく効率的に温度検知素子をして配線して、温度検知が可能な記録ヘッドと、その記録ヘッドを搭載した記録装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 9 】

30

上記目的を達成するために本発明の記録ヘッドは次のような構成からなる。

【 0 0 1 0 】

即ち、多層基板の第 1 層に複数の電気熱変換素子を配列し、前記複数の電気熱変換素子の配列される位置に対応して前記多層基板の第 2 層に前記複数の電気熱変換素子の温度を検知する複数の温度検知素子を配列した構成の素子基板と前記素子基板の上にオリフィスプレートとを備える記録ヘッドであって、前記オリフィスプレートに前記複数の電気熱変換素子それぞれに対応して予め定められた間隔で形成され、前記複数の電気熱変換素子を駆動することで発生する熱によりインクを吐出する複数のノズルと、前記素子基板に形成される、前記複数のノズルそれぞれにインクを供給するインク供給口とを有し、前記複数の温度検知素子の少なくとも一部を直列に接続して温度検知素子列を構成し、前記温度検知素子列の一端が定電流を給電する第 1 の配線に接続され、前記温度検知素子列の他端が第 2 の配線に接続され、前記インク供給口は、前記複数のノズルそれぞれに個別的にインクを供給する複数の独立インク供給口と、前記複数の独立インク供給口が連通する共通インク供給口とを有し、前記オリフィスプレートと前記素子基板との間にあって前記複数の独立インク供給口どうしは連通し、前記連通した部分が前記素子基板の上で梁部を形成し、前記複数の電気熱変換素子と前記複数の温度検知素子は前記梁部に配置され、前記複数の電気熱変換素子と前記複数の温度検知素子とは列方向と行方向に配列され、前記温度検知素子列は、前記複数の温度検知素子を前記列方向、或いは、前記行方向に直列に接続して構成することを特徴とする。

【 0 0 1 1 】

40

50

また本発明を別の側面から見れば、上記構成の記録ヘッド、特にインクジェット方式に従ってインクを吐出して記録を行うフルラインのインクジェット記録ヘッドを用いた記録装置を備える。

【発明の効果】

【0012】

従って本発明によれば、複数の温度検知素子の少なくとも一部を直列接続するので、限られた配線領域に効率的に利用することができる。これにより、例えば、独立インク供給口間の梁部に電気熱変換素子と温度検知素子を配置する構成を採用した記録ヘッドにおいても、その梁部の面積を削減することが可能になり、高密度に電気熱変換素子と温度検知素子を実装可能になる。これは配線への影響を抑えながらも、より記録の高解像度化に貢献する。

【図面の簡単な説明】

【0013】

【図1】本発明の代表的な実施例であるインクジェット記録装置の内部構成を示す概略側断面図である。

【図2】図1に示す記録装置における片面記録時の動作を説明するための図である。

【図3】図1に示す記録装置における両面記録時の動作を説明するための図である。

【図4】フルライン記録ヘッドの斜視図である。

【図5】フルライン記録ヘッドの分解斜視図である。

【図6】比較例の記録ヘッドの上面図と断面図である。

【図7】比較例の記録ヘッドのノズルを省略した記録素子と温度検知素子が形成される基板の上面図と断面図である。

【図8】比較例の記録ヘッドにおける結線の様子を示す図である。

【図9】比較例の記録ヘッドの独立インク供給口の周りに配線する記録素子と温度検知素子の回路レイアウトを示す図である。

【図10】図9(b)のA-A'線に沿う断面図である。

【図11】実施例1に従う素子基板の結線の様子を示す図である。

【図12】独立インク供給口の周りに配線する記録素子と温度検知素子の回路レイアウトの例を示す図である。

【図13】図12(b)におけるA-A'線とB-B'線とに沿う断面図である。

【図14】制御回路107が扱う各信号と温度検知素子の両端において検出される端子電圧の時間変化を示すタイミングチャートである。

【図15】温度検知素子列の各点の電圧V_e、V_d、V_c、V_b、V_aの電圧関係とその時間変化を表した図である。

【図16】実施例2に従う素子基板の結線図と記録素子1つずつの順次選択に同期した温度検知素子の選択タイミングチャートである。

【図17】実施例3に従う素子基板の結線を示す図である。

【図18】実施例4に従う記録ヘッドの上面図と断面図である。

【図19】実施例4に従う素子基板の結線の様子を示す図である。

【図20】実施例5に従う記録ヘッドの上面図と断面図である。

【図21】実施例5に従う素子基板の結線の様子を示す図である。

【図22】実施例6に従う記録ヘッドの上面図と断面図である。

【図23】実施例6に従う素子基板の結線の様子を示す図である。

【図24】実施例7に従う素子基板の結線の様子を示す図である。

【発明を実施するための形態】

【0014】

以下添付図面を参照して本発明の好適な実施例について、さらに具体的かつ詳細に説明する。なお、既に説明した部分には同一符号を付し重複説明を省略する。

【0015】

なお、この明細書において、「記録」(「プリント」という場合もある)とは、文字、

10

20

30

40

50

図形等有意の情報を形成する場合のみならず、有意無意を問わない。また人間が視覚で知覚し得るように顕在化したものであるか否かを問わず、広く記録媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も表すものとする。

【0016】

また、「記録媒体」とは、一般的な記録装置で用いられる紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、インクを受容可能なものも表すものとする。

【0017】

さらに、「インク」（「液体」と言う場合もある）とは、上記「記録（プリント）」の定義と同様広く解釈されるべきものである。従って、記録媒体上に付与されることによって、画像、模様、パターン等の形成または記録媒体の加工、或いはインクの処理（例えば記録媒体に付与されるインク中の色剤の凝固または不溶化）に供され得る液体を表すものとする。

【0018】

またさらに、「ノズル」とは、特にことわらない限り吐出口ないしこれに連通する液路およびインク吐出に利用されるエネルギーを発生する素子を総括して言うものとする。

【0019】

以下に用いる記録ヘッド用の素子基板（ヘッド基板）とは、シリコン半導体からなる単なる基体を指し示すものではなく、各素子や配線等が設けられた構成を差し示すものである。

10

【0020】

さらに、基板上とは、単に素子基板の上を指し示すだけでなく、素子基板の表面、表面近傍の素子基板内部側をも示すものである。また、本発明でいう「作り込み（built-in）」とは、別体の各素子を単に基体表面上に別体として配置することを指し示している言葉ではなく、各素子を半導体回路の製造工程等によって素子板上に一体的に形成、製造することを示すものである。

20

【0021】

次に、インクジェット記録装置の実施例について説明する。この記録装置は、ロール状に巻かれた連続シート（記録媒体）を使用し、片面記録及び両面記録の両方に対応した高速ラインプリンタであり。例えば、プリントラボ等における大量枚数のプリント分野に適している。

30

【0022】

図1は本発明の代表的な実施例であるインクジェット記録装置（以下、記録装置）の内部概略構成を示す側断面図である。装置内部は大きくは、シート供給部1、デカール部2、斜行矯正部3、記録部4、クリーニング部（不図示）、検査部5、カッタ部6、情報記録部7、乾燥部8、シート巻取部9、排出搬送部10、ソータ部11、排出トレイ12、制御部13などに分けられる。シートは、図中の実線で示したシート搬送経路に沿ってローラ対やベルトからなる搬送機構で搬送され、各ユニットで処理がなされる。

【0023】

シート供給部1はロール状に巻かれた連続シートを収納して供給するユニットである。シート供給部1は、2つのロールR1、R2を収納することが可能であり、逐一的にシートを引き出して供給する構成となっている。なお、収納可能なロールは2つであることに限定はされず、1つ、あるいは3つ以上を収納するものであってもよい。デカール部2は、シート供給部1から供給されたシートのカール（反り）を軽減させるユニットである。デカール部2では、1つの駆動ローラに対して2つのピンチローラを用いて、カールの逆向きの反りを与えるようにシートを湾曲させてしごくことでカールを軽減させる。斜行矯正部3は、デカール部2を通過したシートの斜行（本来の進行方向に対する傾き）を矯正するユニットである。基準となる側のシート端部をガイド部材に押し付けることにより、シートの斜行が矯正される。

40

【0024】

50

記録部 4 は、搬送されるシートに対して記録ヘッド部 1 4 によりシートの上に画像を形成するユニットである。記録部 4 は、シートを搬送する複数の搬送ローラも備えている。記録ヘッド部 1 4 は、使用が想定されるシートの最大幅をカバーする範囲でインクジェット方式のノズル列が形成されたフルライン記録ヘッド（インクジェット記録ヘッド）を有する。記録ヘッド部 1 4 は、複数の記録ヘッドがシートの搬送方向に沿って平行に配置されている。この実施例では K（ブラック）、C（シアン）、M（マゼンタ）、Y（イエロー）の 4 色に対応した 4 つの記録ヘッドを有する。記録ヘッドの並び順はシート搬送上流側から、K、C、M、Y となっている。なお、インク色数及び記録ヘッドの数は 4 つには限定はされない。また、インクジェット方式としては、発熱素子を用いた方式、ピエゾ素子を用いた方式、静電素子を用いた方式、MEMS 素子を用いた方式等を採用することができる。各色のインクは、インクタンクからそれぞれインクチューブを介して記録ヘッド部 1 4 に供給される。10

【0025】

検査部 5 は、記録部 4 でシートに記録された検査パターンや画像を光学的に読み取って、記録ヘッドのノズルの状態、シート搬送状態、画像位置等を検査するユニットである。検査部 5 は実際に画像を読み取り画像データを生成するスキャナ部と読み取った画像を解析して記録部 4 へ解析結果を返す画像解析部より構成されている。検査部 5 は CCD ラインセンサであり、シート搬送方向と垂直な方向にセンサが並べられている。

【0026】

なお、上述のように図 1 に示した記録装置は、片面記録及び両面記録の両方に対応しているが、図 2 と図 3 とはそれぞれ、図 1 に示す記録装置において片面記録時の動作と両面記録時の動作を説明するための図である。20

【0027】

図 4 は記録ヘッド部 1 4 に搭載されるフルライン記録ヘッド 1 0 0 と記録媒体 8 0 0 の搬送方向の関係を示した図である。

【0028】

記録動作を行う際には、フルライン記録ヘッド 1 0 0 は記録装置に固定されており、記録媒体 8 0 0 が搬送され、素子基板 1 0 1 に設けられた複数の吐出口 7 0 6 からインクが吐出され、記録媒体 8 0 0 に画像が形成される。

【0029】

この図から分かるように、この例では、フルライン記録ヘッド 1 0 0 は 4 つの素子基板 1 0 1 を実装して構成されている。

【0030】

図 5 はフルライン記録ヘッドの分解斜視図である。

【0031】

フルライン記録ヘッド 1 0 0 は 4 つの素子基板 1 0 1 - 1、1 0 1 - 2、1 0 1 - 3、1 0 1 - 4、支持部材 5 0 1、プリント配線板 1 1 0、インク供給部材 5 0 2 等を備えている。図 5 に示すように、フルライン記録ヘッド 1 0 0 には 4 つの素子基板が千鳥状に配置されている。なお、搭載する素子基板 1 0 1 の数を増やすことでさらに記録幅の長い記録ヘッドを構成することが可能である。また、4 つの素子基板を個別的に特定せずに説明する場合には、単に素子基板 1 0 1 として言及する。40

【0032】

図 5 から分かるように、プリント配線板 1 1 0 は基本的には矩形形状、素子基板 1 0 1 は矩形形状をしている。そして、素子基板 1 0 1 の長手方向に複数の吐出口 7 0 6 が配列される。また、素子基板 1 0 1 の長手方向。つまり、複数の吐出口の配列方向がプリント配線板 1 1 0 の長手方向となるように配置される。

【0033】

まず、本発明の実施例の効果と従来例が抱える課題とを明らかにする意味で、比較例について説明する。

【0034】

10

20

30

40

50

<比較例>

特許文献2で示されている流路構造を採用した記録ヘッドに温度検知回路を内蔵した構成を説明するとともに、従来例に従う温度検知回路の結線を説明する。

【0035】

図6は比較例の記録ヘッドの上面図と断面図である。

【0036】

図6(a)は、記録ヘッド401の平面図であり、オリフィスプレート404にノズル405が所定間隔で配列されるとともにノズル位置に合わせて独立インク供給口403が素子基板402に形成されている。ここでは、2行×4列構成で8ノズルによる列方向解像度が得られるように配列されている。また、記録ヘッド401には外部配線と接続する電極端子406が設けられている。10

【0037】

図6(b)は図6(a)のA-A'線に沿う断面図であり、記録ヘッドの裏面には共通インク供給口411が形成され、更に表面まで貫通した独立インク供給口403、そしてオリフィスプレート404の液室410が連通したインク供給路が形成されている。素子基板402には電気熱変換素子(記録素子)407と薄膜抵抗体で形成された温度検知素子408が設けられている。記録素子407と温度検知素子408は、独立インク供給口と独立インク供給口の間の梁部に配置されるとともに、ノズル405が対応するように配置される。

【0038】

図7は比較例の記録ヘッドのノズルを省略した記録素子と温度検知素子が形成される多層基板の上面図と断面図である。20

【0039】

図7(a)は基板の上面図を、図7(b)は図7(a)のA-A'線に沿う断面図を示している。この基板は、シリコン基板501にSiO₂等のフィールド酸化膜502と絶縁膜503が積層され、その上にAl、Pt、Ti、Ta等の薄膜抵抗体の温度検知素子505と接続配線するアルミ等の第1層AL1配線504が形成される。さらにその上に、SiO等の層間絶縁膜506が積層され、TaSiN等の記録素子507とシリコン基板に形成された駆動回路を接続するアルミ等の第2層AL2配線508が形成される。さらにその上に、SiN等の保護膜509と記録素子上の耐キャビテーション性を高めるTa等の耐キャビテーション膜510が積層される。30

【0040】

また、図7(a)の平面図は、記録素子507、駆動回路と接続するAL2配線508、太線枠で描かれた温度検知素子505、温度検知素子505の個別配線のAL1配線504Aと共にAL1配線504Bを描いている。

【0041】

温度検知素子505はAL1層において成膜、パターニングすることで素子基板の構造を変えることなく形成される。

【0042】

図8は比較例の記録ヘッドにおける8セグメント(Seg1～Seg8)分の記録素子と温度検知素子を配した結線の様子を示す図である。この図では、回路と独立インク供給口の配置関係がわかるように独立インク供給口も描いてある。40

【0043】

図8に示すように、Seg1の記録素子1705は独立インク供給口1707と1721との間の梁部に配置され、一方の端子が記録素子に給電する電源線VHに接続され、他方の端子がスイッチ1701に接続される。スイッチ1701は制御回路(不図示)からの選択信号H1でオン/オフ制御される。Seg2～Seg8の記録素子もそれぞれSeg1同様に結線される。

【0044】

Seg1の温度検知素子1706の一方の端子が配線1704を介して温度検知素子に50

給電する定電流 I S の第 1 の共通配線 1722 に接続され、他方の端子は個別配線 1708 でスイッチ 1702 と端子電圧を読み出すスイッチ 1703 とに接続される。スイッチ 1703 の他方の端子は第 2 の共通配線 1719 に接続される。スイッチ 1702 とスイッチ 1703 は、制御回路（不図示）の選択信号 S 1 でオン／オフ制御される。S e g 2 ~ S e g 8 の温度検知素子も個別配線で対応する 2 つのスイッチに接続される。第 1 の共通配線 1722 と第 2 の共通配線 1719 を通じて、選択された温度検知素子の端子電圧となる V a 信号と V b 信号が差動増幅器 1718 に入力され、差電圧となる差動信号 V S を出力する。

【0045】

図 9 は比較例の記録ヘッドの独立インク供給口の周りに配線する記録素子と温度検知素子の回路レイアウトを示す図である。なお、配線層の構成は図 7 で示したものと同じである。ここでは、独立供給口 1707、1717 間の梁部の配線に注目して説明する。

【0046】

図 9 (a) は図 8 に示した結線図における独立インク供給口 1707、1717 および他の独立供給口が形成されている様子を示すレイアウト図である。図 9 (a) には図 8 に示した結線図の 2 つのスイッチに対応する MOS トランジスタ形成領域 1724 が描かれている。また、薄膜抵抗体の温度検知素子 1706 が、ノズル配列に合わせて所定間隔をおいて独立供給口間の梁部に形成されている。AL 1 配線 1708 ~ 1711 は、S e g 1 ~ S e g 4 の温度検知素子に個別配線がなされて対応する 2 つの選択スイッチの MOS トランジスタ形成領域 1724 に接続される。また、S e g 4 の記録素子を対応するスイッチに接続する AL 1 配線 1715 が形成される。独立インク供給口 1707 と 1717 の間の梁部を通す AL 1 配線は計 5 本である。

【0047】

図 9 (b) は図 9 (a) に重ねて AL 2 配線層と記録素子層を示す図である。

【0048】

図 9 (b) に示すように、記録素子 1705 がノズル配列に合わせて所定間隔をおいて独立インク供給口間の梁部に形成され、S e g 1 ~ S e g 8 の記録素子に VH を給電する AL 2 配線 1716、1723 が形成される。また、S e g 1、S e g 2、S e g 3 の記録素子を対応する駆動スイッチに接続する AL 2 配線 1712、1713、1714 が形成される。さらに、AL 2 配線層と AL 1 配線層スルーホールを介して S e g 4 の記録素子が AL 1 配線 1715 とつながれている。独立インク供給口 1707 と 1717 の間の梁部を通す AL 2 配線は計 4 本である。

【0049】

図 10 は図 9 (b) の A - A' 線に沿う断面図である。M は、独立インク供給口間の梁部幅を示している。

【0050】

図 10 から分かるように、AL 1 層に形成された配線 1708 ~ 1715 と、AL 2 層形成された配線 1712 ~ 1716 が所定間隔で配置されている。梁部を通す配線は計 9 本である。梁部の配線領域は限られており、比較例では、温度検知回路の配線本数が多い分、梁部には拡い幅が必要であり、独立インク供給口間を広げなければならない。これはノズル配列の高解像度化を妨げる要因となる。

【0051】

次に、上記構成の記録装置に搭載するフルライン記録ヘッドの詳細な構成に關しいいくつかの実施例について説明する。

【実施例 1】

【0052】

図 11 は素子基板 101 に 8 セグメント分 (S e g 1 ~ S e g 8) の記録素子と温度検知素子を配した結線を示す図である。この図には、回路と独立インク供給口の配置関係がわかるように独立インク供給口も描いてある。

【0053】

10

20

30

40

50

S e g 1 の記録素子 1 1 1 は、独立インク供給口 1 0 2 と 1 0 3 との間の梁部に配置され、一方の端子が記録素子に給電する電源線 V H に接続され、他方の端子が駆動スイッチ 1 0 8 に接続される。駆動スイッチ 1 0 8 の他方の端子は、電源線 V H のリターン先である G N D 線に接続される。駆動スイッチ 1 0 8 は、制御回路 1 0 7 の選択信号 H 1 でオン／オフ制御される。S e g 2 から S e g 8 の記録素子もそれぞれ S e g 1 同様に結線される。

【 0 0 5 4 】

S e g 1 の温度検知素子 1 1 2 と S e g 2 の温度検知素子 1 1 3 と S e g 3 の温度検知素子 1 1 4 と S e g 4 の温度検知素子 1 1 5 が配線で直列接続されて温度検知素子列を構成する。その温度検知素子列の一端は、温度検知素子に定電流 I S を給電する第 1 の共通配線 1 2 1 に接続され、他端は、温度検知素子列を選択するスイッチ 1 0 9 と温度検知素子列の端子電圧を読み出すスイッチ 1 1 0 a に接続される。スイッチ（第 2 のスイッチ）1 1 0 の他方の端子は、第 2 の共通配線 1 2 2 に接続され、スイッチ（第 1 のスイッチ）1 0 9 の他方の端子は、定電流 I S のリターン先である V S S 配線に接続される。スイッチ 1 0 9 とスイッチ 1 1 0 a は、制御回路 1 0 7 の選択信号 S 1 でオン／オフ制御される。S e g 5 ~ S e g 8 の温度検知素子列も同様に結線される。

【 0 0 5 5 】

第 1 の共通配線 1 2 1 と第 2 の共通配線 1 2 2 を通じて選択された温度検知素子列の端子電圧となる V a 信号と V e 信号が差動増幅器 1 2 4 に入力される。差動増幅器 1 2 4 は V a 信号と V e 信号を入力して差電圧となる差動信号 V S を出力する。なお、差動増幅器 1 2 4 は、温度検知素子への定電流が流れ込まないように十分に高い入力抵抗を有している。また、第 1 と第 2 の共通配線の配線抵抗を鑑み、定電流 I S の給電点は、その給電点に対して温度検知素子を下流に位置させ、更に温度検知素子よりも下流に差動増幅器 1 2 4 を位置させた 3 者の結線の位置関係が望ましい。

【 0 0 5 6 】

図 1 2 は独立インク供給口の周りに配線する記録素子と温度検知素子の回路レイアウトの例を示す図である。ここでは、アルミ等の A L 1 配線と A L 2 配線の 2 つの配線層と、前述の各スイッチは M O S トランジスタとした場合のレイアウトである。

【 0 0 5 7 】

図 1 2 (a) に示すレイアウトによれば、図 1 1 の結線図における独立インク供給口 1 0 2 ~ 1 0 7 などに対応する独立インク供給口 6 0 1 ~ 6 0 6 などが形成されている。また、スイッチ 1 0 9 とスイッチ 1 1 0 a に対応する M O S トランジスタ領域 6 1 5 が形成されている。さらに、薄膜抵抗体の温度検知素子 6 1 6 が、図 6 (a) で示したノズル配列に合わせて所定間隔を置いて独立インク供給口間の梁部に形成されている。

【 0 0 5 8 】

またさらに、A L 1 配線 6 0 8 ~ 6 1 0 は、図 1 1 における配線 1 1 7 ~ 1 1 9 にそれぞれ対応するもので、S e g 1 ~ S e g 4 の温度検知素子を直列接続している。また、温度検知素子列の一端は A L 1 配線 6 1 1 で第 1 の共通配線 1 2 1 に対応する定電流 I S に接続され、他端は A L 1 配線 6 0 7 で 2 つのスイッチ 1 0 9 、 1 1 0 に対応する M O S トランジスタ領域 6 1 5 とに接続される。また、S e g 3 と S e g 4 の記録素子を対応するスイッチに接続する A L 1 配線 6 1 3 と 6 1 4 が形成されている。独立インク供給口 6 0 1 と 6 0 6 の間の梁部を通す A L 1 配線は計 3 本である。

【 0 0 5 9 】

図 1 2 (b) は図 1 2 (a) に重ねて A L 2 配線層と記録素子層を示すレイアウト図である。図 1 2 (b) に示すレイアウト図によれば、記録素子 6 1 7 が図 6 (a) で示したノズル配列に合わせて所定間隔を置いて独立供給口間の梁部に形成されている。また、S e g 1 ~ S e g 8 の記録素子に V H を給電する A L 2 配線 6 1 8 、 6 2 1 が形成されている。さらに、S e g 1 、 S e g 2 の記録素子を対応するスイッチに接続する A L 2 配線 6 1 9 、 6 2 0 が形成されている。さらに、スルーホール 6 1 2 は A L 1 配線と A L 2 配線を層間膜を介して接続するもので S e g 3 と S e g 4 の記録素子をそれぞれ A L 1 配線 6

10

20

30

40

50

13、614とに接続している。独立インク供給口601と606の間の梁部を通すAL2配線は計3本である。

【0060】

図13は図12(b)におけるA-A'線とB-B'線とに沿う断面図である。

【0061】

図13(a)がA-A'線の断面図を示す一方、図13(b)がB-B'線の断面図を示す。なお、図13(a)には比較のために、比較例において図10で示した断面図を合わせて図示している。

【0062】

図13(a)において、AL1層に形成された配線709、710、711は、図12(a)における配線607、613、614にそれぞれ対応する。AL2層形成された配線706a、707、708は図12(b)における配線619、620、621にそれぞれ対応する。梁部を通す配線は計6本である。10

【0063】

独立インク供給口の配列は所望の解像度に応じて決められ、インク吐出周波数に応じて記録素子までの流路長が定まるとともに所要インク供給量によって独立インク供給口の開口の大きさが決められる。一方、独立インク供給口の製造上、開口周囲の一定領域は配線禁止域であり、独立インク供給口間の梁部の配線領域は限られる。

【0064】

図13(a)に示されるように、独立供給口601の縁704、独立供給口606の縁705の内側の梁部は、配線禁止域L1と配線領域L2とに分けられている。このような制約下において、この実施例では、記録素子に接続する配線5本と温度検知素子に接続する配線が1本の計6本をAL1層とAL2層とにおける配線レイアウトで実現している。20

【0065】

このように比較例との比較から分かるように、この実施例では配線数を少なくして、その少なくなる分、梁部を狭くすることができ、独立インク供給口間を狭くすることを可能になる。これによりノズル配列の高解像度化が可能になる。

【0066】

図13(b)の断面図に示されるように。こちらの梁部側も同様な制約において、記録素子702と温度検知素子703が形成され、温度検知素子に接続する配線は最小本数の1本で配線を実現している。30

【0067】

次に、素子基板の動作について説明する。

【0068】

図11に示す制御回路107は記録素子選択機能と温度検知素子選択機能を備える。記録素子選択機能は、4ビットシフトレジスタ(不図示)と4ラインデコーダ(不図示)とで構成されて(2×4)時分割駆動するもので、記録素子をオン/オフする行データとブロックを指定する列データとを受けて選択信号H1~H8を発生する。温度検知素子選択機能は、2ビットシフトレジスタ(不図示)を用いて、クロック信号とスタートパルス信号を入力して選択信号S1、S2を順次発生する。40

【0069】

選択信号S1により、スイッチ109がオンされてSeg1~Seg4の温度検知素子列に定電流ISが給電されて検知温度に応じて各温度検知素子に端子電圧が発生する。温度検知素子列の各点の電圧として、Seg1~Seg4に渡り、分圧された電圧Ve、Vd、Vc、Vb、Vaが発生する。温度検知素子列のSeg4側の端子電圧Vaは、第1の共通配線121を通して差動増幅器124に入力される。他方のSeg1側の端子電圧Veはスイッチ110aを介して差動増幅器124に入力される。そして、差動増幅器124はVa信号、Ve信号を受けて温度検知素子列の端子間電圧となる差動信号VSを出力する。

【0070】

50

図14は制御回路107が扱う各信号と温度検知素子の両端において検出される端子電圧の時間変化を示すタイミングチャートである。

【0071】

図14において、(a)は駆動する記録素子を選択するために制御回路107へ転送される各信号のタイミングチャートである。

【0072】

図14(a)によれば、クロック信号(CLK_H)に同期して2ビットの行データD0、D1とブロックデータB0、B1をデータ信号(DATA_H)としてシリアル転送し、ラッチ信号(LT)のラッチパルスにより保持する。その直後に記録素子へのヒートイネーブル信号(HE)で印加パルスを与える。ここでは、Seg1の記録素子111を選択した場合を例示している。
10

【0073】

一方、図14(b)は図14(a)に示すデータの転送タイミングに従った、記録素子1つずつの順次選択に同期した温度検知素子の選択タイミングを示している。

【0074】

図14(b)によれば、 $t = t_1$ において、シフトクロック信号(CLK_S)に同期しシリアルデータ信号(DATA_S)でスタートパルスを与えて選択信号S1をオンする。これにより、Seg1～Seg4の温度検知素子が同時選択状態になる。次に、 $t = t_2$ において、選択信号H1をオンしてSeg1の記録素子111を駆動する。これに伴って、温度検知素子112は温度応答して端子間電圧(Vd - Ve)を発生する。この端子間電圧がVc、Vbと伝わってVaに現れ、差動増幅器124で差動信号VSが出力される。
20

【0075】

さらに $t = t_3$ において、選択信号H2をオンしてSeg2の記録素子を駆動する。これに伴ってSeg2の温度検知素子が応答して端子間電圧(Vc - Vd)を発生する。この端子間電圧がVbを伝わってVaに現れる。以下同様に、Seg3、Seg4と順次選択して各セグメントの温度検知情報が読み出される。Seg5～Seg8も同様である。この動作により各温度検知素子での温度検知の変化が検知される。

【0076】

図15は温度検知素子列の各点の電圧Ve、Vd、Vc、Vb、Vaの電圧関係とその時間変化を表した図である。選択状態の所期の電圧は、Ve = 0.48V、Vd = 0.56V、……、Va = 0.78Vである。
30

【0077】

これを図14(b)を参照すると、 $t = t_2$ に対応する時点でSeg1の温度検知素子が応答して電圧Vdの変化がそのまま電圧Vaに現れることが分かる。同様に、 $t = t_3$ でSeg2の温度検知素子が応答して電圧Vcの変化が電圧Vaに現れる。以下、 $t = t_4$ でSeg3、 $t = t_5$ でSeg4の応答波形が電圧Vaに現れる。

【実施例2】

【0078】

実施例1では4つの温度検知素子を直列接続した結線を説明したが、全部の温度検知素子を直列接続した結線も可能である。
40

【0079】

図16は素子基板に8セグメント分の記録素子と温度検知素子を配した結線図と記録素子1つずつの順次選択に同期した温度検知素子の選択タイミングチャートである。

【0080】

図16(a)は素子基板に8セグメント分の記録素子と温度検知素子を配した結線図を示す。ここでは、回路と独立インク供給口の配置関係がわかるように独立インク供給口も描かれている。また、図16(a)の基本的な回路構成は図11と同じである。

【0081】

Seg1の温度検知素子805は、一方の端子が温度検知素子に給電する定電流ISに
50

接続され、他方の端子は Seg 2 の温度検知素子に接続される。以下、Seg 3、4、8、7、6 と経由して終端の Seg 5 まで直列に接続される。

【0082】

終端の温度検知素子 811 の一端は、スイッチ 802 に接続されると共に差動増幅器 812 に入力される。スイッチ 802 の他方の端子は、定電流 IS のリターン先である VSS 線に接続される。この図から分かるように、この実施例でも独立インク供給口間の梁部を通す温度検知回路の配線は、最小本数 1 本で実現される。

【0083】

次にこの素子基板の動作について説明する。

【0084】

選択信号 S によりスイッチ 802 がオンされて温度検知素子列に定電流 IS が給電されて検知温度に応じて各温度検知素子に端子電圧が発生する。温度検知素子列の各点の電圧は、Seg 1 ~ Seg 4、Seg 8 ~ Seg 5 に渡り、分圧された電圧 Vi から Va が発生する。終端の温度検知素子の端子電圧 Vi と Seg 1 側の端子電圧 Va が差動増幅器 812 に入力される。差動増幅器 812 は Va 信号、Vi 信号を入力して温度検知素子列の端子間電圧となる差動信号 VS を出力する。この動作により各温度検知素子での電圧の変化が検知される。

【0085】

図 16 (b) は記録素子 1 つずつの順次選択に同期した温度検知素子の選択タイミングを示している。まず、t = t1 では選択信号 S をオンして、全温度検知素子を同時選択状態にする。次に、t = t2 では選択信号 H1 をオンして Seg 1 の記録素子 804 を駆動する。これに伴って、Seg 1 の温度検知素子 805 は温度応答して端子間電圧 (Va - Vb) を発生する。その結果、電圧 Va と電圧 Vi の差動信号 VS が出力される。

【0086】

さらに、t = t3 では選択信号 H2 をオンして Seg 2 の記録素子を駆動する。これに伴って、Seg 2 の温度検知素子が応答して電圧 (Vb - Vc) を発生する。その結果、この端子間電圧が Va に現れる。以下同様に、Seg 3、Seg 4、Seg 8 …… Seg 5 と順次選択して各セグメントの温度検知情報が読み出される。

【実施例 3】

【0087】

実施例 1 では行方向の 4 つの温度検知素子を直列接続した結線を説明したが、列方向に直列接続した結線も可能である。

【0088】

図 17 は素子基板に 8 セグメント分の記録素子と温度検知素子を配した結線を示す図である。ここでは、回路と独立インク供給口の配置関係がわかるように独立インク供給口も描かれている。また、図 17 の基本的な回路構成は図 11 と同じである。

【0089】

Seg 1 の温度検知素子 905 と Seg 5 の温度検知素子 906 とが配線 908 で直列に接続されて温度検知素子列を構成する。その温度検知素子列の一端は温度検知素子に定電流 IS を給電する第 1 の共通配線 909 に接続され、他端は温度検知素子列を選択するスイッチ 902 と温度検知素子列の端子電圧を読み出すスイッチ 903 とに接続される。スイッチ 903 の他方の端子は、第 2 の共通配線 911 に接続され、スイッチ 902 の他方の端子は、定電流 IS のリターン先である VSS 配線に接続される。他のセグメントの温度検知素子も同様に結線される。独立インク供給口間の梁部を通す温度検知回路の配線は、列方向だけに配置される。

【0090】

次にこの素子基板の動作について説明する。

【0091】

選択信号 S1 によりスイッチ 902 がオンされて Seg 1 と Seg 5 の温度検知素子列に定電流 IS が給電されて検知温度に応じて各温度検知素子に端子電圧が発生する。温度

10

20

30

40

50

検知素子列の各点の電圧は、Seg 1とSeg 5に渡り、分圧された電圧Vc、Vb、Vaが発生する。温度検知素子列のSeg 5側の端子電圧Vaは、第1の共通配線909を通して差動増幅器910に入力される。他方のSeg 1側の端子電圧Vcは、スイッチ903を介して差動増幅器910に入力される。差動増幅器910は電圧Va、電圧Vcを入力して温度検知素子列の端子間電圧となる差動信号VSを出力する。この動作により各温度検知素子での温度検知の変化が検知される。

【実施例4】

【0092】

ここでは実施例1～実施例3とは記録素子と独立供給口の配置関係が異なる例について説明する。

10

【0093】

図18はこの実施例に従う記録ヘッド1001の上面図と断面図である。

【0094】

図18(a)は、記録ヘッド1001の平面図であり、オリフィスプレート1004にノズル1003が所定間隔で配列されている。ここでは、2列×4ノズル構成の合計8ノズルによる列方向解像度が得られるように配列されている。また、記録ヘッド1001には外部配線と接続する電極端子1006が設けられている。さらに、ノズルに対して対称流路を形成するように独立インク供給口1005が対を成して素子基板1002に形成されている。

20

【0095】

図18(b)は図18(a)のA-A'線に沿う断面図であり、記録ヘッドの裏面には共通インク供給口1009が形成され、更に表面まで貫通した独立インク供給口1005、そしてオリフィスプレート1004の液室が連通したインク供給路が形成される。素子基板1002には電気熱変換素子(記録素子)1007と薄膜抵抗体で形成された温度検知素子1008が設けられている。記録素子1007と温度検知素子1008は、対を成す独立インク供給口の間の梁部に配置されるとともに、ノズル1003が対応するように配置される。

【0096】

図19は素子基板に2列×4ノズル構成の8セグメントの記録素子と温度検知素子を配した結線の様子を示す図である。ここでは、回路とインク供給口の配置関係がわかるように独立インク供給口1101～1105などが描かれている。

30

【0097】

図19に示されるように、Seg 1の記録素子1106の一方の端子が記録素子に印加する電源を給電する電源線VHに接続され、他方の端子がスイッチ1107に接続される。スイッチ1107の他方の端子は、電源線VHのリターン先であるGNDHに接続される。スイッチ1107は、制御回路(不図示)の選択信号H1でオン/オフ制御される。以下、Seg 3、5、7も同様に結線される。また、Seg 1、3、5、7と対向するように配置されたSeg 2、4、6、8も同様に結線される。

【0098】

そして、Seg 1の温度検知素子1108とSeg 2の温度検知素子1109とが配線1110で直列に接続されて温度検知素子列を構成する。その温度検知素子列の一端は温度検知素子に定電流ISを給電する第1の共通配線1114に接続され、他端は温度検知素子列を選択するスイッチ1111と温度検知素子列の端子電圧を読み出すスイッチ1112に接続される。

40

【0099】

スイッチ1112の他方の端子は第2の共通配線1113に接続され、スイッチ1111の他方の端子は定電流ISのリターン先であるVSS配線に接続される。スイッチ1111とスイッチ1112は、制御回路(不図示)からの選択信号S1でオン/オフ制御される。Seg 3とSeg 4、Seg 5とSeg 6、Seg 7とSeg 8の温度検知素子列も同様に結線される。独立インク供給口間の梁部を通す温度検知回路の配線は1本の配置

50

で結線される。

【0100】

次にこの素子基板の動作について説明する。

【0101】

選択信号 S 1 により、スイッチ 1 1 1 1 がオンされて Seg 1 と Seg 2 の温度検知素子列に定電流 I S が給電されて検知温度に応じて各温度検知素子に端子電圧が発生する。温度検知素子列の各点の電圧は、Seg 1 と Seg 2 に渡り、分圧された電圧 V c 、 V b 、 V a が発生する。温度検知素子列の Seg 2 側の端子電圧 V a は、第 1 の共通配線 1 1 1 4 を通して差動增幅器 1 1 1 5 に入力される。他方の Seg 1 側の端子電圧 V c は、スイッチ 1 1 1 2 を介して差動増幅器 1 1 1 5 に入力される。差動増幅器 1 1 1 5 は電圧 V a 、電圧 V c を入力して温度検知素子列の端子間電圧となる差動信号 V S を出力する。この動作により各温度検知素子での温度を反映した電圧変化が検知される。10

【0102】

なお、ここでは行方向に温度検知素子を直列接続した例について説明したが、実施例 2 ~ 3 と同様な結線も可能である。

【実施例 5】

【0103】

ここでは実施例 1 ~ 実施例 4 とは記録素子と独立供給口の配置関係異なる例について説明する。

【0104】

図 20 はこの実施例に従う記録ヘッド 1 2 0 1 の上面図と断面図である。20

【0105】

図 20 (a) は、記録ヘッド 1 2 0 1 の平面図であり、オリフィスプレート 1 2 0 4 にノズル 1 2 0 5 が所定間隔で配列されている。各ノズル毎に対応した独立インク供給口 1 2 0 3 が素子基板 1 2 0 2 に形成されている。ここでは、2 行 × 4 列構成の合計 8 ノズルによる列方向解像度が得られるように配列されている。また、記録ヘッド 1 2 0 1 には外部配線と接続する電極端子 1 2 0 6 が設けられている。

【0106】

図 20 (b) は図 20 (a) の A - A' 線に沿う断面図であり、記録ヘッドの裏面には表面まで素子基板 1 2 0 2 を貫通した独立インク供給口 1 2 0 3 、そしてオリフィスプレート 1 2 0 4 の液室が連通したインク供給路が形成されている。素子基板 1 2 0 2 には電気熱変換素子（記録素子） 1 2 0 7 と薄膜抵抗体で形成された温度検知素子 1 2 0 8 が設けられている。記録素子 1 2 0 7 と温度検知素子 1 2 0 8 と制御回路 1 2 0 9 が隣接する独立インク供給口の間の梁部に配置されるとともに、ノズル 1 2 0 5 が対応するように配置されている。30

【0107】

図 21 は素子基板に 2 行 × 4 列ノズル構成の 8 セグメントの記録素子と温度検知素子を配した結線の様子を示す図である。ここでは、回路とインク供給口の配置関係がわかるように独立インク供給口 1 3 0 2 ~ 1 3 0 5 、 1 3 2 2 などが描かれている。

【0108】

図 21 に示されるように、Seg 1 の記録素子 1 3 0 8 の一方の端子が記録素子に印加する電源を給電する電源線 V H に接続され、他方の端子がスイッチ 1 3 0 7 に接続される。スイッチ 1 3 0 7 の他方の端子は、電源線 V H のリターン先である GNDH に接続される。スイッチ 1 3 0 7 は、制御回路 1 3 2 4 の選択信号 H 1 でオン / オフ制御される。40

【0109】

以下、Seg 2 から Seg 8 も同様に結線される。

【0110】

Seg 1 の温度検知素子 1 3 0 9 と Seg 2 の温度検知素子 1 3 1 0 と Seg 3 の温度検知素子 1 3 1 1 と Seg 4 の温度検知素子 1 3 1 2 とが配線で直列に接続されて温度検知素子列を構成する。その温度検知素子列の一端は温度検知素子に定電流 I S を給電する50

第1の共通配線1321に接続され、他端は温度検知素子列を選択するスイッチ1313と温度検知素子列の端子電圧を読み出すスイッチ1314とに接続される。スイッチ1314の他方の端子は第2の共通配線1315に接続され、スイッチ1314の他方の端子は定電流ISのリターン先であるVSS配線に接続される。スイッチ1313とスイッチ1314とは制御回路1324からの選択信号S1でオン／オフ制御される。Seg5からSeg8の温度検知素子列も同様に結線され制御回路1323により制御される。

【0111】

次にこの素子基板の動作について説明する。

【0112】

選択信号S1により、スイッチ1313がオンされるとSeg1からSeg4の温度検知素子列に定電流ISが給電されて検知温度に応じて各温度検知素子に端子電圧が発生する。10
温度検知素子列の各点の電圧は、Seg1からSeg4に渡り、分圧された電圧Ve、Vd、Vc、Vb、Vaが発生する。温度検知素子列のSeg2側の端子電圧Vaは、第1の共通配線1321を通して差動増幅器1326に入力される。他方のSeg1側の端子電圧Veは、スイッチ1314を介して差動増幅器1326に入力される。差動増幅器1326は電圧Va、電圧Ve信号を入力して温度検知素子列の端子間電圧となる差動信号VSを出力する。この動作により各温度検知素子での温度を反映した電圧変化が検知される。

【実施例6】

【0113】

実施例1～5では独立インク供給口での例を説明したが、ここでは共通インク供給口を備えた記録ヘッドの例について説明する。20

【0114】

図22はこの実施例に従う記録ヘッド1401の上面図と断面図である。

【0115】

図22(a)は、記録ヘッド1401の平面図であり、オリフィスプレート1404にノズル1405が所定間隔で配列されている。ここでは共通インク供給口1403を挟んで交互にノズル1405が配置されて所定方向に2列×4ノズルの8セグメントが素子基板1402に形成されている。また、記録ヘッド1401には外部配線と接続する電極端子1409が設けられている。30

【0116】

図22(b)は図22(a)のA-A'線に沿う断面図であり、記録ヘッドの裏面には記録素子1406と温度検知素子1407が組を成して共通インク供給口1403を挟んで配置される。オリフィスプレート1404には、記録素子に対応するようにノズル1405が形成される。また、制御回路1408が記録素子1406と温度検知素子1407が隣接して、かつ、共通インク供給口1403からは離れて場所に配置される。

【0117】

図23は素子基板に2列×4ノズル構成の8セグメントの記録素子と温度検知素子を配した結線の様子を示す図である。ここでは、回路と共通インク供給口の配置関係がわかるよう共通インク供給口1511も描かれている。40

【0118】

図23に示されるように、Seg1の記録素子1504の一方の端子が記録素子に印加する電源を給電する電源線VHに接続され、他方の端子がスイッチ1501に接続される。スイッチ1501の他方の端子は、電源線VHのリターン先であるGNDHに接続されるスイッチ1501は、制御回路(不図示)の選択信号H1でオン／オフ制御される。

【0119】

以下、Seg3、Seg5、Seg7も同様に結線される。また、共通インク供給口1511を挟んで対向するSeg2からSeg8も同様に結線される。

【0120】

共通インク供給口1511の一方の側にあるSeg1の温度検知素子1505とSeg

50

50

50

50

50

50

3の温度検知素子とSeg5の温度検知素子とSeg7の温度検知素子が直列に接続されて温度検知素子列を構成する。その温度検知素子列の一端は温度検知素子に定電流ISを給電する第1の共通配線1512に接続され、他端は温度検知素子列を選択するスイッチ1502と温度検知素子列の端子電圧を読み出すスイッチ1503に接続される。読み出しスイッチ1503の他方の端子は、第2の共通配線1513に接続され、スイッチ1502の他方の端子は、定電流ISのリターン先であるVSS配線に接続される。スイッチ1502とスイッチ1503は、制御回路(不図示)の選択信号S1でオン/オフ制御される。共通インク供給口1511を挟んで対向するSeg2からSeg8の温度検知素子列も同様に結線される。

【0121】

10

次にこの素子基板の動作について説明する。

【0122】

選択信号S1により、スイッチ1502がオンされてSeg1が属する側の温度検知素子列に定電流ISが給電されて検知温度に応じて各温度検知素子に端子電圧が発生する。温度検知素子列の各点の電圧は、Seg1、3、5、7に渡り、分圧された電圧Ve、Vd、Vc、Vb、Vaが発生する。温度検知素子列のSeg1の端子電圧Vaは、第1の共通配線1512を通して差動増幅器1510に入力される。他方のSeg7側の端子電圧Veは、スイッチ1503を介して差動増幅器1510に入力される。差動増幅器1510は電圧Va、電圧Veを入力して温度検知素子列の端子間電圧となる差動信号VSを出力する。この動作により各温度検知素子での温度を反映した電圧変化が検知される。

20

【実施例7】

【0123】

実施例1～6では温度検知素子の電圧変化を検知する例を示した。ここでは、参照温度検知素子を設けて直列電圧分を補正して各温度検知素子の端子間電圧を読み出す例について説明する。

【0124】

図24は素子基板に2行×4列ノズル構成の8セグメントの記録素子と温度検知素子に加えて、補正回路を設けた結線の様子を示す図である。ここでは、回路とインク供給口の配置関係がわかるように独立インク供給口が描かれている。なお、また、図24の基本的な回路構成は図11と同じである。

30

【0125】

図24に示されるように、Seg1～Seg4の温度検知素子が直列に接続されて温度検知素子列を構成する。その温度検知素子列の一端は温度検知素子に定電流ISを給電する第1の共通配線1613に接続され、他端は温度検知素子列を選択するスイッチ1615に接続される。スイッチ1615の他方の端子は定電流ISのリターン先であるVSS配線に接続される。スイッチ1615は制御回路(不図示)の選択信号S1でオン/オフ制御される。Seg5～Seg8の温度検知素子列も同様に結線される。

【0126】

ここで、図24に示す補正回路の構成を説明する。

【0127】

40

Seg1～Seg4の温度検知素子列に対応するように、温度検知素子1602～1605を直列接続した参照温度検知素子列が設けられる。その参照温度検知素子列の一端には定電流ISと同じ定電流量の別定電流源からの定電流IS'が供給される。他方の端子はスイッチ1615と同様のスイッチ1601に接続される。参照温度検知素子列の各接続点では温度検知素子列に対応する基準電圧Va'、Vb'、Vc'、Vd'、Ve'が発生する。これらの基準電圧は参照電圧を発生する演算回路1606～1608に接続される。各演算回路の出力はスイッチ1609～1611にそれぞれ接続される。これらスイッチ(第3のスイッチ)1609～1611の他方の端子は共通接続されて差動増幅器1612に入力される。

【0128】

50

次にこの素子基板の動作について説明する。

【0129】

- Seg 4 の温度検知素子の端子間電圧 ($V_a - V_b$) を読み出す場合

Seg 1 ~ Seg 4 の温度検知素子列の両端電圧 ($V_a - V_e$) から ($V_b - V_e$) 電圧分を差し引くことで求められる。そのため、電圧 V_b と等しい基準電圧 V_b' を用い、

$$V_s = V_a - V_b'$$

を演算して求める。そして、スイッチ 1613 をオンして基準電圧 V_b' を差動増幅器 1612 に与えて端子間電圧 V_s を出力する。

【0130】

- Seg 3 の温度検知素子の端子間電圧 ($V_b - V_c$) を読み出す場合

10

Seg 1 ~ Seg 4 の温度検知素子列の両端電圧 ($V_a - V_e$) から ($V_a - V_b$) 電圧分と ($V_c - V_e$) 電圧分を差し引くことで求められる。そのため、電圧 V_a 、 V_b 、 V_c と等しい基準電圧 V_a' 、 V_b' 、 V_c' を用い、

$$V_s = V_a - [(V_a' - V_b') + V_c']$$

を演算して求める。そして、スイッチ 1609 をオンし、演算回路 1606 の参照電圧 ($V_a' - V_b'$) + V_c' を差動増幅器 1612 に与えて端子間電圧 V_s を出力する。

【0131】

- Seg 2 の温度検知素子の端子間電圧 ($V_c - V_d$) を読み出す場合

Seg 1 ~ Seg 4 の温度検知素子列の両端電圧 ($V_a - V_e$) から ($V_a - V_c$) 電圧分と ($V_d - V_e$) 電圧分を差し引くことで求められる。そのため、電圧 V_a 、 V_c 、 V_d と等しい基準電圧 V_a' 、 V_c' 、 V_d' を用い、

$$V_s = V_a - [(V_a' - V_c') + V_d']$$

20

を演算して求める。そして、スイッチ 1610 をオンし、演算回路 1607 の参照電圧 ($V_a' - V_c')$ + V_d' を差動増幅器 1612 に与えて端子間電圧 V_s を出力する。

【0132】

- Seg 1 の温度検知素子の端子間電圧 ($V_d - V_e$) を読み出す場合

Seg 1 ~ Seg 4 の温度検知素子列の両端電圧 ($V_a - V_e$) から ($V_a - V_d$) 電圧分と V_e 電圧分を差し引くことで求められる。そのため、電圧 V_a 、 V_d 、 V_e と等しい基準電圧 V_a' 、 V_d' 、 V_e' を用い、

$$V_s = V_a - [(V_a' - V_d') + V_e']$$

30

を演算して求める。そして、スイッチ 1611 をオンし、演算回路 1608 の参照電圧 ($V_a' - V_d')$ + V_e' を差動増幅器 1612 に与えて端子間電圧 V_s を出力する。

【0133】

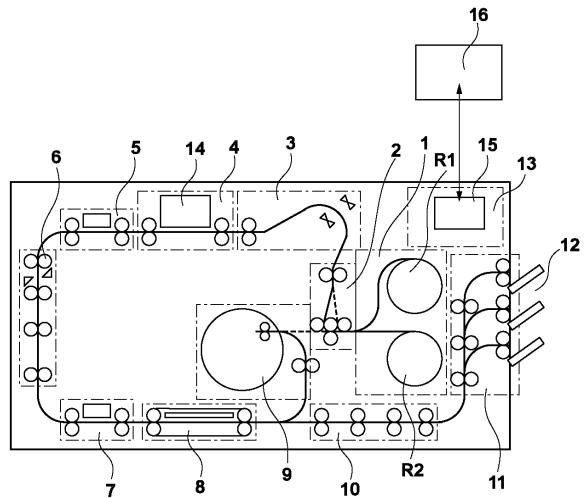
従って以上説明した実施例 7 によれば、補正回路を用いることにより、直列接続した温度検知素子列においても個別の端子間電圧が求めることができ、検知温度の変化量だけでなく検知温度の絶対量を検出することができる。

【0134】

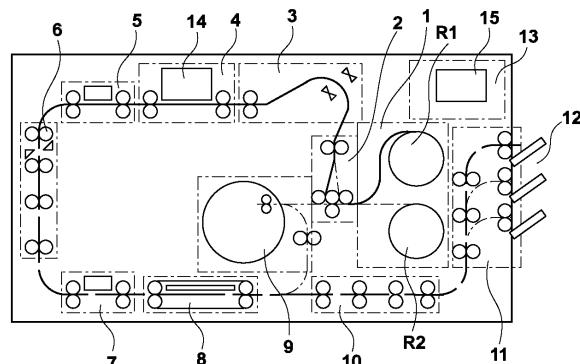
以上説明した実施例 1 ~ 7 のいずれにおいても、複数の温度検出素子の少なくとも一部を直列接続することで配線数を減らすことができるので、その配線に必要な基板面積を減らすことができる。従って、上述した梁部の幅を狭くすることが可能になり、例えば、独立インク供給口間も狭くすることができ、ノズル配列の高解像度化に貢献する。

40

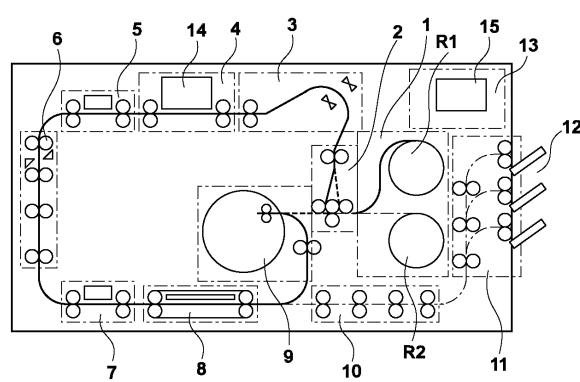
【図1】



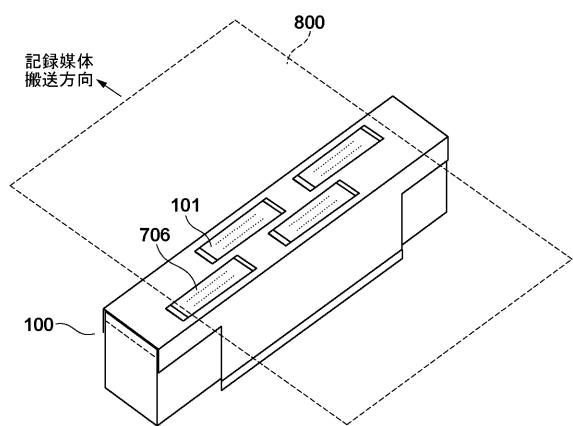
【図2】



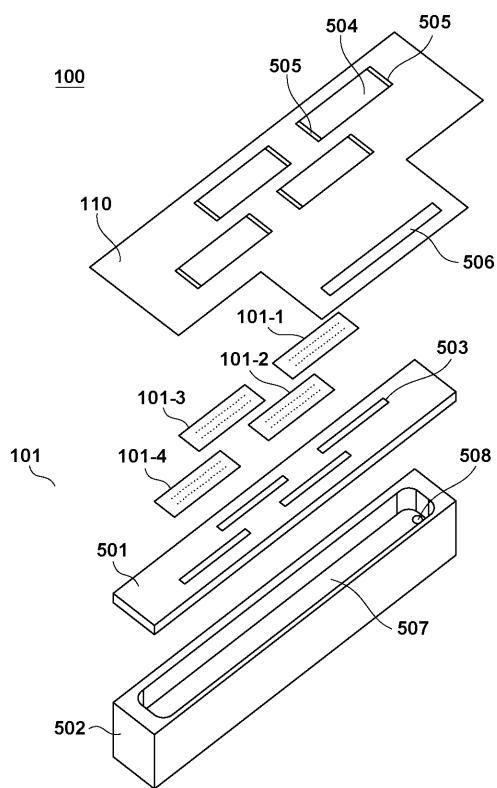
【図3】



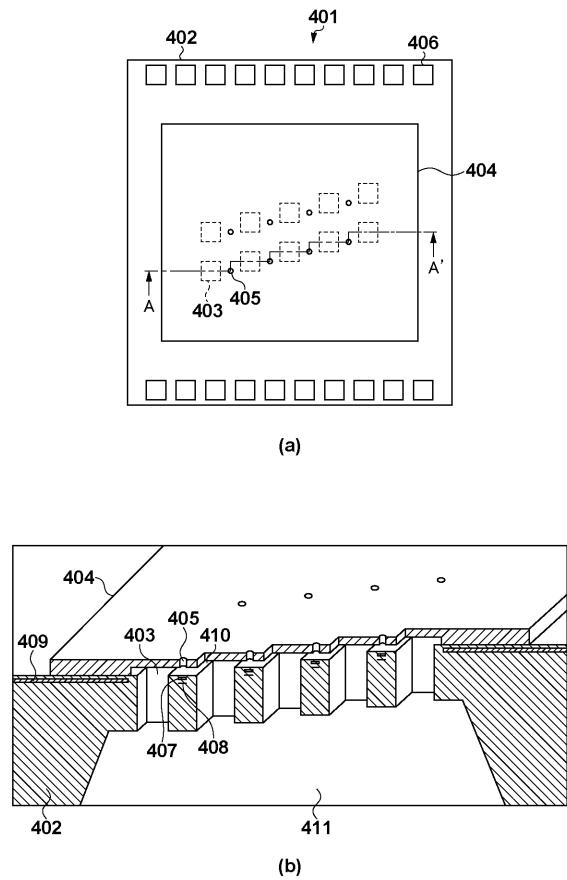
【図4】



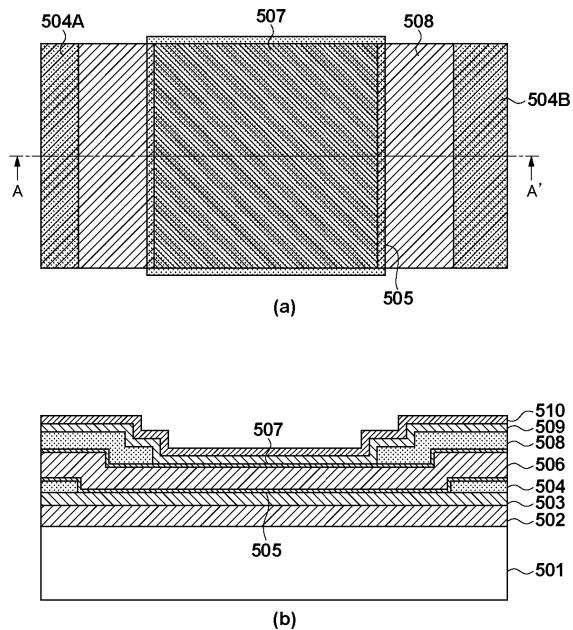
【図5】



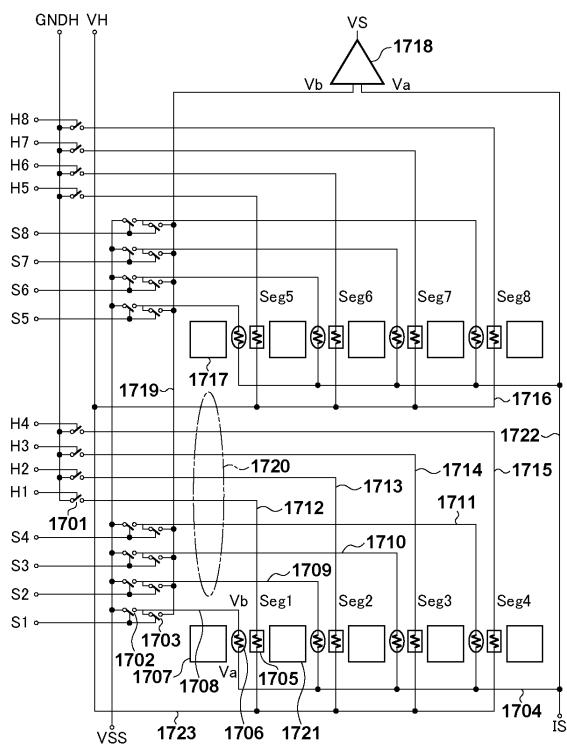
【図6】



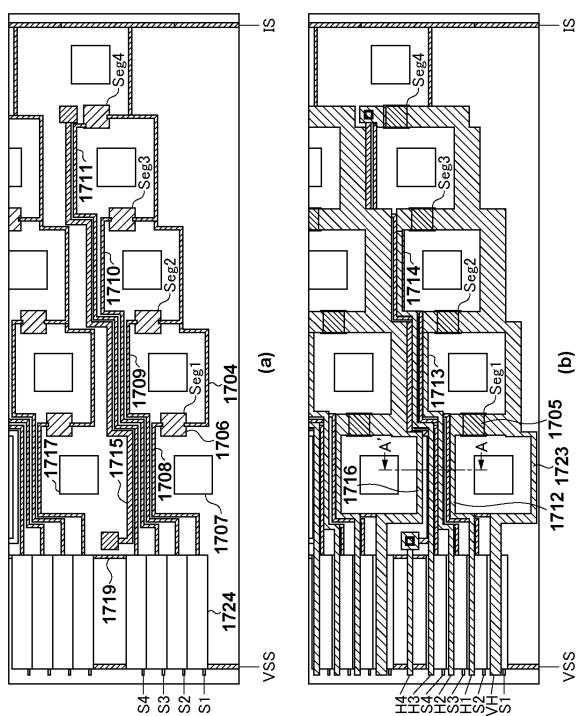
【図7】



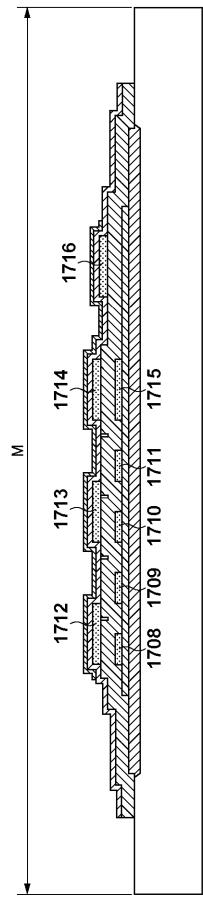
【図8】



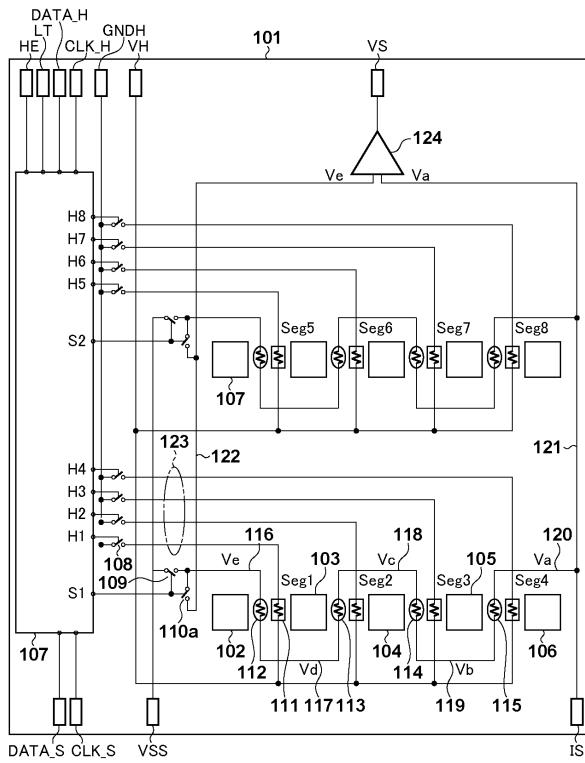
【図9】



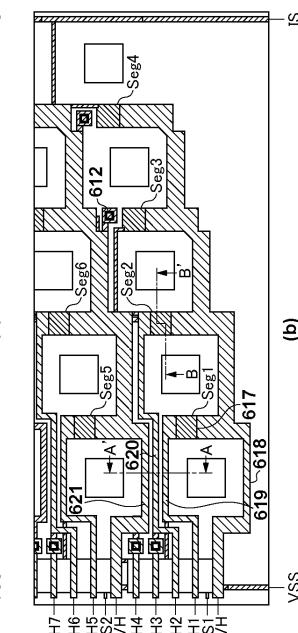
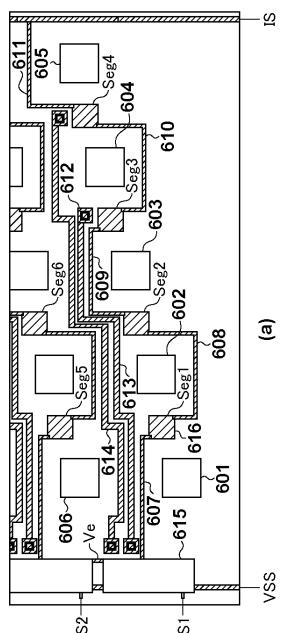
【図10】



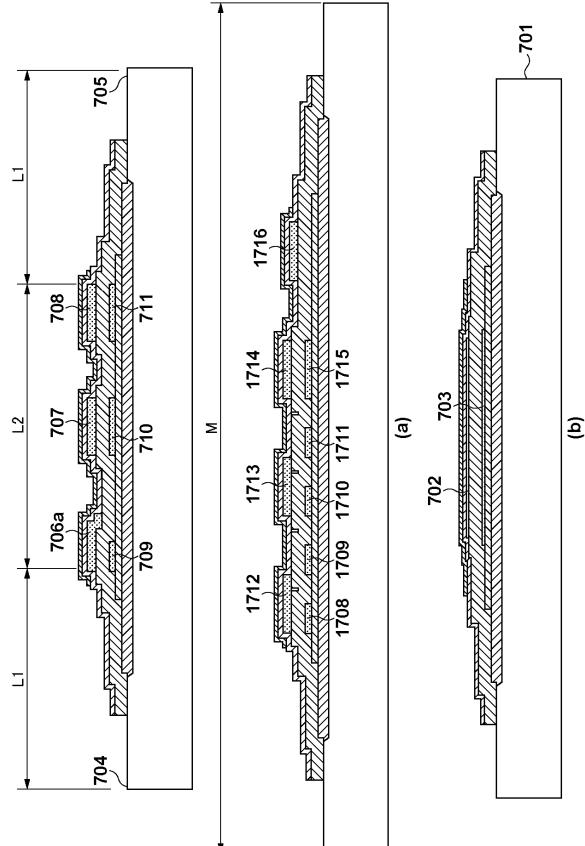
【図11】



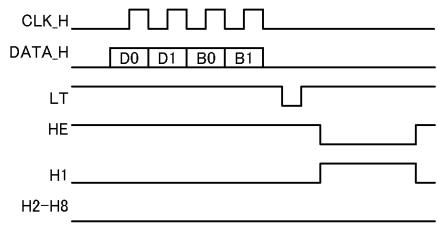
【図12】



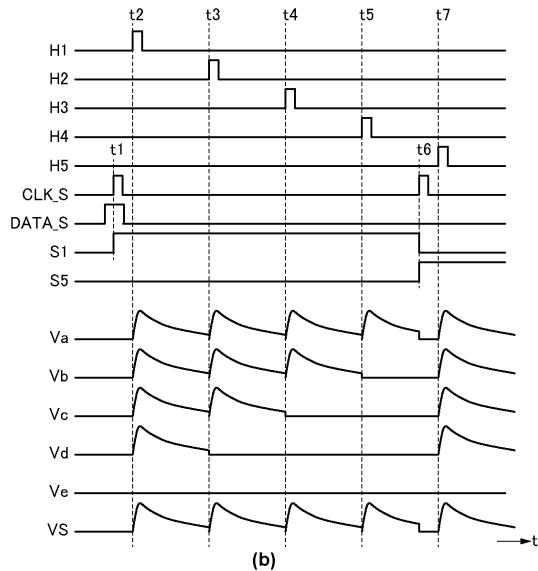
【図13】



【図14】

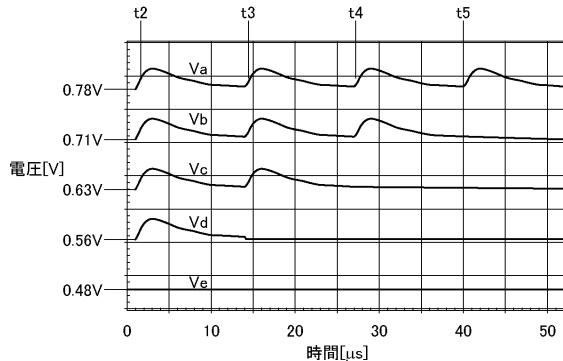


(a)

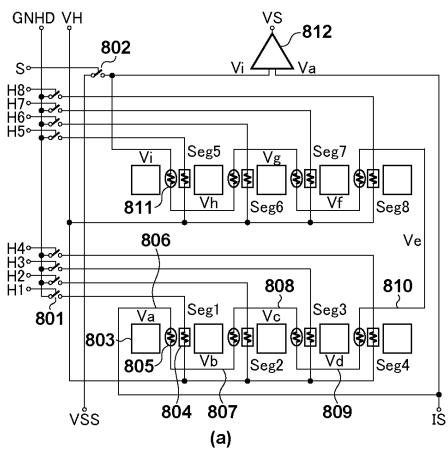


(b)

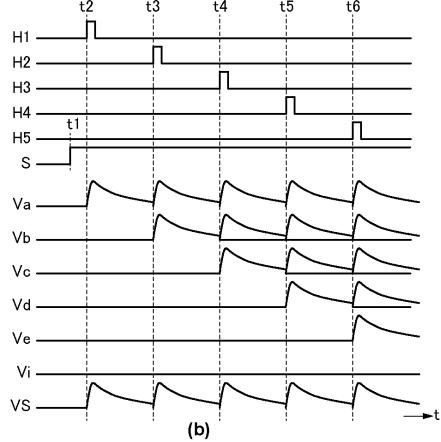
【図15】



【図16】

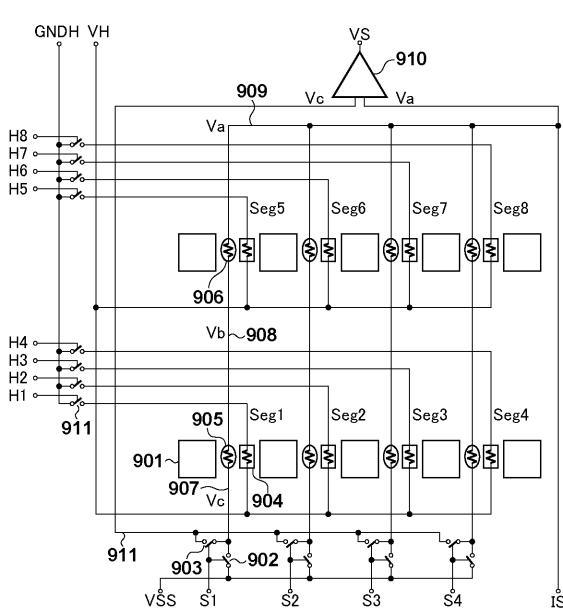


(a)

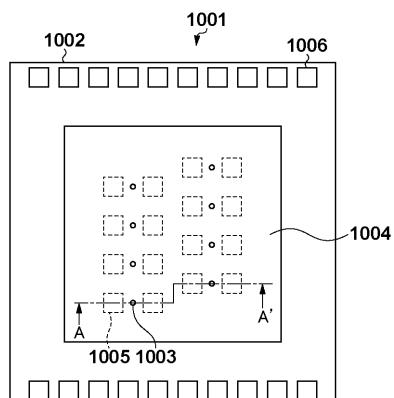


(b)

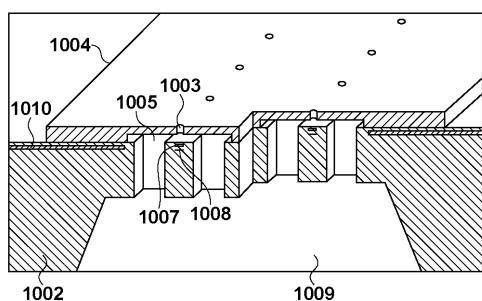
【図17】



【図18】

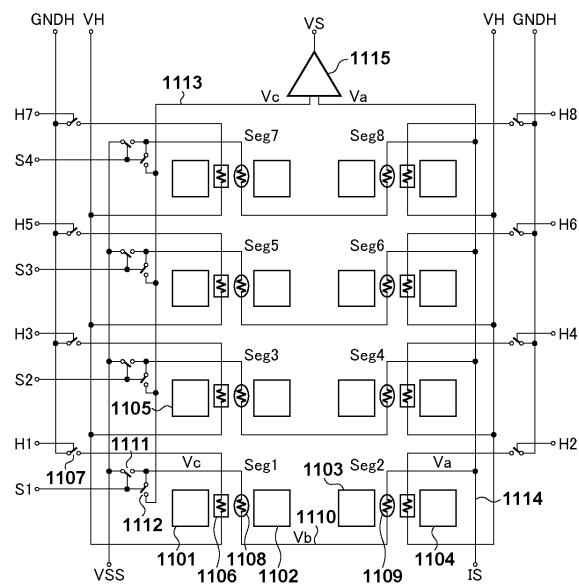


(a)

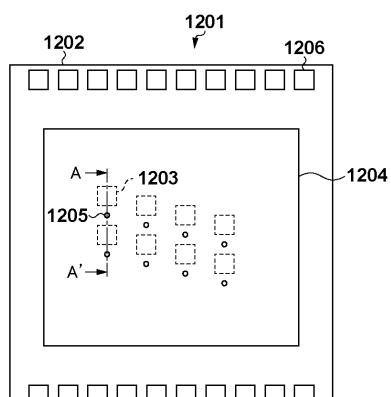


(b)

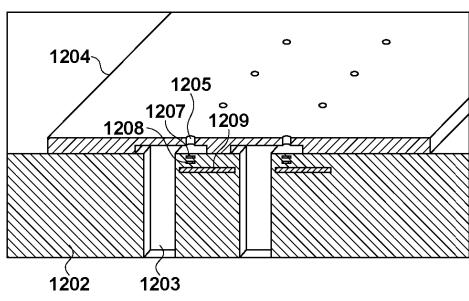
【 図 19 】



【図20】

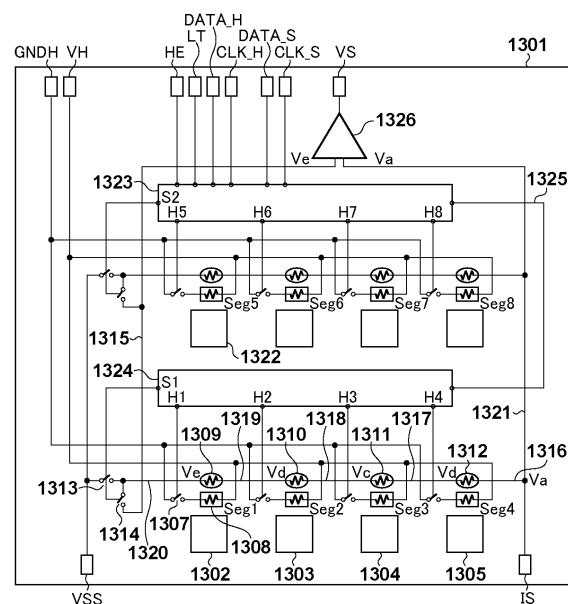


(a)

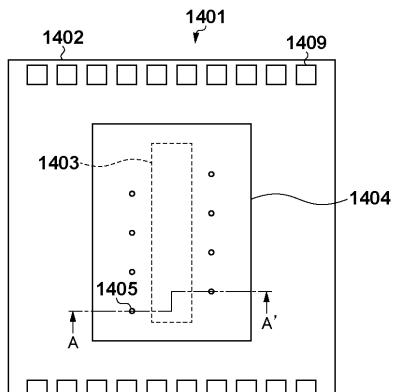


(b)

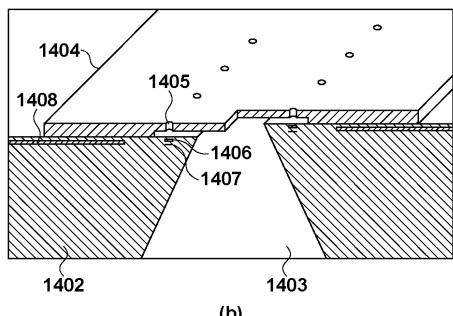
【 図 2 1 】



【図22】

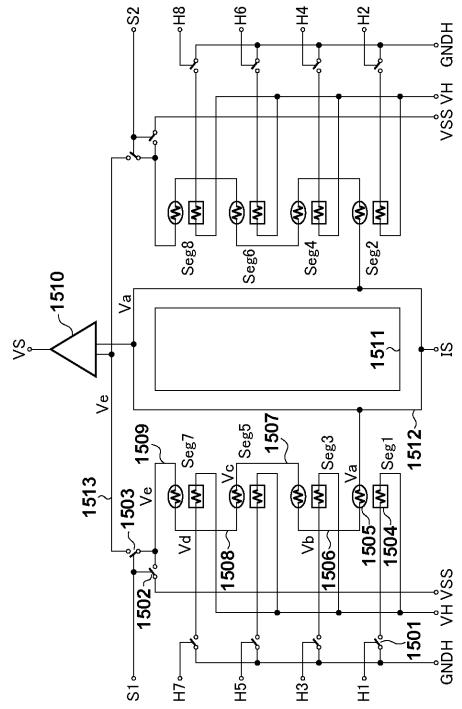


(a)

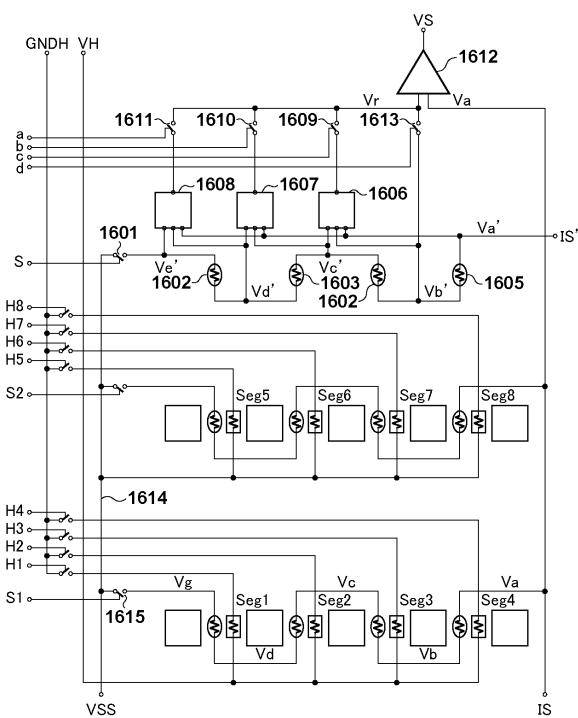


(b)

【図23】



【図24】



フロントページの続き

(72)発明者 菅野 英雄

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 藏田 敦之

(56)参考文献 特開2008-023987(JP,A)

特開2010-143204(JP,A)

特開2010-201921(JP,A)

特開2012-158146(JP,A)

特開2009-083316(JP,A)

(58)調査した分野(Int.Cl., DB名)

B 41 J 2 / 01 - 2 / 215