



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0038136  
(43) 공개일자 2024년03월22일

<p>(51) 국제특허분류(Int. Cl.) G02B 6/122 (2006.01) G02B 6/26 (2006.01)</p> <p>(52) CPC특허분류 G02B 6/1228 (2013.01) G02B 6/26 (2013.01)</p> <p>(21) 출원번호 10-2024-7008228</p> <p>(22) 출원일자(국제) 2022년09월12일 심사청구일자 2024년03월12일</p> <p>(85) 번역문제출일자 2024년03월12일</p> <p>(86) 국제출원번호 PCT/JP2022/033987</p> <p>(87) 국제공개번호 WO 2023/038132 국제공개일자 2023년03월16일</p> <p>(30) 우선권주장 JP-P-2021-148694 2021년09월13일 일본(JP)</p>	<p>(71) 출원인 교세라 가부시키키가이샤 일본국 교토후 교토시 후시미쿠 다케다 토바도노 쵸 6반지</p> <p>(72) 발명자 나카토미 요시노리 일본국 교토후 교토시 후시미쿠 다케다 토바도노 쵸 6반지 교세라 가부시키키가이샤 나이</p> <p>(74) 대리인 하영옥</p>
--	--

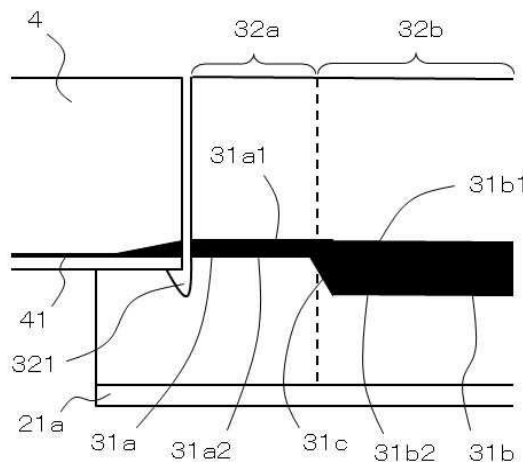
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 광회로 기관 및 그것을 사용한 광학 부품 실장 구조체

(57) 요약

본 개시에 관한 광회로 기관(1)은 배선 기관(2)과 광도파로(3)를 포함한다. 배선 기관(2)은 상면의 일부가 광학 부품(4)의 실장 영역이다. 광도파로(3)는 배선 기관(2) 상에 있어서의 광학 부품(4)의 실장 영역에 인접하여 위치하고, 코어(31), 제 1 클래드(32a) 및 제 2 클래드(32b)를 포함한다. 코어(31)는 제 1 부분(31a)과 제 2 부분(31b)을 포함한다. 제 1 클래드(32a)는 코어(31)의 제 1 부분(31a)의 상하면을 끼우도록 위치하고, 제 2 클래드(32b)는 코어의 제 2 부분(31b)의 상하면을 끼우도록 위치한다. 제 2 부분(31b)의 폭이 제 1 부분(31a)의 폭보다 크고, 제 2 부분(31b)의 두께가 제 1 부분(31a)의 두께보다 크다. 제 2 클래드(32b)의 굴절률이 제 1 클래드(32a)의 굴절률보다 크다.

대표도 - 도3



## 명세서

### 청구범위

#### 청구항 1

상면을 갖는 배선 기판과, 광도파로를 포함하고,

상기 배선 기판의 상기 상면의 일부가 광학 부품의 실장 영역이고,

상기 광도파로는 상기 배선 기판 상에 있어서의 상기 광학 부품의 실장 영역에 인접하여 위치하고, 코어, 제 1 클래드 및 제 2 클래드를 포함하고,

상기 코어는 제 1 상면 및 제 1 하면을 갖는 제 1 부분과, 제 2 상면 및 제 2 하면을 갖는 제 2 부분을 포함하고,

상기 제 1 클래드는 상기 코어의 상기 제 1 부분의 상기 제 1 상면 및 상기 제 1 하면을 끼우도록 위치하고,

상기 제 2 클래드는 상기 코어의 상기 제 2 부분의 상기 제 2 상면 및 상기 제 2 하면을 끼우도록 위치하고,

상기 제 2 부분의 폭이 상기 제 1 부분의 폭보다 크고,

상기 제 2 부분의 두께가 상기 제 1 부분의 두께보다 크고,

상기 제 2 클래드의 굴절률이 상기 제 1 클래드의 굴절률보다 큰 광회로 기판.

#### 청구항 2

제 1 항에 있어서,

상기 코어는 상기 제 1 부분과 상기 제 2 부분 사이에 있어서, 상기 제 2 부분의 단부로부터 상기 제 1 부분의 단부에 걸쳐 폭 및 두께가 작아지는 테이퍼 부분을 갖는 광회로 기판.

#### 청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 제 1 부분의 상기 제 1 하면측에 위치하는 상기 제 1 클래드가, 상기 제 1 부분의 상기 광학 부품측의 단부를 따른 홈을 갖는 광회로 기판.

#### 청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 제 1 부분의 상기 제 1 상면측에 위치하는 상기 제 1 클래드의 제 1 클래드 상면이, 상기 제 2 부분의 상기 제 2 상면측에 위치하는 상기 제 2 클래드의 제 2 클래드 상면과 동일 높이인 광회로 기판.

#### 청구항 5

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 제 1 부분의 상기 제 1 상면측에 위치하는 상기 제 1 클래드가, 상기 제 2 부분의 상기 제 2 상면측에 위치하는 상기 제 2 클래드의 제 2 클래드 상면의 일부를 피복하고 있는 광회로 기판.

#### 청구항 6

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 제 2 부분의 상기 제 2 상면측에 위치하는 상기 제 2 클래드가, 상기 제 1 부분의 상기 제 1 상면측에 위치하는 상기 제 1 클래드의 제 1 클래드 상면의 일부를 피복하고 있는 광회로 기판.

#### 청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

상기 제 2 부분의 상기 제 2 하면측에 위치하는 상기 제 2 클래드가, 상기 제 1 부분의 상기 제 1 하면측에 위치하는 상기 제 1 클래드와 상기 배선 기관 사이로 연장되어 있는 광회로 기관.

#### 청구항 8

제 1 항 내지 제 7 항 중 어느 한 항에 있어서,

상기 제 1 부분의 상기 제 1 상면이 상기 제 2 부분의 상기 제 2 상면과 동일 높이이고,

평면시에서 상기 제 1 부분의 폭의 중심과 상기 제 2 부분의 폭의 중심이 일치하고 있는 광회로 기관.

#### 청구항 9

제 1 항 내지 제 7 항 중 어느 한 항에 있어서,

상기 제 1 부분의 중심축과 상기 제 2 부분의 중심축이 동일축 상에 있는 광회로 기관.

#### 청구항 10

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 제 1 부분의 단면 및 상기 제 2 부분의 단면이 정방형상을 갖고 있는 광회로 기관.

#### 청구항 11

제 1 항 내지 제 10 항 중 어느 한 항에 있어서,

상기 배선 기관과 상기 광도파로 사이에 도체가 위치하고 있는 광회로 기관.

#### 청구항 12

제 1 항 내지 제 11 항 중 어느 한 항에 기재된 광회로 기관과, 상기 실장 영역에 실장된 광학 부품을 포함하는 광학 부품 실장 구조체.

#### 청구항 13

제 12 항에 있어서,

상기 광학 부품이 실리콘 포토닉스 디바이스이고, 상기 실리콘 포토닉스 디바이스가 실리콘 도파로를 갖고,

상기 실리콘 도파로가 상기 코어의 상기 제 1 부분과 대향하도록 위치하고 있는 광학 부품 실장 구조체.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 광회로 기관 및 그것을 사용한 광학 부품 실장 구조체에 관한 것이다.

#### 배경 기술

[0002] 최근, 대용량의 데이터를 고속으로 통신 가능한 광파이버가 정보 통신에 사용되고 있다(예를 들면, 특허문헌 1). 광신호의 송수신은 이 광파이버와 광학 소자(실리콘 포토닉스 디바이스) 사이에서 행해진다.

#### 선행기술문헌

#### 특허문헌

[0003] (특허문헌 0001) 일본 특허공개 2009-288614호 공보

#### 발명의 내용

[0004] 본 개시에 관한 광회로 기판은 상면을 갖는 배선 기판과, 광도파로를 포함한다. 배선 기판의 상면의 일부가 광학 부품의 실장 영역이다. 광도파로는 배선 기판 상에 있어서의 광학 부품의 실장 영역에 인접하여 위치하고, 코어, 제 1 클래드 및 제 2 클래드를 포함한다. 코어는 제 1 상면 및 제 1 하면을 갖는 제 1 부분과, 제 2 상면 및 제 2 하면을 갖는 제 2 부분을 포함한다. 제 1 클래드는 코어의 제 1 부분의 제 1 상면 및 제 1 하면을 끼우도록 위치하고, 제 2 클래드는 코어의 제 2 부분의 제 2 상면 및 제 2 하면을 끼우도록 위치한다. 제 2 부분의 폭이 제 1 부분의 폭보다 크고, 제 2 부분의 두께가 제 1 부분의 두께보다 크다. 제 2 클래드의 굴절률이 제 1 클래드의 굴절률보다 크다.

[0005] 본 개시에 관한 광학 부품 실장 구조체는 상기의 광회로 기판과 실장 영역에 실장된 광학 부품을 포함한다.

### 도면의 간단한 설명

[0006] 도 1은 본 개시의 일 실시형태에 관한 광회로 기판에, 실리콘 포토닉스 디바이스 및 전자 부품이 실장된 광학 부품 실장 구조체를 나타내는 평면도이다.

도 2는 도 1에 나타내는 영역(X)에 있어서, 길이 방향으로 절단했을 경우의 단면을 설명하기 위한 확대 설명도이다.

도 3은 도 2에 나타내는 영역(Y)에 있어서, 코어의 연신 방향으로 절단했을 경우의 코어의 단면 형상을 설명하기 위한 확대 설명도이다.

도 4는 도 2에 나타내는 영역(Y)에 있어서, 코어의 평면 형상을 설명하기 위한 확대 설명도이다.

도 5는 코어의 연신 방향으로 절단했을 경우의 제 1 클래드 및 제 2 클래드의 위치 관계를 설명하기 위한 설명도이다.

도 6은 코어의 연신 방향으로 절단했을 경우의 제 1 클래드 및 제 2 클래드의 위치 관계를 설명하기 위한 설명도이다.

도 7은 코어의 연신 방향으로 절단했을 경우의 제 1 클래드 및 제 2 클래드의 위치 관계를 설명하기 위한 설명도이다.

도 8은 코어의 연신 방향으로 절단했을 경우의 제 1 클래드 및 제 2 클래드의 위치 관계를 설명하기 위한 설명도이다.

### 발명을 실시하기 위한 구체적인 내용

[0007] 실리콘 포토닉스 디바이스 등의 광학 소자와 광파이버의 접속성을 평가할 때에, MFD(모드 필드 지름)라고 칭하는 지표가 사용된다. MFD란 광학 소자나 광파이버 안을 통과하는 광신호 중, 소정 이상의 강도를 갖는 부분의 광의 지름을 의미한다. 일반적으로, 광학 소자의 MFD와 광파이버 MFD는 상이하며, 그 차가 커질수록, 접속 손실이 커진다. 그 결과, 신호 품질이 저하한다. 따라서, 광학 소자와 광파이버의 접속 손실을 저감시키는 것이 가능한 광회로 기판이 요구되고 있다.

[0008] 본 개시에 관한 광회로 기판은 상기한 바와 같이, 제 2 부분의 폭이 제 1 부분의 폭보다 크고, 제 2 부분의 두께가 제 1 부분의 두께보다 크다. 또한, 제 2 클래드의 굴절률이 제 1 클래드의 굴절률보다 크다. 이러한 구성을 가짐으로써, 본 개시에 관한 광회로 기판에 의하면, 광학 소자와 광파이버의 접속 손실을 저감시키는 것이 가능해진다.

[0009] 본 개시에 관한 광회로 기판을 도 1~4에 근거하여 설명한다. 도 1은 본 개시의 일 실시형태에 관한 광회로 기판(1)에, 실리콘 포토닉스 디바이스(광학 부품)(4)가 실장된 광학 부품 실장 구조체(10)를 나타내는 평면도이다.

[0010] 본 개시의 일 실시형태에 관한 광회로 기판(1)은 배선 기판(2)과 광도파로(3)를 포함한다. 일 실시형태에 관한 광회로 기판(1)에 포함되는 배선 기판(2)으로서는 일반적으로 광회로 기판에 사용되는 배선 기판을 들 수 있다. 배선 기판(2)의 상면의 일부는 광학 부품(4)이 실장되는 실장 영역이다.

[0011] 이러한 배선 기판(2)은 구체적으로 도시하고 있지 않지만, 예를 들면, 코어 기판과, 코어 기판의 양면에 적층된 빌드업층을 포함한다. 코어 기판은 절연성을 갖는 소재이면 특별히 한정되지 않는다. 절연성을 갖는 소재로서는 예를 들면, 에폭시 수지, 비스말레이미드-트리아진 수지, 폴리이미드 수지, 폴리페닐렌에테르 수지 등의 수지를

들 수 있다. 이들 수지는 2종 이상을 혼합하여 사용해도 된다. 코어 기판은 통상, 코어 기판의 상하면을 전기적으로 접속하기 위해서, 스루홀 도체를 갖고 있다.

- [0012] 코어 기판은 보강재를 포함하고 있어도 된다. 보강재로서는 예를 들면, 유리 섬유, 유리 부직포, 아라미드 부직포, 아라미드 섬유, 폴리에스테르 섬유 등의 절연성 포재를 들 수 있다. 보강재는 2종 이상을 병용해도 된다. 또한, 코어 기판에는 실리카, 황산바륨, 탭크, 클레이, 유리, 탄산칼슘, 산화티탄 등의 무기 필러가 분산되어 있어도 된다.
- [0013] 빌드업층은 절연층과 도체층이 교대로 적층된 구조를 갖고 있다. 최표면의 도체층(배선 기판의 상면에 위치하는 도체층)의 일부는 광도파로(3)가 위치하는 제 1 도체층(21a)을 포함하고 있다. 도체층은 예를 들면 구리 등의 금속으로 형성된 금속층이다. 빌드업층에 포함되는 절연층은 코어 기판과 마찬가지로, 절연성을 갖는 소재이면 특별히 한정되지 않는다. 절연성을 갖는 소재로서는 예를 들면, 에폭시 수지, 비스말레이미드-트리아진 수지, 폴리이미드 수지, 폴리페닐렌에테르 수지 등의 수지를 들 수 있다. 이들 수지는 2종 이상을 혼합하여 사용해도 된다.
- [0014] 빌드업층에 절연층이 2층 이상 존재할 경우, 각각의 절연층은 같은 수지여도 되고, 상이한 수지여도 된다. 빌드업층에 포함되는 절연층과 코어 기판은 같은 수지여도 되고, 상이한 수지여도 된다. 빌드업층은 통상, 층간을 전기적으로 접속하기 위한 비아 홀 도체를 갖고 있다.
- [0015] 또한, 빌드업층에 포함되는 절연층에는 실리카, 황산바륨, 탭크, 클레이, 유리, 탄산칼슘, 산화티탄 등의 무기 필러가 분산되어 있어도 된다.
- [0016] 도 2에 나타낸 바와 같이, 일 실시형태에 관한 광회로 기판(1)에 포함되는 광도파로(3)는 배선 기판(2)의 표면의 제 1 도체층(21a)의 표면에 위치하고 있다. 보다 상세하게는 광도파로(3)는 배선 기판(2) 상에 있어서, 실리콘 포토닉스 디바이스(광학 부품)(4)에 인접하여(배선 기판(2) 상에 있어서의 광학 부품(4)의 실장 영역에 인접하여) 위치하고 있다. 도 2는 도 1에 나타내는 영역(X)에 있어서, 길이 방향으로 절단했을 경우의 단면을 설명하기 위한 확대 설명도이다. 광도파로(3)는 제 1 도체층(21a)층으로부터 클래드(32), 코어(31) 및 클래드(32)의 순으로 적층된 구조를 갖고 있다.
- [0017] 광도파로(3)에 포함되는 코어(31)는 광도파로(3)에 침입한 광신호가 전파되는 부분이다. 코어(31)를 형성하고 있는 재료는 한정되지 않고, 예를 들면, 광의 투과성이나 전파하는 광의 파장 특성 등을 고려하여 적절히 설정된다. 재료로서는 예를 들면, 에폭시 수지, 실리콘 수지 등을 들 수 있다. 코어(31)의 굴절률은 클래드(32)의 굴절률보다 크고, 이러한 굴절률차에 의해 광신호가 코어(31)를 전파해 간다.
- [0018] 도 3 및 4에 나타낸 바와 같이, 코어(31)는 광도파로(3)의 일방의 단부에 있어서, 실리콘 포토닉스 디바이스(4)에 포함되는 실리콘 도파로(Si 도파로)(41)와 대향하도록 위치하고 있다. 즉, Si 도파로(41)의 측면과, 광도파로(3)의 코어(31)의 측면이 대향하도록 위치하고 있다. 이 단부에 있어서, 코어(31)와 Si 도파로(41) 사이에서 광신호의 송수신이 행해진다. 1개의 광도파로(3)는 도 4에 나타낸 바와 같이 복수의 코어(31)를 갖고 있다. 도 3은 도 2에 나타내는 영역(Y)에 있어서, 코어의 연신 방향으로 절단했을 경우의 코어의 단면 형상을 설명하기 위한 확대 설명도이다. 도 4는 도 2에 나타내는 영역(Y)에 있어서, 코어의 평면 형상을 설명하기 위한 확대 설명도이다.
- [0019] 도 3 및 4에 나타낸 바와 같이, 코어(31)는 제 1 상면(31a1) 및 제 1 하면(31a2)을 갖는 제 1 부분(31a), 제 2 상면(31b1) 및 제 2 하면(31b2)을 갖는 제 2 부분(31b) 및 테이퍼 부분(31c)을 포함한다. 코어(31) 중에서도, 제 1 부분(31a)은 광학 부품(4)에 가까운 측에 위치하고 있고, 제 2 부분(31b)은 광학 부품(4)으로부터 먼 측에 위치하고 있다. 제 1 부분(31a)의 평면시에 있어서의 폭 및 단면시에 있어서의 두께(이하, 간단히 「폭 및 두께」라고 기재하는 경우가 있다)는 예를 들면, 실리콘 포토닉스 디바이스(4)에 포함되는 Si 도파로(41)의 폭 및 두께에 따라 설정된다. 구체적으로는 Si 도파로(41)의 MFD(모드 필드 지름)와, Si 도파로(41)에 대향하는 제 1 부분(31a)의 MFD를 근사시키도록 제 1 부분(31a)의 폭 및 두께를 결정한다. 결정 방법에 대해서는 후술한다. 제 1 부분(31a)의 길이는 한정되지 않는다. 제 1 부분(31a)은 비교적 폭이 작고 클래드(32)와의 밀착력이 작다. 그 때문에, 예를 들면 제 1 부분(31a)의 형성 공정인 노광 및 현상시에 박리를 저감하여 제조할 수 있는 관점에서, 20 $\mu$ m 이상 500 $\mu$ m 이하인 것이 바람직하다.
- [0020] 제 2 부분(31b)의 폭 및 두께는 제 1 부분(31a)의 폭 및 두께보다 크다. 제 1 부분(31a)과 제 2 부분(31b)은 테이퍼 부분(31c)을 개재하여 접속되어 있다. 테이퍼 부분(31c)은 제 1 부분(31a)측의 단부가 제 1 부분(31a)의 폭 및 두께와 대략 같은 폭 및 두께를 갖고, 제 2 부분(31b)측의 단부가 제 2 부분(31b)의 폭 및 두께와 대략

같은 폭 및 두께를 갖고 있다. 테이퍼 부분(31c)이 존재하고 있음으로써, 코어(31)를 통과하는 광신호가 반사하기 어려워, 손실을 보다 저감시킬 수 있다.

- [0021] 제 1 부분(31a)의 중심축과 제 2 부분(31b)의 중심축이 동일축 상에 있어도 된다. 제 1 부분(31a)의 중심축과 제 2 부분(31b)의 중심축이 동일축 상에 있으면, 광신호의 전송 효율이 보다 향상된다.
- [0022] 또는 제 1 부분(31a)의 상면이, 제 2 부분(31b)의 상면과 동일 높이이며, 평면시에서 제 1 부분(31a)의 폭의 중심과 제 2 부분(31b)의 폭의 중심이 일치하고 있어도 된다. 이러한 구성이어도, 광신호의 전송 효율이 보다 향상된다.
- [0023] 제 1 부분(31a) 및 제 2 부분(31b)의 폭방향으로 절단했을 때의 단면 형상은 한정되지 않고, 예를 들면, 정방형, 장방형 등의 다각형상, 원형상, 타원형상 등을 들 수 있다. 이들 중에서도, 광신호의 전송 효율의 점에서, 정방형상인 것이 바람직하다.
- [0024] 도 2에 나타난 바와 같이, 코어(31)의 상하면에는 클래드(32)가 위치하고 있다. 클래드(32)는 도 3 및 4에 나타난 바와 같이, 제 1 클래드(32a) 및 제 2 클래드(32b)를 포함한다. 제 1 클래드(32a)는 코어(31)의 제 1 부분(31a)의 제 1 상면(31a1) 및 제 1 하면(31a2)을 끼우도록 위치하고, 제 2 클래드(32b)는 코어(31)의 제 2 부분(31b)의 제 2 상면(31b1) 및 제 2 하면(31b2)을 끼우도록 위치하고 있다.
- [0025] 제 1 클래드(32a)를 형성하고 있는 재료는 한정되지 않고, 예를 들면, 에폭시 수지, 실리콘 수지 등을 들 수 있다. 제 2 클래드(32b)를 형성하고 있는 재료도 한정되지 않고, 예를 들면, 에폭시 수지, 실리콘 수지 등을 들 수 있다. 일 실시형태에 관한 광회로 기관(1)에 있어서, 제 2 클래드(32b)의 굴절률은 제 1 클래드(32a)의 굴절률보다 커지도록 하면 된다. 테이퍼 부분(31c)을 끼우는 클래드(32)는 특별히 한정되지 않고, 제 1 클래드(32a) 또는 제 2 클래드(32b) 중 어느 것이어도 상관없다. 예를 들면, 테이퍼 부분(31)의 일부가 제 1 클래드(32a)에 의해 끼워지고, 나머지 일부가 제 2 클래드(32b)에 의해 끼워져 있어도 상관없다.
- [0026] 제 1 클래드(32a)에 있어서, 제 1 부분(31a)의 제 1 하면(31a2)측에 위치하는 제 1 클래드(32a)는 도 3에 나타난 바와 같이, 제 1 부분(31a)의 광학 부품(4)측의 단부를 따른 홈(321)을 갖고 있어도 된다. 이러한 홈(321)이 존재함으로써, 광학 부품(4)과 제 1 부분(31a)의 제 1 하면(31a2)측에 위치하는 제 1 클래드(32a) 사이에 밀봉 수지를 충전할 경우, 과잉의 밀봉 수지가 홈(321)에 쌓인다. 그 결과, Si 도파로(41)와 제 1 부분(31a)의 대향면에 밀봉 수지가 유입되기 어려워져, 광신호의 송수신이 저해되기 어려워진다.
- [0027] 클래드(32)의 배치에 대해, 상기한 바와 같이, 제 1 클래드(32a)는 코어(31)의 제 1 부분(31a)의 제 1 상면(31a1) 및 제 1 하면(31a2)을 끼우도록 위치하고, 제 2 클래드(32b)는 코어(31)의 제 2 부분(31b)의 제 2 상면(31b1) 및 제 2 하면(31b2)을 끼우도록 위치하고 있으면, 한정되지 않는다. 예를 들면, 도 5에 나타난 바와 같이, 제 1 부분(31a)의 제 1 상면(31a1)측에 위치하는 제 1 클래드(32a)의 제 1 클래드 상면이 제 2 부분(31b)의 제 2 상면(31b1)측에 위치하는 제 2 클래드(32b)의 제 2 클래드 상면과 동일 높이여도 된다. 도 5에 나타내는 바와 같은 위치 관계이면, 광도파로(3)의 높이를 낮게 할 수 있다. 그 결과, 광회로 기관(1)을 보다 소형화할 수 있다.
- [0028] 도 6에 나타난 바와 같이, 제 1 부분(31a)의 제 1 상면(31a1)측에 위치하는 제 1 클래드(32a)가, 제 2 부분(31b)의 제 2 상면(31b1)측에 위치하는 제 2 클래드(32b)의 제 2 클래드 상면의 일부를 피복하고 있어도 된다. 도 6에 나타내는 바와 같은 위치 관계이면, 제 1 부분(31a)의 제 1 상면(31a1)측에 위치하는 제 1 클래드(32a)가, 제 2 부분(31b)의 제 2 상면(31b1)측에 위치하는 제 2 클래드(32b)를 누르게 된다. 그 결과, 제 2 클래드(32b)의 박리 및 들뜸을 방지할 수 있다. 또한, 제 1 클래드(32a)와 제 2 클래드(32b)의 간극에 이물이 들어가는 것을 저감시킴으로써 광신호의 전송 특성을 향상시킬 수 있다. 제 1 클래드(32a)가 제 2 클래드(32b)의 제 2 클래드 상면을 모두 피복하고 있는 경우에 상기 효과를 얻기 쉽다.
- [0029] 도 7에 나타난 바와 같이, 제 2 부분(31b)의 제 2 상면(31b1)측에 위치하는 제 2 클래드(32b)가, 제 1 부분(31a)의 제 1 상면(31a1)측에 위치하는 제 1 클래드(32a)의 제 1 클래드 상면의 일부를 피복하고 있어도 된다. 도 7에 나타내는 바와 같은 위치 관계이면, 제 2 부분(31b)의 제 2 상면(31b1)측에 위치하는 제 2 클래드(32b)가, 제 1 부분(31a)의 제 1 상면(31a1)측에 위치하는 제 1 클래드(32a)를 누르게 된다. 그 결과, 제 1 클래드(32a)의 박리 및 들뜸을 방지할 수 있다. 또한, 제 1 클래드(32a)와 제 2 클래드(32b)의 간극에 이물이 들어가는 것을 저감시킴으로써 광신호의 전송 특성을 향상시킬 수 있다. 제 2 클래드(32b)가 제 1 클래드(32a)의 제 1 클래드 상면을 모두 피복하고 있는 경우에 상기 효과를 얻기 쉽다.
- [0030] 도 8에 나타난 바와 같이, 제 2 부분(31b)의 제 2 하면(31b2)측에 위치하는 제 2 클래드(32b)가, 제 1 부분

(31a)의 제 1 하면(31a2)측에 위치하는 제 1 클래드(32a)와 배선 기관(2) 사이로 연장되어 있어도 된다. 도 8에 나타내는 바와 같은 위치 관계이면, 코어(31)의 하면측에 위치하는 클래드(32)(하부 클래드)에 있어서, 코어(31)의 연신 방향에 수직인 방향으로 경계가 존재하지 않는다. 즉, 코어(31)의 하면측에 있어서, 제 1 클래드(32a)와 제 2 클래드(32b)의 경계가 존재하지 않는다. 그 결과, 광도파로(3)의 평탄성이 보다 향상된다.

[0031] 일 실시형태에 관한 광회로 기관(1)에 있어서, 광도파로(3)는 예를 들면 하기의 방법에 의해 얻어진다. 우선, 배선 기관(2)의 표면에 위치하고 있는 제 1 도체층(21a)의 표면에, 제 2 클래드(32b)의 재료가 되는 수지를 배치한다. 이 수지는 도포에 의해 배치해도 되고, 수지 필름과 같은 판상체를 적층시켜 배치해도 된다. 그 다음에, 제 2 부분(31b)의 제 2 하면(31b2)측에 위치하는 제 2 클래드(32b)가 형성되도록, 제 2 클래드(32b)의 재료가 되는 수지를 노광 및 현상한 후 경화시킨다.

[0032] 그 다음에, 노광 및 현상에 의해 노출한 제 1 도체층(21a)의 표면, 및 제 2 부분(31b)의 제 2 하면(31b2)측에 위치하는 제 2 클래드(32b)를 피복하도록, 제 1 클래드(32a)의 재료가 되는 수지를 배치한다. 이 수지는 도포에 의해 배치해도 되고, 수지 필름과 같은 판상체를 적층시켜 배치해도 된다. 제 1 클래드(32a)의 재료가 되는 수지는 제 2 클래드(32b)의 재료가 되는 수지보다 굴절률이 작은 수지를 사용한다.

[0033] 그 다음에, 제 1 부분(31a)의 제 1 하면(31a2)측에 위치하는 제 1 클래드(32a)가 형성되도록, 제 1 클래드(32a)의 재료가 되는 수지를 노광 및 현상한 후 경화시킨다. 제 1 클래드(32a)가 제 2 클래드(32b)의 일부를 피복하도록 형성함으로써, 코어(31)의 제 2 부분(31b)의 단면시에 있어서의 두께를, 코어(31)의 제 1 부분(31a)의 두께보다 크게 할 수 있다. 제 2 클래드(32b)의 표면에 위치하고 있는 제 1 클래드(32a)의 끝면은 수직이어도 되고, 경사져 있어도 된다. 이 끝면을 경사시킴으로써, 테이퍼 부분(31c)을 형성할 수 있다.

[0034] 제 1 클래드(32a) 및 제 2 클래드(32b)를 피복하도록, 코어(31)의 재료가 되는 수지를 배치한다. 이 수지는 도포에 의해 배치해도 되고, 수지 필름과 같은 판상체를 적층시켜 배치해도 된다. 코어(31)의 재료가 되는 수지를 노광 및 현상한 후 경화시켜 코어(31)를 형성한다. 제 1 클래드(32a)에 위치하고 있는 코어(31)가 제 1 부분(31a)에 상당하고, 제 2 클래드(32b)에 위치하고 있는 코어(31)가 제 2 부분(31b)에 상당한다.

[0035] 그 다음에, 코어(31)를 피복하도록, 제 2 클래드(32b)의 재료가 되는 수지를 배치한다. 이 수지는 도포에 의해 배치해도 되고, 수지 필름과 같은 판상체를 적층시켜 배치해도 된다. 그 다음에, 제 2 부분(31b)의 제 2 상면(31b1)측에 위치하는 제 2 클래드(32b)가 형성되도록, 제 2 클래드(32b)의 재료가 되는 수지를 노광 및 현상한 후 경화시킨다.

[0036] 그 다음에, 코어(31) 및 제 2 부분(31b)의 제 2 상면(31b1)측에 위치하는 제 2 클래드(32b)를 피복하도록, 제 1 클래드(32a)의 재료가 되는 수지를 배치한다. 이 수지는 도포에 의해 배치해도 되고, 수지 필름과 같은 판상체를 적층시켜 배치해도 된다. 그 다음에, 제 1 부분(31a)의 제 1 상면(31a1)측에 위치하는 제 1 클래드(32a)가 형성되도록, 제 1 클래드(32a)의 재료가 되는 수지를 노광 및 현상한 후 경화시킨다.

[0037] 그 다음에, 제 1 부분(31a)의 끝면, 즉 광학 부품(4)측의 끝면을, 예를 들면 레이저 가공 등에 의해 형성한다. 또한, 제 1 부분(31a)의 광학 부품(4)측의 단부를 따르도록, 홈(321)을 형성해도 된다. 이와 같이 하여, 광도파로(3)가 형성된다.

[0038] 광도파로(3)의 코어(31)와 개구수(NA)를 조정하는 방법은 다음과 같다. 개구수(NA)란, 코어와 클래드의 굴절률 차로부터 산출되는 값이며, MFD를 결정하는 파라미터이다.

[0039] 우선, 실리콘 포토닉스 디바이스(4)에 포함되는 Si 도파로(41)의 크기로부터 MFD를 특정한다. Si 도파로(41)의 MFD로부터 광도파로(3)의 MFD가 결정된다. 그 다음에, 광도파로(3)의 MFD에 근거하여, NA의 범위가 결정된다(예를 들면, 0.1 이상). NA의 범위로부터 실현 가능한 코어(31)의 지름(제 1 부분(31a)의 지름 및 제 2 부분(31b)의 지름) 및 NA가 결정된다. 이 NA로부터, 필요한 굴절률차(코어(31)의 제 1 부분(31a)의 굴절률과 제 1 클래드(32a)의 굴절률의 차, 코어(31)의 제 2 부분(31b)의 굴절률과 제 2 클래드(32b)의 굴절률의 차)가 결정된다. 이 굴절률차에 근거하여, 제 1 부분(31a)의 지름, 제 2 부분(31b)의 지름, 제 1 클래드(32a)의 재료, 및 제 2 클래드(32b)의 재료를 결정한다.

[0040] 그 다음에, 본 개시의 광학 부품 실장 구조체에 대하여 설명한다. 본 개시의 일 실시형태에 관한 광학 부품 실장 구조체(10)는 일 실시형태에 관한 광회로 기관(1)에 실리콘 포토닉스 디바이스(4) 및 전자 부품(6)이 실장된 구조를 갖고 있다. 전자 부품(6)으로서는 예를 들면, ASIC(Application Specific Integrated Circuit), 드라이버 IC 등을 들 수 있다.

- [0041] 실리콘 포토닉스 디바이스(4)는 도 2에 나타낸 바와 같이, 배선 기관(2)의 광학 부품의 실장 영역에 위치하는 전극(21b)과 뿔납(7)을 통해 전기적으로 접속되어 있다. 전극(21b)은 배선 기관(2)의 상면에 위치하는 도체층의 일부이며, 솔더 레지스트(8)의 개구부로부터 노출되도록 위치하고 있다.
- [0042] 실리콘 포토닉스 디바이스(4)는 예를 들면 규소(Si)를 코어로 하고, 이산화규소(SiO<sub>2</sub>)를 클래드로 하는 광도파로의 일종이다. 실리콘 포토닉스 디바이스(4)는 상술한 바와 같이 Si 도파로(41)를 포함하고, 도시하고 있지 않지만, 패시베이션막, 광원부, 광검출부 등을 더 포함하고 있다. 도 3 및 4에 나타낸 바와 같이, Si 도파로(41)는 광도파로(3)의 일방의 단부에 있어서, 광도파로(3)에 포함되는 코어(31)의 제 1 부분(31a)과 대향하도록 위치하고 있다.
- [0043] 예를 들면, 배선 기관(2)으로부터의 전기 신호가, 뿔납(7)을 통해 실리콘 포토닉스 디바이스(4)에 포함되는 광원부에 전파된다. 전파된 전기 신호를 수신한 광원부는 발광한다. 발광한 광신호가 신호 전파용의 Si 도파로(41) 및 광도파로(3)의 코어(31)를 경유하여, 광 커넥터(5a)를 통해 접속되어 있는 광파이버(5)에 전파된다.
- [0044] 본 개시에 관한 광회로 기관은 상술한 일 실시형태에 관한 광회로 기관(1)에 한정되지 않는다. 상술한 일 실시형태에 관한 광회로 기관(1)에는 코어(31)의 제 1 부분(31a)의 하면측에 위치하는 제 1 클래드(32a)에 홈(321)이 형성되어 있다. 그러나, 본 개시에 관한 광회로 기관에 있어서, 홈은 필수적인 구성 요건이 아니며 필요에 따라 형성하면 된다.
- [0045] 또한, 상술한 일 실시형태에 관한 광회로 기관(1)에는 코어(31)의 제 1 부분(31a)과 코어(31)의 제 2 부분(31b) 사이에 테이퍼 부분(31c)이 존재하고 있다. 그러나, 본 개시에 관한 광회로 기관에 있어서, 테이퍼 부분(31c)은 존재하고 있지 않아도 되고, 제 1 부분(31a)과 제 2 부분(31b)이 직접 연결되어 있어도 된다.

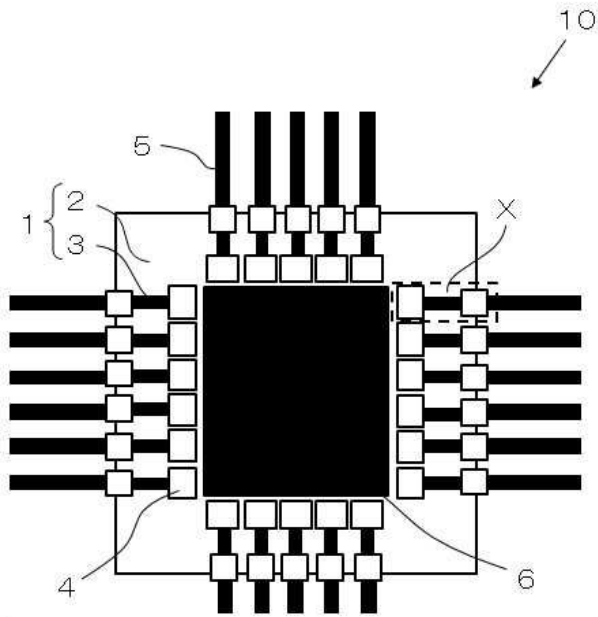
**부호의 설명**

- [0046] 1; 광회로 기관
- 2; 배선 기관
- 21a; 제 1 도체층
- 21b; 전극
- 23; 절연층
- 3; 광도파로
- 31; 코어
- 31a; 제 1 부분
- 31a1; 제 1 상면
- 31a2; 제 1 하면
- 31b; 제 2 부분
- 31b1; 제 2 상면
- 31b2; 제 2 하면
- 31c; 테이퍼 부분
- 32; 클래드
- 32a; 제 1 클래드
- 32b; 제 2 클래드
- 321; 홈
- 4; 실리콘 포토닉스 디바이스(광학 부품)
- 41; 실리콘 도파로(Si 도파로)

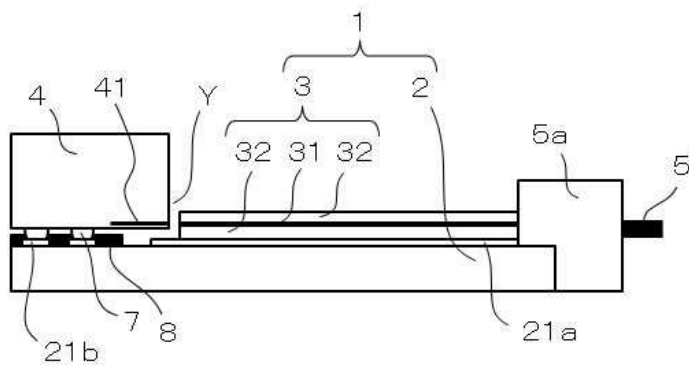
- 5: 광파이버
- 5a: 광 커넥터
- 6: 전자 부품
- 7: 맴납
- 8: 솔더 레지스트
- 10: 광학 부품 실장 구조체

도면

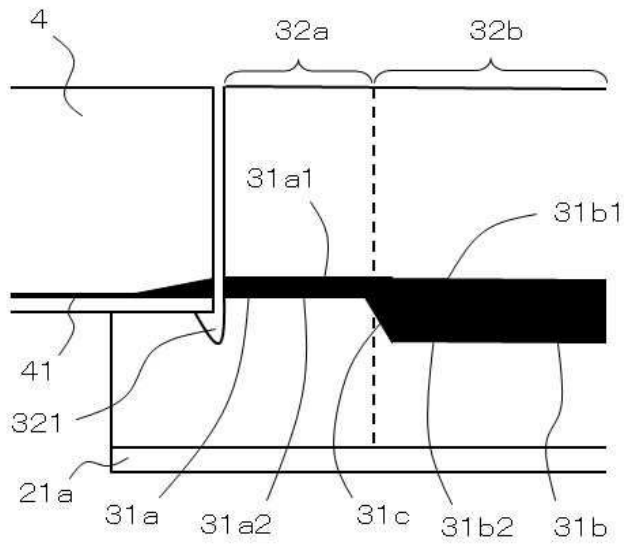
도면1



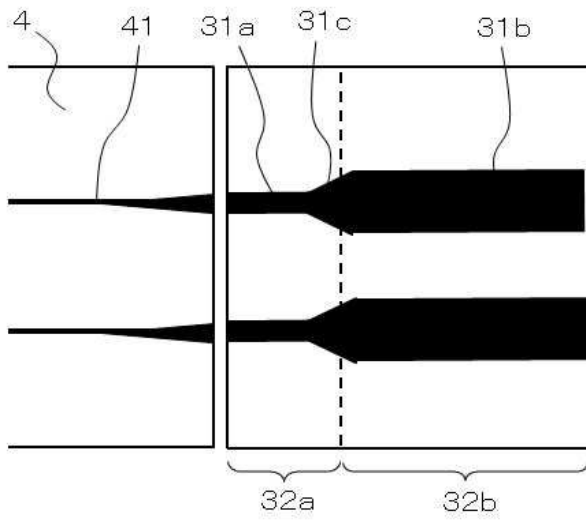
도면2



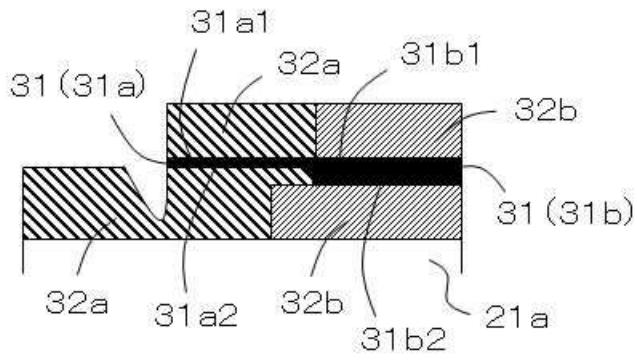
도면3



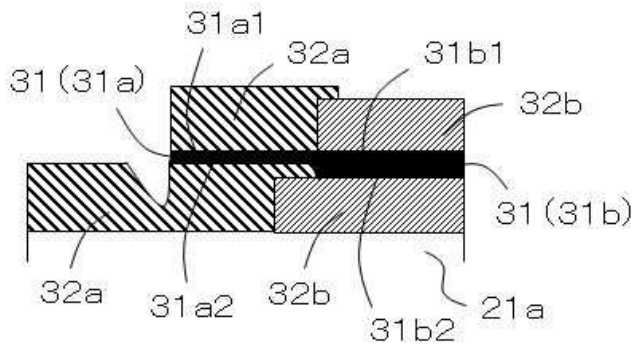
도면4



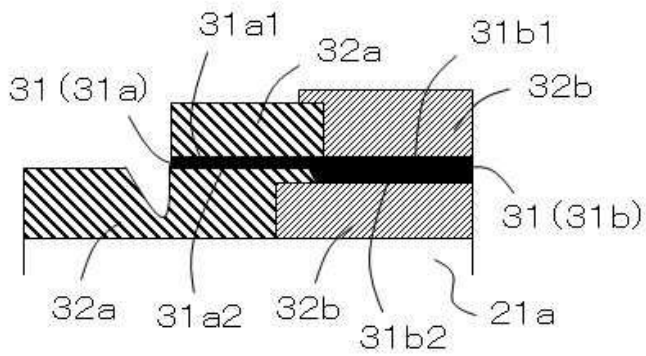
도면5



도면6



도면7



도면8

