



(12)发明专利

(10)授权公告号 CN 106059552 B

(45)授权公告日 2018. 11. 20

(21)申请号 201610365021.2

(22)申请日 2016.05.27

(65)同一申请的已公布的文献号
申请公布号 CN 106059552 A

(43)申请公布日 2016.10.26

(73)专利权人 西安电子科技大学
地址 710071 陕西省西安市太白南路2号

(72)发明人 张艺蒙 许耀 宋庆文 汤晓燕
张玉明

(74)专利代理机构 陕西电子工业专利中心
61205
代理人 田文英 王品华

(51)Int.Cl.
H03K 17/687(2006.01)
H03K 17/082(2006.01)

(56)对比文件

CN 105356727 A,2016.02.24,
CN 1588799 A,2005.03.02,
CN 103715871 A,2014.04.09,
EP 2993785 A1,2016.03.09,
CN 103944549 A,2014.07.23,

审查员 卢萌

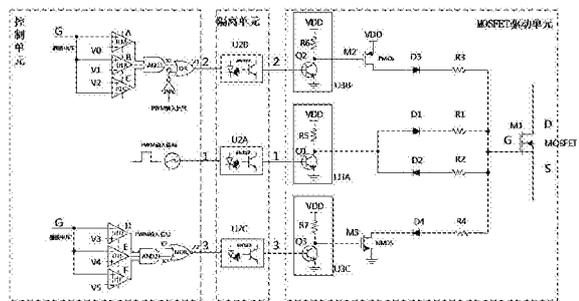
权利要求书2页 说明书7页 附图3页

(54)发明名称

基于MOSFET开关动态特性的驱动电路

(57)摘要

本发明公开了一种基于MOSFET开关动态特性的驱动电路,其包括控制单元、隔离单元、MOSFET驱动单元。控制单元用于采样MOSFET开关过程中的栅极电压并产生MOSFET开关各阶段切换驱动电阻所需的逻辑信号。隔离单元用于实现控制单元与MOSFET驱动单元的电气隔离,提高电路抗干扰性。MOSFET驱动单元用于接收经电气隔离后控制单元的逻辑信号,完成MOSFET开关各阶段驱动电阻的切换。本发明基于MOSFET的动态开关特性,以牺牲较小开关速度和电路简易度的代价,提升了MOSFET器件的稳定性及安全性。



1. 一种基于MOSFET开关动态特性的驱动电路,包括控制单元、隔离单元、MOSFET驱动单元,其特征在于:所述控制单元的第二个输出端、第三个输出端分别连接隔离单元的第二个输入端、第三个输入端;所述的隔离单元的第二个输入端用于接收PWM输入信号;所述的MOSFET驱动单元的第二个输入端、第三个输入端分别连接隔离单元的第二个输出端、第三个输出端;

所述控制单元,用于采样第一个MOSFET开关过程中的栅极电压,并产生第一个MOSFET开关过程各阶段切换驱动电阻的逻辑信号;所述控制单元中的三个电压比较器U1A、U1B、U1F的同相输入端,三个电压比较器U1C、U1D、U1E的反向输入端均与MOSFET驱动单元中第一个MOSFET栅极连接,三个电压比较器U1A、U1B、U1F的反向输入端分别与参考电压V0、V1、V5连接,三个电压比较器U1C、U1D、U1E的同相输入端分别与参考电压V2、V3、V4连接,三个电压比较器U1A、U1B、U1C的输出端分别连接与门芯片AND1的三个输入端;所述与门芯片AND1的输出端连接或门芯片OR的一个输入端,所述或门芯片OR另一个输入端与反向器芯片INV的输出端连接;所述反向器芯片INV输入端用于接收PWM输入信号,或门芯片OR的输出端与隔离单元中的光耦U2B输入端连接;三个电压比较器U1D、U1E、U1F的输出端分别连接与门芯片AND2的三个输入端,与门芯片AND2的输出端连接或非门芯片NOR的一个输入端,或非门芯片NOR的另一个输入端用于接收PWM输入信号连接,或非门芯片NOR输出端与隔离单元中的光耦U2C输入端连接;

所述隔离单元,用于实现控制单元与MOSFET驱动单元的电气隔离,提高电路抗干扰性;所述隔离单元中的光耦U2A输入端用于接收PWM输入信号,光耦U2A的输出端与MOSFET驱动单元中的电平转换电路U3A的输入端连接;所述光耦U2B的输入端与所述控制单元中的或门芯片OR输出端连接,所述光耦U2B的输出端与MOSFET驱动单元中的电平转换电路U3B的输入端连接;所述光耦U2C的输入端与所述控制单元中的或非门芯片NOR输出端连接,所述光耦U2C的输出端与MOSFET驱动单元中的电平转换电路U3C的输入端连接;

所述MOSFET驱动单元,用于接收经电气隔离后控制单元的逻辑信号,完成第一个MOSFET开关各阶段驱动电阻回路的切换;所述MOSFET的驱动单元中的电平转换电路U3A输入端与隔离单元中的光耦U2A输出端连接,电平转换电路U3A的输出端分别与二极管D1的正极连接、二极管D2的负极连接,二极管D1的负极、二极管D2的正极分别与驱动电阻R1、驱动电阻R2的一端相连,驱动电阻R1、驱动电阻R2的另一端均连接第一个MOSFET的栅极;所述MOSFET的驱动单元中的电平转换电路U3B的输入端与隔离单元中的光耦U2B输出端连接,电平转换电路U3B输出端与第二个MOSFET的栅极连接,第二个MOSFET的源级与高电平VDD连接,所述第二个MOSFET的漏级与二极管D3的正极连接,二极管D3的负极连接驱动电阻R3的一端,驱动电阻R3的另一端连接第一个MOSFET的栅极;所述电平转换电路U3C的输入端与隔离单元中的光耦U2C输出端连接,电平转换电路U3C的输出端与第三个MOSFET的栅极连接;所述第三个MOSFET的源级与地连接,第三个MOSFET的漏级与二极管D4的负极连接,二极管D4的正极连接驱动电阻R4的一端,驱动电阻R4的另一端连接第一个MOSFET的栅极。

2. 根据权利要求1所述的基于MOSFET开关动态特性的驱动电路,其特征在于,所述控制单元中电压比较器U1A的反向输入端的参考电压V0为第一个MOSFET工作状态中的开启初刻所对应的栅极电压,电压比较器U1B的反向输入端的参考电压V1为第一个MOSFET的阈值电压,电压比较器U1C的同相输入端的参考电压V2为第一个MOSFET工作状态中的开启阶段漏

电流最大值时刻所对应的栅极电压,电压比较器U1D的同向输入端的参考电压V3为第一个MOSFET工作状态中的关断初刻对应的栅极电压,电压比较器U1E的同向输入端的参考电压V4为第一个MOSFET工作状态中关断阶段电压过冲开始前所对应的栅极电压,电压比较器U1F的同向输入端的参考电压V5为第一个MOSFET工作状态中关断阶段电压过冲结束后所对应的栅极电压,所述参考电压V0、V1、V2、V3、V4、V5将第一个MOSFET的开关过程分为六个阶段,控制单元在六个阶段输出相应逻辑信号控制驱动回路中驱动电阻的切换。

3. 根据权利要求1所述的基于MOSFET开关动态特性的驱动电路,其特征在于,所述MOSFET驱动单元中的电平转换电路U3A中三极管Q1的基极、发射极分别连接所述电平转换电路U3A的输入端、地,电平转换电路U3A中三极管Q1的集电极分别连接上拉电阻R5的一端、电平转换电路U3A的输出端;所述MOSFET驱动单元中的电平转换电路U3B中三极管Q2的基极、发射极分别连接所述光耦U2B的输出端、地,电平转换电路U3B中三极管Q2的集电极分别连接上拉电阻R6的一端、电平转换电路U3A的输出端;所述MOSFET驱动单元中的电平转换电路U3C中三极管Q3的基极、发射极分别连接所述光耦U2C的输出端、地,电平转换电路U3C中三极管Q3的集电极分别连接上拉电阻R7的一端、电平转换电路U3C的输出端,上拉电阻R5、上拉电阻R6、上拉电阻R7的另一端均与高电平VDD相连,三极管Q1、三极管Q2、三极管Q3均为NPN型晶体管。

4. 根据权利要求1所述的基于MOSFET开关动态特性的驱动电路,其特征在于,所述MOSFET驱动单元中的第一个MOSFET为N沟道MOSFET器件,MOSFET驱动单元中的第二个MOSFET为P沟道MOSFET器件,MOSFET驱动单元的中第三个MOSFET为N沟道MOSFET器件。

5. 根据权利要求1所述的基于MOSFET开关动态特性的驱动电路,其特征在于,所述的MOSFET驱动单元中的驱动电阻R1、驱动电阻R2为100~200欧姆,MOSFET驱动单元的驱动电阻R3、驱动电阻R4为0~10欧姆。

基于MOSFET开关动态特性的驱动电路

技术领域

[0001] 本发明属于电子技术领域,更进一步涉及电力电子技术领域中的一种基于金属-氧化物半导体场效应晶体管MOSFET(Metal Oxide Semiconductor Field Effect Transistor)开关动态特性的驱动电路。本发明可用于改善MOSFET在开关过程中的电压过冲及电流过冲,并兼顾开关器件的损耗,可用于指导设计MOSFET大功率电路的驱动电路。

背景技术

[0002] 目前,在电力电子技术领域中,常用的MOSFET驱动方法有两种方案:一种是采用小电阻驱动,另一种是采用大电阻驱动。小电阻驱动是指MOSFET栅极至地的驱动回路中采用较小的驱动电阻。大电阻驱动是指MOSFET栅极至地的驱动回路中采用较大的驱动电阻。采用小电阻驱动可以加快MOSFET开关速度,使得MOSFET开关损耗降低,有利于提升MOSFET应用电路的系统效率,但是MOSFET开关过程时过大的 di/dt 变化率,会引发开启时MOSFET漏电流的过冲以及关断时会引起MOSFET源漏电压过冲,给电路稳定性带来隐患;采用大电阻驱动可以降低开关过程中的 di/dt 的变化率,因此有利于降低开关期间MOSFET漏电流和源漏电压的过冲,但是MOSFET开关损耗会增加,导致MOSFET应用电路系统效率降低。综上:从MOSFET的驱动设计角度,影响MOSFET开关特性的关键因素为栅极驱动电阻。如何根据电路要求以及MOSFET在开关状态时的动态特性来选择合适的栅极驱动电阻对于提高电路稳定性及电路系统效率格外重要。

[0003] 南京航空航天大学在其申请专利“一种高可靠性MOSFET驱动电路”(申请公布号CN 103944549A,申请号201410132304.3,申请日期2014.04.03)中公开了一种MOSFET驱动电路。该驱动电路中开启和关断阶段选用不同驱动电阻走不同驱动回路,可通过调节两个驱动电阻的大小来调节MOSFET的开启与关断速度。该电路存在的不足之处是,对于开启或关断任意一个过程,驱动电阻在选定后就不能改变。这意味着若选用小驱动电阻,那么开通或关断速度就会变小,MOSFET开启时的电流过冲及和关断时的电压过冲就会变大。若选用大驱动电阻,MOSFET开启时的电流过冲和关断时的电压过冲就会得到改善。但是开通或关断速度就会变大,导致开关损耗增加。

[0004] 上海理工大学在其申请专利“一种大功率MOSFET驱动电路”(申请公布号CN 103715871A,申请号201410000233.1,申请日期2014.01.02)中公开了一种MOSFET驱动电路。该驱动电路中开启和关断阶段同样选用不同驱动电阻走不同驱动回路,可通过调节两个驱动电阻的大小来调节MOSFET的开启与关断速度。该专利的一项权利要求中给出栅极电阻取值为5-10欧,此范围的电阻取值有利于加快开关速度,降低开关损耗。但是,该电路存在的不足之处是,关断时易导致MOSFET产生电压过冲。

[0005] 综上:减轻功率主电路中MOSFET关断时的过冲电压主要方法是给关断电路提供一条较大阻抗的放电回路来抑制电流变化率,从而减轻有杂散电感引起的电压过冲。由于MOSFET器件 C_{iss} 是固定不变的,由充放电时间常数 $t = C_{iss}R_G$ 可知:提高开关速度的主要方式就是减小充放电回路的阻抗。由于电压过冲和开关速度中存在矛盾,传统的固定电阻驱动

方法无法同时兼顾两者,使功率电路同时具有开关速度快和电路稳定性好的特点。

发明内容

[0006] 为了克服上述现有技术存在的不足,本发明的目的是提出一种基于MOSFET开关动态特性的驱动电路。本发明可在MOSFET开关不同阶段选择不同驱动电阻来驱动MOSFET,在开关过程的各危险阶段选用大电阻驱动,其余阶段选用小电阻驱动。本发明在MOSFET开关速度及损耗变化不大的基础上,降低了MOSFET开关过程中的电流过冲及电压过冲,提高了电路系统的稳定性。

[0007] 为实现本发明的目的,本发明包括控制单元、隔离单元、MOSFET驱动单元,控制单元的第二个输出端、第三个输出端分别连接隔离单元的第二个输入端、第三个输入端。隔离单元的第二个输入端用于接收PWM输入信号。MOSFET驱动单元的第二个输入端、第三个输入端分别连接隔离单元的第二个输出端、第三个输出端。

[0008] 控制单元用于采样第一个MOSFET开关过程中的栅极电压,并产生第一个MOSFET开关过程各阶段切换驱动电阻的逻辑信号。控制单元中的三个电压比较器U1A、U1B、U1F的同相输入端,三个电压比较器U1C、U1D、U1E的反向输入端均与MOSFET驱动单元中第一个MOSFET栅极连接,三个电压比较器U1A、U1B、U1F的反向输入端分别与参考电压V0、V1、V5连接,三个电压比较器U1C、U1D、U1E的同向输入端分别与参考电压V2、V3、V4连接,三个电压比较器U1A、U1B、U1C的输出端分别连接与门芯片AND1的三个输入端。与门芯片AND1的输出端连接或门芯片OR的一个输入端,或门芯片OR另一个输入端与反向器芯片INV的输出端连接。反向器芯片INV输入端用于接收PWM输入信号,或门芯片OR的输出端与隔离单元中的光耦U2B输入端连接。三个电压比较器U1D、U1E、U1F的输出端分别连接与门芯片AND2的三个输入端,与门芯片AND2的输出端连接或非门芯片NOR的一个输入端,或非门芯片NOR的另一个输入端用于接收PWM输入信号连接,或非门芯片NOR输出端与隔离单元中的光耦U2C输入端连接。

[0009] 隔离单元用于实现控制单元与MOSFET驱动单元的电气隔离,提高电路抗干扰性。隔离单元中的光耦U2A输入端用于接收PWM输入信号,光耦U2A的输出端与MOSFET驱动单元的电平转换电路U3A的输入端连接。光耦U2B的输入端与控制单元中的或门芯片OR输出端连接,光耦U2B的输出端与MOSFET驱动单元中的电平转换电路U3B的输入端连接。光耦U2C的输入端与控制单元中的或非门芯片NOR输出端连接,光耦U2C的输出端与MOSFET驱动单元中的电平转换电路U3C的输入端连接。

[0010] MOSFET驱动单元,用于接收经电气隔离后控制单元的逻辑信号,完成第一个MOSFET开关各阶段驱动电阻的切换。MOSFET的驱动单元中的电平转换电路U3A输入端与隔离单元中的光耦U2A输出端连接,电平转换电路U3A的输出端分别与二极管D1的正极连接、二极管D2的负极连接,二极管D1的负极、二极管D2的正极分别与驱动电阻R1、驱动电阻R2的一端相连,驱动电阻R1、驱动电阻R2的另一端均连接第一个MOSFET的栅极。MOSFET的驱动单元中的电平转换电路U3B的输入端与隔离单元中的光耦U2B输出端连接,电平转换电路U3B输出端与第二个MOSFET的栅极连接,第二个MOSFET的源级与高电平VDD连接。第二个MOSFET的漏级与二极管D3的正极连接,二极管D3的负极连接驱动电阻R3的一端,驱动电阻R3的另一端连接第一个MOSFET的栅极。电平转换电路U3C的输入端与隔离单元中的光耦U2C输出端

连接,电平转换电路U3C的输出端与第三个MOSFET的栅极连接,第三个MOSFET的源级与地连接,第三个MOSFET的漏级与二极管D4的负极连接,二极管D4的正极连接驱动电阻R4的一端,驱动电阻R4的另一端连接第一个MOSFET的栅极。

[0011] 本发明与现有技术相比具有如下优点:

[0012] 本发明通过控制单元采样MOSFET开关过程中的栅极电压,并产生MOSFET开关各阶段中切换驱动电阻所需的逻辑信号,经隔离单元电气隔离后,通过MOSFET驱动单元完成MOSFET开关各阶段驱动电阻的切换。本发明克服了现有技术中使用单一小电阻驱动导致的电压电流过冲以及使用单一大电阻驱动引发的MOSFET开关速度降低和损耗增加的问题。相比于现有技术,本发明的优点是,在MOSFET开关速度及损耗几乎不变的基础上提升了MOSFET器件在应用电路中的稳定性及安全性,因此在电路系统效率和电路系统稳定性之间做到良好的平衡。

附图说明

[0013] 图1是本发明的电路原理图;

[0014] 图2是本发明的MOSFET开关动态特性的原理图;

[0015] 图3是现有技术选用5欧姆电阻驱动的MOSFET开关特性曲线图;

[0016] 图4是现有技术选用200欧姆电阻驱动的MOSFET开关特性曲线图;

[0017] 图5是本发明电路的MOSFET的开关特性曲线图。

具体实施方式

[0018] 下面结合附图对本发明作详细的说明。

[0019] 参照图1对本发明的电路原理图中的元器件具体连接关系作详细描述。

[0020] 本发明包括控制单元、隔离单元、MOSFET驱动单元。控制单元的第二个输出端、第三个输出端分别连接隔离单元的第二个输入端、第三个输入端。隔离单元的第二个输入端用于接收PWM输入信号。MOSFET驱动单元的第二个输入端、第三个输入端分别连接隔离单元的第二个输出端、第三个输出端。

[0021] 控制单元用于采样第一个MOSFET开关过程中的栅极电压,并产生第一个MOSFET开关过程各阶段切换驱动电阻的逻辑信号。控制单元中的三个电压比较器U1A、U1B、U1F的同相输入端,三个电压比较器U1C、U1D、U1E的反向输入端均与MOSFET驱动单元中第一个MOSFET栅极连接,三个电压比较器U1A、U1B、U1F的反向输入端分别与参考电压V0、V1、V5连接,三个电压比较器U1C、U1D、U1E的同相输入端分别与参考电压V2、V3、V4连接,三个电压比较器U1A、U1B、U1C的输出端分别连接与门芯片AND1的三个输入端。与门芯片AND1的输出端连接或门芯片OR的一个输入端,或门芯片OR另一个输入端与反向器芯片INV的输出端连接。反向器芯片INV输入端用于接收PWM输入信号,或门芯片OR的输出端与隔离单元中的光耦U2B输入端连接。三个电压比较器U1D、U1E、U1F的输出端分别连接与门芯片AND2的三个输入端,与门芯片AND2的输出端连接或非门芯片NOR的一个输入端,或非门芯片NOR的另一个输入端用于接收PWM输入信号连接,或非门芯片NOR输出端与隔离单元中的光耦U2C输入端连接。

[0022] 控制单元中电压比较器U1A的反向输入端的参考电压V0为第一个MOSFET工作状态

中的开启初刻所对应的栅极电压,电压比较器U1B的反向输入端的参考电压V1为第一个MOSFET的阈值电压,电压比较器U1C的同向输入端的参考电压V2为第一个MOSFET工作状态中的开启阶段漏电流最大值时刻所对应的栅极电压。电压比较器U1D的同向输入端的参考电压V3为第一个MOSFET工作状态中的关断初刻对应的栅极电压,电压比较器U1E的同向输入端的参考电压V4为第一个MOSFET工作状态中关断阶段电压过冲开始前所对应的栅极电压,电压比较器U1F的同向输入端的参考电压V5为第一个MOSFET工作状态中关断阶段电压过冲结束后所对应的栅极电压,参考电压V0、V1、V2、V3、V4、V5将第一个MOSFET的开关过程分为六个阶段,控制单元在六个阶段输出相应逻辑信号控制驱动回路中驱动电阻的切换。

[0023] 隔离单元用于实现控制单元与MOSFET驱动单元的电气隔离,提高电路抗干扰性。隔离单元中的光耦U2A输入端用于接收PWM输入信号,光耦U2A的输出端与MOSFET驱动单元的电平转换电路U3A的输入端连接。光耦U2B的输入端与控制单元中的或门芯片OR输出端连接,光耦U2B的输出端与MOSFET驱动单元中的电平转换电路U3B的输入端连接。光耦U2C的输入端与控制单元中的或非门芯片NOR输出端连接,光耦U2C的输出端与MOSFET驱动单元中的电平转换电路U3C的输入端连接。

[0024] MOSFET驱动单元用于接收经电气隔离后控制单元的逻辑信号,完成第一个MOSFET开关各阶段驱动电阻的切换。MOSFET的驱动单元中的电平转换电路U3A输入端与隔离单元中的光耦U2A输出端连接,电平转换电路U3A的输出端分别与二极管D1的正极连接、二极管D2的负极连接,二极管D1的负极、二极管D2的正极分别与驱动电阻R1、驱动电阻R2的一端相连,驱动电阻R1、驱动电阻R2的另一端均连接第一个MOSFET的栅极;MOSFET的驱动单元中的电平转换电路U3B的输入端与隔离单元中的光耦U2B输出端连接,电平转换电路U3B输出端与第二个MOSFET的栅极连接,第二个MOSFET的源级与高电平VDD连接,第二个MOSFET的漏级与二极管D3的正极连接,二极管D3的负极连接驱动电阻R3的一端,驱动电阻R3的另一端连接第一个MOSFET的栅极。电平转换电路U3C的输入端与隔离单元中的光耦U2C输出端连接,电平转换电路U3C的输出端与第三个MOSFET的栅极连接。第三个MOSFET的源级与地连接,第三个MOSFET的漏级与二极管D4的负极连接,二极管D4的正极连接驱动电阻R4的一端,驱动电阻R4的另一端连接第一个MOSFET的栅极。

[0025] MOSFET驱动单元中的电平转换电路U3A中三极管Q1的基极、发射极分别连接所述电平转换电路U3A的输入端、地,电平转换电路U3A中三极管Q1的集电极分别连接上拉电阻R5的一端、电平转换电路U3A的输出端。所述MOSFET驱动单元中的电平转换电路U3B中三极管Q2的基极、发射极分别连接所述光耦U2B的输出端、地,电平转换电路U3B中三极管Q2的集电极分别连接上拉电阻R6的一端、电平转换电路U3A的输出端。所述MOSFET驱动单元中的电平转换电路U3C中三极管Q3的基极、发射极分别连接所述光耦U2C的输出端、地,电平转换电路U3C中三极管Q3的集电极分别连接上拉电阻R7的一端、电平转换电路U3C的输出端。上拉电阻R5、上拉电阻R6、上拉电阻R7的另一端均与高电平VDD相连,三极管Q1、三极管Q2、三极管Q3均为NPN型晶体管。

[0026] MOSFET驱动单元中的第一个MOSFET为N沟道MOSFET器件,MOSFET驱动单元中的第二个MOSFET为P沟道MOSFET器件,MOSFET驱动单元的中第三个MOSFET为N沟道MOSFET器件。

[0027] MOSFET驱动单元中的驱动电阻R1、驱动电阻R2为100~200欧姆,MOSFET驱动单元的驱动电阻R3、驱动电阻R4为0~10欧姆。

[0028] 参照图2,对MOSFET开关动态特性以及驱动回路中驱动电阻的切换做详细说明。

[0029] 图2中的横坐标表示时间 t ,纵坐标表示电压 V 或电流 I 。 V_{ds} 表示MOSFET的源漏电压, V_{peak} 表示MOSFET关断时的电压尖峰, I_d 表示MOSFET的漏电流, I_{peak} 表示MOSFET开启时的电流尖峰, V_{gs} 表示MOSFET的栅极电压,Miller plateau表示MOSFET开启过程中的米勒平台, V_{DD} 表示外加的最大栅极电压。图2中以实线标示的曲线代表MOSFET开关过程中 V_{ds} 的变化,以短划线标示的曲线代表MOSFET开关过程中 I_d 的变化,以长划线标示的曲线代表MOSFET开关过程中 V_{gs} 的变化。

[0030] 图2中 t_0 表示MOSFET开启初刻,此时栅级电压为零。 t_1 表示栅级电压达到阈值电压的时刻, t_1 时刻起MOSFET漏电流 I_d 按照固定变化率上升。 t_2 表示MOSFET漏电流 I_d 达到的峰值点。 t_3 表示MOSFET关断初刻,栅级电压为 V_{DD} 。 t_4 表示MOSFET源漏电压 V_{ds} 上升到外部应用电路电源电压的时刻, t_5 表示 V_{ds} 达到电压尖峰的时刻。

[0031] 在 t_0-t_1 时间段,栅极回路应采用小电阻充电,加速MOSFET开启。在 t_1-t_2 时间段,栅极回路采用大电阻充电来抑制电流尖峰。 t_2 时刻后,电路无安全隐患,应选择大电阻充电。在 t_3-t_4 时间段,栅极回路采用小电阻放电,加速MOSFET关断。在 t_4-t_5 时间段,栅极回路采用大电阻放电抑制杂散电感引起的电压过冲。 t_5 时刻之后,电路无安全隐患,故采用小电阻快速放电,加速MOSFET关断。

[0032] 图2中的 $V_0, V_1, V_2, V_3, V_4, V_5$ 分别为 $t_0, t_1, t_2, t_3, t_4, t_5$ 五个时刻所对应的第一个MOSFET的栅压,将 $V_0, V_1, V_2, V_3, V_4, V_5$ 作为控制单元中各比较器的参考电压。控制单元通过实时采集栅极电压与上述参考电平比较通过特定逻辑门产生对应MOSFET开关不同阶段所需的逻辑信号,用以切换MOSFET开关各阶段所需的不同驱动电阻。考虑数字逻辑门存在一定延时,各参考电压须提供适当的提前裕量。

[0033] 表1:控制单元中两组控制逻辑的真值表

[0034]

控制逻辑1	A	B	C	X1	Y1	Z1
t_0-t_1	1	0	1	0	0	0
t_1-t_2	1	1	1	1	0	1
t_2-t_3	1	1	0	0	0	0
$t > t_3$	x	x	x	x	1	1
控制逻辑2	D	E	F	X2	Y2	Z2
t_0-t_3	x	x	x	x	1	0
t_3-t_4	1	0	1	0	0	1
t_4-t_5	1	1	1	1	0	0
$t > t_5$	1	1	0	0	0	1

[0035] 参考表1对本发明电路驱动MOSFET的过程作详细的描述。

[0036] 辅助充电回路状态:

[0037] t_0-t_1 :栅级电压小于阈值电压,漏电流为零,漏电流变化率为零,此时电路并无风险,所以选择小电阻快速给栅漏电容充电。控制单元通过检测栅压,反馈得到三个比较器U1A、U1B、U1C的输出A、B、C的真值分别为0、1、0,经过三输入与门AND1输出X1的真值为0, t_0-t_1 属于开启级阶段,PWM信号为1,经过反相器输出Y1为0,因此或门OR输出Z1的真值为0,经

光耦U2B和电平转换电路U3B,得到PMOS的栅极为低电平。PMOS开启,PMOS漏级上拉至高电平VDD,小电阻R3充电回路开启,与大电阻R1充电回路并联,驱动电阻由大电阻R1切换为小电阻R1//R3,快速抬升栅极电压。

[0038] t_1-t_2 :栅级电压大于阈值电压,漏电流开始变化,漏电流迅速上升。若电流变化率太快,会产生较大的电流尖峰及震荡,使电路存在风险。控制单元通过检测栅压,反馈得到三个比较器U1A、U1B、U1C的输出A、B、C的真值分别为1、1、1,经过三输入与门AND1输出X1的真值为1, t_0-t_1 属于开启级阶段,PWM信号为1,经过反相器输出Y1为0,因此或门OR输出Z1的真值为1,经光耦U2B和电平转换电路U3B,得到PMOS的栅极为高电平。PMOS关断,小电阻R3充电回路断开,此时通过大电阻R1回路充电来抑制漏电流的变化率。

[0039] t_2-t_3 :电路度过电流峰值后,进入米勒平台期。此阶段是MOSFET开关过程中损耗产生的主要区域,需快速充电减小开关损耗。控制单元通过检测栅压,反馈得到三个比较器U1A、U1B、U1C的输出A、B、C的真值分别为1、1、0,经过三输入与门AND1输出X1的真值为0, t_0-t_1 属于开启级阶段,PWM信号为1,经过反相器输出Y1为0,因此或门OR输出Z1的真值为0,经光耦U2B和电平转换电路U3B,得到PMOS的栅极为高电平。PMOS开启,PMOS漏级上拉至高电平VDD,小电阻R3充电回路再次开启,与大电阻R1充电回路并联,驱动电阻由大电阻R1切换为小电阻R1//R3,加速开启过程,减小开关损耗。

[0040] $t > t_3$:由于 t_3 时刻后为关断过程,PWM信号为0,经反相器输出Y1为1,通过或门OR输出Z1恒为1,所以各比较器输出真值A、B、C变化不影响或门OR的输出。或门OR输出1,经光耦U2B和电平转换电路U3B,得到PMOS的栅极为高电平。PMOS关断,辅助充电回路断开,所以不影响关断过程。

[0041] 辅助放电回路状态:

[0042] $0 < t < t_3$:由于 $0-t_3$ 时刻为开启过程,PWM信号为1,通过或非门NOR输出Z2恒为0,所以各比较器输出真值D、E、F变化不影响或非门NOR的输出。或非门NOR输出1,经光耦U2B和电平转换电路U3B,得到NMOS的栅极为低电平。NMOS关断,辅助放电回路断开,所以不影响开启过程。

[0043] t_3-t_4 :此阶段电路不存在风险,需快速充电降低栅压。控制单元通过检测栅压,反馈得到三个比较器U1D、U1E、U1F的输出D、E、F的真值分别为1、0、1,经过三输入与门AND2输出真值为0, t_3-t_4 属于关断级阶段,PWM信号为0,因此或非门NOR输出为1,经光耦U2C和电平转换电路U3C,得到NMOS的栅极为高电平。NMOS开启,小电阻R4放电回路开启,与大电阻R2放电回路并联,驱动电阻由大电阻R2切换为小电阻R2//R4,加速关断过程。

[0044] t_4-t_5 :漏电流开始变化,漏电流迅速下降。若电流变化率太快,会由线路杂散电压引起较大的电压尖峰和震荡,导致电路存在隐患。控制单元通过检测栅压,反馈得到三个比较器U1D、U1E、U1F的输出D、E、F的真值分别为1、1、1,经过三输入与门AND2输出真值为1,或非门NOR输出为0。经光耦U2C和电平转换电路U3C,得到NMOS的栅极为低电平,小电阻R4放电回路关闭,此时通过大电阻R2放电回路放电来抑制漏电流变化率和电压尖峰。

[0045] $t > t_5$:此阶段电路不存在风险,需快速放电降低栅压。控制单元通过检测栅压,反馈得到三个比较器U1D、U1E、U1F的输出D、E、F的真值分别为1、1、0,经过三输入与门AND2输出真值为0, t_3-t_4 属于关断阶段,PWM信号为0,因此或非门NOR输出为1,经光耦U2C和电平转换电路U3C,得到NMOS的栅极为高电平。NMOS开启,小电阻R4放电回路再次开启,与大电阻R2

放电回路并联,驱动电阻由大电阻R2切换为小电阻R2//R4,加速关断过程。

[0046] 本发明的实施例是,电阻R1、R2、R3、R4、R5、R6、R7的取值可分别为100欧姆、100欧姆、5欧姆、5欧姆、2k欧姆、2k欧姆、2k欧姆,电压比较器U1A、U1B、U1C、U1D、U1E、U1F均为LM319,与门芯片AND1,AND2为74ALS11,或门芯片OR为74ALS32,或非门芯片为74ALS02,反相器芯片INV为74ALS04,二极管D1、D2、D3、D4为2N4148,三极管Q1、Q2、Q3为2N2369,NMOS型号为NDS331N,PMOS型号为NDS332P,光耦U2A、U2B、U2C为6N137,正电源VDD为18V,参考电压V0、V1、V2、V3、V4、V5的值为0V、2V、6.3V、18V、6.8V、3.2V。各比较器采用单电源5V供电,参考电压超过5V时,可以将比较器同向输入端和反相输入端按相同比例分压进入比较器的输入范围。

[0047] 本发明的效果可通过以下对比曲线图进一步说明:

[0048] 图3为现有技术中的5欧姆电阻驱动下MOSFET的开关特性曲线图。

[0049] 图4为现有技术中的200欧姆电阻驱动下MOSFET的开关特性曲线图。

[0050] 图5为本发明的驱动电路下MOSFET的开关特性曲线图。

[0051] 从图3可以看到:5欧姆电阻驱动时,MOSFET开关迅速,开关损耗较小,但是开启和关断时具有较大的电流电压尖峰及震荡。

[0052] 从图4可以看到:200欧姆电阻驱动,MOSFET开关缓慢,开关损耗较大,但是开关时具有较小的电流电压尖峰及震荡。

[0053] 从图5中可以看到:采用本发明的驱动时,MOSFET开关速度略低于小电阻驱动情况,开关时的电流电压震荡接近大电阻驱动时的情况。

[0054] 因此本发明通过动态选择驱动电阻来避免MOSFET开关动态特性曲线的危险时刻并加速米勒平台期充放电速度。不仅使MOSFET应用电路稳定性大大提高,也保持了较小的开关损耗。以牺牲较小的开关速度和损耗的代价,提升了MOSFET应用电路的稳定性和安全性。

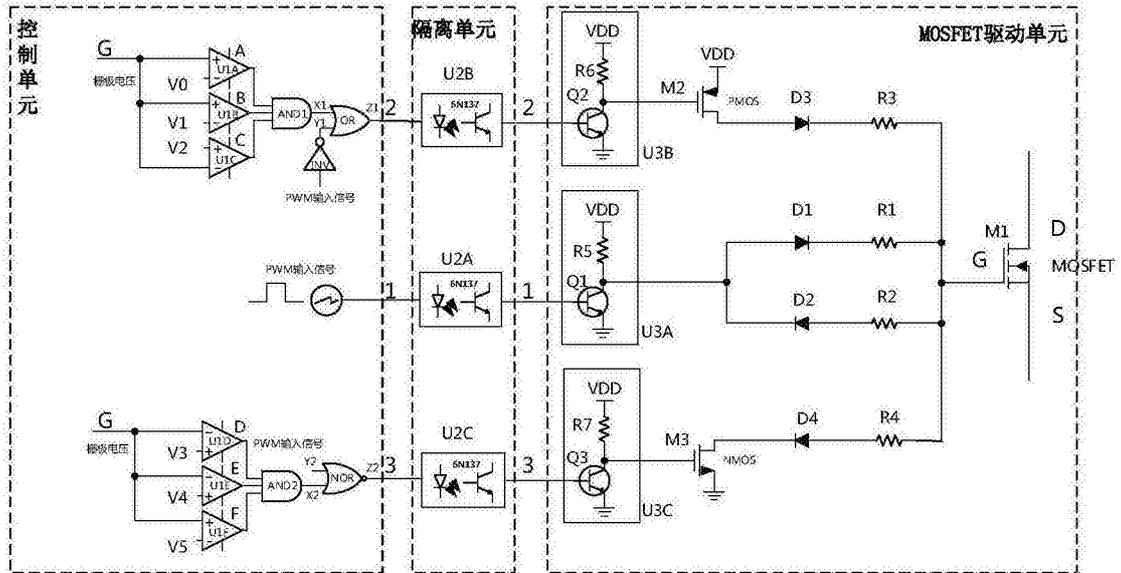


图1

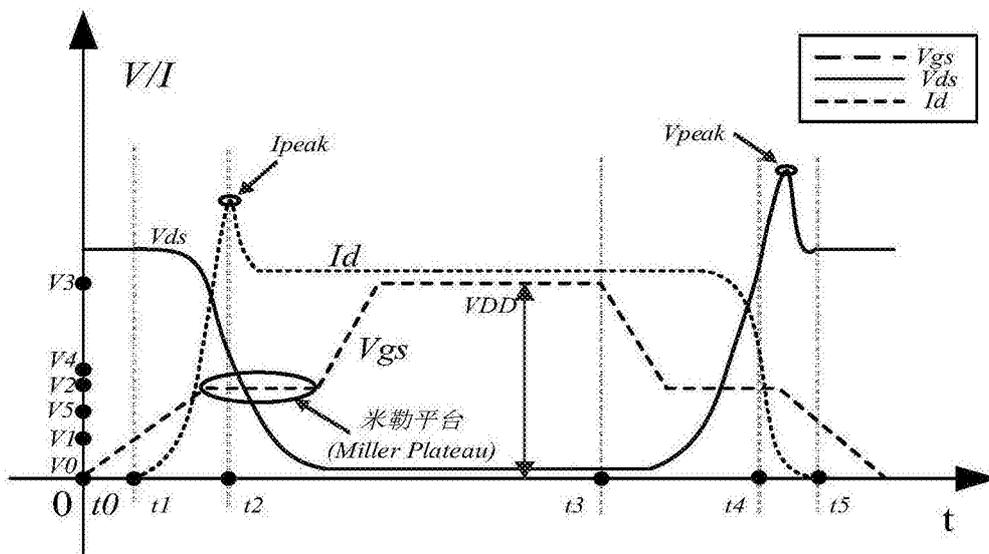


图2

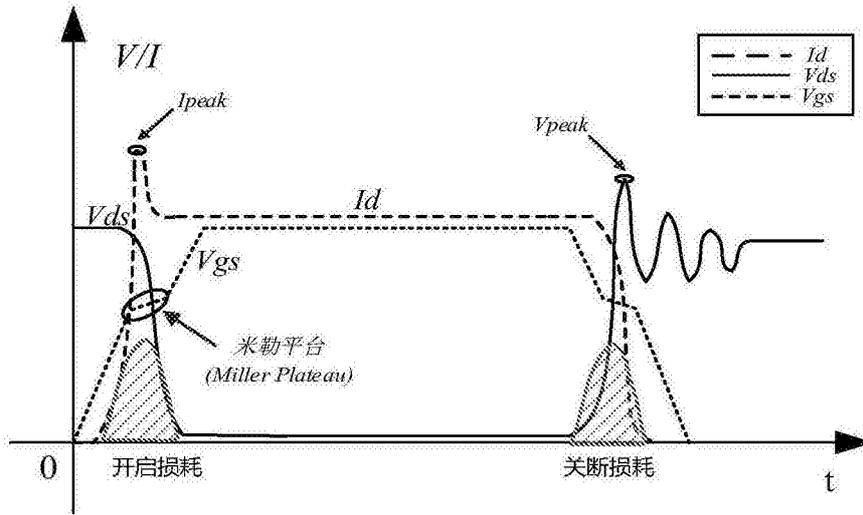


图3

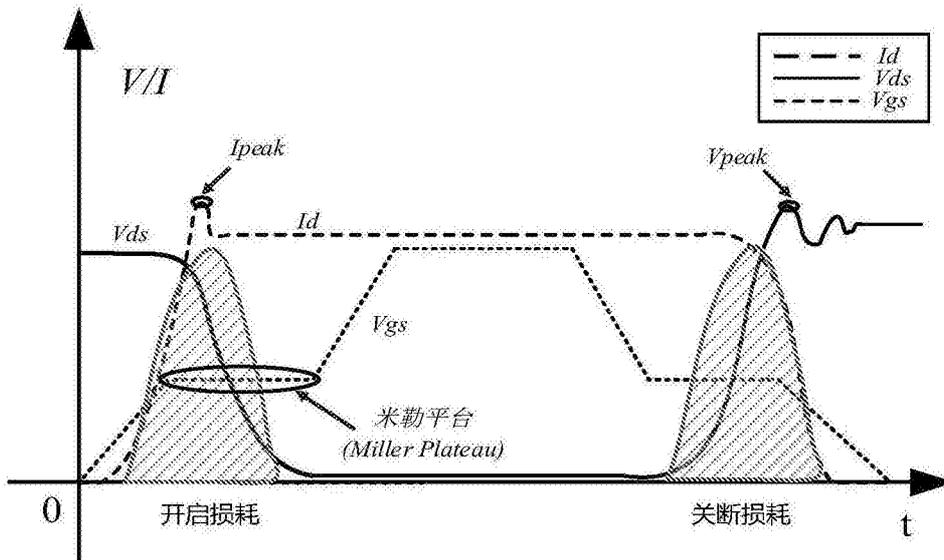


图4

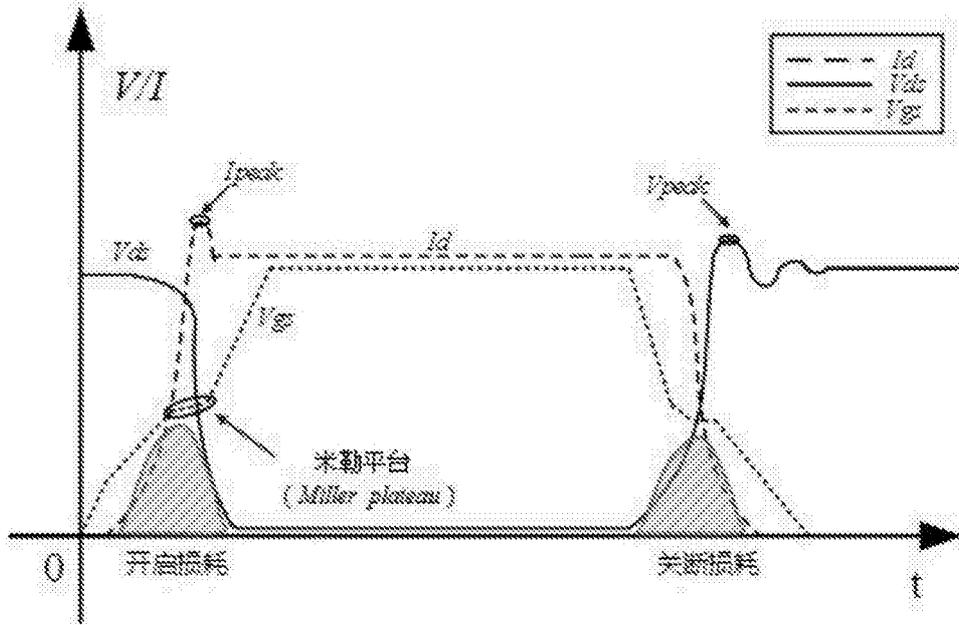


图5