

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1333 (2006.01)

G02F 1/1368 (2006.01)



[12] 发明专利说明书

专利号 ZL 02827948.4

[45] 授权公告日 2009 年 4 月 15 日

[11] 授权公告号 CN 100478752C

[22] 申请日 2002.11.19 [21] 申请号 02827948.4

[30] 优先权

[32] 2002.5.28 [33] KR [31] 2002/29664

[86] 国际申请 PCT/KR2002/002161 2002.11.19

[87] 国际公布 WO2003/100511 英 2003.12.4

[85] 进入国家阶段日期 2004.8.9

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金东奎

[56] 参考文献

US5969377A 1999.10.19

JP-5-289632A 1993.11.5

US6175395B1 2001.1.16

JP-2002-33329A 2002.1.31

JP-2002-33328A 2002.1.31

JP-2001-306042A 2001.11.2

CN1187632A 1998.7.15

KR2000-0038147A 2000.7.5

JP-2000-299469A 2000.10.24

审查员 周 宇

[74] 专利代理机构 北京康信知识产权代理有限公司

代理人 余 刚 彭 焱

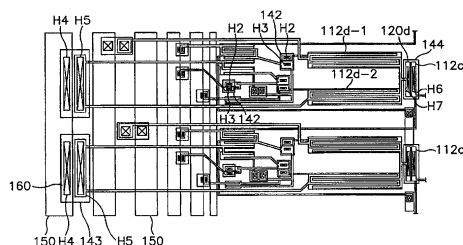
权利要求书 8 页 说明书 17 页 附图 15 页

[54] 发明名称

非晶硅薄膜晶体管液晶显示器及其制造方法

[57] 摘要

本发明披露了一种非晶硅薄膜晶体管液晶显示器及其制造方法。在绝缘基片(110)上形成具有栅极线(112a-112f)和栅极的栅极图案,该绝缘基片包含显示区域和具有移位寄存器的驱动电路区域。在该基片上连续形成包含源极/漏极的栅极绝缘层(114)活性层图案(118a-118d)和数据图案。在其上形成钝化层(130),且具有露出显示区域的漏极的第一接触孔(41)、分别露出各移位寄存器的第一晶体管的栅极和源极/漏极的第二及第三接触孔(42,43)。在钝化层(130)上形成电极图案(140,142),且包含与显示区域的漏极(118b)连接的第一电极(140)、将栅极与源极/漏极连接的第二电极。在基片上集成包含移位寄存器和布线的栅极驱动电路,从而简化了薄膜晶体管液晶显示器的制造工艺。



1. 一种非晶硅薄膜晶体管液晶显示器, 包括:

绝缘基片, 具有形成像素阵列的显示区域及形成多个移位寄存器的驱动电路;

栅极图案, 在所述基片上形成并包含栅极线及栅极;

栅极绝缘层, 在包含所述栅极图案的所述基片上形成;

活性层图案, 在所述栅极绝缘层上形成;

数据图案, 在包含所述活性层图案的所述基片上形成并包含与所述活性层图案第一区域接触的源极、与所述活性层图案第二区域接触的漏极、及与所述漏极连接的数据线;

钝化层, 在包含所述数据图案的所述基片上形成, 并具有露出所述显示区域漏极的第一接触孔、露出各移位寄存器第一晶体管栅极的第二接触孔、及露出所述第一晶体管源极和漏极的第三接触孔; 以及

电极图案, 在所述钝化层上形成, 且包含通过所述第一接触孔与所述显示区域漏极连接的第一电极以及将通过所述第二接触孔暴露的所述第一晶体管栅极的部分与通过所述第三接触孔暴露的所述第一晶体管源极和漏极的部分相连接的第二电极。

2. 根据权利要求1所述的显示器, 其特征在于, 还包括设置在所述驱动电路区域的所述基片上, 用于将信号施于各所述移位寄存器且从第一移位寄存器到最后移位寄存器由相同层形成的主布线。

3. 根据权利要求2所述的显示器,其特征在于,还包括在所述驱动电路区域的所述基片上设置且与所述主布线交叉形成以将所述主布线与所述驱动电路区域的各移位寄存器的晶体管连接的支布线。
4. 根据权利要求3所述的显示器,其特征在于,与所述支布线交叉的部分具有比所述主布线窄的宽度。
5. 根据权利要求3所述的显示器,其特征在于,所述主布线和所述支布线由互相不同层形成。
6. 根据权利要求5所述的显示器,其特征在于,所述主布线由所述栅极图案相同层形成,所述支布线由所述数据图案相同层形成。
7. 根据权利要求5所述的显示器,其特征在于,所述主布线由所述数据图案相同层形成,而所述支布线由所述栅极图案相同层形成。
8. 根据权利要求3所述的显示器,其特征在于,所述电极图案还包括通过在所述主布线上形成的第四接触孔和在所述支布线上形成的第五接触孔连接所述主布线和支布线的第三电极。
9. 根据权利要求8所述的显示器,其特征在于,所述第四接触孔及所述第五接触孔具有比所述支布线宽度大的尺寸。
10. 根据权利要求1所述的显示器,其特征在于,所述驱动电路区域的驱动晶体管的栅极具有箱体结构,其源极和漏极具有指状组合型结构。

11. 根据权利要求1所述的显示器,其特征在于,还包括所述显示区域的所述基片上具有与所述栅极图案相同层形成并与所述栅极线以规定间距平行隔开的电容器下部电极。
12. 一种非晶硅薄膜晶体管液晶显示器,包括:

绝缘基片,包括形成多条栅极线和多条数据线的显示区域及栅极驱动电路区域;

多个移位寄存器,包括具有栅极和源极/漏极的多个薄膜晶体管并在所述栅极驱动电路区域的所述基片上形成,顺次选择所述多条栅极线;

主布线,在所述栅极驱动电路区域的所述基片上设置,向每个所述移位寄存器施加信号且从第一移位寄存器到最后移位寄存器由同一层形成;

钝化层,在包括所述移位寄存器及主布线的所述基片上形成,并具有露出所述显示区域数据线一部分的第一接触孔、露出各所述移位寄存器第一晶体管的栅极的第二接触孔及露出所述第一晶体管的源极和漏极的第三接触孔;以及

电极图案,在所述钝化层上形成,并包括通过所述第一接触孔与所述显示区域的数据线连接的第一电极以及将通过所述第二接触孔暴露的所述第一晶体管栅极的部分与通过所述第三接触孔暴露的所述第一晶体管源极和漏极的部分相连接的第二电极。
13. 根据权利要求12所述的显示器,其特征在于,还包括在所述栅极驱动电路区域的所述基片上设置,且为了连接所述主布线和各所述移位寄存器晶体管与所述主布线交叉形成的支布线。
14. 根据权利要求13所述的显示器,其特征在于,与所述支布线的所述主布线交叉部分由比所述主布线窄的宽度形成。

15. 根据权利要求 13 所述的显示器, 其特征在于, 所述主布线和所述支布线由相同层形成。
16. 根据权利要求 15 所述的显示器, 其特征在于, 所述主布线由所述栅极线相同层形成, 而所述支布线由所述数据线相同层形成。
17. 根据权利要求 15 所述的显示器, 其特征在于, 所述主布线由所述数据线相同层形成, 而所述支布线由所述栅极线相同层形成。
18. 根据权利要求 13 所述的显示器, 其特征在于, 所述电极图案还包括通过在所述主布线上形成的第四接触孔和所述支布线上形成的第五接触孔连接所述主布线和支布线的第三电极。
19. 根据权利要求 18 所述的显示器, 其特征在于, 所述第四接触孔及所述第五接触孔具有比所述支布线宽度大的尺寸。
20. 根据权利要求 12 所述的显示器, 其特征在于, 各所述移位寄存器驱动晶体管栅极具有箱体结构, 源极和漏极具有指状组合型结构。
21. 一种制造非晶硅薄膜晶体管液晶显示器的方法, 包括以下工序:

在具有形成像素阵列的显示区域及形成多个移位寄存器的驱动电路区域的绝缘基片上形成包括栅极线和栅极的栅极图案;

在包括所述栅极图案的所述基片上形成栅极绝缘层;

在所述栅极上的所述栅极绝缘层上形成活性层图案;

在包括所述活性图案的所述基片上形成包括与所述活性层图案第一区域接触的源极、与所述活性层图案第二区域接触的漏极及与所述漏极连接的数据线的数据图案；

在包括所述数据图案的所述基片上形成钝化层；

蚀刻所述钝化层及所述栅极绝缘层形成露出所述显示区域漏极的第一接触孔、露出各所述移位寄存器第一晶体管栅极的第二接触孔及露出所述第一晶体管源极和漏极的第三接触孔；以及

在所述钝化层上形成包括通过所述第一接触孔与所述显示区域漏极连接的第一电极以及将通过所述第二接触孔暴露的所述第一晶体管栅极的部分与通过所述第三接触孔暴露的所述第一晶体管源极和漏极的部分相连接的第二电极的电极图案。

22. 根据权利要求 21 所述的方法，其特征在于，在形成所述栅极图案的工序或形成所述数据图案工序中，在所述驱动电路区域基片上形成由所述栅极图案或所述数据图案相同层组成的主布线，所述主布线从第一移位寄存器到最后移位寄存器由相同层形成。
23. 根据权利要求 22 所述的方法，其特征在于，在形成所述数据图案的工序或形成所述栅极图案工序中，在所述驱动电路区域基片上形成由所述数据图案或所述栅极图案相同层组成的支布线，所述支布线为了连接所述主布线和各所述移位寄存器晶体管与所述主布线交叉。
24. 根据权利要求 23 所述的方法，其特征在于，与所述支布线的所述主布线交叉部分具有比所述主布线窄的宽度。

25. 根据权利要求 23 所述的方法,其特征在于,在形成所述第一、第二级第三接触孔的工序中形成露出所述主布线一部分的第四接触孔及露出所述支布线一部分的第五接触孔,所述电极图案还包括通过所述第四及第五接触孔与所述主布线和支布线的第三电极。
26. 根据权利要求 25 所述的方法,其特征在于,所述第四及第五接触孔由比所述支布线宽度大的尺寸形成。
27. 根据权利要求 21 所述的方法,其特征在于,形成所述栅极图案的工序中,在所述显示区域上形成由所述栅极图案相同层组成并与所述栅极线以规定间距平行隔开的电容器下部电极。
28. 根据权利要求 21 所述的方法,其特征在于,所述驱动电路区域的驱动晶体管栅极具有箱体结构,源极和漏极具有指状组合型结构。
29. 一种制造非晶硅薄膜晶体管液晶显示器的方法,包括以下步骤:

在具有形成像素阵列的显示区域及形成多个移位寄存器的驱动电路区域的绝缘基片上形成包括栅极线和栅极的栅极图案;

在包括栅极图案的基片上形成栅极绝缘层;

利用一枚掩膜在所述栅极绝缘层上形成包括与活性层图案及所述活性层图案第一区域接触的源极、与所述活性层图案第二区域接触的漏极及与所述漏极连接的数据线的数据图案;

在包括所述数据图案的基片上形成钝化层;

蚀刻所述钝化层及所述栅极绝缘层形成露出所述显示区域漏极的第一接触孔、露出各所述移位寄存器第一晶体管栅极

的第二接触孔及露出所述第一晶体管源极和漏极的第三接触孔；以及

在所述钝化层上形成包括通过所述第一接触孔与所述显示区域漏极连接的第一电极以及将通过所述第二接触孔暴露的所述第一晶体管栅极的部分与通过所述第三接触孔暴露的所述第一晶体管源极和漏极的部分相连接的第二电极的电极图案。

30. 根据权利要求 29 所述的方法，其特征在于，在形成所述栅极图案的工序或形成所述数据图案工序中，在所述驱动电路区域基片上形成由所述栅极图案或所述数据图案相同层组成的主布线，所述主布线从第一移位寄存器到最后移位寄存器由相同层形成。
31. 根据权利要求 29 所述的方法，其特征在于，在形成所述数据图案的工序或形成所述栅极图案工序中，在所述驱动电路区域基片上形成由所述数据图案或所述栅极图案相同层组成的支布线，所述支布线为了连接所述主布线和各所述移位寄存器晶体管与所述主布线交叉。
32. 根据权利要求 31 所述的方法，其特征在于，与所述支布线的所述主布线交叉部分具有比所述主布线窄的宽度。
33. 根据权利要求 31 所述的方法，其特征在于，在形成所述第一、第二及第三接触孔的工序中形成露出所述主布线一部分的第四接触孔及露出所述支布线一部分的第五接触孔，而所述电极图案还包括通过所述第四及第五接触孔连接所述主布线和支布线的第三电极。

34. 根据权利要求 33 所述的方法, 其特征在于, 所述第四及第五接触孔具有比所述支布线宽度大的尺寸。
35. 根据权利要求 29 所述的方法, 其特征在于, 在所述栅极绝缘层上顺次沉积非晶硅层、掺杂非晶硅层、及金属层的工序包括:
- 利用一枚掩膜形成活性层图案及数据图案;
- 在所述栅极绝缘层上顺次沉积非晶硅层、掺杂非晶硅、及金属层;
- 在所述金属层上形成源极和漏极之间通道部分高度低于源极及漏极部分表面高度的感光层图案; 以及
- 将所述感光层图案作为掩膜对露出的金属层和其下部掺杂非晶硅层及非晶硅层进行制作布线图案, 同时形成活性层及数据图案。
36. 根据权利要求 29 所述的方法, 其特征在于, 形成所述栅极图案的工序中, 在所述显示区域上形成由所述栅极图案相同层组成并与所述栅极线以规定间距隔开的电容器下部电极。
37. 根据权利要求 29 所述的方法, 其特征在于, 所述驱动电路区域的驱动晶体管栅极具有箱体结构, 而源极和漏极具有指状组合型结构。

非晶硅薄膜晶体管液晶显示器及其制造方法

技术领域

本发明涉及一种液晶显示器(“LCD”)及其制造方法,更具体地,涉及一种在液晶显示器中将栅极驱动电路集成到非晶硅薄膜晶体管(“TFT”)基片上的非晶硅薄膜晶体管液晶显示器(“TFT-LCD”)及其制造方法。

背景技术

在目前信息时代中,电子显示器的作用尤为突出,各种电子显示器在各种产业区域得到广泛的应用。

通常,电子显示器是将各种信息通过视觉传达给用户的一种装置。即,电子显示器是一种将各种电子仪器输出的电子信息信号转换成人类视觉所能接受的光信号的装置,是实现人类和机器交流的仪器。

在这种电子显示器中,光信息信号以发光现象表示时叫做发射型显示器,以反射、散射、干涉等现象用光调制来显示时叫做非发射型显示器。发射型显示器包括阴极射线管(“CRT”)、等离子显示面板(“PDP”)、发光二极管(“LED”)、和/或电致发光显示器(“ELD”)。还将发射型显示器称之为有源显示器。

非发射型显示器，还将其称之为无源显示器，例如，可以包括液晶显示器（“LCD”），电致化学显示器（“ECD”）、和/或电泳图像显示器（“EPID”）。

用于电视机或电脑显示器等图像显示器的阴极射线管（CRT）虽然在显示效果和经济性方面有最大的市场占有率。然而，由于其重量大、空间体积大、且电功耗高，因而存在很多缺点。

最近，随着半导体技术的快速发展，各种电子仪器的固体化、低电压、及微功耗的适应小型化及轻量化新环境的电子显示器，即对轻便、低驱动电压、及微功耗等特点的平板显示器的需求量日益增多。

现在已开发的各种平板显示器中，有一种液晶显示器（“LCD”），它区别于其它显示器的是不仅比其它的显示器轻便、微功耗、及低驱动电压，还有与阴极射线管接近的显示效果，在电子装置区域得到广泛的应用。

液晶显示器由形成电极的两个基片和注入在两个基片间的液晶层组成，并向电极施加电压，重新排列液晶层的液晶分子，调整所透过的光量进行显示的一种显示器。

现在主要使用的液晶显示器是两个基片上分别形成电极，具有控制施加在各电极上电压的薄膜晶体管的装置，通常薄膜晶体管在两个基片中只在一个基片上形成。

在像素区域利用薄膜晶体管的液晶显示器分为非晶型和多晶型，其中多晶硅薄膜晶体管-液晶显示器具有耗电量小、价格低的优点，但比起非晶硅薄膜晶体管-液晶显示器具有薄膜晶体管的制造工艺复杂的缺点。因此，多晶硅薄膜晶体管-液晶显示器主要适用于如IMT-2000型电话显示屏等小型显示器。而非晶硅薄膜晶体管-液晶

显示器适合大面积显示，且合格率高，因此，主要适用于笔记本电脑（“PC”）、LCD 监视器、高分辨率电视（“HDTV”）等大画面显示器。

如图 1 所示，多晶硅薄膜晶体管-液晶显示器在形成像素阵列的玻璃基片 10 上形成数据驱动电路 12 及栅极驱动电路 14，并用薄膜缆线 18 将端子部 16 与集成印刷电路板 20 连接起来。这种结构不仅能降低成本，而且通过集成驱动电路将电量损失降到的最低。

如图 2 所示，非晶硅薄膜晶体管-液晶显示器在柔性印刷板 32 上通过芯片固定于薄膜上（“COF”）方式形成数据驱动芯片 34，通过柔性印刷电路板 32 连接数据印刷电路板 36 和像素阵列的数据前端子部。还有，在柔性印刷电路板 38 上以 COF 方式形成栅极驱动芯片 40，通过印刷电路板 38 连接栅极印刷电路板 42 和像素阵列的栅极前端子部。

最近还公开了采用将栅极电源供给部安装在数据印刷电路板上并除去印刷电路板的技术。本申请人之前申请的韩国专利公开号 2000-66493 号上披露了采用除去栅极印刷电路板的集成印刷电路板技术的 LCD 模块。

然而，即使采用集成印刷电路板也仍然使用形成栅极驱动电路的柔性印刷电路板。但还是要进行将多个柔性印刷电路板安装到玻璃基片的工序，因此非晶硅薄膜晶体管-液晶显示器比起多晶硅薄膜晶体管-液晶显示器，其外部引线接合（“OLB”）工艺复杂，所以制造成本也变得昂贵。

发明内容

本发明的一个目的是提供一种将栅极驱动电路集成在薄膜晶体管基片上的非晶硅薄膜晶体管-液晶显示器。本发明的另一目的是

提供将栅极驱动电路集成在非晶硅薄膜晶体管基片上的非晶硅薄膜晶体管-液晶显示器的制造方法。

为了实现上述目的，本发明提供一个具体实施例，其中非晶硅薄膜晶体管-液晶显示器包括：具有形成像素阵列的显示区域及形成多个位移寄存器驱动区域驱动电路的绝缘基片；在基片上形成并包括栅极线及栅极的栅极图案；在包含栅极图案的基片上形成的栅极绝缘层；栅极绝缘层上形成的活性层图案；具有在包含活性层图案的基片上形成，与所述活性层图案的第一区域接触的源极，与活性层图案的第二区域接触的漏极及与漏极连接的数据线的数据图案；具有在包含所述数据图案的基片上形成，露出显示区域漏极的第一接触孔，露出各移位寄存器第一晶体管栅极的第二接触孔及露出第一晶体管的源极/漏极的第三接触孔的钝化层；及在钝化层上形成的并通过第一接触孔与显示区域的漏极连接的第一电极；包含通过第二及第三接触孔将第一晶体管的栅极与源极/漏极连接的第二电极的电极图案。

此外，本发明的目的是通过包括：包含形成多个栅极线和多个数据线的显示区域及栅极驱动电路区域的绝缘基片；包含具有栅极和源极/漏极的多个薄膜晶体管并在栅极驱动电路区域的基片上形成，顺次选择所述多个栅极线的移位寄存器；为了向各位移寄存器施加信号，配置在栅极驱动电路区域的基片上，从第一个位移寄存器至最后一个寄存器形成在同层的主布线；包含形成在位移寄存器及主布线的基片上，露出显示区域一部分数据线的的第一接触孔，露出各移位寄存器的第一晶体管栅极的第二接触孔及露出第一晶体管源极/漏极的第三接触孔的钝化层；及形成在钝化层上，具备通过第一接触孔与显示区域数据线连接的第一电极，通过包括第二及第三接触孔将第一晶体管栅极和源极/漏极连接的第二电极电极图案的非晶硅薄膜晶体管液晶显示器来实现。

为了实现本发明另一目的,本发明提供一种包括在具有形成像素阵列的显示区域及形成多个移位寄存器的驱动电路区域的绝缘基片上形成包含栅极线和栅极的栅极图案的工序;在包含栅极图案的基片上形成栅极绝缘层的工序;在所述栅极上的栅极绝缘层上形成活性层图案的工序;在包含活性层的基片上形成与活性层图案第一区域接触的源极、与活性层图案的第二区域接触的漏极及与漏极连接的数据线的数据图案的工序;在包含数据图案的基片上形成钝化层的工序;蚀刻钝化层及栅极绝缘层形成露出显示区域漏极的第一接触孔、露出各移位寄存器第一晶体管栅极的第二接触孔及露出第一晶体管源极/漏极的第三接触孔的工序;及在钝化层上形成通过第一接触孔与显示区域漏极连接的第一电极、通过第二及第三接触孔连接第一晶体管栅极与源极/漏极的第二电极的电极图案的工序的非晶硅薄膜晶体管-液晶显示器的制造方法。

而且,本发明的另一目的通过包括,在具有形成像素阵列的显示区域及形成多个移位寄存器的驱动电路区域的绝缘基片上形成包含栅极线和栅极的栅极图案的工序;在包含栅极图案的基片上形成栅极绝缘层的工序;利用一枚掩膜在栅极绝缘层上形成包含活性层图案及与活性层图案的第一区域接触的源极、与活性层图案的第二区域接触的漏极及与漏极连接的数据线的数据图案工序;在包含数据图案的基片上形成钝化层的工序;蚀刻钝化层及栅极绝缘层,形成露出显示区域漏极的第一接触孔、露出各移位寄存器第一晶体管栅极的第二接触孔及露出第一晶体管源极/漏极的第三接触孔的工序;以及在钝化层上形成包含通过第一接触孔与像素区域漏极连接的第一电极、通过第二及第三接触孔连接第一晶体管栅极和源极/漏极的第二电极的电极图案的工序的非晶硅薄膜晶体管的制造方法来实现。

根据本发明的非晶硅薄膜晶体管-液晶显示器,在形成像素阵列的绝缘基片上不单独追设集成包含移位寄存器及布线的栅极驱动电路的工序。即,在同一层上形成可以使用为同一材料的多层,以减少掩膜数,用像素导电层连接形成栅极驱动电路移位寄存器的第一晶体管栅极和源极/漏极,可以使工艺变得简单。

此外,将向各移位寄存器施加信号的主布线从第一个移位寄存器到最后一个移位寄存器在同一个层上形成,从而使主布线电阻变得最小,增加了非晶硅薄膜晶体管的电场效应迁移率。

附图说明

本发明的上述及其它特征和优点将通过参考附图详细地描述其典型实施例而变得更加显而易见,其中:

图 1 是传统的多晶硅薄膜晶体管-液晶显示器的简要平面图;

图 2 是传统的非晶硅薄膜晶体管-液晶显示器的结构平面图;

图 3 根据本发明的非晶硅薄膜晶体管-液晶显示器中,适用于栅极驱动电路区域的移位寄存器电路图;

图 4 是图 3 的移位寄存器的方框图;

图 5 是根据本发明第一实施例的非晶硅薄膜晶体管-液晶显示器截面图;

图 6 是根据本发明第一实施例的非晶硅薄膜晶体管-液晶显示器的栅极驱动电路区域平面图;

图 7 是根据本发明第一实施例的非晶硅薄膜晶体管-液晶显示器的显示区域平面图; 以及

图 8A 至图 11B 是本发明第一实施例的说明非晶硅薄膜晶体管-液晶显示器制造的平面图。

具体实施方式

就根据本发明披露的具体实施例的典型非晶硅薄膜晶体管-液晶显示器类型而言,提供一种方法,其中在基片上同时形成驱动电路和像素阵列,从而与多晶硅薄膜晶体管-液晶显示器类型相比减少了组装工艺工序的数目。以下,将参照附图对优选实施例进行详细描述。

图 3 根据本发明的非晶硅薄膜晶体管-液晶显示器中,适用于栅极驱动电路区域的移位寄存器电路图,而图 4 是图 3 的移位寄存器方框图。

参照图 3 及图 4,栅极驱动电路由多个从属连接的移位寄存器($SR_1, SR_2, \dots, SR_{193}$)组成。即,各移位寄存器的输出端子与移位寄存器的输入端子(“IN”)连接。移位寄存器由对应于栅极线的 192 个移位寄存器(SR_1 - SR_{192})和一个成堆(虚拟)移位寄存器(SR_{193})组成。各移位寄存器具有输入端子(“IN”)、输出端子(“OUT”)、控制端子(“CT”)、时钟信号输入端子(“CK”)、第一电源端子(“VSS”)、以及第二电源端子(“VDD”)。

向第一个移位寄存器(“ SR_1 ”)的输入端子上输入开始信号(“ST”)。各移位寄存器输出信号($GOUT_1$ - $GOUT_{192}$)分别与对应的各栅极线连接,根据输出信号顺次选择多条栅极线。向第奇数个移位寄存器提供第一时钟信号(“CKV”),向第偶数个移位寄存器提供第二时钟信号(“CKVB”)。第一时钟信号(“CKV”)和第二时钟信号(“CKVB”)具有相反相位。

各移位寄存器包括上拉（pull-up）部 190、下拉（pull-down）部 192、上拉驱动部 194、以及下拉驱动部 196。

上拉部 190 向输出端子（“OUT”）提供第一及第二时钟信号中对应的时钟信号。下拉部 192 向在输出端子（“OUT”）提供第一电源（“VSS”）。

将上拉驱动部 194 与上拉部 190 的输入节点连接，并应答输入信号的前端，充电电容器，接通上拉部 190，然后应答移位寄存器输出信号的前端，使电容器放电，断开上拉部 190。

将下拉驱动部 196 与下拉部 192 输入节点连接，应答输入信号的前端并断开下拉部 192，然后应答于输出信号前端并接通下拉部 192。

上拉部 190 包括时钟信号输入端子 CK 上连接漏极、第三节点 N3 上连接栅极、输出端子 OUT 上连接源极的第一驱动晶体管 T1。

下拉部 192 包括输出端子 OUT 上连接漏极、第四节点 N4 上连接栅极、时钟信号输入端子 CK 上连接源极的第二驱动晶体管 T2。

上拉驱动部 194 包括电容器 C 和三个控制晶体管 T3、T4、T5。电容器 C 连接在第三节点 N3 和输出端子 OUT 间。第三控制晶体管 T3 具有与第二电源电压 VDD 连接的漏极、与输入端子 IN 连接的栅极、与第三节点 N3 连接的源极。第四控制晶体管 T4 具有与第三节点 N3 连接的与漏极、与控制端子 CT 连接的栅极、与第一电源电压 VSS 连接的源极。第五控制晶体管 T5 具有与第三节点 N3 连接的漏极、与第四节点 N4 连接的栅极、与第一电源电压 VSS 连接的源极。

下拉驱动部 196 包括两个控制晶体管 T6、T7。第六控制晶体管 T6，第二电源电压 VDD 与漏极、栅极共同结合，同时第六控制晶体管 T6 的源极与第四节点 N4 连接。第七晶体管 T7 具有与第四节点 N4 连接的漏极、与第三节点 N3 连接的栅极、以及与第一电源电压 VSS 连接的源极。

图 5 是根据本发明第一实施例的非晶硅薄膜晶体管-液晶显示器截面图，示出了显示区域和栅极驱动电路区域。图 6 是栅极驱动电路区域平面图，而图 7 是显示区域平面图。

参照图 5 至图 7，在绝缘基片 110 上的显示区域及栅极驱动电路区域上设置分别包括栅极线 112g 和栅极线 112g 分离出的栅极的栅极图案 112a、112b、112c、112d、112e、112f、112g。而且，显示区域的栅极图案 112b 提供到存储电容器的下部电极。在显示区域和栅极驱动电路之间形成由栅极图案同一层组成的栅极图案 112c。栅极图案 112c 与栅极线 112g 一端连接，其具有从外部接收扫描信号并向栅极线 112g 施加的作用。优选地，栅极图案 112a、112b、112c、112d、112e、112f、112g 由约 500Å 的铬（“Cr”）和约 200Å 铝-钽（“AlNd”）组成的复合层形成。

在包括栅极图案 112a、112b、112c、112d、112e、112f、112g 的基片的整个表面上形成栅极绝缘层 114。优选地，栅极绝缘层 114 应由约 4500Å 的氮化硅层（“SiNx”）组成。

在显示区域及栅极驱动电路区域的栅极绝缘层 114 上设置包括第一杂质区域 118a、118c、第二杂质区域 118b、118d、包括在第一杂质区域和第二杂质区域间形成的通道区域 116a、116b 的活性层图案。通道区域 116a、116b 由约 200Å 的非晶硅组成，第一及第二杂质区域 118a、118b、118c、118d 由约 500Å 的 n 型非晶硅组成。

在活性层图案上设置包括与第一杂质区域 **118a**、**118c** 结合的源极 **120a**、**120e**、与第二杂质区域 **118b**、**118d** 结合的漏极 **120b**、**120f** 以及与源极 **120a**、**120e** 连接并与栅极线 **112g** 垂直的包含数据线 **120i** 的数据图案 **120a**、**120b**、**120c**、**120e**、**120f**、**120h**、**120i**。在电容器下部电极 **112b** 上通过填充栅极绝缘层 **114** 设置与数据图案形成同一层组成的电容器上部电极 **120c**。在显示区域和栅极驱动电路区域之间形成与数据图案同一层组成的数据衬垫 **120d**。优选地，数据衬垫 **120a**、**120b**、**120c**、**120d**、**120e**、**120f**、和 **120g** 由约 1500-4000Å 的铬 (“Cr”) 层形成。

形成栅极驱动电路区域薄膜晶体管的栅极 **112d** 以箱体结构形成，源极 **120e** 及漏极 **120f** 以具有多通道的指状组合型结构形成。即，第奇数个源极 **120e** 和第偶数个漏极 **120f** 以规定的间隔交替分割设置。

如图 6 所示，在栅极驱动电路区域中临近显示区域的部分上设置移位寄存器的驱动晶体管（图 3 的 T1、T2）即设置向栅极输出端子选择性施加 Von 及 Voff 信号的晶体管，在离显示区域最远的部分上设置向各移位寄存器施加信号的主布线 **150**（VSS、CK、CKB、VDD、VSS2）。在驱动晶体管区域和布线区域之间设置控制晶体管（图 3 的 T3、T4、T5、T6、T7）。

通常，在栅极开通时间短并栅极线的 RC 延迟长的大型固定型（fine-pitched）薄膜晶体管-液晶显示器中，当制作移位寄存器的栅极输出信号时，因为非晶硅薄膜晶体管的电场效应迁移率很低，所以应最小化向各移位寄存器施加信号的主布线电阻和电容器负荷。因此，在本发明中，从对应的第一个移位寄存器到最后一个移位寄存器不需要单独结合而由同一层形成主布线 **150**，从而使主布线 **150** 的电阻变得最小。优选地，为了降低主布线电阻，主布线 **150** 由具有比构成栅极图案 **112a**、**112b**、**112c**、**112d**、**112e**、**112f**、**112g** 和

数据图案 **120a**、**120b**、**120c**、**120d**、**120e**、**120f**、**120g** 的金属层低的表面电阻的金属层组成。在本实施例中，用铝（“Al”）形成栅极图案、用铬（“Cr”）形成数据图案，因此主布线 **150** 与栅极图案在同一个层上形成。

还有，为了连接主布线 **150** 和各移位寄存器晶体管端子 T1-T7 的支布线 **160** 应形成在与主布线 **150** 不同层上。因此，如上所述，当与栅极图案相同层形成主布线 **150** 时，支布线 **160** 与数据图案在同一个层上形成。而且，优选地，为了减少主布线 **150** 电容，使与主布线 **150** 交叉的部分支布线 **160** 的线宽窄。

在包括数据图案 **120a**、**120b**、**120c**、**120e**、**120f**、**120h**、**120i** 的基片 **110** 整个表面上形成具有露出显示区域漏极 **120b** 的第一接触孔 **H1**、露出栅极驱动电路区域连接用栅极图案 **112f** 的第二接触孔 **H2**、露出栅极驱动电路区域连接用数据图案 **120h** 的第三接触孔 **H3**、露出主布线 **150** 的第四接触 **H4**、以及露出支布线 **160** 的第五接触孔 **H5** 的钝化层 **130**。而且，在衬垫区域钝化层 **130** 上形成分别露出栅极图案 **112c** 和数据图案 **120d** 的第六及第七接触孔 **H6**、**H7**。钝化层 **130** 由硅氮化层或感光性有机层形成。特别是，为了提高反射率，当具有凹凸形态反射电极的反射型液晶显示器时，利用表面具有凹凸结构的感光性有机层形成钝化层。

在包含第一至第五接触孔 **H1**、**H2**、**H3**、**H4**、**H5** 的钝化层 **130** 上形成电极图案 **140**、**142**、**143**。电极图案包括通过与显示区域漏极用电连接的像素电极（或是第一电极）**140**、通过第二及第三接触孔 **H2**、**H3** 将栅极驱动电路区域接触用栅极图案 **112f** 和接触用数据图案 **120h** 连接的第二电极 **142**、通过第四及第五接触孔 **H4**、**H5** 将栅极驱动区域的主布线 **150** 和支布线 **160** 电连接的第三电极 **143**、以及通过第六及第七接触孔 **H6**、**H7** 将栅极衬垫 **112c** 和数据衬垫 **120d** 电连接的第四电极 **144**。优选地，第二电极 **142** 包括形成移位

寄存器的连接第一晶体管栅极和源极/漏极的第一图案,以及形成移位寄存器的连接第二晶体管栅极和第三晶体管源极/漏极的第二图案。在该实施例中,接触区域的第二电极 **142** 和衬垫区域的第四电极图案 **144** 在将栅极图案的一部分和数据图案的一部分电连接方面被当作同类型接触端子。

优选地,为了降低第三电极和主布线 **150** 及支布线 **160** 间的接触电阻应将第四及第五接触孔 **H4**、**H5** 比起支布线的线宽要大。还有,使第四及第五接触孔 **H4**、**H5** 位于薄膜晶体管基片和滤色器基片粘贴时使用的密封线内部液晶层区域或密封线下部形成,以防止密封线露在外部大气中时金属被腐蚀。

在透射型液晶显示器中,电极图案 **140**、**142** 由透明导电层,如氧化铟锡(“ITO”)或氧化铟锌(“IZO”)组成。在反射型液晶显示器中,电极图案由具有高反射率的不透明导电层,如铝合金或银层组成。

下面,参照附图详细说明具有上述结构的本发明非晶硅薄膜晶体管-液晶显示器的制造方法。

图 8A 至图 11B 是说明本发明的非晶硅薄膜晶体管-液晶显示器制造方法的平面图。在这里,每个标号“A”的图是栅极驱动电路区域的单位工序平面图,每个标号“B”的图是显示区域的单位工序平面图。

参照图 8A 及图 8B,在由诸如玻璃、石英、或陶瓷这样的绝缘材料组成的基片上沉积约 $500\text{\AA}$ 的铬(“Cr”)及约 $2500\text{\AA}$ 的铝-钽(“AlNd”)组成的金属层。然后,利用第一掩膜的光学蚀刻工序对金属层制作布线图案,从而形成栅极图案 **112**。

在显示区域中的栅极图案 **112** 包括沿第一方向（即横向）设置的栅极线 **112g**、在邻接的栅极线 **112g** 之间设置并与栅极线 **112g** 平行排列的电容器下部布线 **112h**、与电容器下部布线重叠且形成在像素区域内的电容器下部电极 **112b** 以及从栅极线 **112g** 分支的栅极 **112a**。在该实施例中，当形成栅极线 **112g** 和单独的电容器下部布线 **112h** 时，移位寄存器的栅极输出端的电容器负荷比前端栅极结构减少约 1/2-1/3。

在显示区域和栅极驱动电路之间形成由栅极图案同一层组成的栅极衬垫 **112c**。栅极图案 **112c** 与栅极线 **112g** 一端连接，具有来自外部的扫描信号向栅极图案 **112g** 施加的作用。

在栅极驱动电路区域设置的各移位寄存器第一驱动晶体管 **T1** 和第二驱动晶体管 **T2** 栅极 **112d-1**、**112d-2** 具有比第三至第七控制晶体管 **T3-T7** 栅极电极 **112d-3**、**112d-4**、**112d-5**、**112d-6**、**112d-7** 宽的宽度。

而且，为了使布线电阻变得最小，在栅极驱动电路区域基片上由栅极图案 **112** 同一层形成主布线 **150**。优选地，主布线 **150** 从对应的第一个移位寄存器至相应的最后移位寄存器无单独接触由同一层形成。

参照图 9A 及图 9B，如上所述形成栅极图案 **112** 及主布线 **150** 后，在基片整个表面上用等离子化学汽相沉积法（“PECVD”）并以约 4500Å 的厚度沉积氮化硅，从而形成栅极绝缘层（参见图 5 的附图标号 **114**）。

然后，在所述栅极绝缘层 **114** 上形成利用第二掩膜的光学蚀刻工序形成活性层图案（参见图 5 的附图标号 **116**、**118**）。具体地说，在栅极绝缘层 **114** 上用 PECVD 方法、约 2000Å 厚度沉积非晶硅层，

在其上用 PECVD 的方法、约 500Å 厚度沉积掺杂 n^+ 非晶硅层。接着，利用第二掩膜的光蚀刻工序对上述层进行制作布线图案，形成包括由非晶硅层组成的通道区域 **116** 和由掺杂 n^+ 非晶硅层组成的第一及第二杂质区域（即，源极/漏极区域）**118** 的活性层图案。这时，与栅极驱动区域输出端连接的第一及第二驱动晶体管活性层图案具有比第三至第七控制晶体管活性层图案宽的宽度。

接着，在包括活性层图案 **116**、**118** 的基片整个表面上以 1500Å 厚度沉积铬（“Cr”），利用第三掩膜的光蚀刻工序对其进行制作布线图案。结果，形成沿与栅极线 **112g** 垂直的第二方向（即纵向）设置的数据线 **120i**、以及分别与第一及第二杂质区域 **118a**、**118b** 重叠的源极/漏极 **120a**、**120b** 的数据图案 **120**。在此，如图 9A 和图 9B 所示，为了确保足够的电容，将漏极 **120b** 设置成与电容器下部电极 **112i** 重叠。

如图 9 所示，在栅极驱动电路区域上形成邻接栅极衬垫 **112c** 的数据衬垫 **120d**。栅极衬垫 **112c** 与数据衬垫 **120d** 通过与显示区域像素电极一同形成的连接图案电连接。此外，在栅极驱动电路区域基片上与主布线 **150** 交叉形成由数据图案 **120** 同一层形成的支布线 **160**。支布线 **160** 为了降低主布线 **150** 的电容使与主布线 **150** 交叉部分的线宽度窄。

优选地，设置在栅极驱动电路的各移位寄存器第一驱动晶体管 T1 和第二晶体管 T2 的源极/漏极 **120e**、**120f** 由指状组合型结构形成。换言之，第偶数个电极 **120e** 与左侧的源极衬垫共同连接，而第奇数个电极 **120f** 与右侧的漏极衬垫共同连接。第偶数个电极 **120e** 设置在第奇数个电极 **120f** 之间。第一及第二驱动晶体管 T1、T2 源极/漏极的指状组合型结构增加限定区域内的驱动晶体管通道宽度，从而可以确保由非晶硅制成的晶体管的驱动能力。

参照图 10A 及图 10B, 如上所述形成数据图案 **120** 及分支图案 **160**。在制得结构的整个表面上形成钝化层 **130**。钝化层 **130** 由诸如氧化硅、氮化硅、或其组合物这样的无机绝缘材料组成, 或由感光性有机绝缘材料组成。

然后, 通过利用第四掩膜的光学蚀刻工序将钝化层 **130** 部分地蚀刻掉, 从而形成接触孔 **H1-H7**。即, 形成露出显示区域漏极的 **120b** 第一接触孔 **H1**、露出栅极驱动电路区域接触用栅极图案 **112f** 的第二接触孔 **H2**、露出栅极驱动电路区域接触用数据图案 **120h** 的第三接触孔 **H3**、露出主布线 **150** 的第四接触孔 **H4**、以及露出支布线 **160** 的第五接触孔 **H5**。另外, 同时形成分别露出栅极衬垫 **112c** 和数据衬垫 **120d** 的第六及第七接触孔 **H6**、**H7**。第六及第七接触孔 **H6**、**H7** 如同第二及第三接触孔 **H2**、**H3** 可分为露出接触用栅极图案的接触孔和接触用露出数据图案的接触孔。因此, 露出栅极图案 **112c** 的接触孔包含在第二接触孔 **H2** 上, 露出数据图案 **120d** 的接触孔包含在第三接触孔 **H3** 上。

彼此邻接形成的一对接触孔 **H2**、**H3** 通过与显示区域的像素电极同时形成的接触电极彼此电连接。

在具有凹凸结构结构的反射电极的反射型液晶显示器中, 在接触的形成过程中, 在钝化层 **130** 的表面上形成多个凹凸结构。

参照图 11A 及图 11B, 如上所述, 形成接触孔后, 在所制得结构的整个表面上用于沉积像素电极的金属层, 例如, 沉积诸如 ITO 层或 IZO 层这样的透明导电层, 或诸如铝合金层或银层这样的不透明反射层。然后, 利用第五掩膜的光蚀刻工序制作金属层的布线图案, 从而在显示区域上, 像素电极 (或第一电极) **140** 通过在钝化层 **130** 上形成的第一接触孔 **H1** 与漏极 **120b** 电连接。在栅极驱动电路区域上, 第二电极 **142** 电连接通过第二及第三接触孔 **H2**、**H3** 露

出的接触用栅极图案 112f 和连接用数据图案 112h。此外,第三电极 143 电连接通过第四及第五接触孔 H4、H5 露出的主布线 150 与支布线 160。在位于显示区域和栅极驱动电路区域之间的衬垫区域上,第四电极 144 电连接通过第六及第七接触孔 H6、H7 露出的栅极衬垫 112c 和数据衬垫 120d。

在上述实施例中,利用五枚掩膜制作非晶硅薄膜晶体管-液晶显示器。然而,根据本发明的另一实施例,利用一枚掩膜形成活性层图案和数据图案,从而可以将利用在非晶硅薄膜晶体管-液晶显示器制造的掩膜数减少到四个。

具体地讲,在形成栅极绝缘层后,在其上顺次沉积不掺杂本征(intrinsic)非晶硅层及 n 型掺杂非本征(extrinsic)非晶硅层。在非本征非晶硅层的整个表面上沉积用于数据图案的金属层后,在其上以预定厚度涂布正性感光层,然后在该感光层上排列掩膜。

在上述掩膜中,遮光区域对应于源极、漏极、及通道区域,而透明区域对应于其它区域。特别是,在通道区域和源极区域之间的光透射区域以及在通道区域和漏极区域之间的透明区域具有狭缝结构。因为经过这些狭缝的光被衍射,所以调整狭缝之间的间隔比通道区域的间隔窄。通过狭缝的紫外线被衍射,从而曝光位于通道区域上的感光层。同时,其它部分露出的感光层也被紫外线曝光。

曝光的感光层被显像,从而形成感光层图案,其中将对应通道区域的部分除去预定深度。若将感光层图案作为光学蚀刻掩膜进行干蚀刻工序,除去未遮盖感光层图案的露出的金属层和其下部非本征非晶硅层及本征非晶硅层。这时,通道区域上的感光层图案也被除去,这是因为在显像过程中其具有很薄的厚度。

然后，用选择性蚀刻法完全除去通道区域露出的金属层和其下部非本征非晶硅层，以预定厚度除去其下部本征非晶硅层。接着，若除去源极/漏极区域上的感光层图案，通过一次掩膜工序同时形成包括活性层图案和源极/漏极的数据图案。

如上所述，根据本发明，无单独追设工序在形成像素阵列的绝缘基片上集成包括移位寄存器及布线的栅极驱动电路。即，在同一层上形成可使用为同一材料的多个层来减少掩膜个数。另外，用于像素电极的导电层连接构成栅极驱动电路的移位寄存器的第一晶体管栅极、源极和漏极，从而简化了制造工艺。

另外，将向各移位寄存器施加信号的主布线从第一个移位寄存器到最后一个移位寄存器由同一层形成，从而使布线电阻变得最小以增强非晶硅薄膜晶体管液晶显示器（TFT-LCD）的电场效应。

虽然已经将本发明的典型优选实施例进行描述，但应当理解本发明不局限于那些公开的优选实施例，对于本领域的技术人员来说，凡在本发明的精神和原则之内，所作的各种修改和改进，均应包含在本发明的保护范围之内。

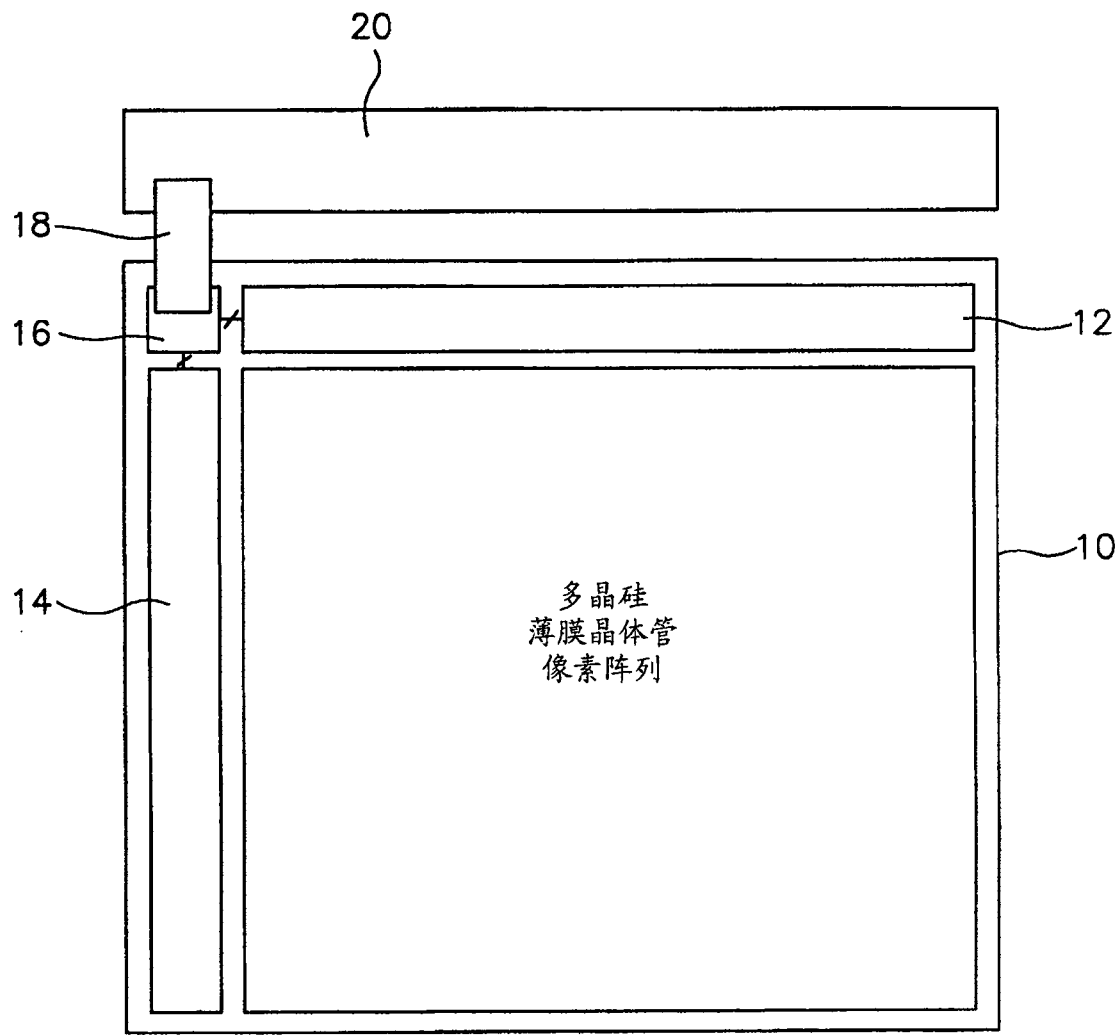


图 1
(现有技术)

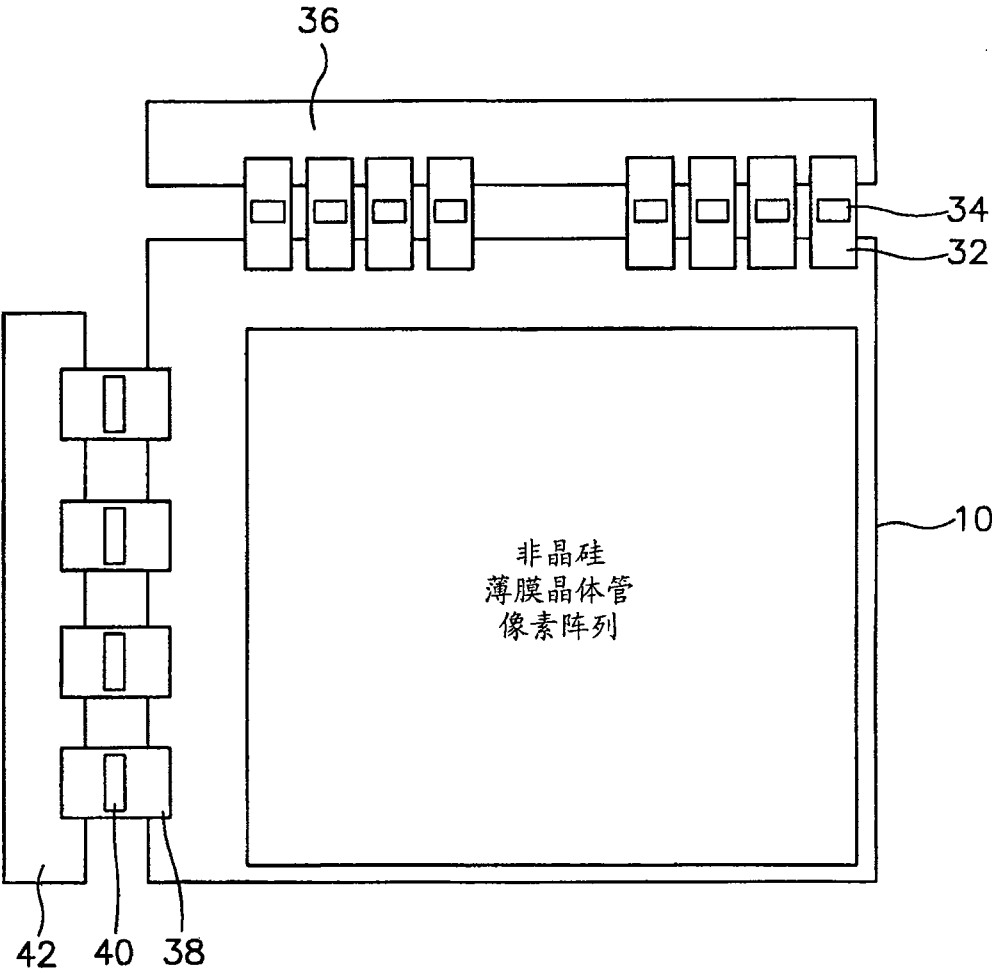


图 2
(现有技术)

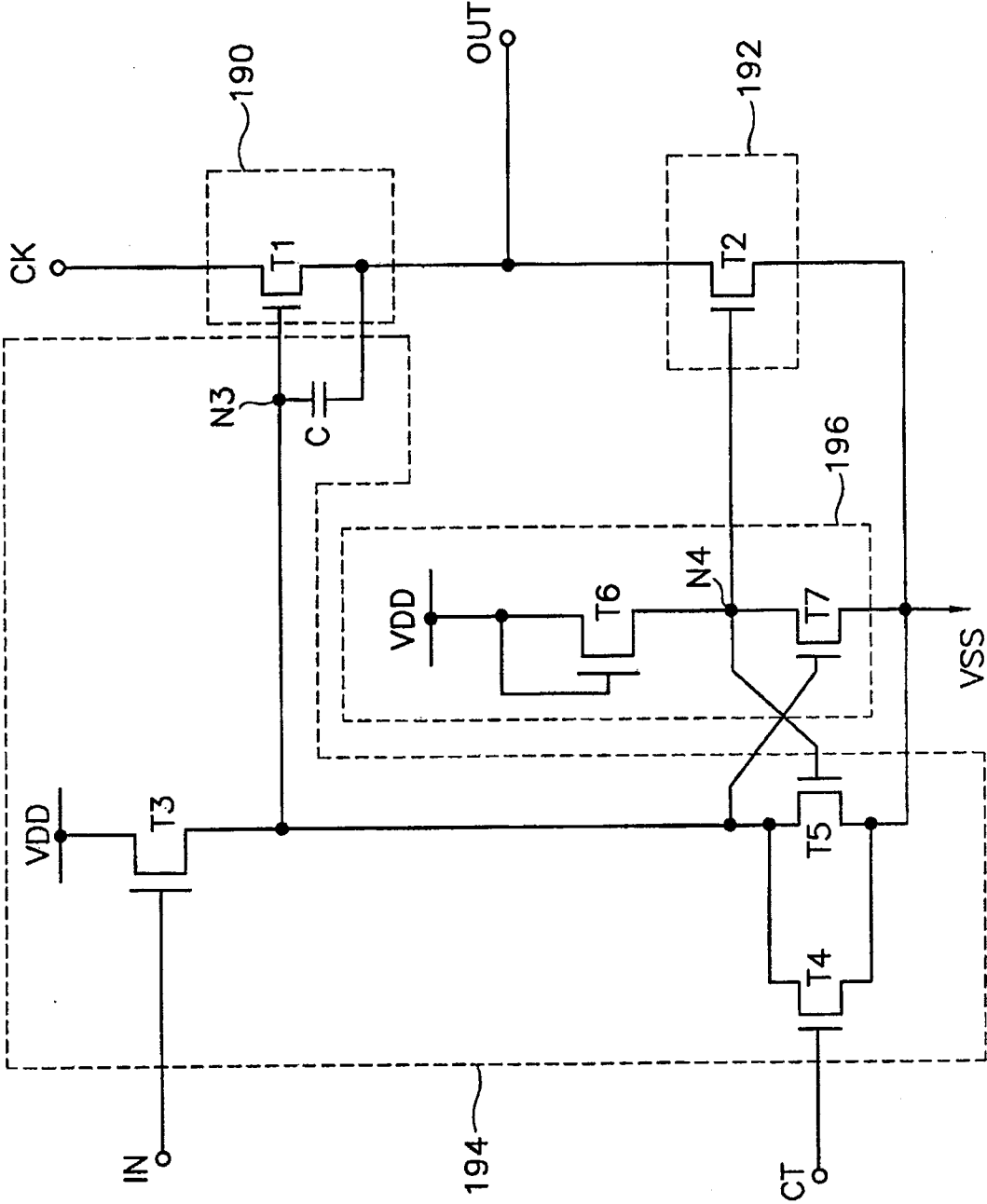


图 3

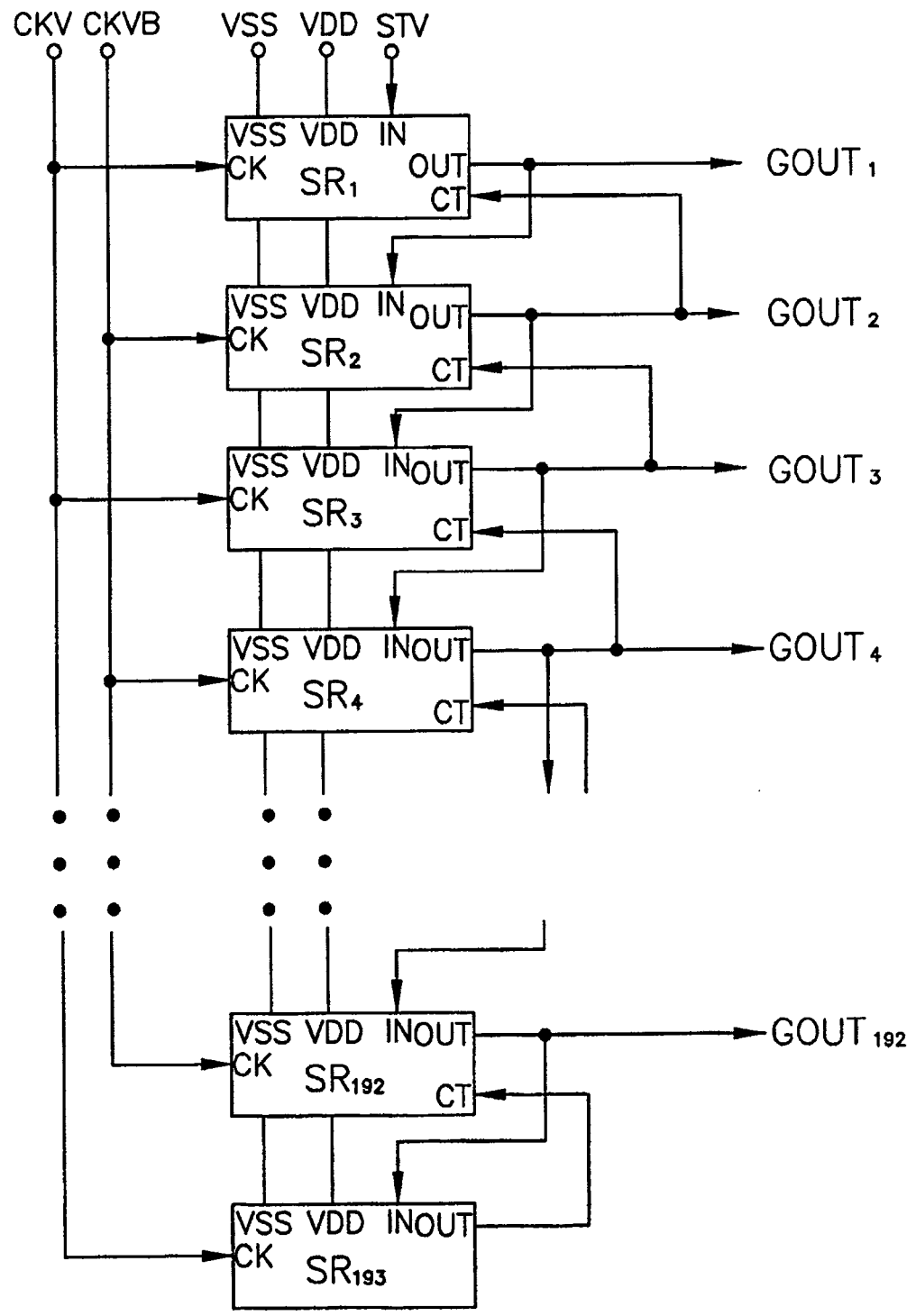


图 4

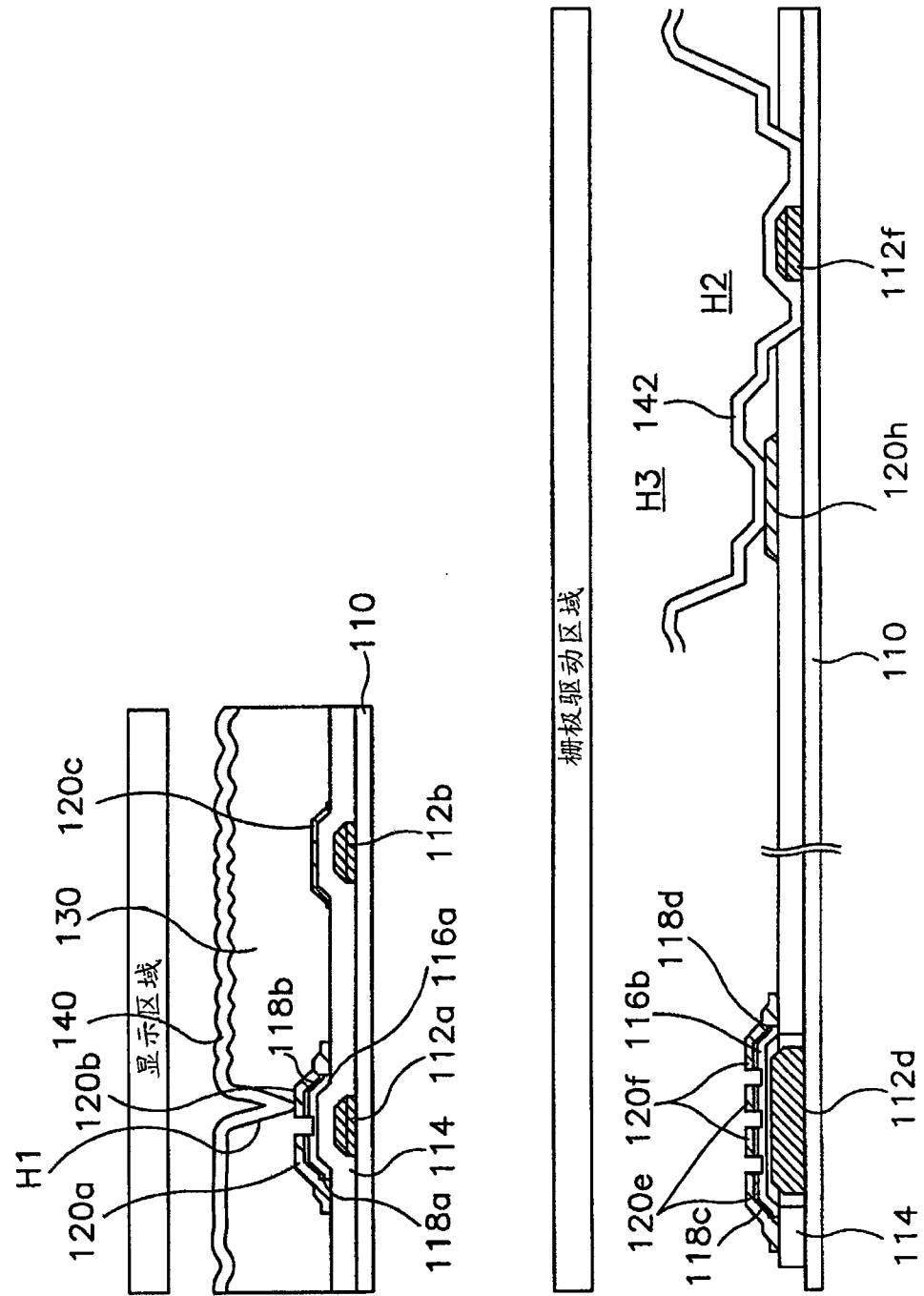


图 5

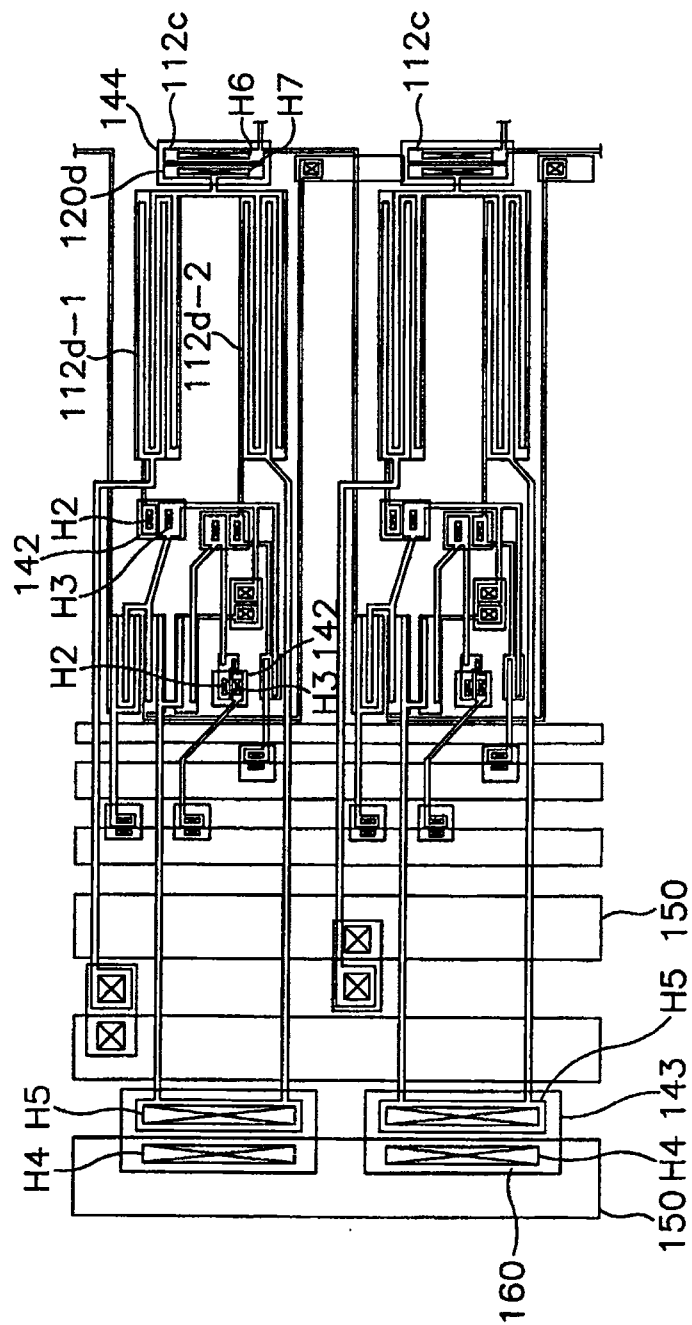


图 6

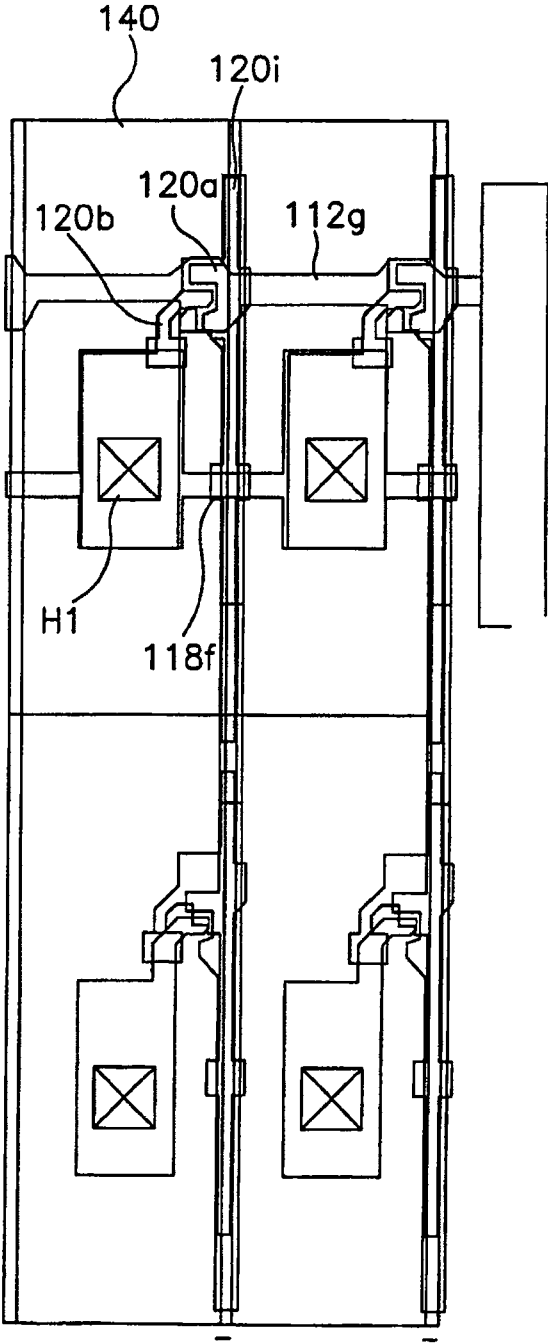


图 7

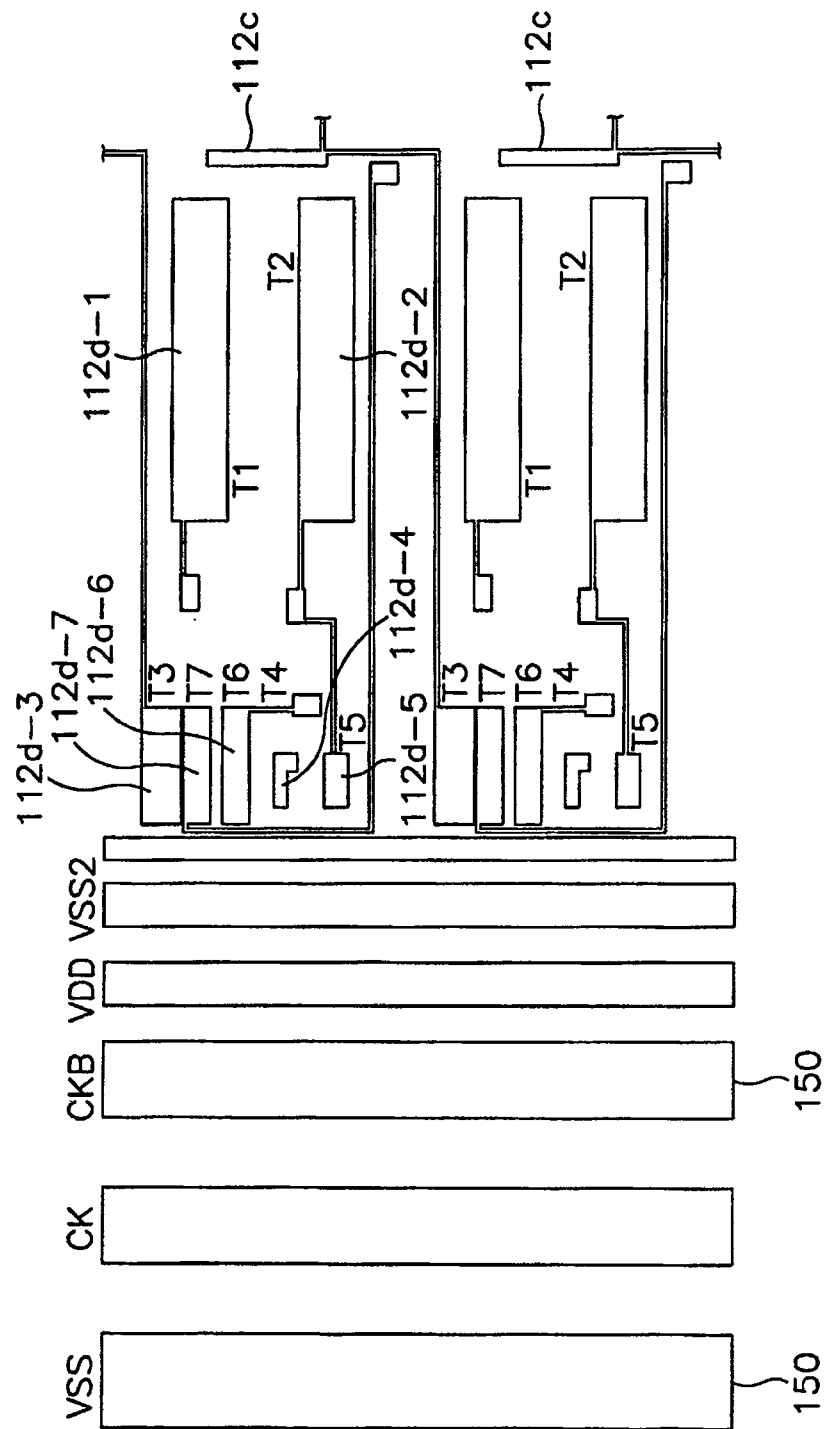


图 8A

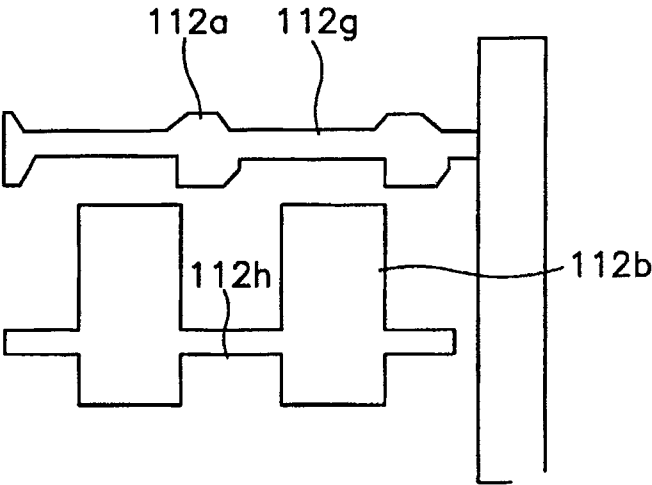


图 8B

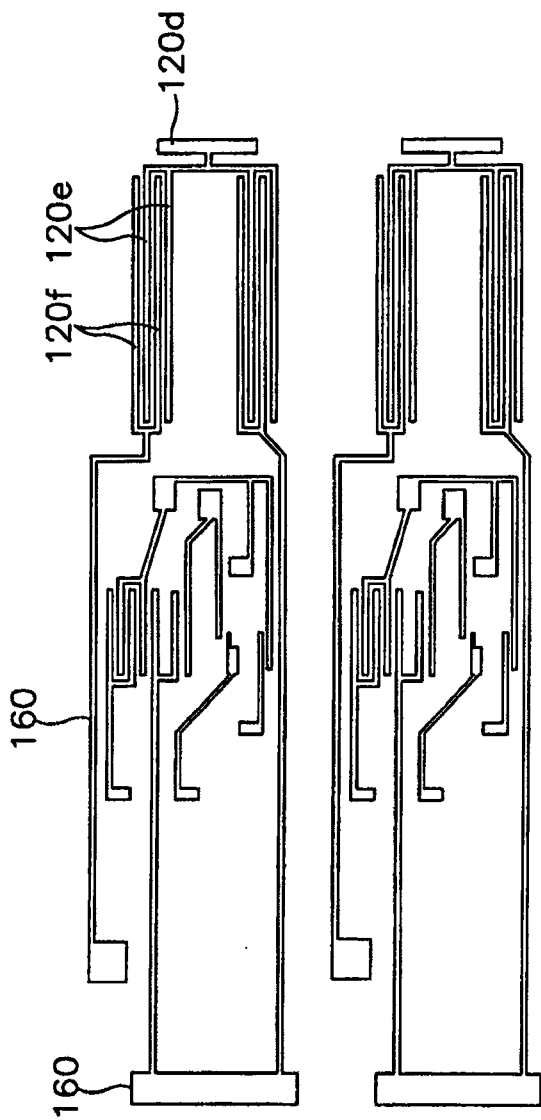


图 9A

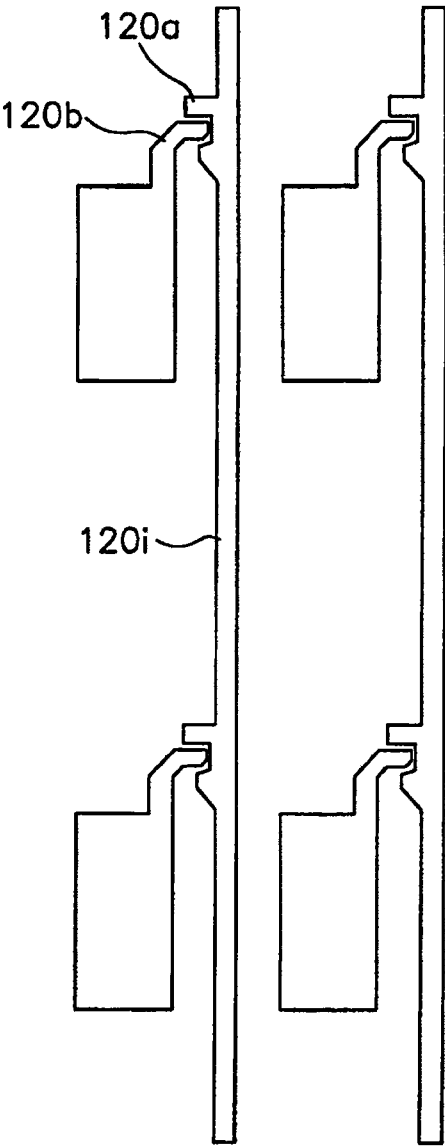


图 9B

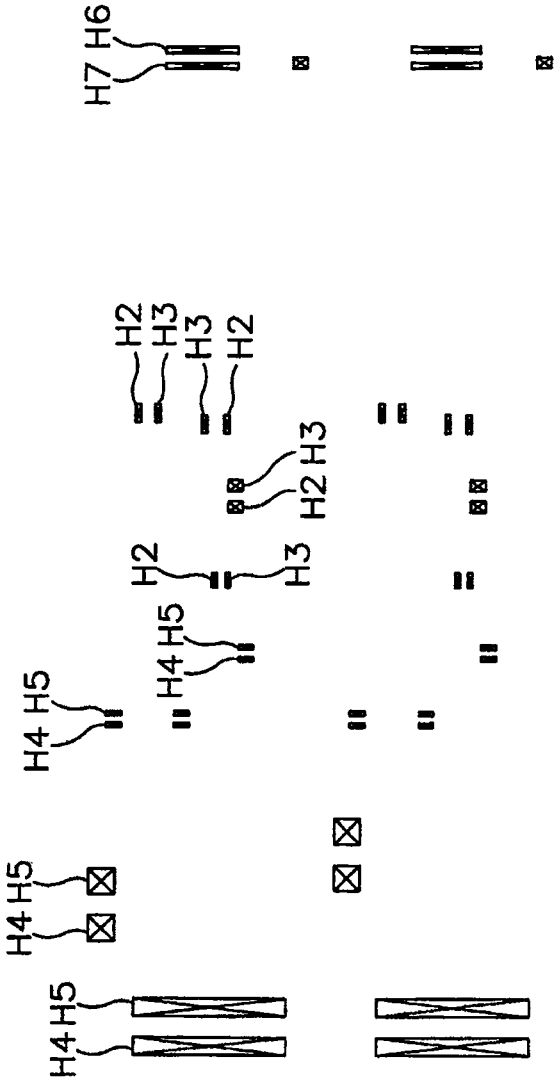


图 10A



图 10B

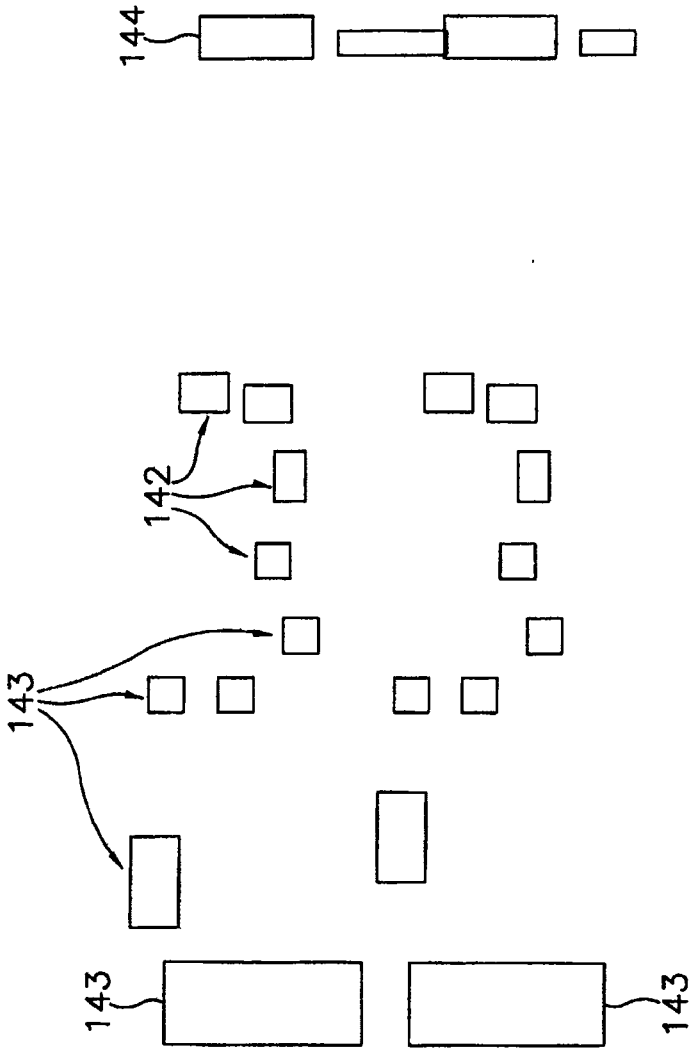


图 11A

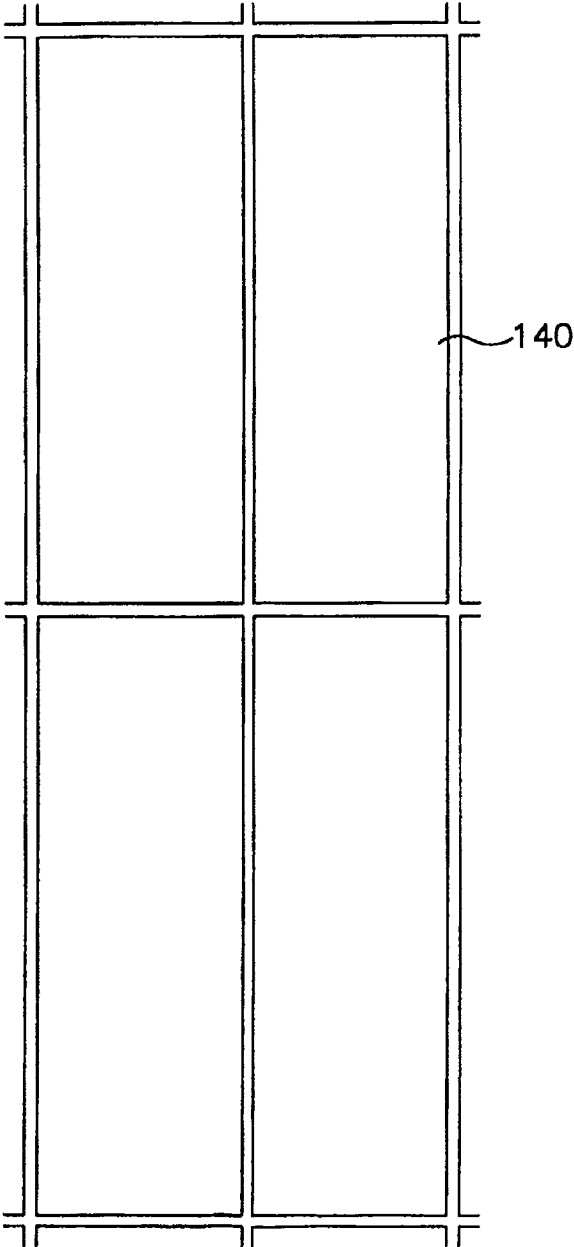


图 11B