

(19) 대한민국특허청(KR) (12) 등록특허공보(B1)

(51) Int. Cl.⁶
G11B 5/09

(45) 공고일자 1999년04월 15일

(11) 등록번호 특0184405

(24) 등록일자 1998년12월 18일

(21) 출원번호	특1996-025365	(65) 공개번호	특1998-004362
(22) 출원일자	1996년06월28일	(43) 공개일자	1998년03월30일

(73) 특허권자 대우전자주식회사 배순훈
서울특별시 중구 남대문로 5가 541
(72) 발명자 김민규
인천광역시 부평구 산곡동 현대아파트 116-603
(74) 대리인 원은섭

심사관 : 김승완

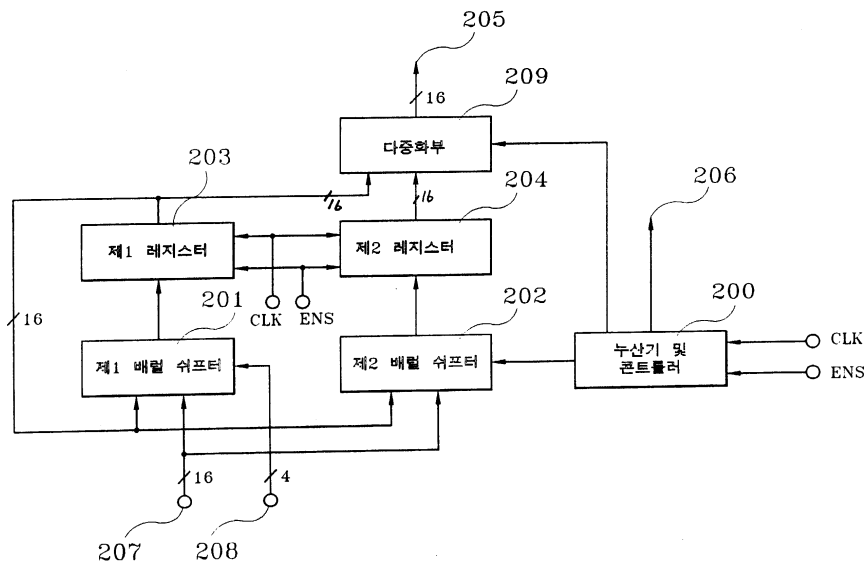
(54) 가변길이 부호화 방법 및 장치

요약

본 발명은 가변길이 부호화 방법 및 장치에 관한 것으로서, 이는 비디오 부호화에서 압축된 가변길이 부호어를 스펙에 주어진 포맷에 따라 시간 지연없이 비트 정렬을 빠른시간내에 처리하도록한 것이다.

이와 같은 본 발명은 입력 4비트의 부호길이정보에 기인하여 입력 16비트의 부호어 및 이전의 16비트 부호어를 각각 제1, 제2배럴 쉬프터를 통해 순차 쉬프트시키고 여기서 얻어진 각 16비트의 부호어를 인에이블신호 및 클럭에 동기하여 제1, 제2레지스터를 통해 유효한 16비트의 고정길이 데이터로 출력하는 가변길이 부호화 장치에 있어서의 상기 입력 4비트의 부호길이 정보를 외부의 클럭 및 인에이블신호에 따라 누적 처리하여 구획정보를 판단하고 그 판단한 구획정보에 따라 실제 데이터에 해당하는 유효한 16비트의 부호어만을 선택 출력하기 위한 선택제어신호를 발생하는 누산기/제어수단과; 상기 누산기/제어수단에서 생성된 선택제어신호에 의해 제1, 제2레지스터에서 제공되는 각각의 16비트 부호어를 다중화하여 출력하는 다중화수단을 포함을 특징으로 한다.

대표도



명세서

[발명의 명칭]

가변길이 부호화 방법 및 장치.

[도면의 간단한 설명]

제 1 도는 종래 브이씨알의 가변길이 부호화 장치를 도시한 블록도.

제2도는 본 발명 브이씨알의 가변길이 부호화 장치를 도시한 블록도.

* 도면의 주요부분에 대한 부호의 설명

200 : 누산기/컨트롤러	201, 202 : 제 1, 제2 배럴 쉬프트
203, 204 : 제1, 제2레지스터	205, 206 : 출력단자
207, 208 : 입력단자	209 : 다중화부

[발명의 상세한 설명]

본 발명은 자기기록/재생 장치에서의 음성 데이터 또는 화상 데이터를 전송하거나 기록하기 위해 사용되는 고능률 부호화에 관한 것으로, 좀더 상세하게는 비디오 부호화에서 압축된 가변 비트 스트림(Variable Bit Stream)을 스펙(SPEC)에 주어진 포맷에 따라 비트 정렬을 하여 빠른 시간내에 데이터 처리하도록 하기 위한 가변길이 부호화 방법 및 장치에 관한 것이다.

일반적으로, 화상 데이터는 그 정보량이 크기 때문에 전송이나 기록을 용이하게 위하여 저비트 부호형태로 고능률 부호화시키는 것이 공지되어 있다.

상기 고능을 부호화는 그의 중복성분의 제거를 통해서 화상 데이터나 음성 데이터를 압축시키는 방법이다.

일반적인 블록부호화 기술로서는 샘플링된 데이터 입력을 블록으로 분할하고 복수의 연속적인 샘플링값을 포함하는 각각의 블록을 직교변환하여 압축하는 방법이 잘 이용된다.

그리고, 일반적으로, 직교변환은 시간계 신호를 직교성분, 예컨대 주파수성분으로 변환하는 기술로서 하다마드(Hadamard) 변환이나 이산여현 변환(DCT; Discrete Cosine Transform) 기술에 의해 실행된다.

상기 이산여현 변환은 현재 화상정보의 고능을 부호화에 적합한 직교변환 기술로서 주목되고 있고, 상기 이산여현 변환 연산으로 얻어진 직교 데이터를 정량화하고 가변길이 부호화하여 전송하는 방법은, 고능을 부호화에 사용하기에 가장 적합한 것으로 공지되어 있다.

특히, 영상신호의 고능률 부호화에서는 1블록으로 수평 8화소 및 수직 8화소의 합계 64화소를 가진 2차원 이산여현 변환이 주로 사용되고 있다.

이 이산여현 변환 계수는 기록시 양자화되고 가변길이 부호화 된다.

이 경우, 가변길이 부호화는, 비트 발생률이 큰 부호어에는 작은 부호 길이를 배당하고 비트 발생률이 작은 부호어에는 큰 부호길이를 배당하는 부호화 방법으로서, 허프만부호 등이 주로 사용된다.

그러나, 가변길이 부호화 방법을 이용하면 화질에 의해서 부호화 후에 데이터비가 변화한다.

이 때문에 일반적인 구성에서는 버퍼메모리를 설치하여 가변길이 부호화 후에 버퍼메모리안의 데이터량이 넘치거나 미달하지 않도록 버퍼메모리안의 데이터량이 증가한 경우에는 이산여현 변환계수를 양자화시에 크게 반올림을 작게 하도록 데이터를 제어하고 있다.

그리고, 상기 가변길이 부호화로서는 가 블록의 정량화 데이터를 0을 표시하는 정량화값의 검출을 통해서 저비트 부호형태로 부호화 하고, 0의 계수와 이 0에 후속하여 0이 아닌 진폭값이 동시에 부호화하는 2차원 가변길이 부호화 기술이 이용된다.

또한, 가변길이 부호화에 의해 부호화된 각 부호어의 최하위 비트는 일반적으로 부호어의 값이 양인지 또는 음인지의 여부를 표시하는 부호비트로 활용된다.

이와 같이, 가변길이 부호화를 이용한 경우에는, 소정의 오차비트가 존재하며, 부호어 블록의 동기를 방해하여 복호화 오차를 일으키는 문제점이 발생하게 된다.

따라서, 특정의 비트열이 블록내의 연속의 부호어를 통해서 각 블록의 종료이외의 어느 위치에서도 표시되지 않도록 각 블록의 종료에 해당되는 기술이 사용된다..

그러나, 동작시 부호어 블록의 동기가 교란된 경우에 있어서도 상기 특성의 비트열을 검출함으로써 각 블록의 종료를 체계적으로 식별할 수 있기 때문에 부호동기를 복귀시키는 것이 가능하게 된다.

그러나, 이와 같은 가변길이 부호화장치는 양자화부에서 양자화되고 가변길이 부호화부에서 부호화되어 16비트의 고정길이 데이터로 출력되어 후단의 버퍼메모리에 제공되는데, 이때 가변길이의 부호어가 입력된 후에 최소 2클럭 후에 16비트의 고정길이 데이터가 출력되는 단점이 있었다.

제1도는 종래 브이씨알의 가변길이 부호화장치를 도시한 블록도이다.

제1도를 참조하면, 제2입력단자(108)를 통해 입력되는 4비트의 부호화된 부호길이 정보를 외부로부터 입력되는 클럭(CLK) 및 인에이블신호(ENS)에 따라 누적 처리하여 출력단자(106)를 통해 인에이블신호를 생성하여 출력함과 아울러 가변길이 부호화장치의 전체 동작을 제어하는 누산기 및 컨트롤러 (100)와; 상기 제2입력단자(108)를 통해 입력되는 4비트의 부호길이 정보에 따라 외부로부터의 제1입력단자(107)를 통해 입력되는 16비트의 부호어 또는 궤환되어 입력되는 이전의 부호어를 주어진 포맷에 따라 순차적으로 쉬프트하여 출력하는 제1배열 쉬프터(101)와; 상기 누산기 및 컨트롤러(100)에서 발생된 제어신호에 의해 상기 제1입력단자(107)를 통해 입력되는 부호어 또는 궤환되어 입력되는 이전의 16비트의 부호어를 16비트씩 패킹하여 출력하는 제2배열 쉬프터(102)와; 상기 제1배열 쉬프터(101)에서 순차적으로 입력되는 부호어를 외부의 클럭(CLK) 및 인에이블신호(ENS)에 동기하여 상기 제1, 제2배열 쉬프터(101),(102)에 이전의 부호어로 입력하는 제1레지스터(103)와; 상기 제2배열 쉬프터(102)에서 패킹되어 제공되는 16비트의 부호어를 외부의 클럭(CLK) 및 인에이블신호(ENS)에 동기하여 출력단자(105)를 통해 16비트의 고정길이 부호어로 출력하는 제2레지스터(104)로 구성된다.

이와같, 구성된 종래 브이씨알의 가변길이 부호화장치는, 잘알려진 바와 같이, 외부로부터의 제1입력단자 (107)를 통해 16비트의 부호어가 제1, 제2배열 쉬프터(101), (102)에 순차적으로 입력되고 제2입력단자 (108)를 통해 상기 부호어가 가지는 길이를 나타내는, 즉 다시말해서 유효한 비트수를 가르키는 4비트의

부호길이 정보가 제 1 배럴 쉬프트(101) 및 누산기/컨트롤러(100)에 입력되면, 먼저 상기 누산기 및 컨트롤러(100)는 외부로부터 입력되는 인에이블신호(ENS) 및 클럭신호(CLK)에 의해 입력된 부호길이 정보를 동기 누적하여 제2배럴쉬프트(102)를 제공함과 아울러 데이터 출력 인에이블신호(ENS)를 생성하여 출력단자(106)를 통해 제1, 제2레지스터(103), (104)를 인에이블시키게 된다.

한편, 상기 제1배럴 쉬프트(101)는 상기 제1입력단자(107)를 통해 순차적으로 입력되는 16비트의 부호어 및 이후에 설명될 제1레지스터(103)로부터 제한 이되는 이전의 16비트 부호어를 상기 제2입력단자(108)로부터의 유효한 비트수를 가르키는 부호길이 정보에 기인하여 유효한 비트만을 쉬프트하여 상기 제1레지스터(103)에 제공하게 된다.

그리고, 상기 제2배럴 쉬프트(102)는 제1입력단자(107)를 통해 입력되는 부호어 또는 상기 제1레지스터(103)로부터 제한되어 입력되는 이전의 부호어를 누산기/컨트롤러(100)에서 입력되는 제어신호에 의해 16비트의 단위로 패킹(Packing)하여 제2레지스터(104)에 제공하게 된다.

상기 제1레지스터(103)는 누산기 및 컨트롤러(100)에 제공되는 데이터 출력 인에이블신호(ENS)에 기인하여 제1배럴 쉬프트(101)에서 입력되는 16비트의 부호어를 클럭(CLK)에 동기시켜 다시 제1, 제2배럴 쉬프트(101), (102)에 제공하고 제2레지스터(104)는 전술한 바와 같은 방법으로 누산기 및 컨트롤러(100)에서 제공되는 데이터 출력 인에이블신호(ENS)에 기인하여 제2배럴 쉬프트(102)에서 패킹되어 입력되는 16비트의 부호어를 클럭(CLK)에 동기하여 실제 데이터에 해당하는 16비트의 유효한 고정길이 데이터로 하여 출력단자(105)를 통해 출력하게 된다.

그러나, 이와 같은 종래의 가변길이 부호화장치는 가변길이의 부호어가 입력된 후 최소 2클럭후에 제2레지스터에서 16비트의 고정길이 데이터로 출력된다.

즉 다시말해서, 제1레지스터의 16비트 부호어가 다시 제1, 제2배럴 쉬프트에 입력됨으로 실제 유효한 16비트의 고정길이 부호어는 최소 2클럭후에 제2레지스터에서 출력되게 되어 있다.

그러나, 디지털 자기기록 재생장치, 예컨대 디지털 브이씨알에서는 부호어가 16비트로 채워지지 않아도 출력될 수 있고, 또는 16비트의 부호어가 입력될 때 1클럭 후에 출력될 수 있는데도 불구하고 제2배럴 쉬프트에서 16비트로 패킹하여 출력하게 됨으로써, 최소한 2클럭 후에 실제 유효한 16비트의 고정길이 데이터가 출력됨으로 그 만큼 신호처리가 지연되는 문제점이 있었다.

따라서, 본 발명의 목적은 이와 같은 종래의 문제점을 감안하여 비디오 부호화에서 압축된 가변길이 부호어를 스펙에 주어진 포맷에 따라 비트 정렬을 하여 빠른 시간내에 데이터 처리하도록 하는 가변길이 부호화 방법 및 장치를 제공함에 있다.

본 발명의 다른 목적은 부호어가 배럴 쉬프트에서 16비트로 패킹되지 않아도 부호어가 출력되어야 할 경우에 바로 다음의 클럭시에 두 레지스터의 데이터를 다중화하여 출력하는데 있다.

본 발명의 또다른 목적은 부호어가 16비트로 들어올시에는 현재 들어오는 부호어와 이전의 부호어중 현재의 부호어를 선택하여 빠른 시간에 처리하도록 하는데 있다.

상기의 목적을 달성하기 위한 본 발명의 일측면에 따른 가변길이 부호화 방법은, 입력 16비트의 부호어 및 이전의 16비트 부호어를 입력 4비트의 부호길이 정보에 기인하여 각각 순차적으로 쉬프트시키는 단계와; 상기 입력 4비트의 부호길이 정보를 누적 처리하여 구획정보를 판단하고 그 판단한 구획정보에 기인하여 유효한 16비트의 부호어만을 선택 출력하기 위한 선택 제어신호를 생성하는 단계와; 상기 쉬프트된 각각의 16비트 부호어를 입력 클럭에 동기하여 저장 출력하는 단계와; 상기 저장된 두 16비트의 부호어를 상기 생성된 선택제어신호에 기인하여 다중화 출력하는 단계로 이루어짐을 특징으로 한다.

상기의 목적을 달성하기 위한 본 발명의 다른 측면에 따른 가변길이 부호화 장치는, 입력 4비트의 부호길이 정보에 기인하여 입력 16비트의 부호어 및 이전의 16비트 부호어를 각각 제1, 제2배럴 쉬프트를 통해 순차 쉬프트시키고 여기서 얻어진 각 16비트의 부호를 인에이블신호 및 클럭에 동기하여 제1, 제2레지스터를 통해 유효한 16비트의 고정길이 데이터로 출력하는 가변길이 부호화 장치에 있어서의 상기 입력 4비트의 부호길이 정보를 외부의 클럭 및 인에이블신호에 따라 누적 처리하여 구획정보를 판단하고 그 판단한 구획정보에 따라 실제 데이터에 해당하는 유효한 16비트의 부호어만을 선택 출력하기 위한 선택제어신호를 발생하는 누산기/제어수단과; 상기 누산기/제어수단에서 생성된 선택제어신호에 의해 제1, 제2레지스터에서 제공되는 각각의 16비트 부호어를 다중화하여 출력하는 다중화수단을 포함하여 이루어짐을 특징으로 한다.

상기에서, 누산기/제어수단은 제2배럴 쉬프트에 부호어가 16비트로 패킹되지 않아도 데이터가 출력되어야 할 경우, 또는 부호어의 입력이 16비트일 때 바로 다음 클럭에 데이터 출력이 될 수 있도록 다중화수단을 제어하는 것을 특징으로 한다.

상기에서, 다중화수단은 제2배럴 쉬프트에 부호어가 16비트로 패킹되지 않아도 데이터가 출력되어야 할 경우에 상기 누산기/제어수단의 선택제어신호에 의해 제1레지스터에 저장된 이전 16비트의 부호어를 선택하여 출력하는 것을 특징으로 한다.

그 결과, 디지털 브이씨알의 특성상 가변길이 부호어가 제2배럴 쉬프트(202)에서 16비트로 패킹되지 않아도 데이터 출력이 되어야 할 경우 또는 부호어가 16비트로 입력될 때 바로 다음 클럭에 제1레지스터에서 제공되는 데이터를 선택하여 줌으로써, 실제 데이터에 해당하는 유효한 부호어가 지연없이 바로 출력되는 이점이 있다.

이하, 본 발명의 바람직한 실시예를 제2도를 참조하여 구체적으로 설명하면 다음과 같다.

제2도는 본 발명 브이씨알의 가변길이 부호화 장치를 도시한 블록도이다.

본 실시예에 따르면, 제2입력단자(208)를 통해 입력되는 4비트의 부호길이 정보를 외부의 클럭(CLK) 및 인에이블신호(ENS)에 따라 누적 처리하여 구획정보를 판단하고 그 판단한 구획정보에 따라 실제 데이터에 해당하는 유효한 16비트의 부호어만을 선택 출력하기 위한 선택제어신호를 생성하고 인에이블신호를 생성

하여 출력단자(206)를 통해 출력함과 아울러 가변길이 부호화 장치의 전체 동작을 제어하는 누산기 및 콘트롤러(200)와; 상기 제2입력단자(208)를 통해 입력되는 4비트의 부호길이정보 및 누산기/콘트롤러(200)에서 생성된 제어신호에 따라 외부로부터의 제1입력단자(207)를 통해 입력되는 16비트의 부호어 또는 궤환 입력되는 이전 16비트의 부호어를 주어진 포맷에 따라 순차적으로 쉬프트하여 출력하는 제1, 제2배럴 쉬프트터(201), (202)와; 상기 제1배럴쉬프트터(201)에서 순차적으로 입력되는 16비트의 부호어를 외부의 클럭(CLK) 및 인에이블신호(ENS)에 동기하여 상기 제1, 제2배럴 쉬프트터(201), (202)에 이전의 부호어로 입력하는 제1레지스터(203)와; 상기 제2배럴 쉬프트터(202)에서 순차적으로 제공되는 16비트의 부호어를 외부의 클럭(CLK) 및 인에이블신호(ENS)에 동기하여 저장 출력하는 제2레지스터(204)와; 상기 누산기/콘트롤러(200)에서 발생된 선택제어신호에 의해 상기 제1, 제2레지스터(203), (204)에서 제공되는 각각의 16비트 부호어를 선택하여 출력단자(205)를 통해 출력하는 다중화부(209)로 구성한다.

이와 같이, 구성된 본 발명의 바람직한 실시예를 제2도를 참조하여 보다 구체적으로 설명하면 다음과 같다.

먼저, 외부로부터의 제1입력단자(207)를 통해 16비트의 부호어가 제1, 제2배럴 쉬프트터(201), (202)에 순차적으로 입력되고 제2입력단자(208)를 통해 상기 부호어가 가지는 길이를 나타내는 4비트의 부호길이 정보가 제1배럴쉬프트터(201) 및 누산기/콘트롤러(200)에 입력되면, 상기 누산기 및 콘트롤러(200)는 외부로부터 입력되는 인에이블신호(ENS) 및 클럭신호(CLK)에 의해 입력된 부호길이 정보를 동기 누적하여 구획정보를 판단하고 그 구획정보에 따라 제2배럴 쉬프트터(202)를 제어 및 인에이블신호를 생성하여 출력단자(206)를 통해 이후에 설명될 제1, 제2레지스터(203), (204)에 제공하는 한편, 상기 구획정보에 따라 실제 데이터에 해당하는 유효한 16비트의 부호어만을 선택 출력하기 위해서 선택제어신호를 발생하여 다중화부(209)에 제공하게 된다.

한편, 상기 제1배럴 쉬프트터(201)는 상기 제1입력단자(207)를 통해 순차적으로 입력되는 16비트의 부호어 및 이후에 설명될 제1레지스터(203)로부터 궤환 입력되는 이전의 16비트 부호어를 상기 제2입력단자(208)로부터 유효한 비트수를 가르키는 부호길이 정보에 기인하여 유효한 비트만을 순차적으로 쉬프트시켜 제1레지스터(203)에 제공하게 된다.

또한, 상기 제2배럴 쉬프트터(202)는 제1입력단자(207)를 통해 입력되는 부호어 또는 상기 제1레지스터(203)로부터 궤환되어 입력되는 이전의 부호어를 누산기/콘트롤러(200)에서 입력되는 제어신호에 의해서 16비트 단위로 패킹하여 제2레지스터(204)에 제공하게 된다.

상기 제1, 제2레지스터(203), (204)는 누산기 및 콘트롤러(200)에 제공되는 데이터 출력 인에이블 신호(ENS)에 기인하여 각각 제1, 제2배럴 쉬프트터(201), (202)에서 입력되는 16비트의 부호어를 클럭신호(CLK)에 동기시켜 다중화부(209)에 제공하게 되는데, 이때 상기 제1레지스터(203)에서 제공되는 16비트의 부호어는 다시 제1, 제2배럴 쉬프트터(201), (202)에 입력된다.

상기 다중화부(209)는 누산기/콘트롤러(200)에서 제공되는 선택제어신호에 의해 상기 제1, 제2레지스터(203), (204)로부터 입력되는 각각의 16비트의 부호어를 다중화하여 출력단자(205)를 통해 출력하게 된다.

즉 다시말해서, 상기 누산기/콘트롤러(200)는 제1입력단자(207)를 통해 입력되는 가변길이 부호어가 제2배럴 쉬프트터(202)에서 16비트로 채워지지 않아도 데이터 출력이 되어야 할 경우나 또는 제1입력단자(207)를 통해 부호어가 16비트로 입력될 경우에 이를 제2입력단자(208)의 부호길이 정보를 가지고 판단하여 바로 다음 클럭(CLK)에 유효한 16비트 데이터가 출력될 수 있도록 상기 다중화부(209)에 선택제어신호를 발생하게 된다.

따라서, 상기 다중화부(209)는 상기 경우에 있어서, 누산기/콘트롤러(200)의 선택제어신호에 의해 제2레지스터(204)의 출력은 차단하고 제1레지스터(203)에서 입력되는 유효한 16비트의 부호어를 바로 선택하여 최종적으로 출력단자(205)를 통해 출력하게 된다.

그리고, 상기에서 제2배럴 쉬프트터(202)에 유효한 데이터가 16비트로 채워져 있을 경우, 즉 제2레지스터에 데이터가 16비트로 저장되어 있을 경우에는 그 저장된 16비트의 부호어를 선택하여 출력하게 된다.

이상에서 상세히 설명한 바와 같이, 본 실시예에는 브이씨알의 특성상 가변길이 부호어 입력이 제2배럴 쉬프트터에서 16비트로 채워지지 않아도 데이터 출력이 되어야 할 경우나 또는 부호어가 16비트로 입력될 때 바로 다음 클럭에 두 레지스터의 출력을 다중화, 예컨대 제1레지스터에 저장된 16비트의 유효한 데이터를 선택하여 출력하게 되므로써, 압축된 가변 비트 스트림을 스택에 주어진 포맷에 따라 지연없이 빠른 시간내에 비트 정렬을 할 수 있는 효과가 있다.

또한, 본 실시예는, 제2배럴 쉬프트터에 유효한 데이터가 16비트로 채워져 있을 경우에는 바로 그 유효한 데이터를 선택하여 출력하게 되는 효과가 있다.

그리고, 본 발명의 특정한 실시예가 설명 및 도시되었지만, 여러수정이 가능하므로 본 발명은 이것에 제한되지 않음을 알 수 있다.

그러므로, 본원에 기재되었으며 청구된 원리의 진정한 정신 및 범위내에 일치하는 본 발명 및 모든 수정이 커버될 수 있음을 알 수 있다.

(57) 청구의 범위

청구항 1

입력 16비트의 부호어 및 이전의 16비트 부호어를 입력 4비트의 부호 길이 정보에 기인하여 각각 순차적으로 쉬프트시키는 단계와; 상기 입력 4비트의 부호길이 정보를 누적 처리하여 구획정보를 판단하고 그 판단한 구획정보에 기인하여 유효한 16비트의 부호어만을 선택 출력하기 위한 선택제어신호를 생성하는 단계와; 상기 쉬프트된 각 16비트 부호어를 입력 클럭에 동기하여 순차 저장출력하는 단계와; 상기 저장

된 현재 및 이전의 16비트 부호어를 상기 생성된 선택제어신호에 기인하여 선택하는 단계로 이루어짐을 특징으로 한 가변길이 부호화 방법.

청구항 2

제1항에 있어서, 선택단계는 부호어 입력이 16비트로 저장되지 않아도 출력을 요할시, 이전의 값을 선택하여 출력하는 특징으로 한 가변길이 부호화 방법.

청구항 3

제1항에 있어서, 선택단계는 부호어 입력이 16비트 일 때 바로 다음 클럭에 이전의 16비트값을 선택하여 출력하는 것을 특징으로 한 가변길이 부호화 방법.

청구항 4

제1항에 있어서, 선택단계는 부호어 입력이 16비트로 저장되었을시에는 그 저장된 값을 바로 선택하여 출력하는 것을 특징으로 한 가변길이 부호화 방법.

청구항 5

입력 4비트의 부호길이정보에 기인하여 입력 16비트의 부호어 및 이전 16비트 부호어를 각각 제1, 제2배럴 쉬프트를 통해 순차 쉬프트시키고 여기서 얻어진 각 16비트의 부호어를 인에이블신호 및 클럭에 동기하여 제1, 제2레지스터를 통해 유효한 16비트의 고정길이 데이터로 출력하는 가변길이 부호화 장치에 있어서의 상기 입력 4비트의 부호길이 정보를 외부의 클럭 및 인에이블신호에 따라 누적 처리하여 구획정보를 판단하고 그 판단한 구획정보에 따라 실제 데이터에 해당하는 유효한 16비트의 부호어만을 선택 출력하기 위한 선택제어신호를 발생하는 누산기/제어수단과;

상기 누산기/제어수단에서 생성된 선택제어신호에 의해 제1, 제2레지스터에서 제공되는 각각의 16비트 부호어를 다중화하여 출력하는 다중화 수단을 포함하여 이루어짐을 특징으로 가변길이 부호화 장치.

청구항 6

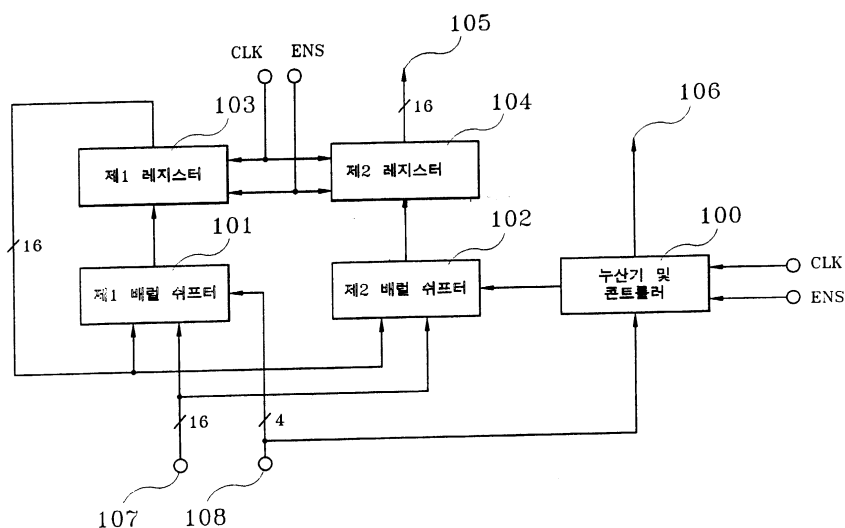
제5항에 있어서, 누산기/제어수단 상기 제2배럴 쉬프트에 부호어가 16비트로 패킹되지 않아도 데이터가 출력되어야 할 경우, 또는 부호어 입력이 16비트일 때 이를 부호어 길이정보로 판단하여 바로 다음 클럭에 데이터 출력이 될 수 있도록 다중화수단을 제어하는 것을 특징으로 한 가변길이 부호화 방법.

청구항 7

제5항 또는 제6항에 있어서, 다중화수단은 제2배럴 쉬프트에 부호가 16비트로 패킹되지 않아도 데이터가 출력되어야 할 경우, 또는 부호어 입력이 16비트일 때 상기 누산기/제어수단의 선택제어신호에 의해 제1 레지스터에 저장된 이전 16비트의 부호어를 선택하여 출력하는 것을 특징으로 한 가변길이 부호화 방법.

도면

도면1



도면2

