



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 98108001.4

[45] 授权公告日 2003 年 10 月 8 日

[11] 授权公告号 CN 1123882C

[22] 申请日 1998.3.18 [21] 申请号 98108001.4

[30] 优先权

[32] 1997. 3.18 [33] JP [31] 064820/1997

[71] 专利权人 索尼公司

地址 日本东京都

[72] 发明人 吉村俊司 藏纯平

审查员 王永真

[74] 专利代理机构 北京市柳沈律师事务所

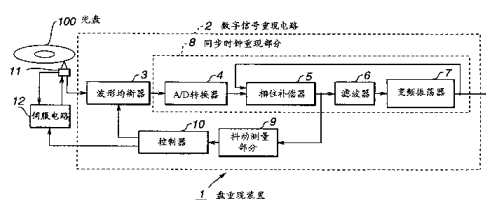
代理人 马 莹

权利要求书 1 页 说明书 14 页 附图 6 页

[54] 发明名称 数字信号重现电路

[57] 摘要

一种数字信号重现电路，它可以精确地测量重现信号的相位差和抖动成分，同时还可以实现电路的小型化。数字信号重现电路具有一个相位比较器，其利用从一个 A/D 转换器输出的在光盘重现信号边沿部位前、后采样的值计算出一个相位差；以及一个抖动测量部分，用来根据相位比较器获得的相位差的不均匀度检测出一个抖动检测信号。



1. 一种数字信号重现电路, 包括:

模/数转换装置, 用于对输入信号执行模/数转换, 以提供具有边沿部分
5 的 A/D 转换装置输出信号;

相位比较装置, 配置所述相位比较装置, 以通过计算来自模/数转换装置的一个输出信号的所述边沿部分在时间上接近的、在对边上的第一和第二
10 取样值之间的相位差, 而比较输入信号的相位和本地时钟的相位; 以及

抖动测量装置, 用于通过计算从相位比较器获得的相位差的不均匀度获
10 得抖动测量量, 所述不均匀度是通过归一化由所述相位比较器计算的相位差而计算的, 处理归一化的相位差, 并在一段时间对处理的相位差进行积分。

2. 按照权利要求 1 的数字信号重现电路, 其中抖动测量装置包括归一
15 化装置, 用来对相位比较装置计算出的相位差进行归一化, 以及平方平均值计算装置, 用于根据经过归一化装置归一化的相位差计算出平方值的平均值。

3. 按照权利要求 1 的数字信号重现电路, 其中抖动检测装置包括归一
化装置, 用来对相位比较装置计算出的相位差进行归一化, 以及绝对值平均值
20 计算装置, 用于根据经过归一化装置归一化的相位差计算出绝对值的平均值。

4. 如权利要求 1 所述的数字信号重现电路, 其中所述相位比较装置还
包括用于获得全标度相位差的装置。

5. 按照权利要求 1 的数字信号重现电路, 其中进一步包括对输入信号
25 执行波形均衡的波形均衡装置, 以便向模/数转换装置输出波形均衡的信号, 这一波形均衡装置是根据抖动测量装置的输出信号来控制的。

数字信号重现电路

5 技术领域

本发明涉及用于重现数字信号的一种数字信号重现电路,尤其涉及到这样一种数字信号重现电路,它可以在重现信号的同时检测被重现信号的相位差和抖动成分。

10 背景技术

数字信号重现电路适用于从输入的模拟信号中重现数字信号,并且具有一个同步时钟重现部分,用来产生一个与输入模拟信号同步的时钟,也就是PLL电路。

同步时钟重现部分执行的控制功能是产生一个基本上等于输入信号时钟频率的时钟,并且根据在产生的时钟和输入信号之间检测到的脉冲宽度产生一个相位差信号,从而在相位差信号的基础上使产生的时钟和输入信号的时钟成分之间实现同步。

在用于重现记录在光盘上的信号的光盘重现装置中包括了图1的数字信号重现电路202。

20 光盘重现装置201包括一个光学拾取器214,用来把一束光照射在光盘200上,并且根据照射光的反射光读出记录在光盘200上的信号,一个波形均衡器203,用来对光学拾取器214输出的重现信号执行波形均衡,并且输出波形均衡的信号,一个不对称校正电路204,用来对波形均衡器203输出的信号执行不对称校正,并且输出经过不对称校正后的信号,以及一个二进制
25 制电路205,用于将不对称校正电路204输出的信号转换成二进制信号,以便输出二进制的信号。光盘重现装置201还包括:一相位补偿器207,用来将二进制电路205输出的二进制信号与一个同步时钟进行比较,并且输出由此获得的相位差信号;一个环路滤波器208用模拟的方式来平均相位比较器207输出的相位差,输出一个平均的信号,以及一个电压控制振荡器209,
30 用来产生一个同步时钟,使环路滤波器208输出的信号变成零(0)。另外,光盘重现装置201包括一个抖动测量电路210,它是由绝对值电路211和低通

滤波器 212 构成的, 并且适合根据相位比较器 207 输出的相位差信号来测量抖动成分, 一个伺服电路 215 通过光学拾取器 214 内的双轴驱动器来操作一个物镜, 执行聚焦伺服和跟踪伺服; 以及一个控制器 213, 用来控制伺服电路 215 和波形均衡器 203。

- 5 相位比较器 207, 环路滤波器 208 以及电压控制振荡器 209 构成了同步时钟重现部分 206。

在光盘重现装置 201 中, 输入到光盘重现装置 201 的信号中的抖动成分是根据同步时钟重现部分 206 的比较器 207 输出的相位差信号来测量的, 并且跟踪伺服和聚焦伺服的偏差调节是按照由此测得的抖动检测信号来执行的。

10 例如, 用于测量抖动成分的抖动测量部分 210 可以采用数字处理来计算抖动检测信号。这样, 抖动测量部分 210 就可以通过高频采样时钟测量输入脉冲的相位差信号, 并且平均其绝对值, 从中计算出抖动检测信号。控制器 213 根据抖动测量部分 210 计算出的抖动检测信号来执行伺服的偏差调节。

15 同时, 尽管在模拟处理中比较容易平均脉冲宽度的绝对值, 但是模拟处理在偏差和操作精度方面比不上数字处理。此外, 在计算平方平均值时也存在困难。因此, 如果用模拟处理来测量抖动成分, 偏差或是操作精度就会变劣。

然而, 为了执行数字处理, 必须采用对应所需精度的时间分辨率对相位差脉冲进行采样。也就是说, 需要有一个一定频率的时钟, 该频率是时间分辨率的倒数, 或是需要一个高精度的延迟电路。

20 因此, 鉴于现有技术所面临的问题, 本发明的目的是提供一种数字信号重现电路, 它能够以很高的精度测量出相位差和抖动成分, 同时还可以实现电路的小型化。

25

发明内容

按照本发明所提供的数字信号重现电路, 包括: 模/数转换装置, 用于对输入信号执行模/数转换, 以提供具有边沿部分的 A/D 转换装置输出信号; 相位比较装置, 配置所述相位比较装置, 以通过计算来自模/数转换装置的一个输出信号的所述边沿部分在时间上接近的、在对边上的第一和第二取样值之间的相位差, 而比较输入信号的相位和本地时钟的相位; 以及抖动测量装

置，用于通过计算从相位比较器获得的相位差的不均匀度获得抖动测量量，所述不均匀度是通过归一化由所述相位比较器计算的相位差而计算的，处理归一化的相位差，并在一段时间对处理的相位差进行积分。

5 附图说明

图 1 是一个电路图，图中表示了普通数字信号重现电路的结构。

图 2 表示一个光盘重现装置的电路结构图，该装置中具有本发明一个实施例的数字信号重现电路。

图 3 是数字信号重现电路中的相位比较器的电路结构图。

10 图 4 是数字信号重现电路中的抖动测量部分的电路结构图。

图 5A 至 5F 是重现信号的曲线图，用来表示输入到数字信号重现电路的重现信号。

图 6 是一个流程图，用来说明相位比较器的一部分操作。

15 具体实施方式

以下要参照附图详细说明本发明一个实施例的数字信号重现电路。

作为本发明实施例的数字信号重现电路被用在光盘重现装置 1 上，如图 2 所示，在该装置中，光学拾取器 11 发出的光照射到一个光盘 100 上，根据光盘 100 的信号记录面上反射的光重现信息信号。这一数字信号重现电路
20 被用来根据从重现的信息信号中检测到的抖动成分来执行聚焦伺服和跟踪伺服的偏差调节，并且控制波形均衡器等等装置。

装在光盘重现装置 1 中的数字信号重现电路 2，包括：一个波形均衡器 3，用于对光学拾取器 11 输出的重现信号执行波形均衡，从而向 A/D 转换器 4 输出波形均衡的信号；A/D 转换器 4，对波形均衡器 3 输出的信号进行 A/D
25 转换；一个相位比较器 5，采用 A/D 转换器 4 输出信号的一个边沿部位前、后的采样值计算出一个相差；一个滤波器 6，用于平滑相位比较器 5 输出的相位差，输出一个被转换成直流电流的信号；一个可变频率振荡器 7，用来根据滤波器 6 的输出信号重现出一个同步时钟；一个抖动测量部分 9，根据相位比较器 5 获得的相位差的不均匀性检测出一个抖动检测信号，以及一个
30 控制器 10，如下所述，它根据抖动测量部分 9 输出的抖动检测信号来控制波形均衡器 3 和伺服电路 12。

在数字信号重现电路 2 中, A/D 转换器 4, 相位比较器 5, 滤波器 6 和可变频率振荡器 7 构成了一个同步时钟重现部分 8, 即一个 PLL(锁相环)电路。同步时钟重现部分 8 可以根据可变频率振荡器 7 的重现信号重现出一个同步时钟, 以便使这一同步时钟与重现信号同步。

- 5 光盘重现装置 11 中具有数字信号重现电路 2, 并且还包括一外光学拾取器 11, 用来把一个激光束照射到光盘 100 的信号记录面上, 并且接受其反射的光, 伺服电路 12 通过一个双轴驱动器在聚焦方向和跟踪方向上移动装在光学拾取器 11 中的一个图中没有表示的物镜。

光盘重现装置 1 可以使用上述结构的数字信号重现电路 2 来控制波形均衡器 3 和伺服电路 12, 以便减少从光盘 100 上重现的信号与同步时钟之间的抖动成分。

以下要说明构成数字信号重现电路 2 的各部分电路结构。

波形均衡器 3 对从光盘 100 获得的重现信号执行波形均衡。波形均衡器 3 的结构是一个具有预定传递函数的滤波器电路, 该传递函数是由控制器 10 来控制的, 这样就能减少重现信号与同步时钟之间的抖动成分。在波形均衡器 3 中经过波形均衡的重现信号被提供给 A/D 转换器 4。

A/D 转换器 4 将作为模拟信号的波形均衡重现信号转换成数字信号。A/D 转换器 4 的采样时钟就是同步时钟重现部分 8 的同步时钟。

例如, 对于数字视盘来说, 按规定数据是按照 3T 至 11T 和 14T(T 代表同步时钟的周期)的转换间隔被记录在介质上的。因此, A/D 转换器 4 的采样时钟采用同步时钟的频率, 就可以确保重现性。被 A/D 转换器 4 转换成数字数据的重现信号被提供给同步时钟重现部分 8 的相位比较器 5。

重现信号的数字数据被输入到相位比较器 5。相位比较器 5 和抖动检测部分 9 根据输入的重现信号的数字数据分别检测出一个相位差和一个抖动检测信号。

相位比较器 5 检测出重现信号和同步时钟之间的相位差。如图 3 所示, 相位比较器 5, 包括: 一个作为一个采样延迟装置的 D 触发器电路 21; 一个加法器 22, 用来把来自 A/D 转换器 4 的一个值加在由 D 触发器电路 21 延迟了一个同步时钟单位之后输入其内的一个值上, 以及一个乘法器 23, 用来将加法器 22 输出的值乘以 -1。相位比较器 5, 还包括: 一个转换开关 24, 当二进制符号位是 0(+)时, 将加法器 22 连接到 D 触发器电路 25, 当二进制

符号位是 1(-)时, 将乘法器 23 连接到 D 触发器电路 25, 如下文所述, 用一个 EXOR(异或)电路 28 检测到的边沿检测信号来触发 D 触发器电路 25, 以及一个减法器 26, 用来从 D 触发器电路 21 的输出值中减去 A/D 转换器 4 的输出值。相位比较器 5 进一步包括一个由 EXOR 电路 28 检测到的边沿检测信号来触发的 D 触发器 27, 以及上述的 EXOR 电路 28, 它在检测到重现信号的边沿时输出一个边沿检测信号。下文中将要详细说明, EXOR 电路 28 在输入信号跨过一个门限值时输出这种边沿检测信号。

以下要参照图 5A 至 5F 和图 6 来说明相位差检测的工作原理。

相位比较器 5 通过 D 触发器电路 21, 加法器 22, 转换开关 24 和 D 触发器 25 输出跨越门限值获得的一个边沿部位前、后的相位差值。相位比较器 5 还通过 D 触发器电路 21, 减法器 26 和 D 触发器 27 电路输出该边沿部位前、后数值的差, 也就是相位差全标度值。另外, 当边沿部位跨过门限值时, 相位比较器 5 通过 EXOR 电路 28 输出一个边沿检测信号。从相位比较器 5 输出的相位差、相位差全标度值以及边沿检测信号被输入到抖动测量部分 9。

如图 4 所示, 抖动检测部分 9, 包括: 一个作为除法器的归一化电路 31, 它利用相位差全标度值对相位差进行归一化; 一个平方电路 32, 对经过归一化电路 31 归一化的相位差求平方, 一个积分电路 33, 对平方电路 32 计算出的相位差积分, 以及一个计数器 38, 用来对相位比较器 5 输出的边沿检测信号计数。

积分电路 33, 包括: 一个 D 触发器电路 34, 向其提供被平方电路 32 求平方并且受边沿检测信号操作的相位差; 一个加法器 37, 用来把 D 触发器电路 34 的输出值加到下述的 D 触发器电路 35 的输出值上; D 触发器电路 35, 从加法器 37 输出并且受边沿检测信号操作的信号被提供给该触发器电路 35; 从 D 触发器电路 35 输出的信号被提供给 D 触发器电路 36。在这一积分部分 33 中, 对平方电路 32 输出的值积分, 并且在计数器达到预定值时输出这一积分值。

这样, 抖动测量部分 9 就能检测出抖动检测信号, 它是一个在相位差和输入到其内的相位差全标度值的基础上被归一化的平方平均相位差。

当计数器 38 达到预定的值时, 从计数器 38 向 D 触发器电路 35 输入一个清除信号, 并且向 D 触发器电路 36 输入一个存储信号。在输入清除信号

时, D 触发器 35 清除存储的值。在输入存储信号时, D 触发器 36 存储并且输出 D 触发器 35 的输出。从 D 触发器 36 输出的信号作为抖动检测信号被输入到控制器 10。

5 通过利用定时器一类的装置还可以构成积分部分 33, 从而输出在预定时间周期内积分的相位差, 而代替根据边沿计数值执行的积分。

为了平均抖动测量部分 9 的输出, 需要用一個除法器将积分的相位差除以输入数据的数量。如果把需要由积分部分 33 积分的输入数据数量设定为 2^n (n 是一个整数), 通过一个比特的移位或是移动一个低位比特就可以平均输出的积分值。

10 抖动测量部分 9 还可以用一个绝对值电路来代替平方电路 32。在这种情况下, 可以减少计算量。

控制器 10 控制波形均衡器 3, 使抖动测量部分 9 输出的抖动检测信号值下降。例如, 可以由控制器 10 控制波形均衡器 3 的传递函数, 从而减少重现信号与同步时钟之间的抖动成分。

15 这样, 数字信号重现电路 2 就可以高精度地检测出相位差的数字数据, 不需要象现有技术中那样使用高频采样时钟。另外, 数字信号重现电路 2 可以根据相位差的数字数据检测出相位差和抖动成分。因此, 这种数字信号重现电路 2 可以高精度地检测出相位差和抖动成分。

此外, 由于计算的相位差被归一化了, 即使是重现信号的幅值出现波动, 20 数字信号重现电路 2 仍可以精确地测量抖动成分。

因此, 由于数字信号重现电路 2 能够精确地测量抖动成分, 它可以高精度地执行同步时钟的校正工作。

具有这种数字信号重现电路 2 的光盘重现装置 1 可以重现具有轻微损伤的信号。另外, 这种光盘重现装置 1 还可以根据抖动检测信号高精度地执行 25 伺服电路 12 的偏差调节。

以下要说明数字信号重现电路 2 中的相位差检测方式。图 5A 至 5F 表示输入到相位比较器 5 的重现信号。在这种情况下, 数字信号重现电路 2 按照图 6 中所示的流程检测相位差。

30 尽管在图 5A 到 5F 中表示的重现信号是连续的, 这些信号实际上是按照输入到相位比较器 5 的同步时钟来采样的。也就是说, 重现信号的值是用这样的方式按照数字数据来采样的, 用 A/D 转换器 4 来转换偏离一个门限值

V0 的值。

在图 5A 到 5F 中，门限值 V0 是电压 0V，而采样重现信号的一个采样值 $d(i-1)$ 是紧接在跨过门限值 V 的边沿部位之前的值。信号 $d(i)$ 是紧接在跨过门限值 V0 的边沿部位之后的一个采样值。也就是说，采样值 $d(i-1)$ 和采样值 $d(i)$ 之间的采样间隔等于同步时钟的一个单位间隔。

从重现信号的上升沿部位上看，如果重现信号与同步时钟相比有一个相位延迟，如图 5A 中所示，上升沿部位与门限值 V0 之间的交叉点(以下称为转变点)位于采样间隔的中间点之后。在这种情况下，采样值 $d(i-1)$ 和采样值 $d(i)$ 之间的关系是 $|d(i)| < |d(i-1)|$ ，并且 $d(i) + d(i-1) < 0$ 。

同样，从重现信号的下降沿部位上看，如果重现信号与同步时钟相比有一个相位延迟，如图 5D 中所示，转变点位于采样间隔的中间点之后。在这种情况下，采样值 $d(i-1)$ 和采样值 $d(i)$ 之间的关系是，

$$|d(i)| < |d(i-1)|, \text{ 并且 } d(i) + d(i-1) > 0.$$

另一方面，从重现信号的上升沿部位上看，如果重现信号与同步时钟相比有一超前的相位，如图 5C 所示，转变点位于采样间隔的中间点之前。在这种情况下，采样值 $d(i-1)$ 和采样值 $d(i)$ 之间的关系是

$$|d(i)| > |d(i-1)|, \text{ 并且 } d(i) + d(i-1) > 0.$$

同样，从重现信号的后下降部位上看，如果重现信号与同步时钟相比有一个超前的相位，如图 5F 所示，转变点位于采样间隔的中间点之前。在这种情况下，采样值 $d(i-1)$ 和采样值 $d(i)$ 之间的关系是

$$|d(i)| > |d(i-1)|, \text{ 并且 } d(i) + d(i-1) < 0.$$

图 5B 表示从重现信号的上升沿部位上看到的重现信号与同步时钟同步的情况，图 5E 表示从重现信号的后沿部位上看到的重现信号与同步时钟同步的情况。在这两种情况下，转变点位于采样间隔的中间点上。此时可以获得 $|d(i)| = |d(i-1)|$ 的关系。

在从重现信号的转变点前、后获得的边沿部位前、后的采样值 $d(i-1)$ 和采样值 $d(i)$ 的基础上，相位比较器 5 推导出一个相位差 $d(i) + d(i-1)$ ，并且推导出一个相位差全标度值 $d(i-1) - d(i)$ 。

相位比较器 5 的 EXOR 电路 28 比较采样值 $d(i-1)$ 和采样值 $d(i)$ 的二进制符号位，并且在二进制符号位彼此不同时输出一个边沿检测信号。

因此，由于 D 触发器电路 25 和 D 触发器电路 27 是用这一边沿检测信

号来触发的，只有根据跨过门限值 V_0 的边沿部位前、后的采样值计算出来的相位差和相位差全标度值被输出到抖动测量部分 9。

如上所述，如果重现信号的相位比同步时钟超前，在上升沿和下降沿部位就可以获得 $|d(i)| > |d(i-1)|$ 。然而，由于关于 $d(i) + d(i-1)$ 的符号是相反的，只有在下落沿部位的情况下，相位比较器 5 的转换开关 24 才会从加法器 22 通过乘法器 23 向 D 触发器电路 25 输出相位差。

参照图 6 的流程图也可以说明相位比较器 5 是如何检测相位差的。

首先，在步 S1 中通过 D 触发器电路 21 连续读出采样值 $d(i-1)$ 和采样值 $d(i)$ 。然后在步 S2 用采样值 $d(i)$ 乘以采样值 $d(i-1)$ ，并且判断其乘积是否为负值。如果这一乘积是负值，连续获得的采样值 $d(i-1)$ 和采样值 $d(i)$ 就采用跨过门限值的边沿部位前、后的值。在相位比较器 5 中用 EXOR 电路 28 比较采样值 $d(i)$ 和采样值 $d(i-1)$ ，并且根据比较的结果来执行对抖动测量部分 9 的输出。

如果该乘积是负值，程序就进进步 S3。如果乘积是正值，也就是说，如果重现信号没有跨过门限值，程序就进进步 S6。

在步 S3 中确定采样值 $d(i)$ 的正、负。如果采样值 $d(i)$ 是负值，采样值 $d(i-1)$ 和采样值 $d(i)$ 就是下降沿部分的值。然后在步 S4 中计算出一个相位差 $\Delta \Phi(i) = -(d(i-1) + d(i))$ 。

另一方面，如果采样值 $d(i)$ 是正值，采样值 $d(i-1)$ 和采样值 $d(i)$ 就是上升沿部分的值。然后在步 S5 中计算出一个相差 $\Delta \Phi(i) = d(i-1) + d(i)$ 。

如果 RF 信号没有跨过门限值，步 S6 中的相位差就是前一个相位差 $\Delta \Phi(i) = \Delta \Phi(i-1)$ 。

按照这样计算出的相位差就可以检测出被抖动测量部分 9 归一化的相位差平均值。

使用表 1 中所示的一个数值表来代替根据相位差和相位差全标度值对相位差进行归一化的归一化电路 31。

表 1

PE	PA	POUT
- 8	- 8	225
- 7	- 8	196
- 6	- 8	144
- 5	- 8	100
- 4	- 8	64
- 3	- 8	36
- 2	- 8	16
- 1	- 8	4
1	- 8	4
2	- 8	16
3	- 8	36
4	- 8	64
5	- 8	100
6	- 8	144
7	- 8	196
- 7	- 7	255
- 6	- 7	188
- 5	- 7	131
- 4	- 7	84
- 3	- 7	47
- 2	- 7	21
- 1	- 7	5
0	- 7	0
1	- 7	5
2	- 7	21
3	- 7	47
4	- 7	84

PE	PA	POUT
5	- 7	131
6	- 7	188
7	- 7	255
- 6	- 6	255
- 5	- 6	178
- 4	- 6	114
- 3	- 6	64
- 2	- 6	28
- 1	- 6	7
0	- 6	0
1	- 6	7
2	- 6	28
3	- 6	64
4	- 6	114
5	- 6	178
6	- 6	255
- 5	- 5	255
- 4	- 5	164
- 3	- 5	92
- 3	- 5	41
- 1	- 5	10
0	- 5	0
1	- 5	10
2	- 5	41
3	- 5	92
4	- 5	164
5	- 5	255
- 4	- 4	255
- 3	- 4	144

PE	PA	POUT
- 2	- 4	64
- 1	- 4	16
0	- 4	0
1	- 4	16
2	- 4	64
3	- 4	144
4	- 4	255
- 3	- 3	255
- 2	- 3	114
- 1	- 3	28
0	- 3	0
1	- 3	28
2	- 3	114
3	- 3	255
- 2	- 2	255
- 1	- 2	64
0	- 2	0
1	- 2	64
2	- 2	255
- 1	- 1	255
0	- 1	0
1	- 1	255
- 1	1	255
0	1	0
1	1	255
- 2	2	255
- 1	2	64
0	2	0
1	2	64

PE	PA	POUT
2	2	255
- 3	2	255
- 2	3	114
- 1	3	28
0	3	0
1	3	28
2	3	114
3	3	225
- 4	4	225
- 3	4	144
- 2	4	64
- 1	4	16
0	4	0
1	4	16
2	4	64
3	4	144
4	4	255
- 5	5	255
- 4	5	164
- 3	5	92
- 2	5	41
- 1	5	10
0	5	0
1	5	10
2	5	41
3	5	92
4	5	164
5	5	255
- 6	6	255

PE	PA	POUT
- 5	6	178
- 4	6	114
- 3	6	64
- 2	6	28
- 1	6	7
0	6	0
1	6	7
2	6	28
3	6	64
4	6	114
5	6	178
6	6	255
- 7	7	255
- 6	7	188
- 5	7	131
- 4	7	84
- 3	7	47
- 2	7	21
- 1	7	5
0	7	0
1	7	5
2	7	21
3	7	47
4	7	85
5	7	131
6	7	188
7	7	255

表 1 中所示的数值表是由相位差(PE), 相位差全标度值(PA)和归一化的相位差(POUT)构成的。

归一化的相位差(POUT)被确定为 $POUT = (PE/PA)^2 \times 256$ 。在表 1 中，在相位差和相位差全标度值的限定基础上保持 $|PE| > |PA|$ 的关系。

也就是说，在使用这种数值表时不需要计算电路。因此，可以用小规模

- 5 的电路来获得归一化的相位差。
- 如果输入了表中没有的相位差或是相位差全标度值，可以通过输出 0 或是某个数值来防止误操作。另外，为了缩小电路规模，也可以采用随机的数值。

- 另外，平方电路和绝对值电路可以使用上述的表分别计算出相位差的平方值和绝对值。此外，通过对归一化和均方值或是绝对值平均值的积分，在
- 10 输入值相位差和相位差全标度值时可以检测出归一化的相位差平均值。

这样，由于数字信号重现信号 2 是根据数字数据来测量相位差和抖动成分的，它可以使重现信号和同步时钟高精度地同步。

- 按照本发明的数字信号重现电路具有相位比较装置，用于根据在重现信号的边沿部位前、后的采样值检测出一个相位差，这样就能检测到作为数字
- 15 数据的相位差。另外，数字信号重现电路中具有抖动测量部分，用来根据相位比较装置计算出的作为数字数据的相位差来计算重现信号的抖动成分，这样就能精确地测量抖动成分。

- 另外，数字信号重现电路还具有对相位差进行归一化的归一化装置，因此，即使是在重现信号的幅值出现波动时仍可以精确地测量重现信号的抖动
- 20 成分。

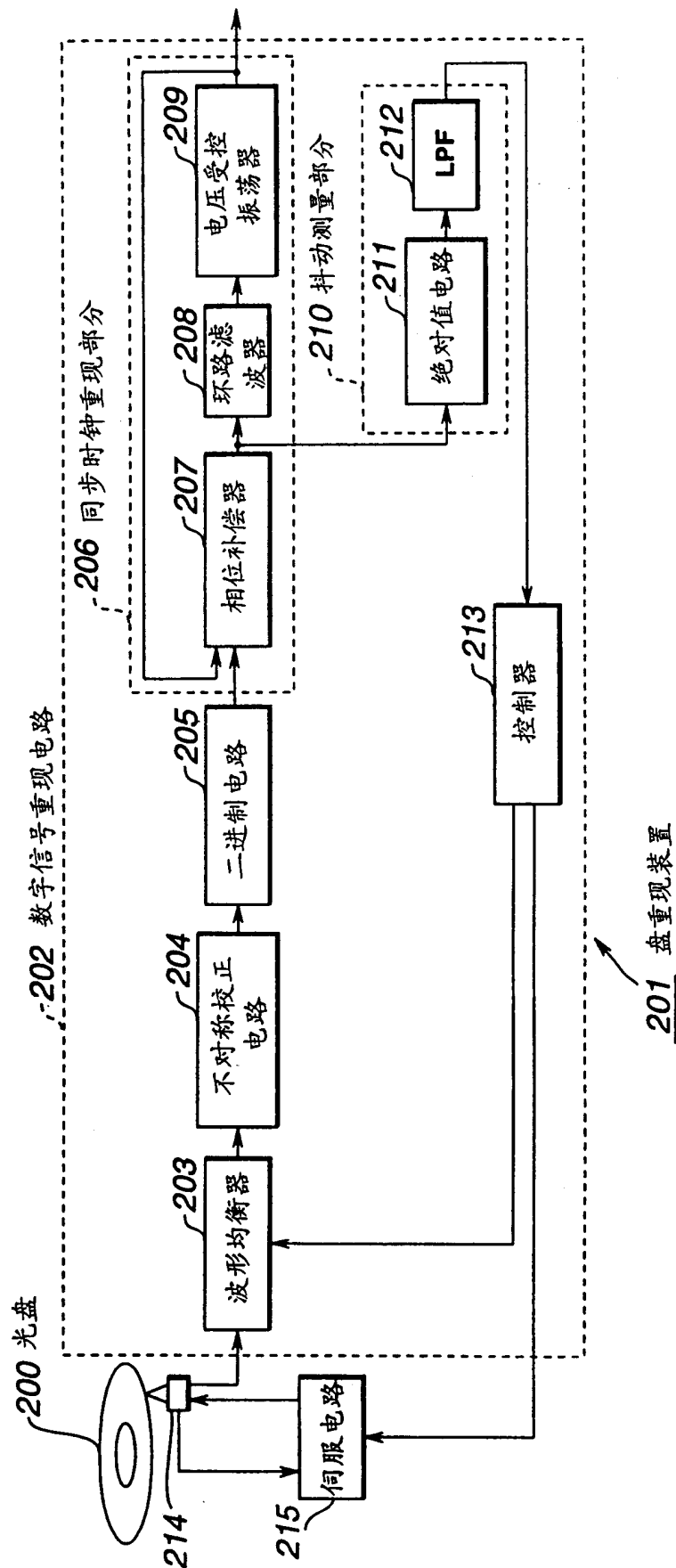


图1

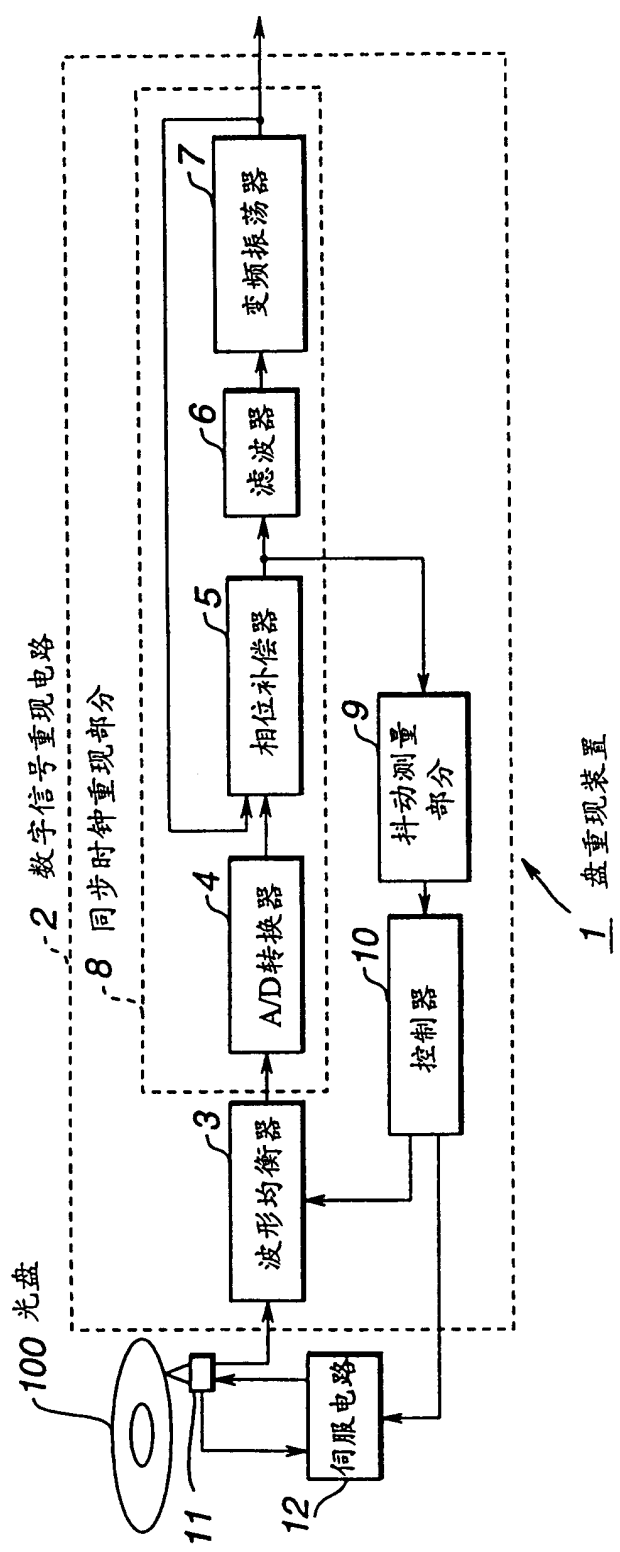


图2

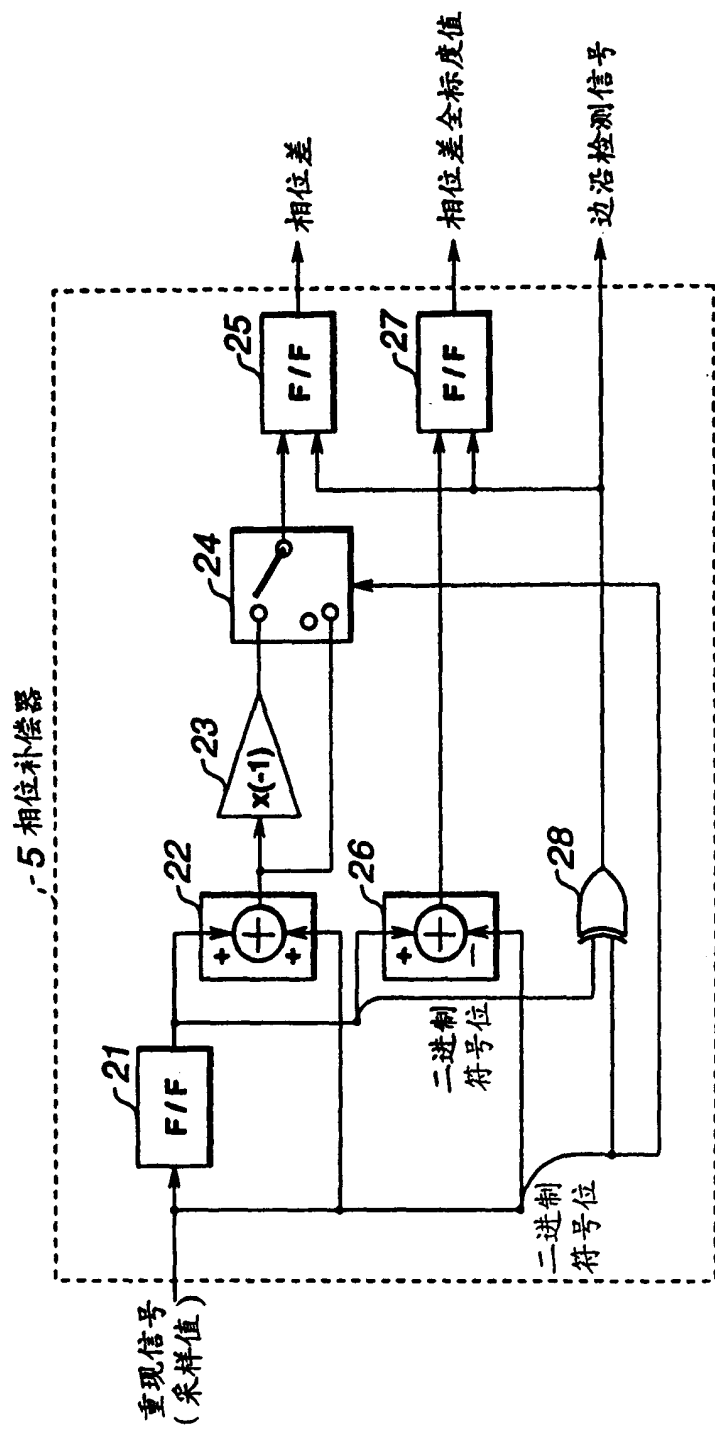


图3

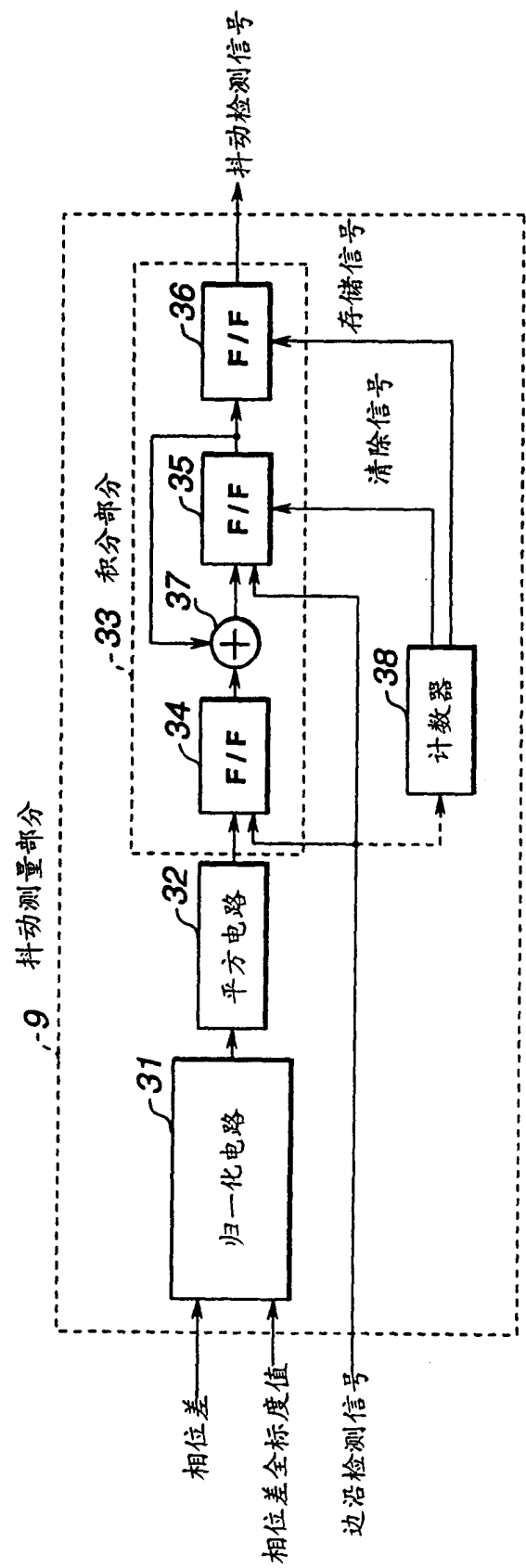


图4

图5A

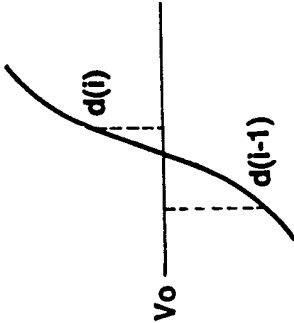


图5B

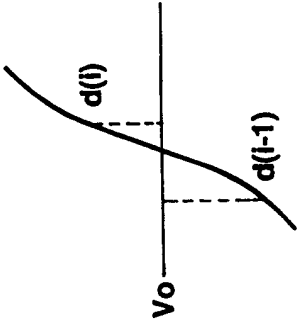


图5C

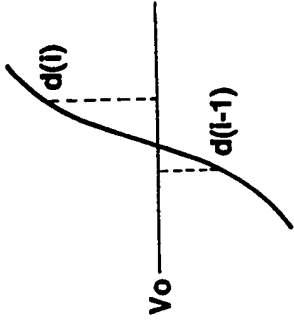


图5D

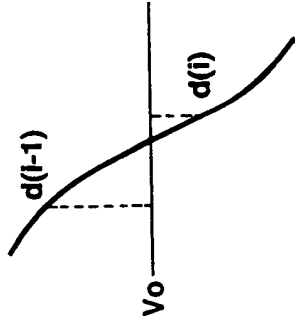


图5E

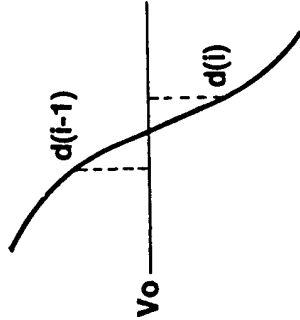
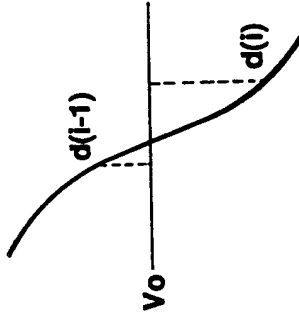


图5F



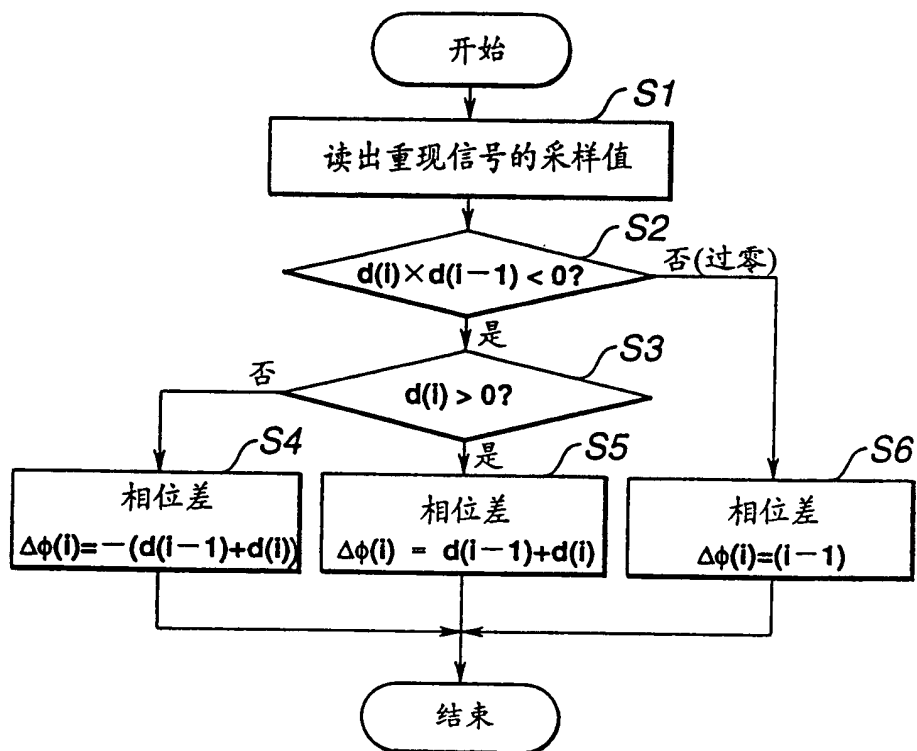


图6