



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) **ЗАЯВКА НА ИЗОБРЕТЕНИЕ**

(21)(22) Заявка: 2012128390/07, 05.07.2012

Приоритет(ы):

(22) Дата подачи заявки: 05.07.2012

(43) Дата публикации заявки: 10.01.2014 Бюл. № 1

Адрес для переписки:

680021, г.Хабаровск, ул. Серышева, 47, отдел
патентной и изобретательской работы
ДВГУПС, Н.Ф. Щербаковой

(71) Заявитель(и):

Федеральное государственное бюджетное
образовательное учреждение высшего
профессионального образования
"Дальневосточный государственный
университет путей сообщения" (ДВГУПС)
(RU)

(72) Автор(ы):

Кулинич Юрий Михайлович (RU)

(54) **УСТРОЙСТВО ДЛЯ КОМПЕНСАЦИИ РЕАКТИВНОЙ МОЩНОСТИ**

(57) Формула изобретения

Устройство для компенсации реактивной мощности, содержащее трансформатор напряжения, нагрузку, источник реактивной мощности, представляющий собой последовательно соединенные индуктивность L, емкость C и два встречно-параллельно включенных тиристоров, датчик напряжения и датчик тока, блок синхронизирующих импульсов, блок управления и блок импульсно-фазового управления, при этом в качестве нагрузки использован выпрямительно-инверторный преобразователь электровоза с подключенным к нему тяговым двигателем, нагрузка подключена к трансформатору напряжения через датчик тока и параллельно - к источнику реактивной мощности, датчик напряжения подключен параллельно трансформатору напряжения, выход датчика напряжения связан с входом блока синхронизирующих импульсов, выход которого соединен с первыми входами блока управления и блока импульсно-фазового управления, выход блока управления подключен ко второму входу блока импульсно-фазового управления, выход которого связан с тиристорами источника реактивной мощности, отличающееся тем, что в него введены блок вычисления заданного тока, блок вычисления фактического тока и элемент сравнения, при этом блок вычисления заданного тока представляет собой параллельно соединенные каналы вычисления активной мощности и вычисления действующего значения напряжения, подключенные соответственно к первому и второму входу делителя, выход которого является выходом блока вычисления заданного тока, канал вычисления активной мощности выполнен в виде последовательно соединенных первого умножителя, первый и второй вход которого являются входами блока вычисления заданного тока, первого интегратора и устройства выборки-хранения, выход которого подключен к первому входу делителя, канал вычисления действующего значения напряжения выполнен в виде последовательно соединенных второго умножителя, входы которого соединены между собой и подсоединены ко второму входу блока вычисления заданного тока, второго интегратора и первого устройства вычисления квадратного корня, выход которого подключен ко

