

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4472901号
(P4472901)

(45) 発行日 平成22年6月2日 (2010.6.2)

(24) 登録日 平成22年3月12日 (2010.3.12)

(51) Int.Cl.

F I

G O 5 D 3/00 (2006.01)

G O 5 D 3/12 (2006.01)

H O 2 P 5/50 (2006.01)

G O 5 D 3/00 Q

G O 5 D 3/12 3 O 4

G O 5 D 3/12 3 O 5 Z

H O 2 P 5/50 A

請求項の数 5 (全 12 頁)

(21) 出願番号	特願2001-271867 (P2001-271867)	(73) 特許権者	000002107
(22) 出願日	平成13年9月7日 (2001.9.7)		住友重機械工業株式会社
(65) 公開番号	特開2003-84833 (P2003-84833A)		東京都品川区大崎二丁目1番1号
(43) 公開日	平成15年3月19日 (2003.3.19)	(74) 代理人	100077838
審査請求日	平成20年6月18日 (2008.6.18)		弁理士 池田 憲保
		(74) 代理人	100082924
			弁理士 福田 修一
		(74) 代理人	100129023
			弁理士 佐々木 敬
		(72) 発明者	上滝 謙二郎
			千葉県千葉市稲毛区長沼原町826番地
			住重制御システム株式会社内
		審査官	佐藤 彰洋

最終頁に続く

(54) 【発明の名称】 複数の機械軸を持つプロセスラインにおける同期制御方式

(57) 【特許請求の範囲】

【請求項 1】

モータにより動力伝達機構を介して駆動される機械軸を複数有するプロセスラインの各機械軸を、機械軸毎に備えられた同期制御系により同期制御を行うための同期制御方式であって、各同期制御系は、変位置検出手段からの速度フィードバック値を第1の演算器により速度指令値に加算してモータのドライバ部に供給するフィードバックループと、前記変位置検出手段からの速度フィードバック値から得られるフィードバック位置と基準位置との差を第2の演算器により算出しこれを偏差カウンタ手段により積分してこれを第3の演算器により速度指令値に加算して前記第1の演算器に与えられる前記速度指令値として供給するアウターループとを有する同期制御方式において、

前記偏差カウンタ手段の入力側に、前記変位置検出手段からの速度フィードバック値と速度指令値とを加算して前記偏差カウンタ手段に供給する第4の演算器を含む第1の補正ループを、外乱に対して位相を修正するためのループとして設けたことを特徴とする同期制御方式。

【請求項 2】

請求項1記載の同期制御方式において、前記第2の演算器の出力側と前記第4の演算器における速度指令値の入力側との間に、前記第2の演算器の出力をホールドしホールド値を非線形で供給するホールド手段と、該ホールド手段のホールド値と速度指令値とを加算してこれを前記第4の演算器に与えられる前記速度指令値として供給する第5の演算器とを設けて、位相定常偏差を補償するための第2の補正ループとしたことを特徴とする同期制

御方式。

【請求項 3】

請求項 2 記載の同期制御方式において、前記ホールド手段は、ホールド回数を 1 周期当たり 1 回以上とし、1 回とする場合には、前記ホールド値と前記速度指令値とを乗算し、これを 1 周期の長さで除算した値を位相補正量として前記第 5 の演算器に供給することの特徴とする同期制御方式。

【請求項 4】

請求項 3 記載の同期制御方式において、前記ホールド手段は更に、前記位相補正量に位相補正ゲインとして 1 以下の係数を乗算する乗算器を備えることを特徴とする同期制御方式。

10

【請求項 5】

請求項 2 ~ 4 のいずれか 1 つに記載の同期制御方式において、前記同期制御系は更に、位相設定を変更した時あるいは同期運転開始時に高速位相合わせモードを実行する第 3 の補正ループを有し、該第 3 の補正ループは、前記高速位相合わせモードの実行時に、前記第 2 の演算器の演算結果を位相誤差としてラッチするラッチ手段と、台形状の速度信号をその台形状の面積、すなわち位相の変位量が前記ラッチされた位相誤差と等しくなるように生成する生成手段と、該生成手段からの速度信号を前記第 3 の演算器と前記第 5 の演算器への分岐点より手前で速度指令値に加算する第 6 の演算器と、前記生成手段と前記第 6 の演算器との間を接続する第 1 のオン、オフ手段とを含み、前記ホールド手段と前記第 5 の演算器との間には第 2 のオン、オフ手段が設けられて前記高速位相合わせモードの実行時には、前記第 1 のオン、オフ手段がオンにされ、前記第 2 のオン、オフ手段がオフにされることを特徴とする同期制御方式。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、モータにより動力伝達機構を介して駆動される機械軸を複数有するプロセスラインの各機械軸を、機械軸毎に備えられた同期制御系により同期制御を行うための同期制御方式に関する。

【0002】

【従来の技術】

30

図 6 を参照して、この種の同期制御方式が適用されるプロセスラインの一部について説明する。ここでは、わかり易くするために機械軸が 2 つの場合について示し、その一方をマスター系、他方をスレーブ系として説明するが、実際の同期制御方式では機械軸は 2 つ以上であり、マスター系とスレーブ系の関係も固定的に設定されるものではない。

【0003】

図 6 において、マスター系においては速度指令器 100 からの速度指令値がドライバ 60 に与えられ、ドライバ 60 は速度指令値に基づいてモータ 61 を回転させる。そして、モータ 61 の動力を動力伝達機構 62 を介して伝達することで第 1 のローラ 63 を回転駆動する。モータ 61 の回転量はエンコーダ 65 により検出され、エンコーダ 65 がインクリメンタルエンコーダの場合にはパルス信号が速度フィードバック値として出力される。第 1 のローラ 63 には第 2 のローラ 64 が圧接され、第 1 のローラ 63 との間の被搬送物 200 を搬送する。第 1 のローラ 63 には原点マークが付され、これは原点マークセンサ 66 により検出される。位置検出カウンタ 67 はエンコーダ 65 からのパルスをカウントし続け、原点マークセンサ 66 からの信号でリセットされる。エンコーダ 65 には、インクリメンタル、またはアブソリュートエンコーダが使用される。インクリメンタルエンコーダの場合は位置検出カウンタ 67 のカウント値は、モータ 61 の回転量、言い換えればマスター系の基準位置を示す信号として扱われる。アブソリュートエンコーダの場合は検出値がそのまま基準位置として扱われる。尚、この基準位置はマスター系の機械軸の基準位置と見なすことができ、機械軸の位相の基準とみなすことができる。

40

【0004】

50

一方、スレーブ系においてはモータ 71 の動力を動力伝達機構 72 を介して伝達することで第 1 のローラ 73 を回転駆動する。モータ 71 の回転量はエンコーダ 75 により検出され、インクリメンタルエンコーダの場合はパルス信号が速度フィードバック値として出力される。第 1 のローラ 73 には第 2 のローラ 74 が圧接され、第 1 のローラ 73 との間の被搬送物 200 を搬送する。第 1 のローラ 73 にも原点マークが付され、これは原点マークセンサ 76 により検出される。位置検出カウンタ 77 はエンコーダ 75 がインクリメンタルの場合はパルスをカウントし続け、原点マークセンサ 76 からの信号でリセットされる。エンコーダ 75 がインクリメンタルエンコーダの場合は、位置検出カウンタ 77 のカウント値は、モータ 71 の回転量、言い換えれば位置のフィードバックを示す信号として扱われる。またアブソリュートエンコーダの場合は検出値がそのまま位置のフィードバックとして扱われる。このフィードバック位置はスレーブ系の機械軸の位置のフィードバックとみなすことができ、基準位置との差を位相のフィードバックとみなすことができる。

10

【0005】

マスター系の位置検出カウンタ 67 からの基準位置とスレーブ系の位置検出カウンタ 77 からのフィードバック位置とが演算器 81 でサミングされることで相対位置、すなわち位相が算出され、これに更に図示しない位相設定器からの設定信号がサミングされて位相誤差が算出される。この算出結果は積分器 82 で積分され、この積分値は演算器 83 で速度指令値に補正值として加算されてスレーブ系のドライバ 70 に与えられる。

【0006】

このような構成は、例えばセクショナルドライブ型と呼ばれる印刷機や、加工機、搬送装置等の様々なプロセスラインに適用されている。

20

【0007】

図 7 は、図 6 と同様の駆動部を持つようなプロセスラインにおいて同期制御を実現するために提供されている同期制御方式のブロック図を示す。この同期制御方式では、インクリメンタル、またはアブソリュートエンコーダからの速度フィードバック値を第 1 の演算器 91 により速度指令値 * に加算してモータのドライバ部に供給するフィードバックループをマイナーループとして備えている。

【0008】

同期制御方式は更に、インクリメンタル、またはアブソリュートエンコーダからの速度フィードバック値から位置検出カウンタ 92 を通して得られるフィードバック位置と、速度指令値からカウンタ 93 を通して得られる基準位置との差を第 2 の演算器 94 により算出しこれを偏差カウンタ 95 により積分してこれを第 3 の演算器 96 により速度指令値に加算して第 1 の演算器 91 に与えられる前記速度指令値 * として供給するアウターループを有する。

30

【0009】

位置検出カウンタ 92 は、インクリメンタルエンコーダの場合はフィードバックパルスをカウントし、スレーブ系の原点マークセンサからの信号でリセットされる。一方、カウンタ 93 は速度指令値を積算し、マスター系の原点マークセンサからの信号でリセットされる。カウンタ 93 はまた、位相変更時の位相設定器（図示せず）からの設定信号によってもカウント値は変更される。位置検出カウンタ 92、カウンタ 93 からの出力は位置を示すが、これは位相に対応しているので、図 7 では位置検出カウンタ 92、カウンタ 93 の出力ラインにそれぞれ、位相を示す * を付している。

40

【0010】

【発明が解決しようとする課題】

いずれにしても、図 7 で示されるような同期制御方式では、各機械軸の位置や位相の変位の制御を行う場合、マイナーループの速度制御の利得が重要なポイントとなる。ところが、プロセスラインの動力伝達機構はギアトレインやタイミングベルトが一般的で、動力伝達機構自体に遅れや非線形の要素が含まれている。このため、速度制御の利得、すなわち速度アンプのゲイン $G(s)$ はサーボモータを使用して実現されるサーボ機構に比べて低く設定せざるを得ない。

50

【 0 0 1 1 】

これまでの同期制御では、フィードバック位置と基準位置とを演算器でサミングし、これを補正值として速度指令値に加えるようにしていた。しかし、これだけでは定常偏差を補償できないので、実際には図 7 に示すように、第 2 の演算器 9 4 からの位置誤差（つまり、位置偏差）を偏差カウンタ 9 5 で積分し、この積分値を第 3 の減算器 9 6 により速度指令値に補正值として加えている。これにより、位相の補償は連続で線形制御となる。

【 0 0 1 2 】

しかし、図 7 の同期制御方式では、負荷外乱 θ_d に対する位相の補償、位相の定常偏差、位相の設定変更や同期運転開始時の位相補償もすべて第 2 の演算器 9 4 での基準位置とフィードバック位置とのサミングによる位置補償の単一ループで行っている。そのため、負荷外乱 θ_d に対しては位置誤差の積分値だけでは応答が遅くなり、ドライバ部の速度アンプのゲイン $G(s)$ に拠るところが大きかった。また、初期の位相合わせも、上記のように位置のフィードバックにより線形で補償するので、位置偏差が収束して同期状態になるのに時間がかかっていた。

【 0 0 1 3 】

本発明の課題は、位相制御の精度を向上させることのできる同期制御方式を提供することにある。

【 0 0 1 4 】

本発明の他の課題は、モータのドライバにおける速度アンプのゲインにかかわらずに高速で位相合わせを実現できる同期制御方式を提供することにある。

【 0 0 1 5 】

【課題を解決するための手段】

本発明は、モータにより動力伝達機構を介して駆動される機械軸を複数有するプロセスラインの各機械軸を、機械軸毎に備えられた同期制御系により同期制御を行うための同期制御方式であって、各同期制御系は、変位置検出手段からの速度フィードバック値を第 1 の演算器により速度指令値に加算してモータのドライバ部に供給するフィードバックループと、前記変位置検出手段からの速度フィードバック値から得られるフィードバック位置と基準位置との差を第 2 の演算器により算出しこれを偏差カウンタ手段により積分してこれを第 3 の演算器により速度指令値に加算して前記第 1 の演算器に与えられる前記速度指令値として供給するアウターループとを有する同期制御方式において、前記偏差カウンタ手段の入力側に、前記変位置検出手段からの速度フィードバック値と速度指令値とを加算して前記偏差カウンタ手段に供給する第 4 の演算器を含む第 1 の補正ループを、外乱に対して位相を修正するためのループとして設けたことを特徴とする。

【 0 0 1 6 】

本同期制御方式においては、前記第 2 の演算器の出力側と前記第 4 の演算器における速度指令値の入力側との間に、前記第 2 の演算器の出力をホールドしホールド値を非線形で供給するホールド手段と、該ホールド手段のホールド値と速度指令値とを加算してこれを前記第 4 の演算器に与えられる前記速度指令値として供給する第 5 の演算器とを設けて、位相定常偏差を補償するための第 2 の補正ループとすることが好ましい。

【 0 0 1 7 】

前記ホールド手段は、ホールド回数を 1 周期当たり 1 回以上とし、1 回とする場合には、前記ホールド値と前記速度指令値とを乗算し、これを 1 周期の長さで除算した値を位相補正量として前記第 5 の演算器に供給することが好ましい。前記ホールド手段は更に、前記位相補正量に位相補正ゲインとして 1 以下の係数を乗算する乗算器を備えることが好ましい。

【 0 0 1 8 】

本同期制御方式においてはまた、前記同期制御系が更に、位相設定を変更した時あるいは同期運転開始時に高速位相合わせモードを実行する第 3 の補正ループを有し、該第 3 の補正ループは、前記高速位相合わせモードの実行時に、前記第 2 の演算器の演算結果を位相誤差としてラッチするラッチ手段と、台形状の速度信号をその台形状の面積、すなわち位

10

20

30

40

50

相の変位量が前記ラッチされた位相誤差と等しくなるように生成する生成手段と、該生成手段からの速度信号を前記第3の演算器と前記第5の演算器への分岐点より手前で速度指令値に加算する第6の演算器と、前記生成手段と前記第6の演算器との間を接続する第1のオン、オフ手段とを含み、前記ホールド手段と前記第5の演算器との間には第2のオン、オフ手段が設けられて前記高速位相合わせモードの実行時には、第1のオン、オフ手段がオンし、これと連動して第2のオン、オフ手段がオフする。

【0019】

【作用】

請求項1記載の第1の補正ループによれば、位相偏差を補償する速度制御ループのマイナーループに、第4の演算器からの速度偏差を積分する偏差カウンタを速度の補償手段として加える。これにより、ドライバ部の速度アンプの速度補償のアウトーループに積分補償が加わるので速度の定常偏差が解消され、速度制御が高精度化される。負荷外乱に対しても偏差カウンタ手段が反応するので剛性が高まり、位相制御の精度も向上する。

10

【0020】

ところで、フィードバック位置と基準位置とのサミングによって得られる位相誤差をマイナーループの偏差カウンタ手段にそのまま加えると、同次元の補償がカスケードで繋がるので系が不安定となる。そこで、請求項2記載の第2の補正ループでは、フィードバック位置と基準位置とのサミングで得られる位相誤差はホールド手段によりホールドして定量化し、偏差カウンタ手段に非線形で加えて位相の定常偏差を補償するようにしている。

20

【0021】

また、速度制御に偏差カウンタ手段による位置補償を含むことから、速度指令値を示す信号波形の面積は位置指令値として見ることもできる。これを利用して、位相設定の変更や同期制御開始時など、ある程度大きい量の位相を移動させたい場合は、請求項5記載の第3の補正ループにより、速度指令値に移動距離相当分の速度信号を補正值として加えることで短時間で設定位相に到達させることができる。

【0022】

【発明の実施の形態】

図1～図4を参照して、本発明による同期制御方式の実施の形態について説明する。本同期制御方式も、図6で説明したような駆動部を持つプロセスラインをはじめ、モータにより動力伝達機構を介して駆動される機械軸を複数有する様々な形態のプロセスラインに適用される。

30

【0023】

図1において、本形態による同期制御方式は、図7で説明したブロック図の構成に、第1～第3の補正ループCL1～CL3を加えた点に特徴を有する。つまり、本形態でも、変位量検出手段としてのインクリメンタル、またはアブソリュートエンコーダからの速度フィードバック値を第1の演算器11により速度指令値 * に加算してモータのドライバ部に供給するフィードバックループと、インクリメンタル、またはアブソリュートエンコーダからの速度フィードバック値から位置検出カウンタ12を通して得られるフィードバック位置と位置検出カウンタ13を通して得られる基準位置との差を第2の演算器14により算出しこれを偏差カウンタ15により積分してこれを第3の演算器16により速度指令値に加算して第1の演算器11に与えられる前記速度指令値 * として供給するアウトーループとを有する。

40

【0024】

前述したように、位置検出カウンタ12は、インクリメンタルエンコーダの場合はパルスフィードバックをカウントするものであり、図中にスレーブ原点として示した、マスター系の原点マークセンサ（図示せず）からの信号でリセットされる。同様に、位置検出カウンタ13は、速度指令値を積算するものであり、図中にマスター原点として示した、スレーブ系の原点マークセンサ（図示せず）からの信号でリセットされる他、位相変更時の位相設定器（図示せず）からの設定変更によっても値が変更される。

【0025】

50

図 2 をも参照して、第 1 の補正ループ C L 1 は、速度制御ループに偏差カウンタ 1 5 の位置補正を加えてマイナーループの剛性を高めるためのものであり、偏差カウンタ 1 5 の入力側に、速度フィードバック値と速度指令値とを加算して偏差カウンタ 1 5 に供給する第 4 の演算器 2 1 を含む。

【 0 0 2 6 】

このように、第 4 の演算器 2 1 からの速度偏差を偏差カウンタ 1 5 で積分して位置偏差とし、これを第 3 の演算器 1 6 により速度指令値に加えるようにしている。その結果、負荷外乱 によって発生した位置の誤差も、速度制御ループのマイナーループで修正するので、位置制御としての剛性が高くなる。

【 0 0 2 7 】

図 1、図 3 を参照して、第 2 の補正ループ C L 2 は、既に位置補正が含まれている速度制御ループに、位相の補償を非線形に加えるためのものである。第 2 の補正ループ C L 2 は、第 2 の演算器 1 4 の出力側と第 4 の演算器 2 1 における速度指令値の入力側との間に、第 2 の演算器 1 4 の出力をホールドしホールド値を非線形で供給するホールド部 3 1 と、ホールド部 3 1 からのホールド値と速度指令値とを加算してこれを第 4 の演算器 2 1 に与えられる前記速度指令値として供給する第 5 の演算器 3 2 とを設けて形成される。

【 0 0 2 8 】

このようにするのは以下の理由による。位置（位相）の補正は速度指令値に加えると進み要素によりオーバーシュートするので、偏差カウンタ 1 5 に加算して一次遅れの特性を持たせる。しかし、位相補償を連続的に偏差カウンタ 1 5 に加えると、同次元の位置補償が重なって系が不安定になるので、アウターループの位相補償はホールド部 3 1 により一旦ホールドして適正量に定量化し、非線形で偏差カウンタ 1 5 に加算するようにしている。

【 0 0 2 9 】

尚、1 周期のなかでのホールドの回数は何回でもかまわない。また、ホールドのタイミングは、マスター原点に合わせると、周期が明確であることから全機械軸において適正な定量化値と同時に補正を加えることができる。勿論、マスター原点のタイミングでは問題がある制御系では、任意の周期でホールドするようにしても良い。

【 0 0 3 0 】

図 4 は、位相誤差のホールドをマスター原点に合わせて 1 周期に 1 回にする場合のホールド部 3 1 の好ましい具体例を示す。ホールド部 3 1 は、ホールド回路 3 1 - 1 からのホールド値に演算回路 3 1 - 2 により速度指令値を乗算し、更にこれを 1 周期の長さで除算した値を位相補正量として算出し、この位相補正量に位相補正ゲインとして 1 以下の係数を乗算する乗算器 3 1 - 3 を含む。乗算器 3 1 - 3 の出力は、偏差カウンタ加算量として第 5 の演算器 3 2 を経て偏差カウンタ 1 5 に供給される。つまり、偏差カウンタ 1 5 に加算する量は、ホールド値に速度指令値を乗算し、更に位相一周の長さで除算すると、ちょうど位相一周で誤差を補正する適正量となる。そして、これを越えるとオーバーシュートするので位相補正ゲインとして 1 以下の係数を掛けるようにしている。

【 0 0 3 1 】

図 5 をも参照して、第 1、第 2 の補正ループ C L 1、C L 2 を持つ同期制御方式（図 5 b）と図 7 の従来の同期制御方式（図 5 a）との違いを説明する。

【 0 0 3 2 】

本ブロック図ではどちらも積分器 A（偏差カウンタに対応する）で速度に補正を加えているが、本発明方式では積分器 A の入力側において速度指令値と速度フィードバック値をサミングしている。つまり、従来方式では積分器 A で位相の定常偏差を補償しているが、本発明方式では速度のサミングを積分し、速度補償ループ D を構成してアウターループ E のマイナーループとしている。従来方式はあくまでループ C による位置制御であるが、それに対して本発明方式はマイナーループ D の速度制御を基本としている点に大きな違いがある。

【 0 0 3 3 】

10

20

30

40

50

但し、単純に補償ループを二重にすると、同一次元の補償要素が重なって系が不安定になる。そこで、検出した位相誤差はホールド部 B で定量化して、ループ E で定常偏差を非線形に補償するようにしている。このような高精度の速度制御による同期制御方式には下記のメリットがある。

【 0 0 3 4 】

1 . 外乱に対して積分補償が働くので剛性が高く、基本的に位相精度が良い。

【 0 0 3 5 】

2 . 速度制御に積分補償が含まれるので、ドライバ部の速度アンプに高利得を要求されない。

【 0 0 3 6 】

3 . 従って、モータの駆動力を伝達する動力伝達機構も特に剛性強化を要求されない。

【 0 0 3 7 】

4 . 僅かな偏差、具体的にはインクリメントエンコーダの 2 ~ 3 パルスに反応するので、特にエンコーダの高分解能化を要求されない。

【 0 0 3 8 】

5 . 大きな位相誤差でも非線形で修正するので短時間で設定位相に到達させることができる。

【 0 0 3 9 】

6 . 従って、同期運転開始時の初期位相合わせの動作が不要となる。

【 0 0 4 0 】

図 1 に戻って、第 3 の補正ループ C L 3 は、位相設定の変更時や同期運転開始時に、短時間で大きな量の位相を移動させたい場合（以下、これを高速位相合わせモードと呼ぶ）、既に位置補正が含まれている速度制御ループに、位置の移動量相当分の速度信号を加算するためのものである。つまり、本同期制御方式は、速度制御に位置補償ループが含まれているので、面積計算された速度信号を速度指令値に加算することで強制的に位置を移動させることができる。その結果、高速位相合わせモードにおいては、適正な量を速度指令値に加算することで、短時間で設定位相に到達させることができる。

【 0 0 4 1 】

このために、第 3 の補正ループ C L 3 は、高速位相合わせモードの実行時に、第 2 の演算器 1 4 の演算結果を位相誤差としてラッチするラッチ部 4 1 と、台形状の速度信号をその台形状の面積、すなわち位相の変位量がラッチ部 4 1 でラッチされた位相誤差と等しくなるように生成する信号生成部 4 2 と、信号生成部 4 2 からの速度信号を第 3 の演算器 1 6 より前で速度指令値に加算する第 6 の演算器 4 3 と、信号生成部 4 2 と第 6 の演算器 4 3 との間を接続する第 1 のスイッチ 4 4 とを含み、ホールド部 3 1 と第 5 の演算器 3 2 との間には第 2 のスイッチ 4 5 が設けられて高速位相合わせモードの実行時には、第 1 のスイッチ 4 4 はオン、第 2 のスイッチ 4 5 がオフにされる。ラッチ部 4 1 のラッチ動作、第 1、第 2 のスイッチのオン、オフ制御は高速位相合わせモード実行を示す信号で行われる。

【 0 0 4 2 】

具体的には、図示しない主制御装置から同期運転開始、または位相設定変更の信号が入力された時点で高速位相合わせモード実行を示す信号が入力され、その時点の位相誤差をラッチ部 4 1 でラッチすると同時に、第 1 のスイッチ 4 4 をオン、第 2 のスイッチ 4 5 をオフとして、通常時の位相誤差をホールドした偏差カウンタ 1 5 の加算動作をカットする。つまり、第 2 の補正ループ C L 2 の機能をオフとする。それから、信号生成部 4 2 では積分計算しながら台形状の速度信号を生成し、結果的に台形状の速度信号の面積がラッチ部 4 1 でラッチされた位相誤差と等しくなる量の速度信号を生成して第 6 の演算器 4 3 により速度指令値に加算する。速度信号の加算が終了した時点で高速位相合わせモードを終了し、第 1 のスイッチ 4 4 をオフ、第 2 のスイッチ 4 5 をオンとする。その結果、第 2 の補正ループ C L 2 においては位相誤差をホールドして通常時の位相補正を偏差カウンタ 1 5 に加算する動作に戻る。

【 0 0 4 3 】

以上説明してきたように、本同期制御方式は、従来方式の位置偏差の積分による単一補正ループではなく、第1～第3の補正ループCL1～CL3を有していることが特徴となる。

【0044】

そして、第1の補正ループCL1によれば、負荷外乱に対しては偏差カウンタによる速度補正ループが働くので、速度制御自体の剛性が高く、基本的に位相誤差を少なくしている。

【0045】

第2の補正ループCL2によれば、位相の補償は、位相誤差をホールドして位置の補正として偏差カウンタに非線形で加算し、位相の定常偏差を補償している。

10

【0046】

第3の補正ループCL3によれば、過渡的に大きな量の位相合わせを行う場合には第2の補正ループCL2をオフにするように切り換え、速度指令値に目標移動量に相当する速度信号を加算して短時間で設定位相に到達させることができる。

【0047】

以上、本発明を好ましい実施の形態について説明したが、本発明はモータにより動力伝達機構を介して駆動される機械軸を複数有するプロセスライン、特に1段当たり複数の機械軸を有し、これが複数段備えられるプロセスライン、例えば印刷機のセクショナルドライブ化に適している。

【0048】

20

【発明の効果】

本同期制御方式によれば以下のような効果が得られる。

【0049】

1．負荷外乱に対して剛性が高いので基本的に位置偏差が少なく、位相精度が高い。

【0050】

2．速度制御ループに位置補償を含むので、ドライバ部の速度アンプの利得を要求しなくても剛性が高い。従って、機械軸の動力伝達系の剛性をシビアに要求しない。

【0051】

3．僅かの誤差、具体的にはインクリメントエンコーダの2～3パルスの誤差にも反応するので、特に高分解能なエンコーダを求めない。

30

【0052】

4．位相補償は非線形に定量値を与えているので、線形補償よりも定常時のばらつきが少ない。

【0053】

5．位置制御の特性を決める偏差カウンタは、各セクションのマイナーループである速度補正に使用している。即ち、偏差カウンタの補正ゲインはマイナーループの調整であるから、動力伝達機構におけるギア比や慣性モーメントの異なるセクションでも、それぞれ最適の位置補正ゲインを設定することができる。

【0054】

6．位置補償を含む速度制御ループなので、速度の加算によって強制的に位相を移動させることが可能である。すなわち、位相設定の変更や同期運転開始時などの位相誤差が大きい場合は、通常モードから高速位相合わせモードに切り換えて短時間で設定位相に到達させることができる。

40

【0055】

7．大きな位相誤差も短時間で修正するので、連動運転開始時の初期位相合わせ動作が不要となる。

【図面の簡単な説明】

【図1】本発明による同期制御方式の構成を示すブロック図である。

【図2】図1に示された第1の補正ループを説明するためのブロック図である。

【図3】図1に示された第2の補正ループを説明するためのブロック図である。

50

【図 4】図 3 に示されたホールド部の好ましい具体例を示したブロック図である。

【図 5】図 1 に示された第 1、第 2 の補正ループを持つ同期制御方式 (b) と、図 7 に示された同期制御方式 (a) の違いを説明するためのブロック図である。

【図 6】本発明が適用され得る、プロセスラインの一部の構成を示した図である。

【図 7】従来の同期制御方式のブロック図である。

【符号の説明】

CL 1 ~ CL 3 第 1 ~ 第 3 の補正ループ

1 2、 1 3、 9 2 位置検出カウンタ

15、95 偏差カウンタ

3 1 ホールド部

3 1 - 1 ホールド回路

3 1 - 2 演算回路

3 1 - 3 乘算器

6 1、7 1 モータ

6 2、7 2 動力伝達機構

6 3、7 3 第 1 のローラ

64、74 第2のローラ

6 5、 7 5 エンコーダ

6 6、7 6 原点マークセンサ

67、77 位置検出カウンタ

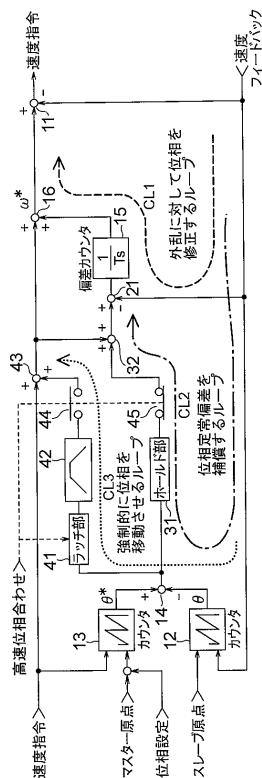
8 2 積分器

1 0 0 速度指令器

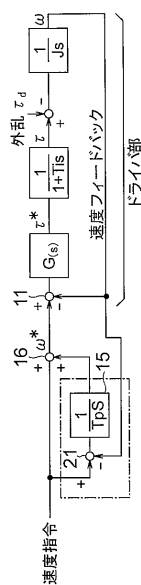
10

20

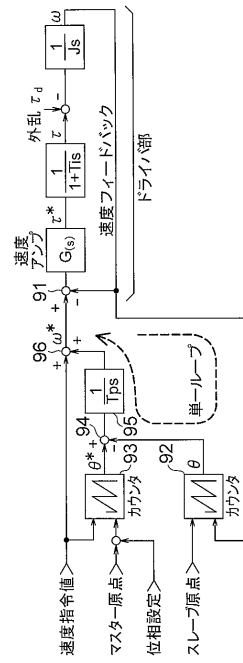
【 义 1 】



【图 2】



【圖 7】



フロントページの続き

(56)参考文献 特開平 0 3 - 2 0 4 0 0 9 (J P , A)
特開平 0 4 - 1 2 1 0 9 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G05D 3/00
G05D 3/12
H02P 5/00
H02P 7/00
H02P 5/46-5/52
H02P 7/67-7/80
G05B 1/00-7/04
G05B 11/00-13/04
G05B 17/00-17/02
G05B 21/00-21/02