



(12) 发明专利

(10) 授权公告号 CN 102598279 B

(45) 授权公告日 2015. 10. 07

(21) 申请号 201080048129. X

(22) 申请日 2010. 10. 21

(30) 优先权数据

2009-255103 2009. 11. 06 JP

(85) PCT国际申请进入国家阶段日

2012. 04. 25

(86) PCT国际申请的申请数据

PCT/JP2010/069119 2010. 10. 21

(87) PCT国际申请的公布数据

W02011/055668 EN 2011. 05. 12

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 山崎舜平 平石铃之介 秋元健吾

坂田淳一郎

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 刘倜

(51) Int. Cl.

H01L 29/786(2006. 01)

G02F 1/1368(2006. 01)

H01L 21/28(2006. 01)

H01L 29/417(2006. 01)

(56) 对比文件

US 2008/0032444 A1, 2008. 02. 07, 说明书第 [25]-[71] 段、附图 1.

US 2009/0269880 A1, 2009. 10. 29, 说明书第 [0056] 段、附图 1.

W0 2008/133456 A1, 2008. 11. 06, 说明书第 [22]-[77] 段、附图 1.

US 2008/0032444 A1, 2008. 02. 07, 说明书第 [25]-[71] 段、附图 1.

审查员 王桂斌

权利要求书2页 说明书24页 附图16页

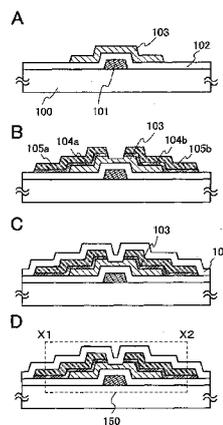
(54) 发明名称

半导体装置

(57) 摘要

本发明涉及半导体装置。目的之一在于,在包括氧化物半导体层的薄膜晶体管中,降低氧化物半导体层和电连接到氧化物半导体层的源极电极层和漏极电极层之间的接触电阻。源极电极层和漏极电极层具有两个或跟多个层的叠层结构,其中使用功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成与氧化物半导体层接触的层。使用选自 Al、Cr、Cu、Ta、Ti、Mo 或 W 的元素、含有这些元素中的任何元素作为组分的合金、或含有这些元素中的任何元素的组合的合金等,来形成源极电极层和漏极电极层中的与氧化物半导体层接触的层以外的层。

CN 102598279 B



1. 一种半导体装置,包括:

氧化物半导体层;

源极电极层,包括第一混合层;以及

漏极电极层,包括第二混合层,

其中所述第一混合层和所述第二混合层中的每一个包括功函数比所述氧化物半导体层的功函数低的第一金属的氧化物,或者包括该金属的合金的氧化物,并且

其中与所述第一混合层和所述第二混合层中的每一个的不与所述氧化物半导体层接触的区域相比,所述第一混合层和所述第二混合层中的每一个的与所述氧化物半导体层接触的区域具有较大的所述第一金属的氧化物或者所述合金的氧化物的浓度。

2. 根据权利要求 1 所述的半导体装置,

其中所述第一金属的氧化物是氧化铟,并且

其中所述氧化物半导体层包括氧化铟。

3. 根据权利要求 1 所述的半导体装置,

其中所述第一金属的氧化物是氧化锌,并且

其中所述氧化物半导体层包括氧化锌。

4. 根据权利要求 1 所述的半导体装置,

其中所述第一金属的氧化物是氧化钪。

5. 根据权利要求 1 所述的半导体装置,

其中所述第一金属的氧化物是氧化钛,并且

其中所述氧化物半导体层包括氧化铟。

6. 一种半导体装置,包括:

氧化物半导体层;

源极电极层,包括第一混合层;以及

漏极电极层,包括第二混合层,

其中所述第一混合层和所述第二混合层中的每一个包括具有比所述氧化物半导体层的电子亲和势低的功函数的第一金属的氧化物,或者包括该金属的合金的氧化物,并且

其中,与所述第一混合层和所述第二混合层中的每一个的不与所述氧化物半导体层接触的区域相比,所述第一混合层和所述第二混合层中的每一个的与所述氧化物半导体层接触的区域具有较大的所述第一金属的氧化物或者所述合金的氧化物的浓度。

7. 根据权利要求 6 所述的半导体装置,

其中所述第一金属的氧化物是氧化铟,并且

其中所述氧化物半导体层包括氧化铟。

8. 根据权利要求 6 所述的半导体装置,

其中所述第一金属的氧化物是氧化锌,并且

其中所述氧化物半导体层包括氧化锌。

9. 根据权利要求 6 所述的半导体装置,

其中所述第一金属的氧化物是氧化钪。

10. 根据权利要求 6 所述的半导体装置,

其中所述第一金属的氧化物是氧化钛,并且

其中所述氧化物半导体层包括氧化铟。

半导体装置

技术领域

[0001] 本发明涉及一种具有包括薄膜晶体管（以下称为 TFT）的电路的半导体装置及其制造方法。例如，本发明涉及一种电子装置，其中作为其部件安装有以包括有机发光元件的发光显示装置或液晶显示面板为典型代表的电光装置。

[0002] 在本说明书中，半导体装置意指能够通过利用半导体特性发挥作用的所有类型的装置，并且电光装置、半导体电路和电子装置均为半导体装置。

背景技术

[0003] 近年来，用于使用在具有绝缘表面的基板上形成的半导体薄膜来形成薄膜晶体管（TFT）的技术已引人注目。薄膜晶体管被应用于范围广泛的电子装置，诸如 IC 或电光装置，并且特别地，急切地开发在图像显示装置中用作开关元件的薄膜晶体管。

[0004] 广泛的多种金属氧化物存在并且用于各种应用。氧化铟是公知的材料并且用作光透射电极材料，其对于液晶显示器等是必需的。一些金属氧化物具有半导体特性。具有半导体特性的金属氧化物的示例是氧化钨、氧化锡、氧化铟、氧化锌等。其中使用这种具有半导体特性的金属氧化物形成沟道形成区域的薄膜晶体管是已知的（专利文献 1 和专利文献 2）。

[0005] 参考文献

[0006] 专利文献

[0007] [专利文献 1] 日本专利申请公开第 2007-123861 号

[0008] [专利文献 2] 日本专利申请公开第 2007-096055 号

发明内容

[0009] 本发明的一个实施例的目的在于，在包括氧化物半导体层的薄膜晶体管中，减少氧化物半导体层与电连接到氧化物半导体层的源极和漏极电极层之间的接触电阻。

[0010] 另一目的在于，在包括氧化物半导体层的薄膜晶体管中，拓宽源极电极层和漏极电极层的材料的选择。

[0011] 本说明书中公开的本发明的一个实施例是一种半导体装置，其中在具有绝缘表面的基板上形成的源极电极层和漏极电极层具有两个或更多个层的叠层结构，并且使用功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成叠层结构中的薄层。使用功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成与氧化物半导体层接触的层，使得可以形成与氧化物半导体层的最佳接触状态。此外，可以扩宽用于源极和漏极电极层的材料的选择。例如，可以在使用功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成的层上设置使用高耐热的金属材料形成的层，由此后面将执行的工艺的温度上限可以上升。

[0012] 本发明的另一实施例是一种半导体装置，其中在具有绝缘表面的基板上形成的源极电极层和漏极电极层具有两个或更多个层的叠层结构，并且使用功函数低于氧化物半导

体层的电子亲和势的金属的氧化物或者含有该金属的合金的氧化物形成叠层结构中的薄层。使用功函数低于氧化物半导体层的电子亲和势的金属的氧化物或者含有该金属的合金的氧化物形成与氧化物半导体层接触的层,使得可以形成与氧化物半导体层的最佳接触状态。此外,可以拓宽用于源极电极层和漏极电极层的材料的选择。例如,可以在使用功函数低于氧化物半导体层的电子亲和势的金属的氧化物或者含有该金属的合金的氧化物形成的层上设置使用高耐热的金属材料形成的层,由此后面将执行的工艺的温度上限可以上升。钨或钼可以用作所述高耐热的金属材料。

[0013] 表 1 中列出了若干种金属材料的功函数,但是所使用的材料不限于此。

[0014] [表 1]

	功函数 (eV)
Y	3.3
Mn	4.1
In	4.12
Al	4.28
Ti	4.33
Zn	4.33
W	4.55
Mo	4.6
Co	5
Ge	5
Ni	5.15

[0015]

[0016] 例如,使用铟氧化物层或者含有氧化铟的合金层形成与氧化物半导体层接触的层,由此在其中含有氧化铟的氧化物半导体材料用作氧化物半导体层的材料的情况下,可以形成最佳接触状态。重要的是,在氧化物半导体层和源极电极层之间的界面以及在氧化物半导体层和漏极电极层之间的界面处有意地设置仅包括氧化铟的区域或者含有大量的氧化铟的区域,氧化铟作为铟的氧化物并且其功函数低于含有氧化铟的氧化物半导体材料的功函数。

[0017] 此外,可以使用锌代替铟。本发明的另一实施例是一种半导体装置,其中氧化物半导体层、源极电极层和漏极电极层设置在具有绝缘表面的基板上,源极电极层和漏极电极层具有叠层结构,并且使用氧化锌层或者含有氧化锌的合金层形成叠层结构中氧化物半导体层接触的层。使用氧化锌层或者含有氧化锌的合金层形成与氧化物半导体层接触的层,由此在其中含有氧化锌的氧化物半导体材料用作氧化物半导体层的材料的情况下,可以形成最佳接触状态。例如,可以降低接触电阻。

[0018] 此外,可以使用钛代替铟。本发明的另一实施例是一种半导体装置,其中氧化物半导体层、源极电极层和漏极电极层设置在具有绝缘表面的基板上,源极电极层和漏极电极层具有叠层结构,并且使用氧化钛层或者含有氧化钛的合金层形成叠层结构中氧化物半导体层接触的层。在使用氧化钛层或者含有氧化钛的合金层形成与氧化物半导体层接触的层的情况下,可以形成最佳接触状态。例如,可以降低接触电阻。

[0019] 此外,可以使用钇代替铟。本发明的另一实施例是一种半导体装置,其中氧化物半

导体层、源极电极层和漏极电极层设置在具有绝缘表面的基板上,源极电极层和漏极电极层具有叠层结构,并且使用氧化钼层或者含有氧化钼的合金层形成叠层结构中氧化物半导体层接触的层。在使用氧化钼层或者含有氧化钼的合金层形成与氧化物半导体层接触的层的情况下,可以形成最佳接触状态。例如,可以降低接触电阻。

[0020] 此外,可以使用钢锌合金的氧化物或者含有氧化镓的合金的氧化物(例如,氧氮化镓)代替钢。重要的是,这种合金的氧化物的区域或者主要含有这种合金的氧化物的区域有意地设置在氧化物半导体层和源极电极层之间的界面以及在氧化物半导体层和漏极电极层之间的界面处。这种合金的氧化物的区域或者主要含有这种合金的氧化物的区域可以形成与氧化物半导体层的最佳接触状态。例如,可以降低接触电阻。

[0021] 使用选自铝、铬、铜、钽、钛、钼或钨的元素、含有这些元素中的任何元素作为组分的合金、或含有这些元素中的任何元素的组合的合金等,来形成源极电极层和漏极电极层的叠层结构中的与氧化物半导体层接触的层以外的层。替代地,可以使用光透射导电材料,诸如含有氧化钨的氧化钢、含有氧化钨的氧化钢锌、含有氧化钛的氧化钢、含有氧化钛的氧化钢锡、氧化钢锡(以下称为ITO)、氧化钢锌、或者被添加氧化硅的氧化钢锡等,来形成源极电极层和漏极电极层。在薄膜晶体管用于显示面板的情况下,可以提高孔径比。

[0022] 注意,可以使用含有功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物的层与含有另一金属的层的混合层,来形成源极电极层和漏极电极层。利用该结构,可以降低接触电阻。当高耐热的金属用作另一金属时,后面将执行的工艺的温度上限可以提高。

[0023] 源极电极层和漏极电极层被设置为使得使用功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成的层与氧化物半导体层接触。源极电极层和漏极电极层可以具有叠层结构,其中使用高耐热的金属形成的层进一步设置在使用功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成的层上。替代地,源极电极层和漏极电极层可以具有使用功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成的层的单层结构。

[0024] 利用以上结构,可以解决至少一个以上问题。

[0025] 优选的是,在每个以上结构中,在氧化物半导体层的一种或多种材料中以及在源极电极层和漏极电极层的叠层结构中的与氧化物半导体层接触的层的材料中,包含至少一种共同的金属元素。例如,当氧化钢或者含有氧化钢的合金用于与源极电极层和漏极电极层的叠层结构中的与氧化物半导体层接触的层的材料时,优选将基于In-Ga-Zn-O的非单晶膜、基于In-Sn-Zn-O的氧化物半导体材料、基于In-Al-Zn-O的氧化物半导体材料、基于In-Zn-O的氧化物半导体材料、基于In-Sn-O的氧化物半导体材料、或者基于In-O的氧化物半导体材料用于氧化物半导体层的材料。

[0026] 此外,在其中氧化锌或者含有氧化锌的合金用于源极电极层和漏极电极层的叠层结构中的与氧化物半导体层接触的层的材料的情况下,可以使用基于In-Ga-Zn-O的非单晶膜、基于In-Sn-Zn-O的氧化物半导体材料、基于In-Al-Zn-O的氧化物半导体材料、基于Sn-Ga-Zn-O的氧化物半导体材料、基于Al-Ga-Zn-O的氧化物半导体材料、基于Sn-Al-Zn-O的氧化物半导体材料、基于In-Zn-O的氧化物半导体材料、基于Sn-Zn-O的氧化物半导体材料、基于Al-Zn-O的氧化物半导体材料、或者基于Zn-O的氧化物半导体材料。

[0027] 此外,在其中氧化铟或者含有氧化铟的合金用于源极电极层和漏极电极层的叠层结构中的与氧化物半导体层接触的层的材料的情况下,可以使用基于 In-Ga-Zn-O 的非单晶膜、基于 In-Sn-Zn-O 的氧化物半导体材料、基于 In-Al-Zn-O 的氧化物半导体材料、基于 Sn-Ga-Zn-O 的氧化物半导体材料、基于 Al-Ga-Zn-O 的氧化物半导体材料、基于 Sn-Al-Zn-O 的氧化物半导体材料、基于 In-Zn-O 的氧化物半导体材料、基于 Sn-Zn-O 的氧化物半导体材料、基于 Al-Zn-O 的氧化物半导体材料、基于 Zn-O 的氧化物半导体材料、基于 In-Sn-O 的氧化物半导体材料、或者基于 In-O 的氧化物半导体材料。

[0028] 此外,在其中氧化钛或者含有氧化钛的合金用于源极电极层和漏极电极层的叠层结构中的与氧化物半导体层接触的层的材料的情况下,可以使用基于 In-Ga-Zn-O 的非单晶膜、基于 In-Sn-Zn-O 的氧化物半导体材料、基于 In-Al-Zn-O 的氧化物半导体材料、基于 Sn-Ga-Zn-O 的氧化物半导体材料、基于 Al-Ga-Zn-O 的氧化物半导体材料、基于 Sn-Al-Zn-O 的氧化物半导体材料、基于 In-Zn-O 的氧化物半导体材料、基于 Sn-Zn-O 的氧化物半导体材料、基于 Al-Zn-O 的氧化物半导体材料、或者基于 Zn-O 的氧化物半导体材料。

[0029] 氧化物半导体层和与氧化物半导体层接触的层的材料不限于以上氧化物半导体以及以上金属氧化物或者以上含有金属的合金的氧化物。当与氧化物半导体组合使用功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物时,可以实现本发明的一个实施例。

[0030] 本发明的一个实施例还可以通过任何组合的结构实现,只要金属的氧化物或者含有该金属的合金的氧化物的功函数低于氧化物半导体的电子亲和势。

[0031] 用于实现以上结构的本发明的另一实施例是一种用于制造半导体装置的方法,包括如下步骤:在具有绝缘表面的基板上形成栅极电极层;在栅极电极层上形成栅极绝缘层;在栅极绝缘层上形成氧化物半导体层;在氧化物半导体层上形成氧化铟层或者含有氧化铟的合金层与金属导电层的叠层;以及选择性地刻蚀氧化铟层或者含有氧化铟的合金层与金属导电层,以形成具有氧化铟层或者含有氧化铟的合金层与金属导电层的叠层结构的源极电极层和漏极电极层。

[0032] 利用以上制造方法,可以制造底栅型薄膜晶体管。

[0033] 可以使用氧化锌或者含有氧化锌的合金代替铟。本发明的另一实施例是一种用于制造半导体装置的方法,包括如下步骤:在具有绝缘表面的基板上形成栅极电极层;在栅极电极层上形成栅极绝缘层;在栅极绝缘层上形成氧化物半导体层;在氧化物半导体层上形成氧化锌层或者含有氧化锌的合金层与金属导电层的叠层;以及选择性地刻蚀氧化锌层或含有氧化锌的合金层与金属导电层,以形成具有氧化锌层或含有氧化锌的合金层与金属导电层的叠层结构的源极电极层和漏极电极层。

[0034] 在其中制造倒置共面(还被称为底接触)型薄膜晶体管的情况下,在具有绝缘表面的基板上形成栅极电极层;在栅极电极层上形成栅极绝缘层;在栅极绝缘层上形成金属导电层与氧化铟层或含有氧化铟的合金层的叠层;选择性地刻蚀金属导电层与氧化铟层或含有氧化铟的合金层,以形成具有金属导电层与氧化铟层或含有氧化铟的合金层的叠层结构的源极电极层和漏极电极层;以及在源极电极层和漏极电极层上形成氧化物半导体层。

[0035] 在以上制造方法中,通过溅射方法或蒸发方法形成氧化铟层或者含有氧化铟的合金层。优选地在形成氧化铟层或者含有氧化铟的合金层之后在不暴露于空气的情况下形成

金属导电层。

[0036] 在以上制造方法中,通过溅射方法、蒸发方法、或者 MOCVD 方法形成氧化锌层、含有氧化锌的合金层、使用钢锌合金的氧化物形成的层、或者含有氧化镓(例如,氧氮化镓)的合金层。在形成氧化锌层、含有氧化锌的合金层、使用钢锌合金的氧化物形成的层、或者含有氧化镓(例如,氧氮化镓)的合金层之后,优选地在不暴露于空气的情况下在其上形成金属导电层,使得可以防止氧化和电阻增加。

[0037] 此外,难于使用钢制造溅射靶。因此,在其中淀积诸如钢的难于利用其制造溅射靶的金属或合金的情况下,将钢丸(pellet)放在诸如钼靶或钨靶的另一金属靶上并且通过溅射的方法执行连续淀积。应通过以上淀积方法在氧气氛中执行氧化钢的淀积。可以利用将氧化钢丸放在钼靶或钨靶上的方式通过溅射方法执行淀积。在该情况下,淀积并不必须在氧气氛中执行。

[0038] 在一些情况下形成钢和钨的混合层,这取决于溅射条件。此外,可以在其中将多个钢丸布置在金属靶上的状态下执行溅射。该丸具有圆柱形,其直径为 5mm 至 50mm 并且高度为 2mm 至 30mm。注意,对丸的形状没有特别限制。丸可以是立方体、长方体、或椭圆柱体等。

[0039] 本说明书中的术语“连续淀积”意指在一系列的溅射方法(或蒸发方法等)的第一淀积步骤和溅射方法(或蒸发方法等)的第二淀积步骤期间,其中安置待加工基板的气氛未与诸如空气的污染气氛混合,并且被恒定地控制为真空、惰性气体气氛(氮气氛或稀有气体气氛),或者在必要时被控制为氧气氛。通过连续淀积,可以在防止湿气等再次附着到清洁的待加工基板的同时进行淀积。在一些情况下形成堆叠的金属氧化物的混合层,这取决于溅射条件。

[0040] 在由于溅射条件形成混合层的情况下,堆叠的金属氧化物的浓度分布是不均匀的并且在一些情况下浓度可以具有梯度。例如,在其中通过溅射方法在氧化物半导体层上淀积氧化钢作为第一层并且在第一层上连续淀积钨作为第二层的情况下,可以形成其中第一层和第二层之间的界面不清晰的混合层。在该情况下,接近混合层中的氧化物半导体层的区域中的氧化钢的浓度是高的,并且距氧化物半导体层的距离越远,则氧化钢的浓度变得越低。

[0041] 此时,当在厚度大于或等于 1nm 并且小于或等于 50nm 的第一层上淀积第二层时,形成其中第一层和第二层之间的界面不清楚的混合层。

[0042] 在同一腔室中执行从第一淀积步骤到第二淀积步骤的工艺在本说明书中的连续淀积的范围内。

[0043] 此外,以下内容也在本说明书中的连续淀积的范围内:在其中在不同腔室中执行从第一淀积步骤到第二淀积步骤的工艺的情况下,在第一淀积步骤之后在不暴露于空气的情况下将基板转移到另一腔室并且使其经受第二淀积。

[0044] 注意,在第一淀积步骤和第二淀积步骤之间,可以提供基板转移步骤、对准步骤、缓慢冷却步骤、将基板加热或冷却到第二淀积步骤所需的温度的步骤等。这样的工艺也在本说明书中的连续淀积的范围内。

[0045] 然而,其中在第一淀积步骤和第二淀积步骤之间存在诸如清洗步骤、湿法刻蚀或者抗蚀剂形成的使用液体的步骤的情况不在本说明书中的连续淀积的范围内。

[0046] 在包括氧化物半导体层的薄膜晶体管中,可以拓宽用于源极电极层和漏极电极层

的材料的选择,使得可以实现具有出色的电特性和高可靠性的薄膜晶体管。此外,利用高耐热的金属,后面将执行的工艺的温度上限可以提高。

附图说明

- [0047] 图 1A 至 1D 是图示本发明的一个实施例的横截面视图。
- [0048] 图 2 是图示本发明的一个实施例的顶视图。
- [0049] 图 3A 至 3C 是图示本发明的一个实施例的横截面视图。
- [0050] 图 4A 至 4D 是图示本发明的一个实施例的横截面视图。
- [0051] 图 5A1、5A2 和 5B 是图示本发明的一个实施例的顶视图和横截面视图。
- [0052] 图 6 是图示本发明的一个实施例的横截面视图。
- [0053] 图 7A 和 7B 是图示本发明的一个实施例的顶视图和横截面视图。
- [0054] 图 8A 和 8B 均图示了电子装置的示例。
- [0055] 图 9A 和 9B 均图示了电子装置的示例。
- [0056] 图 10 图示了电子装置的示例。
- [0057] 图 11 图示了电子装置的示例。
- [0058] 图 12 是示出本发明的一个实施例的能带图。
- [0059] 图 13 是示出本发明的一个实施例的横截面的能带图。
- [0060] 图 14 是示出本发明的一个实施例的能带图。
- [0061] 图 15A 和 15B 是示出本发明的一个实施例的横截面的能带图。
- [0062] 图 16A 和 16B 是示出本发明的一个实施例的横截面的能带图。

具体实施方式

[0063] 下面将参照附图更详细地描述本发明的实施例。注意,本发明不限于以下描述,并且本领域技术人员容易理解,可以通过各种方式修改这里公开的实施方案和细节而不偏离本发明的精神和范围。因此,本发明不应被解释为受限于对实施例的描述。

[0064] [实施例 1]

[0065] 在该实施例中,将描述其中氧化物半导体层和功函数低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物彼此接触的叠层结构。

[0066] 例如,已知在其中基于 In-Ga-Zn-O 的氧化物半导体膜的带隙 (E_g) 是 3.15eV 的情况下,其电子亲和势 (χ) 是 4.3eV。根据本发明尽可能从氧化物半导体消除诸如氢或水的杂质,并且氧化物半导体被高度纯化为 i 型半导体(本征半导体)或者与之接近。因此,氧化物半导体的功函数是 5.8eV。此时,作为功函数低于 5.8eV 的、用于源极电极层和漏极电极层的材料,可以给出诸如钇、铟或铝的金属的氧化物,如表 1 中所示。替代地,可以使用功函数低于 5.8eV 的合金的氧化物。

[0067] 作为基于 In-Sn-O 的氧化物半导体,可以给出例如氧化铟锡(ITO)。ITO 的功函数是 4.7eV。在其中 ITO 被用作源极电极层和漏极电极层的材料的情况下,可以使用如表 1 中所示的诸如钇、铟、钛或锌的功函数小于 4.7eV 的金属的氧化物。特别是,优选地使用钇的氧化物,因为钇具有低的 3.3eV 的功函数。替代地,可以使用含有功函数低于 4.7eV 的金属的合金的氧化物。

[0068] 作为氧化物半导体,可以给出含有氧化硅的氧化铟锡(ITSO)。ITSO的功函数是4.69eV。在其中ITSO被用作源极电极层和漏极电极层的材料的情况下,可以使用如表1中所示的诸如钇、铟、钛或锌的功函数小于4.69eV的金属的氧化物。特别是,优选地使用钇的氧化物,因为钇具有低的3.3eV的功函数。替代地,可以使用含有功函数低于4.7eV的金属的合金的氧化物。

[0069] 如上文所述使用功函数低于氧化物半导体的功函数的金属的氧化物,由此氧化物半导体和所述金属的氧化物之间的接触电阻可以是小的。

[0070] 图12示出了在源极和漏极电极1212和氧化物半导体1213彼此接触之前的、源极和漏极电极1212(与氧化物半导体接触的金属氧化物)的功函数(ϕ_M)和氧化物半导体1213的功函数(ϕ_{MS})之间的关系。图12示出了其中源极和漏极电极1212的功函数(ϕ_M)低于氧化物半导体1213的功函数(ϕ_{MS})的情况。

[0071] 传统的氧化物半导体通常是n型的,并且该情况下的费米能级(E_F)较接近导带并且远离位于带隙(E_g)中间的本征费米能级(E_i)。注意,已知氧化物半导体中的一些氢形成施主并且可能是使得氧化物半导体成为n型氧化物半导体的一个因素。

[0072] 相反,根据本发明的氧化物半导体是如下氧化物半导体:通过去除作为n型杂质的氢对其进行高度纯化,使其成为本征(i型)半导体或者成为基本上本征的半导体,从而尽可能防止其中含有氧化物半导体的主要组分以外的杂质。换言之,根据本发明的氧化物半导体具有的如下的特征:不是通过添加杂质,而是通过尽可能去除诸如氢或水的杂质进行高度纯化,使其成为i型(本征)半导体或者使其接近i型(本征)半导体。结果,费米能级(E_F)可以处在与本征费米能级(E_i)相同的能级处。

[0073] 图16A和16B是根据本发明的氧化物半导体1213和栅极电极1214的横截面(即,与后面将描述的源极和漏极的横截面垂直的横截面)的能带图(示意图)。图16A示出了其中将正电位(+ V_G)施加到栅极电极1214的状态,就是说,其中薄膜晶体管处于其中载流子(电子)在源极电极和漏极电极之间流动的导通(on)状态的情况。图16B示出了其中将负电位(- V_G)施加到栅极电极1214的状态,就是说,其中薄膜晶体管处于截止(off)状态(其中少数载流子不流动)的情况。注意,GI表示栅极绝缘膜。

[0074] 图13A和13B是在形成与氧化物半导体1213接触的源极和漏极电极1212之后获得的源极和漏极的横截面的能带图(示意图)。在图13B中,黑色圆形(●)表示电子。当正电位施加到漏极电极时,电子跨越势垒注入到氧化物半导体中并且朝向漏极电极流动。在该情况下,势垒高度(h)根据栅极电压和漏极电压改变。在其中施加正漏极电压的情况下,势垒高度(h)小于其中没有施加电压的情况的图13A中的势垒高度(h);就是说,势垒高度(h)小于带隙(E_g)的一半。

[0075] 在该情况下,如图16A中所示,电子在栅极绝缘膜和高度纯化的氧化物半导体之间的界面处,沿能量稳定的氧化物半导体的最低部分移动。

[0076] 在图16B中,当负电位被施加到栅极电极1214时,作为少数载流子的空穴的数目基本上为零;因此,电流值变为极为接近零的值。

[0077] 例如,即使当薄膜晶体管具有 $1 \times 10^4 \mu\text{m}$ 的沟道宽度W和 $3 \mu\text{m}$ 的沟道长度时,可以获得 10^{-13}A 或更低的截止电流(off current)以及0.1V/dec.的亚阈值(S值)(栅极绝缘膜的厚度:100nm)。通过该方式,氧化物半导体含有尽可能少的氧化物半导体的主要组分

以外的杂质以高度纯化,由此薄膜晶体管的操作是期望的。特别是,可以降低截止电流。

[0078] 当源极和漏极电极 1212 与氧化物半导体 1213 彼此接触时,源极和漏极电极 1212 与氧化物半导体 1213 的费米能级 (E_F) 相同。此时,电子从源极和漏极电极 1212 移动到氧化物半导体 1213,使得生成图 13A 和 13B 中所示的能带曲线。图 13A 是在形成与氧化物半导体 1213 接触的源极和漏极电极 1212 之后获得的源极和漏极的横截面的能带图(示意图)。注意,图 13A 示出了其中源极电极和漏极电极具有相同电位 ($V_D = 0$) 的情况。图 13B 示出了其中将相对于源极电极的正电位施加到漏极电极 ($V_D > 0$) 的情况。

[0079] 如上文所述,在源极电极层和漏极电极层的叠层中,功函数 (Φ_M) 低于氧化物半导体的功函数 (Φ_{MS}) 的金属的氧化物或者含有该金属的合金的氧化物被用作与氧化物半导体接触的层的材料。在该情况下,在金属氧化物和氧化物半导体之间的界面处,不形成对于电子的肖特基势垒;因此,接触电阻可以是小的。

[0080] 因此,也可以使用功函数低于氧化物半导体的功函数的金属的氧化物或者含有该金属的合金的氧化物。

[0081] 注意,可以通过 UPS(紫外光电子光谱术)等测量氧化物半导体的功函数和电子亲和势。使用包括功函数低于氧化物半导体的测量的功函数的金属的氧化物或者含有该金属的合金的氧化物的叠层结构,由此接触电阻是小的。

[0082] 注意,功函数指的是真空能级 (E_∞) 和费米能级 (E_F) 之间的能量差。注意,根据本发明尽可能从氧化物半导体消除诸如氢或水的杂质,使得氧化物半导体被高度纯化以成为 i 型半导体(本征半导体)或者与之接近;因此,氧化物半导体的功函数与氧化物半导体的真空能级 (E_∞) 和费米能级 (E_F) 之间的能量差基本上相同。在图 12 中, E_V 表示氧化物半导体的价带上端处的能级。

[0083] 该实施例可以与任何其他实施例组合实施。

[0084] [实施例 2]

[0085] 在该实施例中,将描述如下叠层结构,其中氧化物半导体层和功函数低于氧化物半导体层的电子亲和势的金属的氧化物或者含有该金属的合金的氧化物彼此接触。

[0086] 例如,已知在其中基于 In-Ga-Zn-O 的氧化物半导体膜的带隙 (E_g) 是 3.15eV 的情况下,其电子亲和势 (χ) 是 4.3eV。此时,作为功函数低于 4.3eV 的、用于源极电极层和漏极电极层的材料,可以给出诸如钇、铟、或铝等的金属的氧化物,如表 1 中所示。替代地,可以使用功函数低于 4.3eV 的合金的氧化物。

[0087] 作为氧化物半导体,例如,可以给出基于 In-Ga-Zn-O 的非单晶膜(IGZO)。IGZO 的电子亲和势是 4.3eV。在其中 IGZO 用作源极电极层和漏极电极层的材料的情况下,可以使用如表 1 中所示的诸如钇、铟或铝的功函数小于 4.3eV 的金属的氧化物。特别是,优选使用钇的氧化物作为源极电极层和漏极电极层的材料,因为钇具有低的 3.3eV 的功函数。替代地,可以使用含有功函数低于 4.3eV 的金属的合金的氧化物。

[0088] 如上文所述使用功函数低于氧化物半导体的电子亲和势的金属的氧化物,由此氧化物半导体和该金属的氧化物之间的接触电阻可以是小的。

[0089] 图 14 示出了在源极和漏极电极 1212 和氧化物半导体 1213 彼此接触之前的、源极和漏极电极 1212 的功函数 (Φ_M) 和氧化物半导体 1213 的电子亲和势 (χ) 之间的关系。图 14 示出了其中源极和漏极电极 1212 的功函数 (Φ_M) 低于氧化物半导体 1213 的电子亲和势

(x) 的情况。

[0090] 传统的氧化物半导体通常是 n 型的, 并且该情况下的费米能级 (E_f) 较接近导带并且远离位于带隙 (E_g) 中间的本征费米能级 (E_i)。注意, 已知氧化物半导体中的一些氢形成施主并且可能是使得氧化物半导体成为 n 型氧化物半导体的一个因素。

[0091] 相反, 通过去除作为 n 型杂质的氢进行高度纯化, 使氧化物半导体成为本征 (i 型) 半导体或者成为基本上本征的半导体, 从而尽可能防止其中含有氧化物半导体的主要组分以外的杂质。换言之, 根据本发明的氧化物半导体具有如下的特征: 不是通过添加杂质, 而是通过尽可能去除诸如氢或水的杂质进行高度纯化, 使其成为 i 型 (本征) 半导体或者使其接近 i 型 (本征) 半导体。结果, 费米能级 (E_f) 可以处在与本征费米能级 (E_i) 相同的能级处。

[0092] 图 16A 和 16B 是根据本发明的氧化物半导体 1213 和栅极电极 1214 的横截面 (即, 与后面将描述的源极和漏极的横截面垂直的横截面) 的能带图 (示意图)。图 16A 示出了其中将正电位 ($+V_g$) 施加到栅极电极 1214 的状态, 就是说, 其中薄膜晶体管处于其中载流子 (电子) 在源极电极和漏极电极之间流动的导通状态的情况。图 16B 示出了其中将负电位 ($-V_g$) 施加到栅极电极 1214 的状态, 就是说, 其中薄膜晶体管处于截止状态 (其中少数载流子不流动) 的情况。注意, GI 表示栅极绝缘膜。

[0093] 图 15A 和 15B 是在形成与氧化物半导体 1213 接触的源极和漏极电极 1212 之后获得的源极和漏极的横截面的能带图 (示意图)。在图 15B 中, 黑色圆形 (●) 表示电子。当正电位施加到漏极电极时, 电子跨越势垒注入到氧化物半导体中并且朝向漏极电极流动。在该情况下, 势垒高度 (h) 根据栅极电压和漏极电压改变。在其中施加正漏极电压的情况下, 势垒高度 (h) 小于其中没有施加电压的情况的图 15A 中的势垒高度 (h); 就是说, 势垒高度 (h) 小于带隙 (E_g) 的一半。

[0094] 在该情况下, 如图 16A 中所示, 电子在栅极绝缘膜和高度纯化的氧化物半导体之间的界面处, 沿能量稳定的氧化物半导体的最下部分移动。

[0095] 在图 16B 中, 当负电位被施加到栅极电极 1214 时, 作为少数载流子的空穴的数目基本上为零; 因此, 电流值变为极为接近零的值。

[0096] 例如, 即使当薄膜晶体管具有 $1 \times 10^4 \mu\text{m}$ 的沟道宽度 W 和 $3 \mu\text{m}$ 的沟道长度时, 可以获得 10^{-13}A 或更低的截止电流以及 $0.1\text{V}/\text{dec.}$ 的亚阈值 (S 值) (栅极绝缘膜的厚度: 100nm)。通过该方式, 氧化物半导体含有尽可能少的氧化物半导体的主要组分以外的杂质以高度纯化, 由此薄膜晶体管的期望的操作是期望的。特别是, 可以降低截止电流。

[0097] 当源极和漏极电极 1212 与氧化物半导体 1213 彼此接触时, 源极和漏极电极 1212 与氧化物半导体 1213 的费米能级 (E_f) 相同。此时, 电子从源极和漏极电极 1212 移动到氧化物半导体 1213, 使得生成图 15A 和 15B 中所示的能带曲线。图 15A 是在形成与氧化物半导体 1213 接触的源极和漏极电极 1212 之后获得的源极和漏极的横截面的能带图 (示意图)。注意, 图 15A 示出了其中源极电极和漏极电极具有相同电位 ($V_D = 0$) 的情况。图 15B 示出了其中将相对于源极电极的正电位施加到漏极电极 ($V_D > 0$) 的情况。

[0098] 如上文所述, 在源极电极层和漏极电极层的叠层中, 功函数 (Φ_M) 低于氧化物半导体的电子亲和势 (x) 的金属的氧化物或者含有该金属的合金的氧化物被用作与氧化物半导体接触的层的材料。在该情况下, 在金属氧化物和氧化物半导体之间的界面处, 不形成对

于电子的肖特基势垒；因此，接触电阻可以是小的。

[0099] 因此，也可以使用功函数低于氧化物半导体的电子亲和势的金属的氧化物或者含有该金属的合金的氧化物。

[0100] 由于金属氧化物在金属氧化物和氧化物半导体之间的界面处衰退 (degenerate)，因此电子亲和势和功函数基本上相同。

[0101] 注意，可以通过 UPS (紫外光电子光谱术) 等测量氧化物半导体的功函数和电子亲和势。使用包括功函数低于氧化物半导体的测量的电子亲和势的金属的氧化物或者含有该金属的合金的氧化物的叠层结构，由此接触电阻可以是小的。

[0102] 注意，电子亲和势指的是真空能级 (E_{∞}) 和导带 (E_c) 末端之间的能量差。在图 14 中， E_v 表示氧化物半导体的价带上端处的能级。

[0103] 该实施例可以与任何其他实施例组合实施。

[0104] [实施例 3]

[0105] 在本实施例中，将参照图 1A 至 1D 描述制造图 1D 中所示的薄膜晶体管 150 的一个实施例，图 1A 至 1D 是图示薄膜晶体管的制造工艺的横截面视图。薄膜晶体管 150 是一种底栅型晶体管。

[0106] 优选的是，玻璃基板被用作基板 100。当后面执行的热处理的温度高时，优选使用具有高于或等于 730℃ 的应变点的玻璃基板作为基板 100。此外，作为玻璃基板 100 的材料，例如，使用诸如铝硅酸盐玻璃、铝硼硅酸盐玻璃、或者钡硼硅酸盐玻璃的玻璃材料。注意，通常通过含有比氧化硼 (B_2O_3) 更多的氧化钡 (BaO)，可以获得更实用的耐热玻璃基板。因此，优选地使用含有比氧化硼 (B_2O_3) 更多的氧化钡 (BaO) 的玻璃基板。

[0107] 注意，可以使用由诸如陶瓷基板、石英玻璃基板、石英基板、或者蓝宝石基板的绝缘体形成的基板代替玻璃基板。替代地，可以使用晶体化玻璃等。

[0108] 此外，可以在基板 100 和栅极电极层 101 之间设置用作基底层的绝缘层。基底层具有防止来自基板 100 的杂质元素的扩散的功能，并且可以使用氮化硅膜、氧化硅膜、氮氧化硅膜和氧氮化硅膜中的一个或多个来形成为具有单层或叠层结构。

[0109] 金属导电层可以用作栅极电极层 101。作为金属导电层的材料，优选地使用选自 Al、Cr、Cu、Ta、Ti、Mo 和 W 的元素、含有这些元素中的任何元素作为组分的合金、或含有这些元素中的任何元素的组合的合金等。例如，其中铝层堆叠在钛层上并且钛层堆叠在铝层上的三层结构，或者其中铝层堆叠在钼层上并且钼层堆叠在铝层上的三层结构是优选的。不用说，金属导电层可以具有单层结构或者两个或更多个层的叠层结构。

[0110] 接着，在栅极电极层 101 上形成栅极绝缘层 102。

[0111] 在该实施例中，使用高密度等离子体设备形成栅极绝缘层 102。这里，高密度等离子体设备指的是可以实现高于或等于 $1 \times 10^{11}/\text{cm}^3$ 的等离子体密度的设备。例如，通过施加高于或等于 3kW 并且低于或等于 6kW 的微波功率来生成等离子体，由此形成绝缘膜。

[0112] 甲硅烷气体 (SiH_4)、一氧化二氮 (N_2O) 和稀有气体被引入到腔室中作为源气体以在高于或等于 10Pa 并且低于或等于 30Pa 的压力下生成高密度等离子体，使得在诸如玻璃基板的具有绝缘表面的基板上形成绝缘膜。此后，停止甲硅烷气体的供给，并且引入一氧化二氮 (N_2O) 和稀有气体而不暴露于空气，使得可以对绝缘膜的表面执行等离子体处理。至少在形成绝缘膜之后，通过引入一氧化二氮 (N_2O) 和稀有气体执行对绝缘膜的表面执行的

等离子体处理。通过以上工艺过程形成的绝缘膜具有小的厚度并且相当于即使当其具有例如小于 100nm 的厚度时仍能够确保可靠性的绝缘膜。

[0113] 在形成栅极绝缘层 102 时,引入到腔室中的甲硅烷气体 (SiH_4) 与一氧化二氮 (N_2O) 的流量比在 1 : 10 至 1 : 200 的范围内。此外,作为被引入腔室中的稀有气体,可以使用氦、氩、氙、或氡等。特别地,优选地使用不昂贵的氩。

[0114] 此外,由于使用高密度等离子体设备形成的绝缘膜能够具有均匀的厚度,因此绝缘膜具有出色的台阶覆盖。此外,对于使用高密度等离子体设备形成的绝缘膜,可以精确地控制薄膜的厚度。

[0115] 通过以上工艺过程形成的绝缘膜与使用传统的平行板等离子体 CVD 设备形成的绝缘膜极为不同。在其中利用同一刻蚀剂的刻蚀速率彼此相比较的情况下,通过以上工艺过程形成的绝缘膜的刻蚀速率比使用传统的平行板等离子体 CVD 设备形成的绝缘膜的刻蚀速率低 10% 或更多或者 20% 或更多。因此,可以说,使用高密度等离子体设备形成的绝缘膜是致密的膜。

[0116] 在该实施例中,使用高密度等离子体设备形成的具有 100nm 的厚度的氧氮化硅膜(也被称为 SiO_xN_y , 其中 $x > y > 0$) 被用作栅极绝缘层 102。

[0117] 接着,在栅极绝缘层 102 上,形成氧化物半导体层至大于或等于 5nm 并且小于或等于 200nm (优选地,大于或等于 10nm 并且小于或等于 50nm) 的厚度。此外,可以在稀有气体(典型地,氩)气氛、氧气氛、或者含有稀有气体(典型地,氩)和氧的气氛下,通过溅射方法形成氧化物半导体层。

[0118] 使用基于 In-Ga-Zn-O 的非单晶层、基于 In-Sn-Zn-O 的氧化物半导体层、基于 In-Al-Zn-O 的氧化物半导体层、基于 Sn-Ga-Zn-O 的氧化物半导体层、基于 Al-Ga-Zn-O 的氧化物半导体层、基于 Sn-Al-Zn-O 的氧化物半导体层、基于 In-Zn-O 的氧化物半导体层、基于 Sn-Zn-O 的氧化物半导体层、基于 In-Sn-O 的氧化物半导体层、基于 Al-Zn-O 的氧化物半导体层、基于 In-O 的氧化物半导体层、基于 Sn-O 的氧化物半导体层、或者基于 Zn-O 的氧化物半导体层,形成该氧化物半导体层。在该实施例中,例如,利用基于 In-Ga-Zn-O 的氧化物半导体靶通过溅射方法形成氧化物半导体膜。

[0119] 这里,使用含有 In、Ga 和 Zn (摩尔比 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$) 的氧化物半导体靶,在其中基板和靶之间的距离是 100mm,压力是 0.6Pa,直流 (DC) 功率是 0.5kW,并且气氛是氧气氛(氧流量的比例是 100%)的条件下,形成具有 30nm 的厚度的基于 In-Ga-Zn-O 的非单晶膜。

[0120] 优选的是,氧化物半导体靶中的氧化物半导体的相对密度是 80% 或更大,更优选地是 95% 或更大,进一步优选地是 99.9% 或更大。可以降低使用具有高相对密度的靶形成的氧化物半导体膜中的杂质浓度,并且因此可以获得具有高电特性和高可靠性的薄膜晶体管。

[0121] 优选地,在形成氧化物半导体膜之前,执行预加热处理以便去除溅射设备的内壁上、靶表面上、或者靶材料中剩余的湿气或氢。作为预加热处理,可以给出其中在降低的压力下将淀积腔室内部加热到 200°C 至 600°C 的方法、其中在加热淀积腔室内部的同时重复氮或惰性气体的引入和排出的方法等。在该情况下,优选地不使用水而是使用油等作为靶的冷却剂。尽管当在重复氮的引入和排出而不加热时能够获得某种程度的效果,但是更优

选的是在加热淀积腔室内部的同时执行所述处理。在预加热处理之后,将基板或溅射设备冷却,并且随后形成氧化物半导体膜。

[0122] 此外,可以在利用溅射方法的淀积期间将基板加热到 400℃至 700℃。

[0123] 优选的是,在形成氧化物半导体膜之前、期间或之后利用低温泵去除溅射设备中剩余的湿气等。

[0124] 优选地,在不暴露于空气的情况下连续地形成栅极绝缘层 102 和氧化物半导体膜。通过在不暴露于空气的情况下的形成,可以在不受诸如水或氢的气氛组分或者空气中浮动的杂质元素的污染的情况下形成叠层的每个界面。因此,可以减少薄膜晶体管的特性变化。

[0125] 接着,通过光刻步骤将氧化物半导体层加工成岛形氧化物半导体层 103(参见图 1A)。可以通过喷墨方法形成用于形成岛形氧化物半导体层的抗蚀剂掩模。当通过喷墨方法形成抗蚀剂掩模时不使用光掩模,这导致了降低的制造成本。

[0126] 随后,执行第一热处理用于氧化物半导体层 103 的脱水或脱氢。用于脱水或脱氢的第一热处理期间的最高温度被设定为 350℃至 750℃,优选地为 425℃或更高。注意,在 425℃或更高的温度的情况下,热处理时间可以是一小时或更短,而在低于 425℃的温度的情况下,热处理时间长于一小时。在该实施例中,在氮气氛中在 450℃执行热处理一小时。

[0127] 注意,在第一热处理中,优选的是,在氮或诸如氦、氖或氩的稀有气体中不含水、氢等。优选的是,引入到加热处理设备中的氮或诸如氦、氖或氩的稀有气体的纯度被设定为 6N(99.9999%)或更高,优选地为 7N(99.99999%)或更高(就是说,杂质浓度是 1ppm 或更低,优选地为 0.1ppm 或更低)。

[0128] 可以使用利用电炉的加热方法执行第一热处理。注意,用于第一热处理的设备不限于电炉,并且可以是配备有用于使用来自加热器(诸如,电阻加热器)的热传导或热辐射对待加热物体进行加热的装置的设备。例如,可以使用快速热退火(RTA)设备,诸如气体快速热退火(GRTA)设备或灯快速热退火(LRTA)。LRTA 设备是用于通过从诸如卤素灯、金属卤化物灯、氙弧灯、碳弧灯、高压钠灯、或高压汞灯的灯发射的光辐射(电磁波)对待处理物体进行加热的设备。GRTA 设备是使用高温气体执行热处理的设备。作为该气体,使用不会通过热处理与待处理物体进行反应的惰性气体,诸如氮或者如氩的稀有气体。

[0129] 接着,在栅极绝缘层 102 和氧化物半导体层 103 上形成用于形成源极电极层和漏极电极层的导电层的叠层结构。

[0130] 以如下方式形成导电层的叠层结构:在氧化物半导体层 103 上并且与其接触地形成具有大于或等于 1nm 并且小于或等于 50nm 的厚度的氧化铟层或者含有氧化铟的合金层;以及在氧化铟层或者含有氧化铟的合金层上堆叠使用选自铝、铬、铜、钽、钛、钼或钨的元素、含有这些元素中的任何元素作为组分的合金、或含有这些元素中的任何元素的组合的合金等形成的金属导电层,或者使用诸如含有氧化钨的氧化铟、含有氧化钨的氧化铟锌、含有氧化钛的氧化铟、含有氧化钛的氧化铟锡、氧化铟锡(以下称为 ITO)、氧化铟锌、或者被添加氧化硅的氧化铟锡的光透射导电材料形成的导电层。

[0131] 在该实施例中,使用四个层的叠层结构,其中第一钼层、铝层和第二钼层堆叠在具有大于或等于 1nm 并且小于或等于 50nm 的厚度的含有氧化铟的合金层上,该厚度小于氧化物半导体层的厚度。在其中可以设定多个不同材料的靶的多源溅射设备中,在氧气氛中利

用其上放有钨丸的第一钼靶,执行淀积。接着,利用其上未放有钨丸的第二钼靶和铝靶在一个腔室中在不暴露于空气的情况下连续堆叠四个层。注意,含有氧化钨的合金层的厚度是四个层当中最小的,并且小于氧化物半导体层的厚度。通过连续淀积,防止含有氧化钨的薄合金层的电阻增加。

[0132] 在该实施例中,描述了其中含有氧化钨的合金层用作源极电极层和漏极电极层的叠层结构的与氧化物半导体层接触的层的示例;然而,除了氧化钨之外,还可以使用利用功函数至少低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成的混合层,所述合金诸如含有氧化钨、氧化锌的合金,含有氧化锌、氧化钼的合金,含有氧化钼、氧化钛的合金,含有氧化钛的合金,或者含有氧化镓的化合物。

[0133] 在该实施例中,描述了其中源极电极层和漏极电极层具有含有氧化钨的混合层和选自铝、铬、铜、钽、钛、钼或钨的元素、含有这些元素中的任何元素作为组分的合金、或含有这些元素中的任何元素的组合的合金等的金属导电层的叠层结构的示例;然而,如图 4A 至 4D 中所示,可以使用利用功函数至少低于氧化物半导体层的功函数的金属的氧化物或者含有该金属的合金的氧化物形成的混合层 115a 和 115b(单层)。

[0134] 在图 4A 至 4D 的情况下,使用叠层结构,其中功函数至少低于氧化物半导体的功函数的金属的氧化物,诸如氧化钨,含有氧化钨、氧化锌的合金,含有氧化锌、氧化钼的合金,含有氧化钼、氧化钛的合金,含有氧化钛的合金,或者含有氧化镓的化合物;或者含有该金属的合金的氧化物用作第一层,并且选自铝、铬、铜、钽、钛、钼或钨的元素或者含有这些元素中的任何元素作为组分的合金用作第二层。在混合层中,第一层具有大于或等于 1nm 并且小于或等于 50nm 的小的厚度。该混合层可用于源极电极层和漏极电极层。

[0135] 接着,使用于形成源极电极层和漏极电极层的四层结构经受利用光掩模的光刻步骤,以使其被选择性刻蚀,并且形成具有叠层结构的源极电极层 104a 和 105a 以及漏极电极层 104b 和 105b(参见图 1B)。注意,在源极电极层和漏极电极层中,氧化物半导体层 103 上的并且与其接触的含有氧化钨的混合层对应于由附图标记 104a 和 104b 表示的层。此时,氧化物半导体层 103 的一部分也被刻蚀,并且因此形成具有槽(凹处)的氧化物半导体层 103。注意,根据氧化物半导体层 103 的材料、源极电极层和漏极电极层的材料、以及刻蚀条件,在一些情况下在氧化物半导体层 103 中不形成槽(凹处)。

[0136] 接着,形成覆盖栅极绝缘层 102、氧化物半导体层 103、源极电极层 105a 和漏极电极层 105b 并且与氧化物半导体层 103 的一部分接触的保护绝缘层 107(参见图 1C)。可以适当地使用防止诸如水和氢的杂质混合到保护绝缘层 107 的方法,诸如 CVD 方法或溅射方法,将保护绝缘层 107 形成为至少 1nm 或更大的厚度。这里,通过例如作为一种溅射方法的反应性溅射方法形成保护绝缘层 107。使用不含诸如湿气、氢离子和 OH 的杂质并且防止这些杂质从外部进入的无机绝缘层形成与氧化物半导体层 130 的一部分接触的保护绝缘层 107。特别是,可以使用氧化硅层、氮氧化硅层、氮化硅层、氧化铝层、氧氮化铝层、或者氮化铝层。

[0137] 此外替代地,保护绝缘层 107 可以具有如下结构:其中氮化硅层或氮化铝层堆叠在氧化硅层、氮氧化硅层、氧化铝层或者氧氮化铝层上。特别是,氮化硅层是优选的,因为其不含诸如湿气、氢离子和 OH 的杂质并且防止它们从外部进入。

[0138] 形成保护绝缘层 107 时的基板温度可以设定在室温至 300°C 的范围中。可以在稀

有气体（典型地，氩）气氛、氧气氛、或者含有稀有气体（典型地，氩）和氧的气氛中，通过溅射方法形成氧化硅层。作为靶，可以使用氧化硅靶或硅靶。例如，利用硅靶，可以在含有氧和稀有气体的气氛中通过溅射方法形成氧化硅层。在该实施例中，使用硅靶形成具有 300nm 厚度的氧化硅膜。

[0139] 通过上述工艺，可以形成底栅型薄膜晶体管 150（参见图 1D）。在薄膜晶体管 150 中，栅极电极层 101 设置在作为具有绝缘表面的基板的基板 100 上，栅极绝缘层 102 设置在栅极电极层 101 上，氧化物半导体层 103 设置在栅极绝缘层 102 上，源极电极层 104a 和 105a 以及漏极电极层 104b 和 105b 的叠层结构设置在氧化物半导体层 103 上，并且设置覆盖栅极绝缘层 102、氧化物半导体层 103、源极电极层 104a 和 105a 以及漏极电极层 104b 和 105b 并且与氧化物半导体层 103 的一部分接触的保护绝缘层 107。

[0140] 图 2 是该实施例中描述的薄膜晶体管 150 的顶视图。图 1D 图示了沿图 2 中的线 X1-X2 截取的横截面结构。在图 2 中，L 表示沟道长度并且 W 表示沟道宽度。此外，A 表示其中氧化物半导体层 103 不与源极电极层 105a 或漏极电极层 105b 重叠的区域在与沟道宽度方向平行的方向上的长度。Ls 表示源极电极层 105a 的与栅极电极层 101 重叠的部分的长度，并且 Ld 表示漏极电极层 105b 的与栅极电极层 101 重叠的部分的长度。

[0141] 在形成具有 300nm 厚度的氧化硅膜作为保护绝缘层 107 之后，如果需要，在 100℃ 至 400℃ 的范围中的温度执行第二热处理。在该实施例中，在 150℃ 加热基板 10 个小时。通过该第二热处理，可以形成高度可靠的薄膜晶体管。

[0142] 此外，第二加热处理的定时不限于紧接保护绝缘层 107 的形成之后，而是可以在其上形成电极（诸如像素电极）或布线之后。

[0143] 尽管在该实施例中描述了用于制造图 1D 中所示的底栅型薄膜晶体管 150 的方法，但是该实施例的结构不限于此。还可以使用相似的材料和相似的方法形成如图 3A 中所示的具有底栅结构的底接触类型（倒置共面类型）的薄膜晶体管 160、或如图 3B 中所示的包括沟道保护层 110 的沟道保护类型（也被称为沟道停止类型）的薄膜晶体管 170 等。图 3C 图示了沟道刻蚀类型的薄膜晶体管的另一示例。图 3C 中所示的薄膜晶体管 180 具有如下结构：其中栅极电极层 101 延伸到超过氧化物半导体层 103 的边缘部分的外侧。

[0144] 为了减少光刻步骤中的光掩模和步骤的数目，可以利用使用多色调掩模形成的抗蚀剂掩模来执行刻蚀，多色调掩模是光透射通过该掩模以便具有多种强度的曝光掩模。由于使用多色调掩模形成的抗蚀剂掩模具有多种厚度并且可以通过执行刻蚀而被进一步改变形状，因此可以在多个刻蚀步骤中使用抗蚀剂掩模来提供不同的图案。因此，可以使用多色调掩模形成与至少两种不同的图案对应的抗蚀剂掩模。因此，可以减少曝光掩模的数目并且还可以减少相应的光刻步骤的数目，由此可以实现工艺的简化。

[0145] 注意，薄膜晶体管的沟道长度（图 2 中的 L）被定义为源极电极层 105a 和漏极电极层 105b 之间的距离，并且沟道保护薄膜晶体管的沟道长度被定义为沟道保护层在与载流子流动方向平行的方向上的宽度。

[0146] 通过这种方式，利用功函数至少低于氧化物半导体的功函数的金属的氧化物，可以形成其中氧化物半导体和金属的氧化物之间的接触电阻小的半导体装置。

[0147] 该实施例可以与任何其他实施例组合实施。

[0148] [实施例 4]

[0149] 在该实施例中,将描述如下情况,其中制造薄膜晶体管并且制造具有显示功能的半导体装置(也被称为显示装置),其中这些薄膜晶体管被用于像素部分和驱动器电路。此外,驱动器电路可以形成在与像素部分相同的基板上,由此可以获得面板上的系统。

[0150] 显示装置包括显示元件。作为显示元件,可以使用液晶元件(也被称为液晶显示元件)或者发光元件(也被称为发光显示元件)。发光元件在其类别中包括亮度受电流或电压控制的元件,并且特别是包括无机电致发光(EL)元件、有机EL元件等。此外,可以使用其对比度通过电效应改变的显示介质,诸如电子墨水。

[0151] 此外,显示装置包括其中密封有显示元件的面板,以及其中将包括控制器的IC等安装在面板上的模块。显示装置涉及在显示装置的制造工艺中完成显示元件之前的元件基板的一个模式,并且元件基板设置有用向多个像素中的每一个中的显示元件提供电流的部件。特别是,元件基板可以处于仅形成显示元件的像素电极之后的状态、形成将作为像素电极的导电层之后并且在刻蚀导电层以形成像素电极之前的状态、或者任何其他状态。

[0152] 注意,本说明书中的显示装置意指图像显示装置、显示装置、或者光源(包括照明装置)。此外,显示装置在其类别中还包括如下模块:附接了诸如柔性印刷电路(FPC)、带式自动接合(TAB)带、或者带式载体封装(TCP)的连接器的模块;具有在其末端处设置有印刷布线板的TAB带或者TCP的模块;以及其中集成电路(IC)通过玻璃上芯片(COG)直接安装在显示元件上的模块。

[0153] 在该实施例中,液晶显示装置的示例被描述为一种半导体装置,其作为本发明的一个实施例。首先,将参照图5A1、5A2和5B描述作为半导体装置的一个实施例的液晶显示面板的外观和横截面。图5A1和5A2每一均为面板的顶视图,其中通过密封剂4005将每一均包括基于In-Ga-Zn-O的非单晶层的薄膜晶体管4010和4011以及在第一基板4001上形成的液晶元件4013密封在第一基板4001和第二基板4006之间。图5B是沿图5A1和5A2的线M-N截取的横截面视图。

[0154] 密封剂4005被设置为围绕设置在第一基板4001上的像素部分4002和扫描线驱动器电路4004。第二基板4006设置在像素部分4002和扫描线驱动器电路4004上。因此,像素部分4002和扫描线驱动器电路4004与液晶层4008一起被第一基板4001、第二基板4006和密封剂4005密封。使用单晶半导体或多晶半导体在分立制备的基板上形成的单线驱动器电路4003被安装在第一基板4001上的与被密封剂4005围绕的区域不同的区域中。

[0155] 注意,对分立形成的驱动器电路的连接方法没有特别限制,并且可以使用COG、线接合、或TAB等。图5A1图示了通过COG安装单线驱动器电路4003的示例,而图5A2图示了通过TAB安装单线驱动器电路4003的示例。

[0156] 设置在第一基板4001上的像素部分4002和扫描线驱动器电路4004每一均包括多个薄膜晶体管。图5B图示了像素部分4002中包括的薄膜晶体管4010和扫描线驱动器电路4004中包括的薄膜晶体管4011。保护绝缘层4020和4021设置在薄膜晶体管4010和4011上。

[0157] 包括实施例1中描述的氧化物半导体层的薄膜晶体管可以用作薄膜晶体管4010和4011中的每一个。注意,薄膜晶体管4010和4011的源极电极层和漏极电极层被形成成为具有锌层和钨层的叠层结构,其中锌层与氧化物半导体层接触。在该实施例中,薄膜晶体管4010和4011是n沟道薄膜晶体管。

[0158] 导电层 4040 设置在绝缘层 4021 的一部分上,其与驱动器电路的薄膜晶体管 4011 中的氧化物半导体层的沟道形成区域重叠。导电层 4040 设置在与氧化物半导体层的沟道形成区域重叠的位置,由此可以降低在 BT 测试之前和之后的薄膜晶体管 4011 的阈值电压的改变量。此外,可以通过将导电层 4040 设置在与驱动器电路的薄膜晶体管 4011 重叠的部分中来执行静电阻挡,使得可以获得常断型 (normally off) 薄膜晶体管。静电阻挡指的是阻挡外部电场,就是说,防止外部电场作用在内部 (包括 TFT 等的电路)。可以降低 BT 测试之前和之后之间的薄膜晶体管 4011 的阈值电压的改变量。导电层 4040 的电位可以与薄膜晶体管 4011 的栅极电极层的电位相同或不同。导电层 4040 也可以用作第二栅极电极层。替代地,导电层 4040 的电位可以是 GND 或 0V,或者导电层 4040 可以处于浮置状态。

[0159] 液晶元件 4013 中包括的像素电极层 4030 电连接到薄膜晶体管 4010。液晶元件 4013 的对置电极层 4031 形成在第二基板 4006 上。其中像素电极层 4030、对置电极层 4031 和液晶层 4008 彼此重叠的部分对应于液晶元件 4013。注意,像素电极层 4030 和对置电极层 4031 设置有分别用作对准膜的绝缘层 4032 和绝缘层 4033,并且液晶层 4008 夹在其间具有绝缘层 4032 和 4033 的电极层之间。

[0160] 在形成绝缘层 4032 之后,可以在 200°C 至 300°C 执行烘焙。

[0161] 注意,第一基板 4001 和第二基板 4006 可以由玻璃、金属 (典型地,不锈钢)、陶瓷或塑料形成。作为塑料,可以使用玻璃纤维强化塑料 (FRP) 板、聚氟乙烯 (PVF) 膜、聚酯膜、或者丙烯酸树脂膜。此外,可以使用具有如下结构的片,其中铝箔夹在 PVF 膜或聚酯膜之间。

[0162] 间隔物 4035 是通过绝缘层的选择性刻蚀获得的柱状间隔物,并且被设置来控制像素电极层 4030 和对置电极层 4031 之间的距离 (单元间隙)。注意,可以使用球形间隔物代替柱状间隔物。此外,对置电极层 4031 电连接到在与薄膜晶体管 4010 相同的基板上形成的公共电位线。此外,利用公共连接部分,对置电极层 4031 和公共电位线可以通过布置在一对基板之间的导电颗粒彼此电连接。注意,导电颗粒被包含在密封剂 4005 中。

[0163] 替代地,可以使用不需要对准膜的呈现蓝相的液晶。蓝相是液晶相之一,其在胆甾型液晶的温度增加时,就在胆甾型相变为各向同性相之前生成。由于蓝相仅在窄的温度范围内生成,因此含有 5wt% 或更多的手性剂的液晶组分用于液晶层 4008 以便改进温度范围。包括呈现蓝相的液晶和手性剂的液晶组分具有 1 毫秒 (msec) 或更小的短的响应速度,具有光学各向同性,使得不需要对准处理,并且具有小的视角依赖性。

[0164] 当使用呈现蓝相的液晶时,不需要对对准膜的摩擦处理;因此,可以防止由摩擦处理引起的静电放电损坏并且可以减少制造工艺中的液晶显示装置的缺陷和损伤。因此,可以提高制造液晶显示装置的生产率。特别地,使用氧化物半导体层的薄膜晶体管具有如下可能性,薄膜晶体管的电特性可能因静电的影响而显著改变并且偏离设计范围。因此,将呈现蓝相的液晶材料用于包括使用氧化物半导体层的薄膜晶体管的液晶显示装置是较有效的。

[0165] 注意,该实施例中描述的液晶显示装置是透射型液晶显示装置的示例;然而,该液晶显示装置也可以应用于反射型液晶显示装置或者半透射型液晶显示装置。

[0166] 该实施例中描述的液晶显示装置的示例被图示为其中偏振片设置在基板的外表面上 (在观看者侧),并且用于显示元件的着色层和电极层以该顺序设置在基板的内表面

上;然而,偏振片可以设置在基板的内表面上。偏振片和着色层的堆叠结构不限于该实施例,并且可以根据偏振片和着色层的材料或者制造工艺的条件而适当地设定。此外,可以按照需要设置用作黑矩阵的光阻挡层。

[0167] 此外,在该实施例中,为了降低薄膜晶体管的表面粗糙度并且提高薄膜晶体管的可靠性,利用用作保护层的绝缘层 4020 和用作平坦化绝缘层的绝缘层 4021 覆盖薄膜晶体管。注意,保护层被设置来防止诸如空气中含有的有机物、金属或水蒸气的污染杂质进入并且优选地是致密的膜。保护层可以通过溅射方法由氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层、氧化铝层、氮化铝层、氧氮化铝层和 / 或氮氧化铝层的叠层或单层形成。在该实施例中描述了其中通过溅射方法形成保护层的示例;然而,对方法没有特别限制,并且可以使用多种方法。

[0168] 这里,形成具有叠层结构的绝缘层 4020 作为保护层。这里,作为绝缘层 4020 的第一层,通过溅射方法形成氧化硅层。在其中铝层用于源极电极层和漏极电极层的情况下,将氧化铝层用于保护层提供了防止所使用的铝层的隆起的有效效果。

[0169] 作为绝缘层 4020 的第二层,通过溅射方法形成氮化硅层。将氮化硅层用作保护层可以防止诸如钠离子的移动离子进入半导体区域,由此抑制 TFT 的电特性的变化。

[0170] 绝缘层 4021 被形成作为平坦化绝缘层。作为绝缘层 4021,可以使用耐热的有机材料,诸如聚酰亚胺、丙烯酸树脂、苯并环丁烯、聚酰胺或者环氧树脂。除了以上有机材料之外,还可以使用低介电常数材料(低 k 材料)、基于硅氧烷的树脂、PSG(磷硅酸盐玻璃)、或 BPSG(硼磷硅酸盐玻璃)等。注意,绝缘层 4021 可以通过堆叠由这些材料形成的多个绝缘层形成。

[0171] 注意,基于硅氧烷的树脂对应于使用基于硅氧烷的材料作为起始材料形成的包括 Si-O-Si 键的树脂。基于硅氧烷的树脂可以包括有机基团(例如,烷基基团或芳基基团)或者氟基团作为取代基。此外,有机基团可以包括氟基团。

[0172] 对形成绝缘层 4021 的方法没有特别限制。可以根据材料,通过诸如溅射、SOG 方法、旋涂方法、浸渍方法、喷涂方法、液滴喷出方法(例如,喷墨方法、丝网印刷、或者胶印)的方法,或者诸如刮刀、辊涂机、幕涂机或刀涂机的工具,来形成绝缘层 4021。在其中使用材料溶液形成绝缘层 4021 的情况下,可以在烘焙步骤的同时执行半导体层的退火(300°C 至 400°C)。绝缘层 4021 的烘焙步骤还用作半导体层的退火,由此可以高效地制造半导体装置。

[0173] 可以使用光透射导电材料,诸如含有氧化铟的氧化铟、含有氧化铟的氧化铟锌、含有氧化钛的氧化铟、含有氧化钛的氧化铟锡、氧化铟锡(以下称为 ITO)、氧化铟锌、或者被添加氧化硅的氧化铟锡等,来形成像素电极层 4030 和对置电极层 4031。

[0174] 包括导电高分子(也被称为导电聚合物)的导电组分可用于像素电极层 4030 和对置电极层 4031。使用该导电组分形成的像素电极优选地具有小于或等于 10000 Ω /方的薄层电阻以及在 550nm 的波长下大于或等于 70% 的透射率。此外,该导电组分中包括的导电高分子的电阻率优选小于或等于 0.1 $\Omega \cdot \text{cm}$ 。

[0175] 作为导电高分子,可以使用所谓的 π 电子共轭导电聚合物。作为其示例,可以给出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、两种或更多种以上材料的共聚物等。

[0176] 此外,可以将多种信号和电位从 FPC 4018 提供给分立形成的信号线驱动器电路 4003、扫描线驱动器电路 4004、或者像素部分 4002。

[0177] 在该实施例中,使用与液晶元件 4013 中包括的像素电极层 4030 相同的导电层形成连接端子电极 4015。使用与薄膜晶体管 4010 和 4011 中包括的源极电极层和漏极电极层相同的导电层形成端子电极 4016。因此,端子电极 4016 具有锌层 4014 和钨层的叠层结构。

[0178] 连接端子电极 4015 通过各向异性导电层 4019 电连接到 FPC 4018 中包括的端子。

[0179] 图 5A1、5A2 和 5B 图示了其中信号线驱动器电路 4003 被分立地形成并且安装在第一基板 4001 上的示例;然而,该实施例不限于该结构。扫描线驱动器电路可以分立地形成并且随后安装,或者仅信号线驱动器电路的一部分或扫描线驱动器电路的一部分可以分立地形成并且随后安装。

[0180] 此外,如果需要,针对每个像素设置滤色器。此外,在第一基板 4001 和第二基板 4006 的外侧设置偏振片或漫射板。此外,使用冷阴极管或 LED 作为背光光源获得液晶显示模块。

[0181] 对于液晶显示模块,可以使用扭转向列 (TN) 模式、共面转换 (IPS) 模式、边缘场转换 (FFS) 模式、多畴垂直对准 (MVA) 模式、构图垂直对准 (PVA) 模式、轴向对称对准微单元 (ASM) 模式、光学补偿双折射 (OCB) 模式、铁电液晶 (FLC) 模式、或反铁电液晶 (AFLC) 模式等。

[0182] 通过以上步骤,可以制造包括具有出色的电特性的薄膜晶体管的液晶显示装置。

[0183] 该实施例可以与任何其他实施例组合实施。

[0184] [实施例 5]

[0185] 电子纸的示例将被描述为半导体装置的一个实施例。

[0186] 实施例 1 中描述的薄膜晶体管可以用于电子纸,在电子纸中电子墨水由电连接到开关元件的元件驱动。电子纸也被称为电泳显示装置 (电泳显示器),并且其优点在于,其具有与常规纸张相同的水平的可读性、比其他显示装置低的功耗,并且可以被设定为具有轻且薄的形式。

[0187] 电泳显示器可以具有多种模式。电泳显示器包含分散在溶剂或溶质中的多个微囊,每个微囊包含荷正电的第一颗粒和荷负电的第二颗粒。通过将电场施加于微囊,微囊中的颗粒在彼此相反的方向上移动,并且仅显示在一侧汇集的颗粒的颜色。注意,第一颗粒和第二颗粒均包含染料并且在没有电场的情况下不移动。此外,第一颗粒和第二颗粒具有不同的颜色 (其可以是无色的)。

[0188] 因此,电泳显示器是利用所谓的介电泳效应的显示器,具有高介电常数的物质利用该介电泳效应向高电场区域移动。

[0189] 其中上述微囊分散在溶剂中的溶液被称为电子墨水。该电子墨水可以通过印刷被应用到玻璃、塑料、衣服、纸张等的表面。此外,通过使用滤色器或具有染料的颗粒,还可以实现彩色显示。

[0190] 此外,如果在有源矩阵基板上适当地排列多个上述微囊以便使它们置于两个电极之间,则可以完成有源矩阵显示装置,并且可以通过向微囊施加电场来执行显示。例如,可以使用通过使用实施例 1 中描述的薄膜晶体管获得的有源矩阵基板。

[0191] 注意,微囊中的第一颗粒和第二颗粒均可由选自导电材料、绝缘材料、半导体材料、磁性材料、液晶材料、铁电材料、电致发光材料、电致变色材料和磁泳材料的单种材料形成,或者由这些材料中的任意材料的复合材料形成。

[0192] 图 6 图示了作为半导体装置的示例的有源矩阵电子纸。可以按与实施例 3 中描述的薄膜晶体管相似的方式制造用于该半导体装置的薄膜晶体管 581,并且薄膜晶体管 581 包括作为源极电极层和漏极电极层的与氧化物半导体层接触的氧化铟层的堆叠。

[0193] 图 6 中的电子纸是使用扭转球显示系统的显示装置的示例。扭转球显示系统指的是如下方法,其中每一均着色成黑色和白色的球形颗粒布置在作为用于显示元件的电极层的第一电极层和第二电极层之间,并且在第一电极层和第二电极层之间生成电位差以控制球形颗粒的取向,从而执行显示。

[0194] 密封在基板 580 和基板 596 之间的薄膜晶体管 581 是底栅型薄膜晶体管并且覆盖有绝缘层 583。薄膜晶体管 581 的源极电极层或漏极电极层通过在绝缘层 583 和绝缘层 585 中形成的开口电连接到第一电极层 587。扭转球 589 设置在第一电极层 587 和第二电极层 588 之间。每个扭转球 589 包括黑色区域 590a、白色区域 590b 以及黑色区域 590a 和白色区域 590b 周围的填充有液体的空腔 594。扭转球 589 的周围填充有诸如树脂的填料 595(参见图 6)。第一电极层 587 对应于像素电极,而第二电极层 588 对应于公共电极。第二电极层 588 电连接到设置在与薄膜晶体管 581 相同的基板上的公共电位线。利用公共连接部分,第二电极层 588 可以通过设置在一对基板之间的导电颗粒电连接到公共电位线。

[0195] 此外,不同于扭转球,可以使用电泳元件。使用其中封装了透明液体、荷正电的白色微颗粒和荷负电的黑色微颗粒的、具有约 $10\ \mu\text{m}$ 至 $200\ \mu\text{m}$ 的直径的微囊。在设置在第一电极层和第二电极层之间的微囊中,当通过第一电极层和第二电极层施加电场时,白色微颗粒和黑色微颗粒在相反方向上移动,从而可以显示白色和黑色。使用该原理的显示元件是电泳显示元件并且通常被称为电子纸。电泳显示元件具有比液晶显示元件高的反射,并且因此,不需要辅助光,功耗低,并且可以在阴暗场所识别显示部分。此外,即使当功率不提供给显示部分时,仍可以维持曾经显示的图像。因此,即使具有显示功能的半导体装置(可被简单地称为显示装置或者设置有显示装置的半导体装置)远离电波源,仍可以存储显示的图像。

[0196] 通过以上步骤,可以制造包括具有出色的电特性的薄膜晶体管的电子纸。

[0197] 该实施例可以与任何其他实施例组合实施。

[0198] [实施例 6]

[0199] 将参照图 7A 和 7B 描述对应于根据本发明的半导体装置的一个实施例的发光显示面板(也被称为发光面板)的外观和横截面。图 7A 是其中利用密封剂将形成在第一基板上的发光元件和薄膜晶体管密封在第一基板和第二基板之间的面板的平面视图。图 7B 是沿图 7A 的线 H-I 截取的横截面视图。

[0200] 密封剂 4505 被设置为围绕设置在第一基板 4501 上的像素部分 4502、信号线驱动器电路 4503a 和 4503b、以及扫描线驱动器电路 4504a 和 4504b。此外,第二基板 4506 设置在像素部分 4502、信号线驱动器电路 4503a 和 4503b、以及扫描线驱动器电路 4504a 和 4504b 上。因此,像素部分 4502、信号线驱动器电路 4503a 和 4503b 以及扫描线驱动器电路 4504a 和 4504b 与填料 4507 一起由第一基板 4501、密封剂 4505 和第二基板 4506 密封。优

选的是,面板通过保护膜(诸如层压膜或可紫外固化的树脂膜)或者具有高气密性和几乎不脱气的覆盖材料封装,通过这种方式,使得该面板未暴露于外部空气。

[0201] 在第一基板 4501 上形成的像素部分 4502、信号线驱动器电路 4503a 和 4503b、以及扫描线驱动器电路 4504a 和 4504b 每一均包括多个薄膜晶体管,并且在图 7B 中,示出了像素部分 4502 中包括的薄膜晶体管 4510 和信号线驱动器电路 4503a 中包括的薄膜晶体管 4509 作为示例。

[0202] 对于薄膜晶体管 4509 和 4510,可以使用实施例 3 中描述的薄膜晶体管。注意,薄膜晶体管 4509 和 4510 的源极和漏极电极层中的每个具有含有氧化钐的合金层和钼层的叠层结构。该叠层结构中的含有氧化钐的合金层与氧化物半导体层接触。在该实施例中,薄膜晶体管 4509 和 4510 是 n 沟道薄膜晶体管。

[0203] 导电层 4540 设置在绝缘层 4544 的一的部分上,其与用于驱动器电路的薄膜晶体管 4509 中的氧化物半导体层的沟道形成区域重叠。导电层 4540 至少设置在与氧化物半导体层的沟道形成区域重叠的部分中,由此可以减少 BT 测试之前和之后的薄膜晶体管 4509 的阈值电压的改变量。此外,可以通过将导电层 4540 设置在与用于驱动器电路的薄膜晶体管 4509 重叠的位置来执行静电阻挡,使得能够获得常断薄膜晶体管。导电层 4540 的电位可以与薄膜晶体管 4509 的栅极电极层的电位相同或不同。导电层 4540 还可以用作第二栅极电极层。此外,导电层 4540 的电位可以是 GND 或 0V,或者导电层 4540 可以处于浮置状态。

[0204] 在薄膜晶体管 4509 中,形成与包括沟道形成区域的半导体层接触的绝缘层 4541,作为保护绝缘层。可以使用与实施例 1 中描述的保护绝缘层 107 的材料和方法相似的材料和方法来形成绝缘层 4541。此外,用作平坦化绝缘层的绝缘层 4544 覆盖薄膜晶体管以降低由薄膜晶体管引起的表面不平坦。这里,作为绝缘层 4541,通过溅射方法使用实施例 1 中的保护绝缘层 107 形成氧化硅层。

[0205] 绝缘层 4544 被形成为平坦化绝缘层。可以使用与实施例 2 中描述的绝缘层 4021 的材料和方法相似的材料和方法来形成绝缘层 4544。这里,使用丙烯酸树脂用于绝缘层 4544。代替绝缘层 4544,可以设置滤色器层。当执行全彩显示时,例如,发光元件 4511 被用作发绿光元件,相邻的发光元件中的一个发光元件被用作发红光元件,并且另一发光元件被用作发蓝光元件。替选地,可以使用四种发光元件制造能够进行全彩显示的发光显示装置,它们包括发白光元件以及三种发光元件。可以通过如下方式制造能够进行全彩显示的发光显示装置:所有布置的多个发光元件是发白光元件并且具有滤色器等密封基板布置在发光元件 4511 上。呈现诸如白色的单种颜色的材料被形成并且与滤色器或颜色转换层组合,由此可以执行全彩显示。不用说,也可以执行单色光的显示。例如,可以利用白色光发射形成照明系统,或者可以利用单色光发射形成区域颜色发光装置。

[0206] 此外,附图标记 4511 表示发光元件。作为发光元件 4511 中包括的像素电极的第一电极层 4517 电连接到薄膜晶体管 4510 的源极电极层或漏极电极层。注意,尽管发光元件 4511 具有第一电极层 4517、电致发光层 4512 和第二电极层 4513 的叠层结构,但是发光元件 4511 的结构并不限于该实施例中描述的结构。发光元件 4511 的结构可以根据其中从发光元件 4511 提取光的方向等适当地改变。

[0207] 使用有机树脂层、无机绝缘层或有机聚硅氧烷形成分隔物 4520。特别优选的是,可

以在第一电极层 4517 上使用光敏材料形成分隔物 4520 并且形成开口,使得开口的侧壁被形成为具有连续弯曲的倾斜表面。

[0208] 可以利用单个层或者堆叠的多个层形成电致发光层 4512。

[0209] 可以在第二电极层 4513 和分隔物 4520 上形成保护层以防止氧、氢、湿气、二氧化碳等进入发光元件 4511。作为保护层,可以形成氮化硅层、氧化氮化硅层、或 DLC 层等。

[0210] 此外,从 FPC 4518a 和 4518b 将多种信号和电位提供给信号线驱动器电路 4503a 和 4503b、扫描线驱动器电路 4504a 和 4504b、或者像素部分 4502。

[0211] 通过与发光元件 4511 中包括的第一电极层 4517 相同的导电层形成连接端子电极 4515,并且通过与薄膜晶体管 4509 和 4510 中包括的源极和漏极电极层相同的导电层形成端子电极 4516。因此,端子电极 4516 具有含有氧化钨的合金层 4514 和钼层的叠层结构。

[0212] 连接端子电极 4515 通过各向异性导电层 4519 电连接到 FPC 4518a 中所包括的端子。

[0213] 位于从发光元件 4511 提取光的方向上的基板需要具有光透射性质。在该情况下,使用光透射材料,诸如玻璃板、塑料板、聚酯膜或丙烯酸树脂膜等。

[0214] 作为填料 4507,除了诸如氮或氩的惰性气体之外,还可以使用可紫外固化的树脂或者热固性树脂。例如,聚氯乙烯 (PVC)、丙烯酸树脂、聚酰亚胺、环氧树脂、硅酮树脂、聚乙烯醇缩丁醛 (PVB)、或者乙烯乙基丙烯酸酯 (EVA)。例如,氮用于填料。

[0215] 此外,如果需要,可以在发光元件的发光表面上适当地设置诸如偏振片、圆偏振片(包括椭圆偏振片)、延迟片(四分之一波片或半波片)、或者滤色器的光学膜。此外,偏振片或圆偏振片可以设置有防反射膜。例如,可以执行抗眩光处理,借助该抗眩光处理可以通过表面上的凸起和凹陷使反射光漫射以便减少眩光。

[0216] 可以安装信号线驱动器电路 4503a 和 4503 以及扫描线驱动器电路 4504a 和 4504b,作为在分立制备的基板上使用单晶半导体或多晶半导体形成的驱动器电路。替代地,可以仅分立地形成并安装信号线驱动器电路或其一部分或者扫描线驱动器电路或其一部分。该实施例不限于图 7A 和 7B 中图示的结构。

[0217] 通过以上步骤,可以制造包括具有出色的电特性的薄膜晶体管的发光显示装置(显示面板)。

[0218] 该实施例可以与任何其他实施例组合实施。

[0219] [实施例 7]

[0220] 本说明书中公开的半导体装置可以应用于多种电子装置(包括游戏机)。电子装置的示例是电视装置(也被称为电视或电视接收器)、计算机等的监视器、诸如数字照相机或数字摄像机的相机、数字相框、移动电话手持机(也被称为移动电话或移动电话装置)、便携式游戏终端、便携式信息终端、音频再现装置、诸如弹球机的大型游戏机、太阳能电池等。

[0221] 图 8A 图示了移动电话的示例。移动电话 1100 设置有并入在壳体 1101 中的显示部分 1102、操作按钮 1103、外部连接端口 1104、扬声器 1105、麦克风 1106 等。

[0222] 当利用手指等触摸图 8A 中所示的移动电话 1100 的显示部分 1102 时,数据可以被输入到移动电话 1100 中。此外,可以通过利用手指等触摸显示部分 1102 来执行诸如进行呼叫和输入文本的操作。

[0223] 主要存在显示部分 1102 的三种屏幕模式。第一模式是主要用于显示图像的显示模式。第二模式是主要用于输入诸如文本的数据的输入模式。第三模式是显示和输入模式，其是两种模式的组合，即显示模式和输入模式的组合。

[0224] 例如，在进行呼叫或输入文本的情况下，针对显示部分 1102 选择主要用于输入文本的文本输入模式，使得可以输入显示在屏幕上的字符。在该情况下，优选的是在显示部分 1102 的屏幕的几乎所有区域上显示键盘或数字按钮。

[0225] 当包括诸如陀螺仪或加速度传感器的用于检测倾斜的传感器的检测装置设置在移动电话 1100 内部时，可以通过确定移动电话 1100 的方向（移动电话 1100 水平放置用于横向（风景）模式还是竖直放置用于纵向（肖像模式））来自动地切换显示部分 1102 的屏幕上的显示。

[0226] 通过触摸显示部分 1102 或者操作壳体 1101 的操作按钮 1103 来切换屏幕模式。替选地，可以根据显示部分 1102 上显示的图像的种类来切换屏幕模式。例如，当显示在显示部分上的图像的信号是运动图像数据的信号时，屏幕模式变为显示模式。当该信号是文本数据的信号时，屏幕模式变为输入模式。

[0227] 此外，在输入模式中，当在特定的时段内未执行通过触摸显示部分 1102 进行的输入，同时检测到显示部分 1102 中的光学传感器检测的信号时，可以控制屏幕模式从输入模式变为显示模式。

[0228] 显示部分 1102 可以用作图像传感器。例如，当利用手掌或手指触摸显示部分 1102 时，取得掌纹或指纹等的图像，由此可以执行个人识别。此外，通过将发射近红外光的背光或感测光源设置在显示部分中，可以取得手指静脉、手掌静脉等的图像。

[0229] 在显示部分 1102 中，实施例 1 中描述的多个薄膜晶体管被设置为像素的开关元件。

[0230] 图 8B 图示了移动电话的另一示例。便携式信息终端（图 8B 中图示了其一个示例）可以具有多种功能。例如，除了电话功能之外，该便携式信息终端还可以通过并入计算机具有各种数据处理功能。

[0231] 图 8B 中所示的便携式信息终端由壳体 2800 和 2801 形成。壳体 2801 设置有显示面板 2802、扬声器 2803、麦克风 2804、指向装置 2806、相机透镜 2807、外部连接端子 2808 等。壳体 2800 设置有用于对便携式信息终端充电的太阳能电池 2810、外部存储器槽 2811 等。此外，天线并入在壳体 2801 中。

[0232] 此外，显示面板 2802 设置有触摸面板。在图 8B 中以虚线示出了被显示为图像的多个操作键 2805。

[0233] 此外，除了以上结构之外，可以并入非接触 IC 芯片、小型存储器装置等。

[0234] 发光装置可用于显示面板 2802 并且根据应用模式适当地改变显示方向。由于相机镜头 2807 设置在与显示面板 2802 相同的平面中，因此便携式信息终端可以用作视频电话。扬声器 2803 和麦克风 2804 可用于诸如视频呼叫、声音记录和回放的操作，而不限于语音呼叫功能。此外，壳体 2800 和 2801 在被开发为如图 8B 中所示的状态下可以滑动，使得一个壳体搭接在另一壳体上；因此，可以减小便携式信息终端的尺寸，使得便携式信息终端适于随身携带。

[0235] 外部连接端子 2808 可以连接到 AC 适配器和诸如 USB 线缆的多种线缆，并且与个

人计算机等的充电和数据通信是可能的。此外,记录介质可以插入在外部存储器槽 2811 中,并且便携式信息终端可以处置大量数据的存储和传输。

[0236] 此外,除了以上功能之外,可以提供红外通信功能、电视接收功能等。

[0237] 图 9A 图示了电视装置的示例。在电视装置 9600 中,显示部分 9603 并入在壳体 9601 中。显示部分 9603 可以显示图像。这里,壳体 9601 由支架 9605 支承。

[0238] 可以利用壳体 9601 的操作开关或者分立的遥控器 9610 来操作电视装置 9600。可以利用遥控器 9610 的操作键 9609 控制频道和音量,从而可以控制显示部分 9603 上显示的图像。此外,遥控器 9610 可以设置有益于显示从遥控器 9610 输出的数据的显示部分 9607。

[0239] 注意,电视装置 9600 设置有接收器、调制解调器等。利用接收器,可以接收一般的电视广播。此外,当电视装置 9600 经由调制解调器通过有线或无线连接连接到通信网络时,可以执行单向(从传送器到接收器)或者双向(在传送器和接收器之间或者在接收器之间)通信。

[0240] 在显示部分 9603 中,多个实施例 1 中描述的薄膜晶体管被设置为像素的开关元件。

[0241] 图 9B 图示了数字相框的示例。例如,在数字相框 9700 中,显示部分 9703 并入在壳体 9701 中。显示部分 9703 可以显示多种图像。例如,显示部分 9703 可以显示通过数码相机等拍摄的图像的数据并且其作用可以如同常规相框。

[0242] 在显示部分 9703 中,多个实施例 1 中描述的薄膜晶体管被设置为像素的开关元件。

[0243] 注意,数字相框 9700 设置有操作部分、外部连接部分(USB 端子、可以连接到诸如 USB 线缆的各种线缆的端子等)、记录介质插入部分等。尽管这些部件可以设置在其上设置显示部分的表面上,但是对于数字相框 9700 的设计而言,优选的是将它们设置在侧表面或背表面上。例如,存储通过数码相机拍摄的图像的数据的存储器被插入数字相框的记录介质插入部分中,由此图像数据可以被传输并且随后显示在显示部分 9703 上。

[0244] 数字相框 9700 可以被配置成无线地传送和接收数据。可以使用其中无线地传输待显示的期望的图像数据的结构。

[0245] 图 10 是其中根据实施例 4 形成的发光装置被用作室内照明装置 3001 的示例。由于实施例 4 中描述的发光装置的面积可以增加,因此该发光装置可以用作具有大面积的照明装置。此外,实施例 4 中描述的发光装置可以用作台灯 3000。注意,照明设备在其类别中包括壁灯、用于车辆内部的照明装置、引导灯等,以及顶灯和台灯。

[0246] 通过这种方式,根据本发明的一个实施例的薄膜晶体管可以设置在如上文所述的多种电子装置的显示面板中。

[0247] 该实施例可以与任何其他实施例组合实施。

[0248] [实施例 8]

[0249] 本说明书中公开的半导体装置可以应用于电子纸。电子纸可用于多种领域的电子装置,只要它们能够显示数据。例如,电子纸可应用于电子书阅读器(电子书)、海报、诸如列车的车辆中的广告、或者诸如信用卡的各种卡的显示。图 11 中图示了电子装置的示例。

[0250] 图 11 图示了电子书阅读器的示例。例如,电子书阅读器 2700 包括两个壳体,即壳体 2701 和壳体 2703。壳体 2701 和壳体 2703 与铰链 2711 组合,使得可以以铰链 2711 为轴

打开和合上电子书阅读器 2700。通过该结构,电子书阅读器 2700 可以如同纸质书那样操作。

[0251] 显示部分 2705 和显示部分 2707 分别并入壳体 2701 和壳体 2703 中。显示部分 2705 和显示部分 2707 可以显示一个图像或不同图像。在其中显示部分 2705 和显示部分 2707 显示不同图像的情况下,例如,右侧的显示部分(图 11 中的显示部分 2705)可以显示文本并且左侧的显示部分(图 11 中的显示部分 2707)可以显示图形。

[0252] 图 11 图示了其中壳体 2701 设置有操作部分等的示例。例如,壳体 2701 设置有电源开关 2721、操作键 2723、扬声器 2725 等。利用操作键 2723,可以翻页。注意,键盘、指向装置等也可以设置在其上设置显示部分的壳体的表面上。此外,外部连接端子(耳机端子、USB 端子、可以连接到诸如 AC 适配器和 USB 线缆的各种线缆的端子等)、记录介质插入部分等可以设置在壳体的背表面或侧表面上。此外,电子书阅读器 2700 可以具有电子词典的功能。

[0253] 电子书阅读器 2700 可以无线地传送和接收数据。通过无线通信,可以从电子书服务器购买并下载期望的书籍数据等。

[0254] 该实施例可以适当地与根据本发明的一个实施例的薄膜晶体管或者实施例 5 中描述的电子纸的结构组合地实施。

[0255] 该实施例可以与任何其他实施例组合实施。

[0256] 本申请基于在 2009 年 11 月 6 日提交日本专利局的日本专利申请第 2009-255103 号,其整体内容通过引用合并于此。

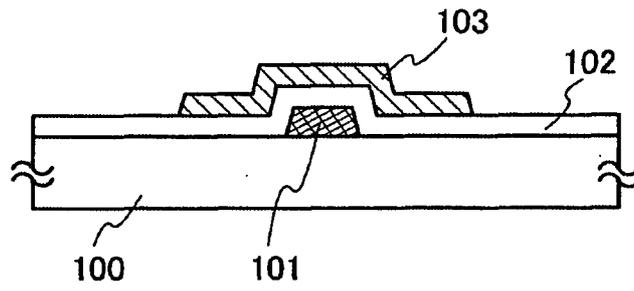


图 1A

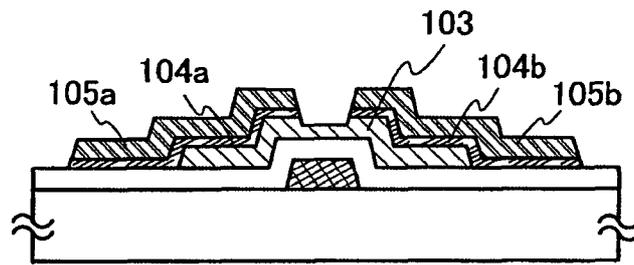


图 1B

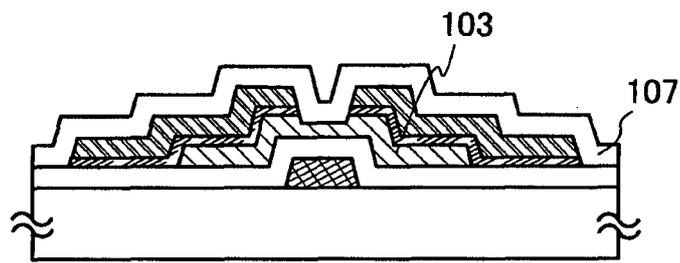


图 1C

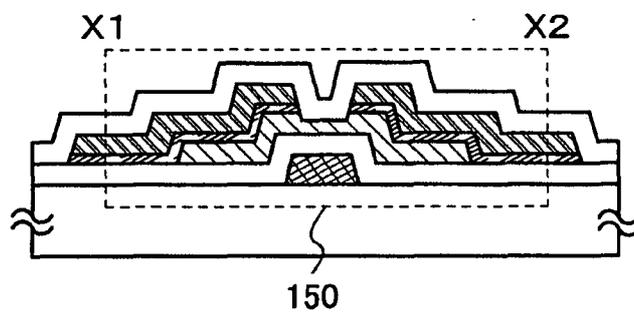


图 1D

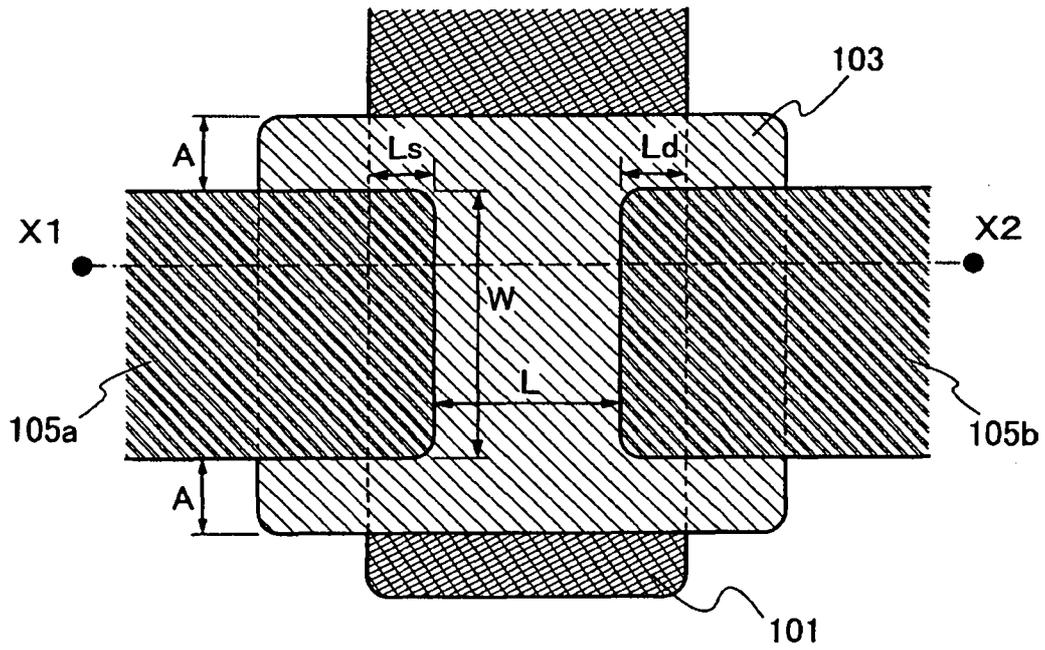


图 2

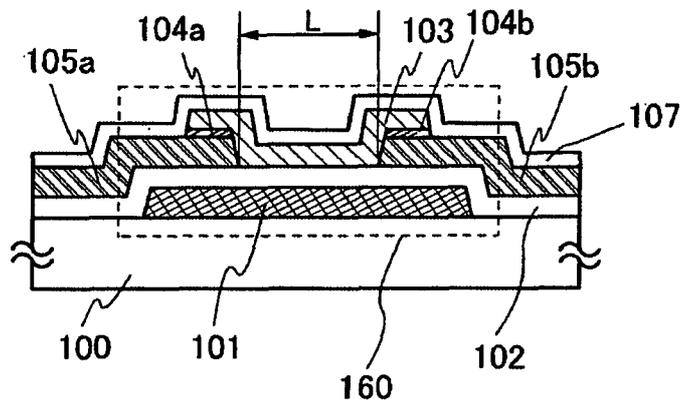


图 3A

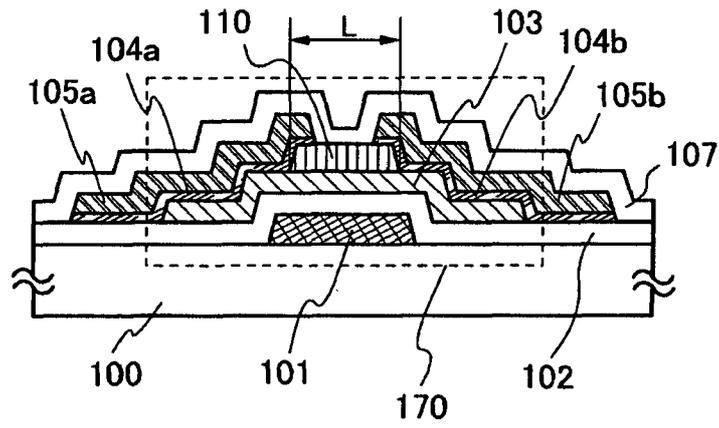


图 3B

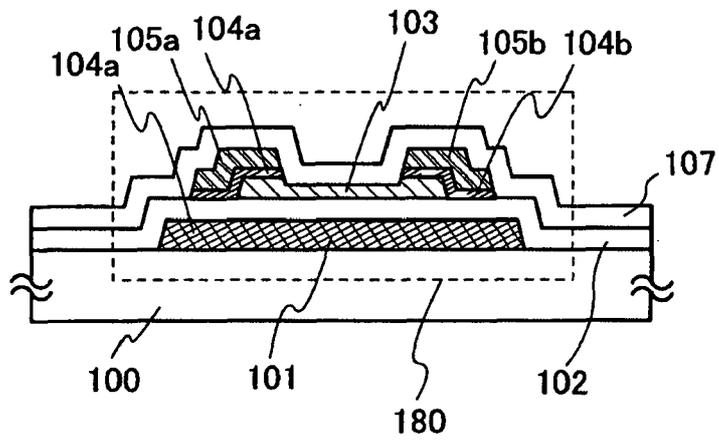


图 3C

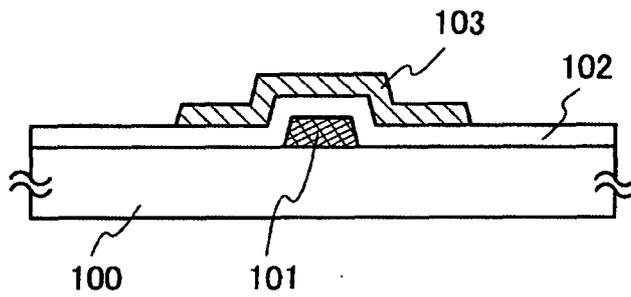


图 4A

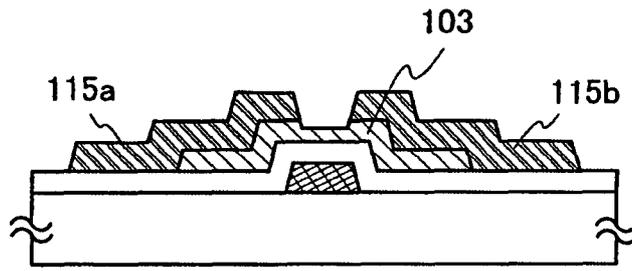


图 4B

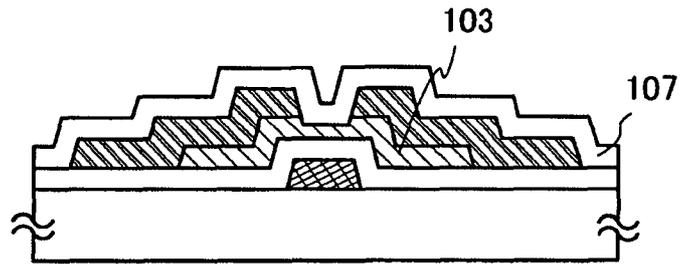


图 4C

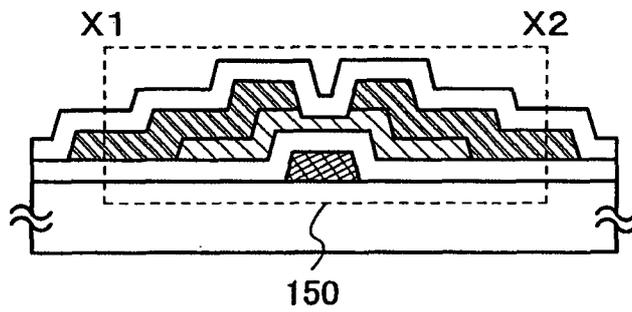
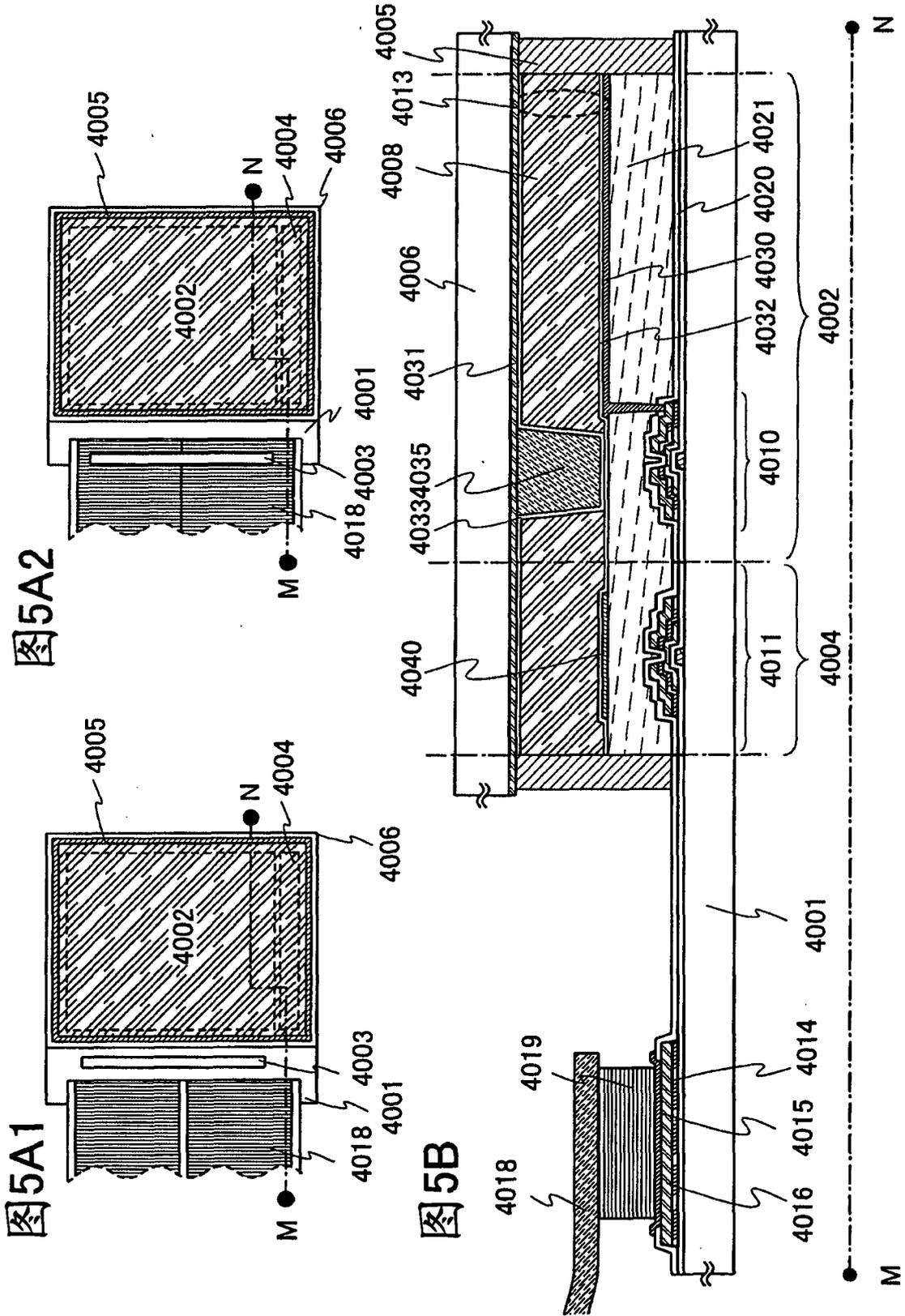


图 4D



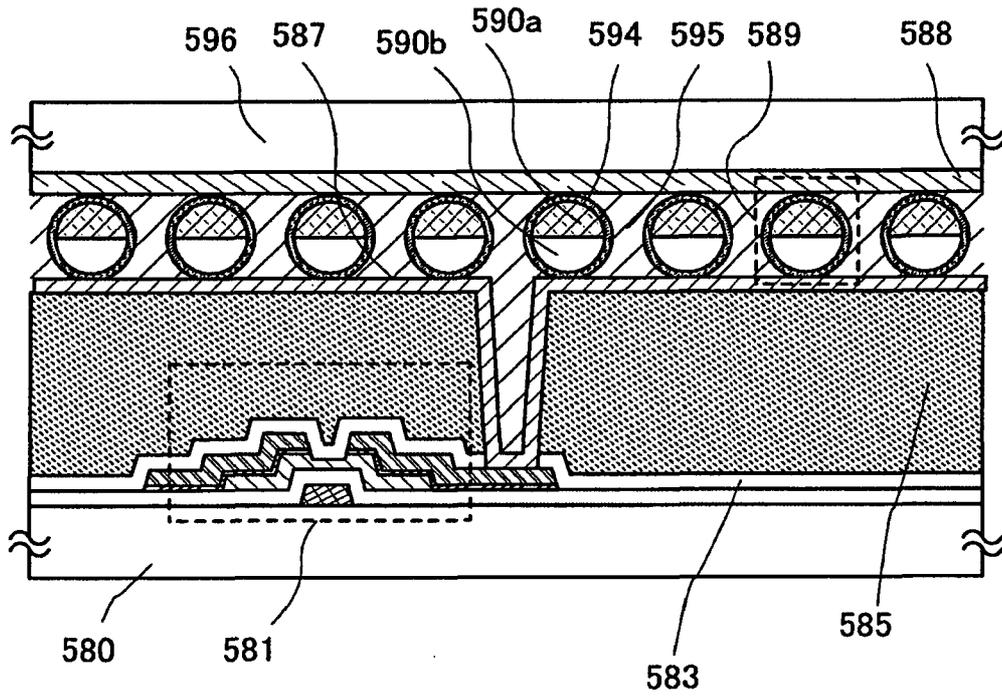


图 6

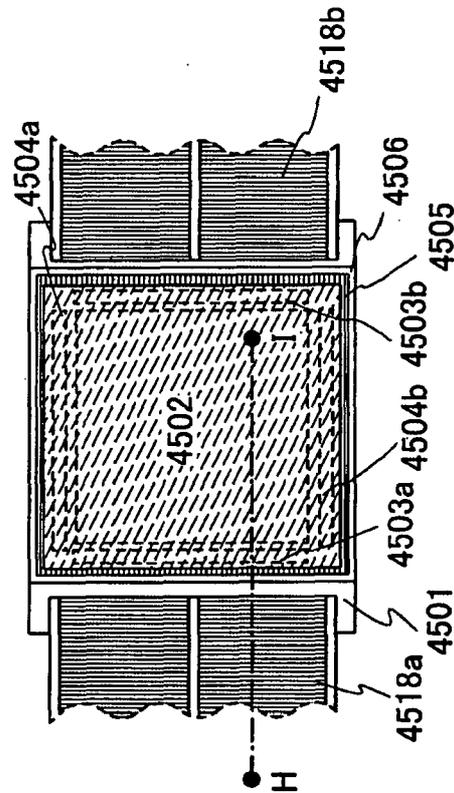


图 7A

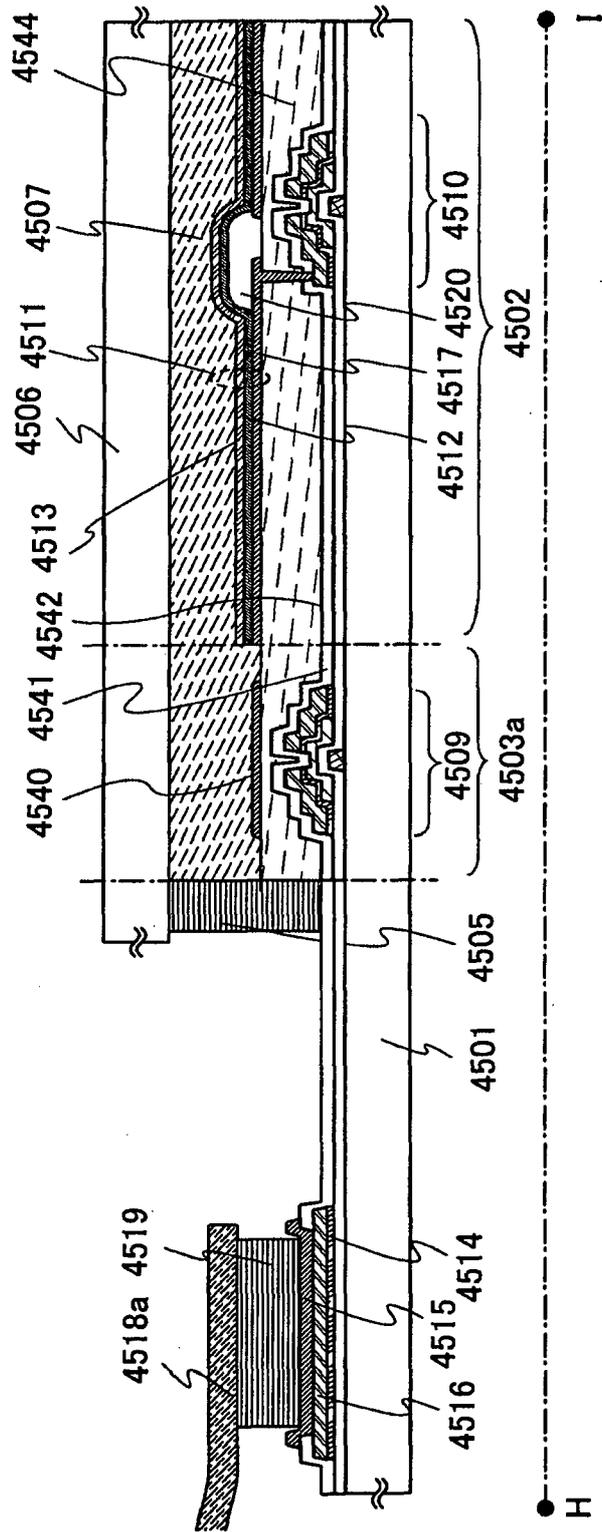


图 7B

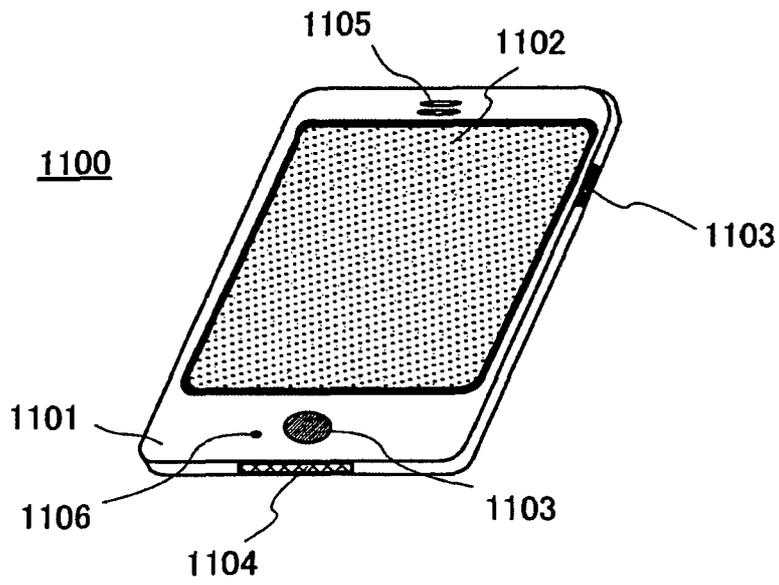


图 8A

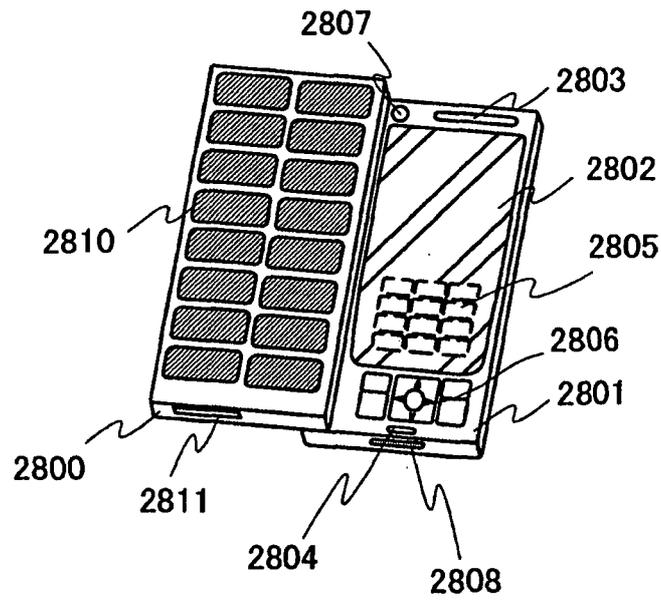


图 8B

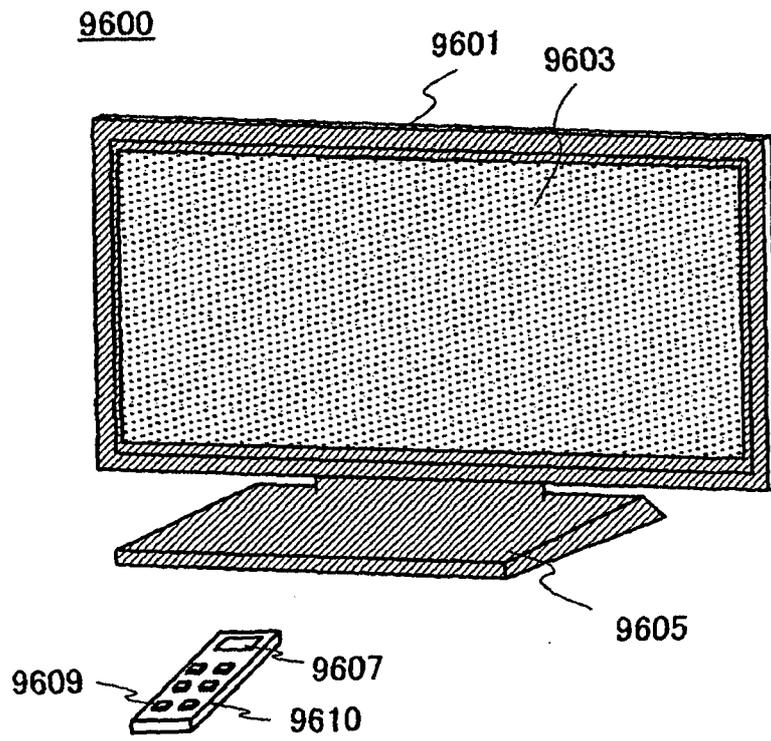


图 9A

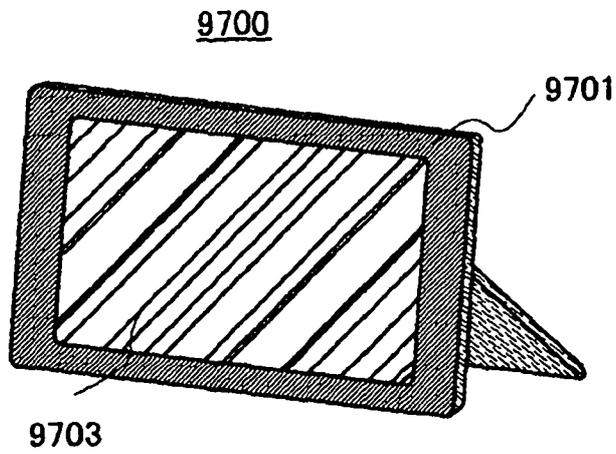


图 9B

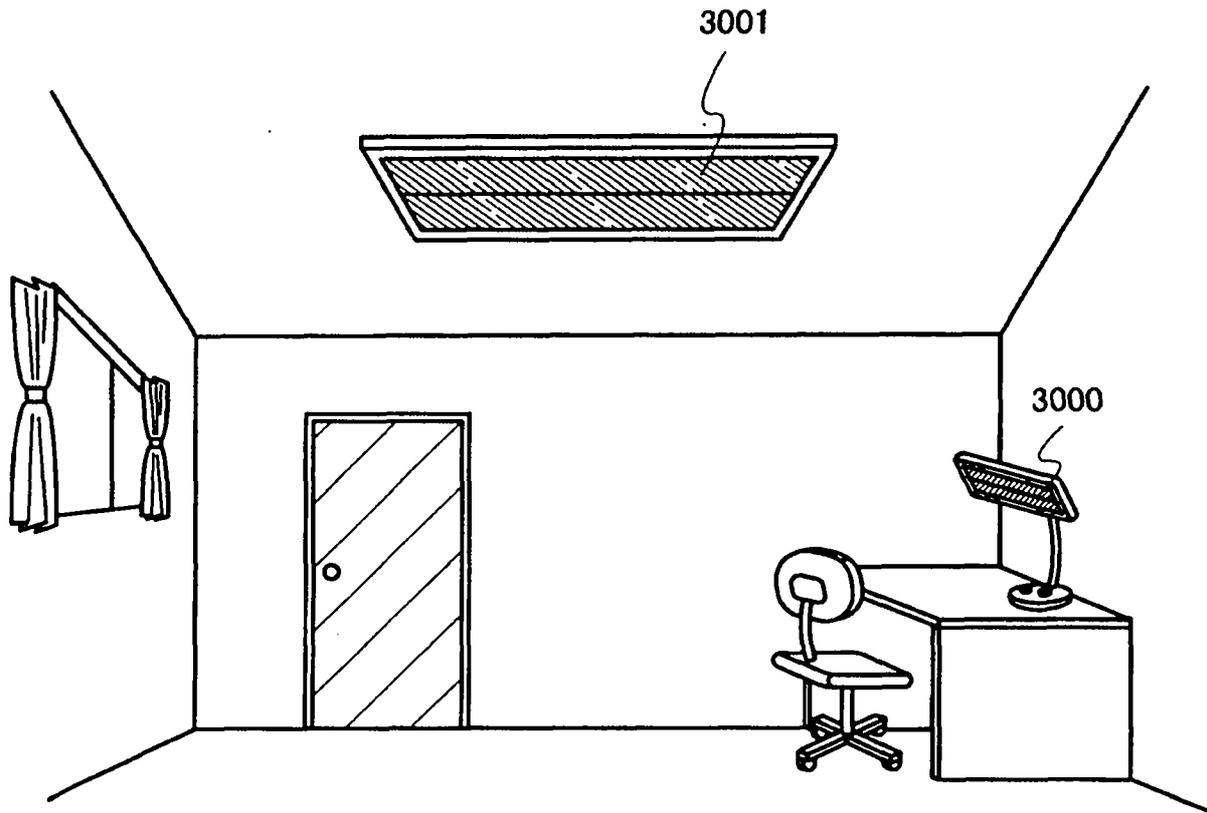


图 10

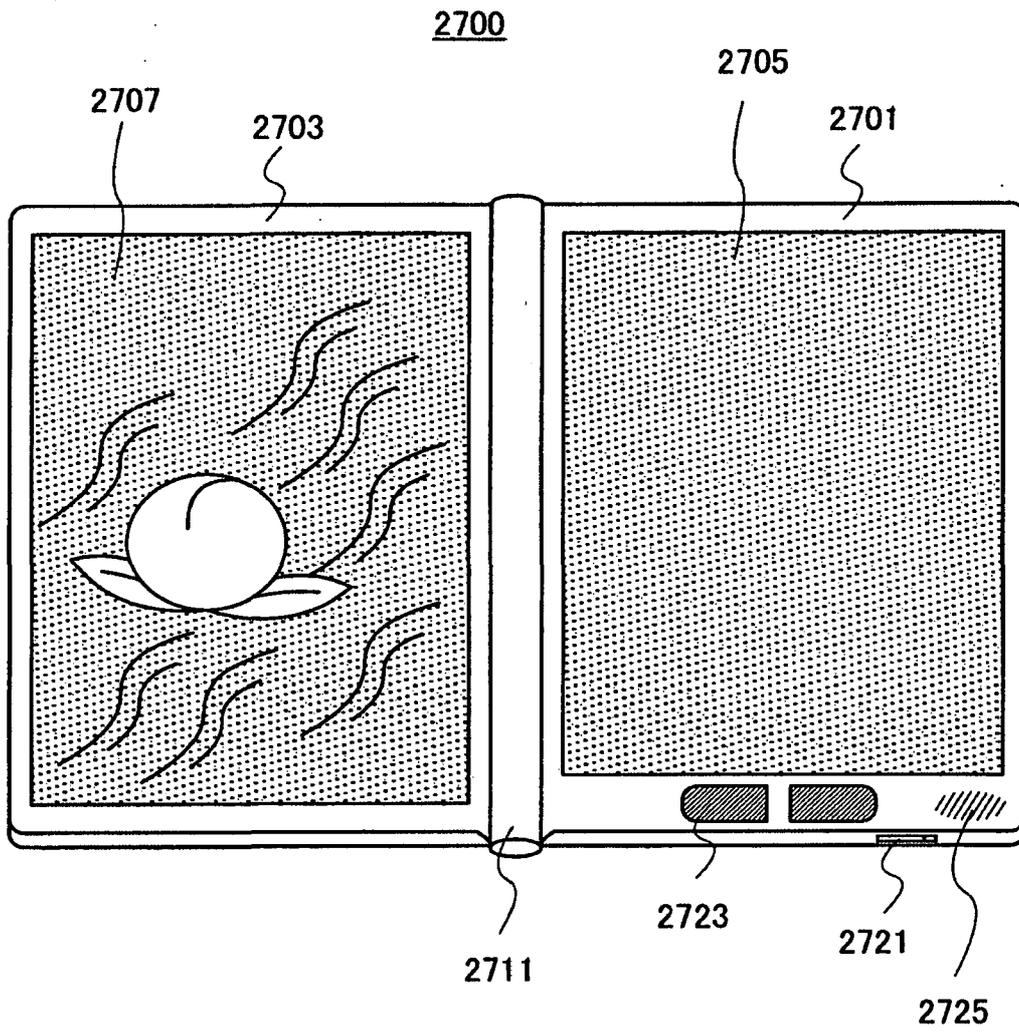


图 11

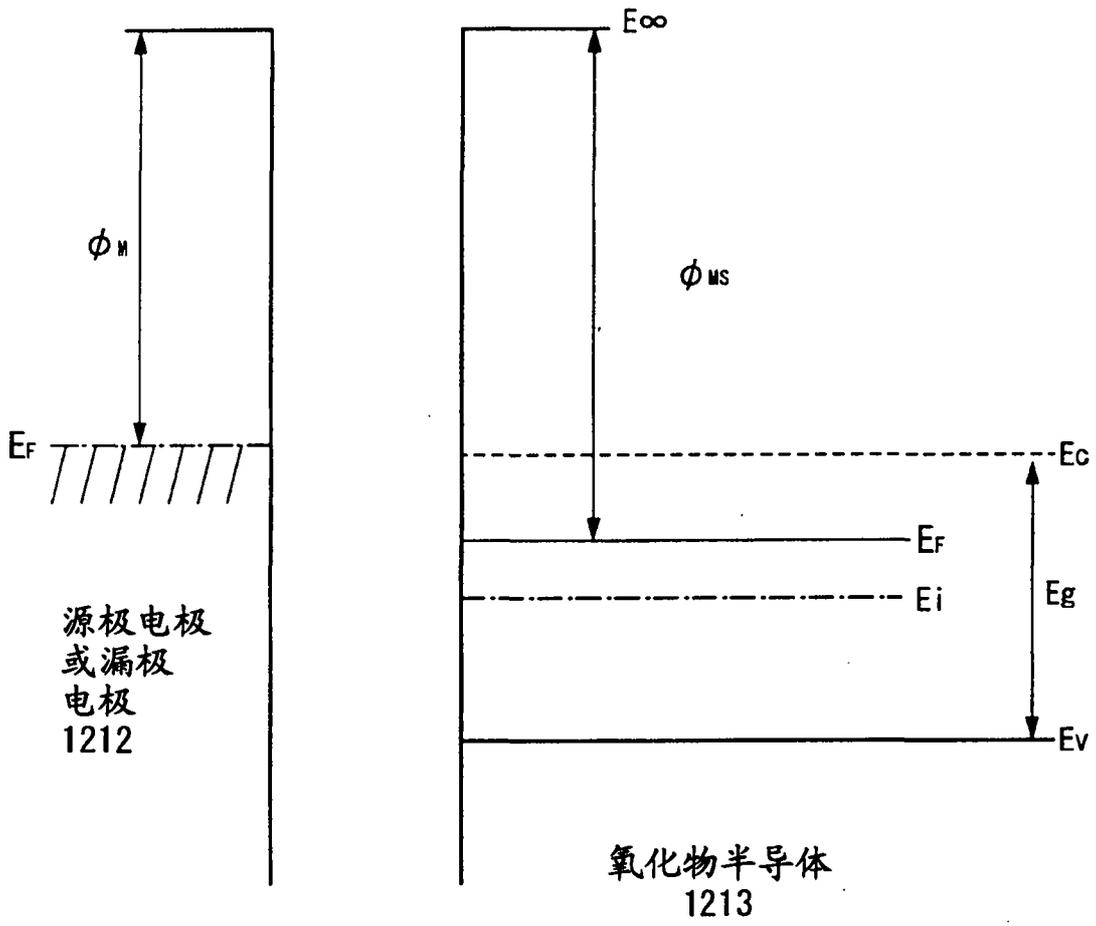


图 12

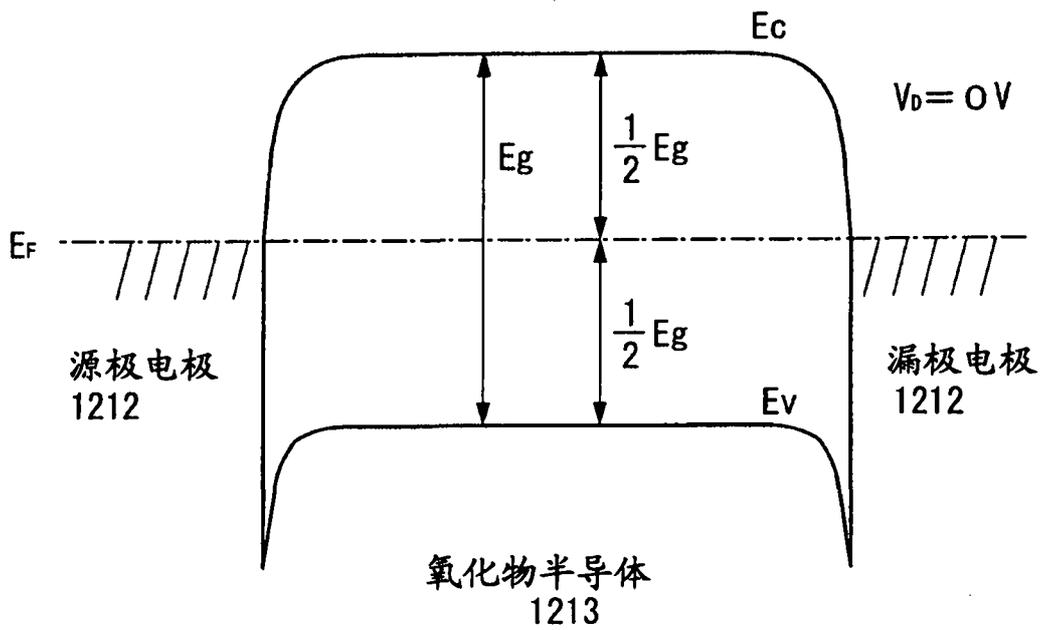


图 13A

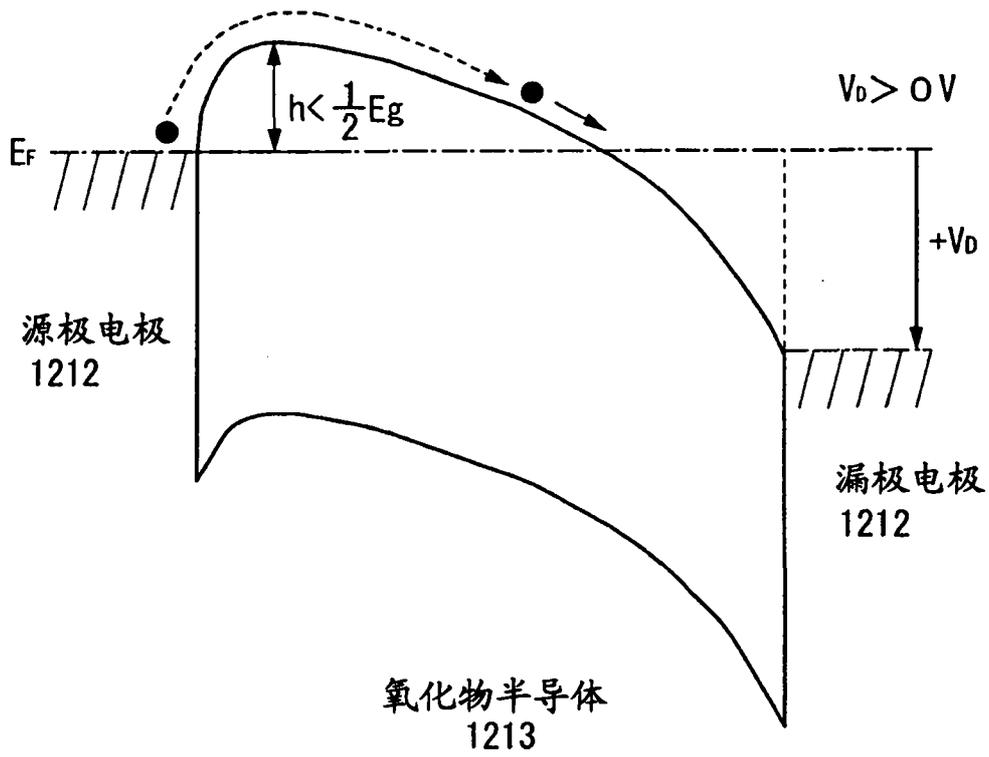


图 13B

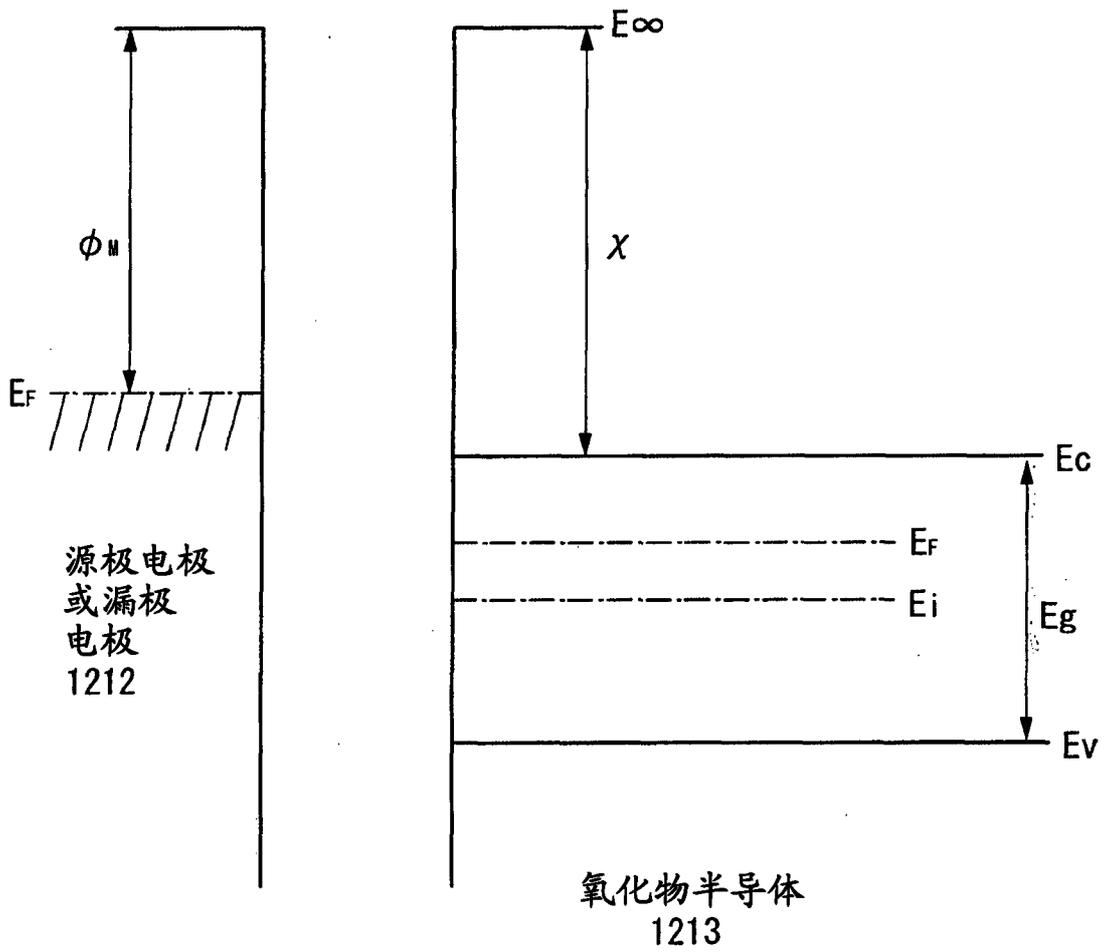


图 14

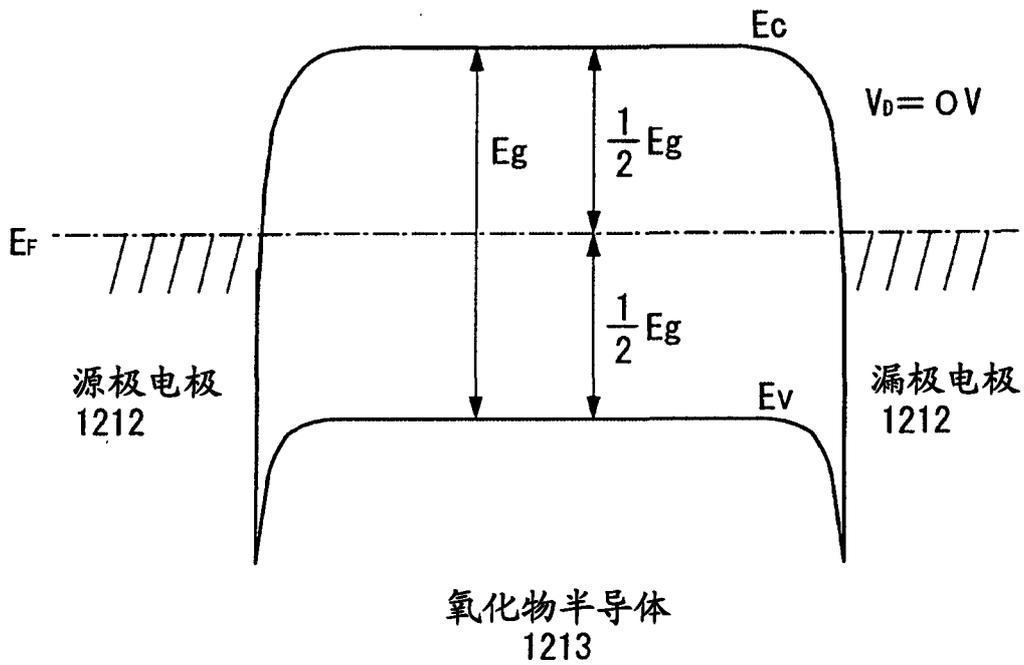


图 15A

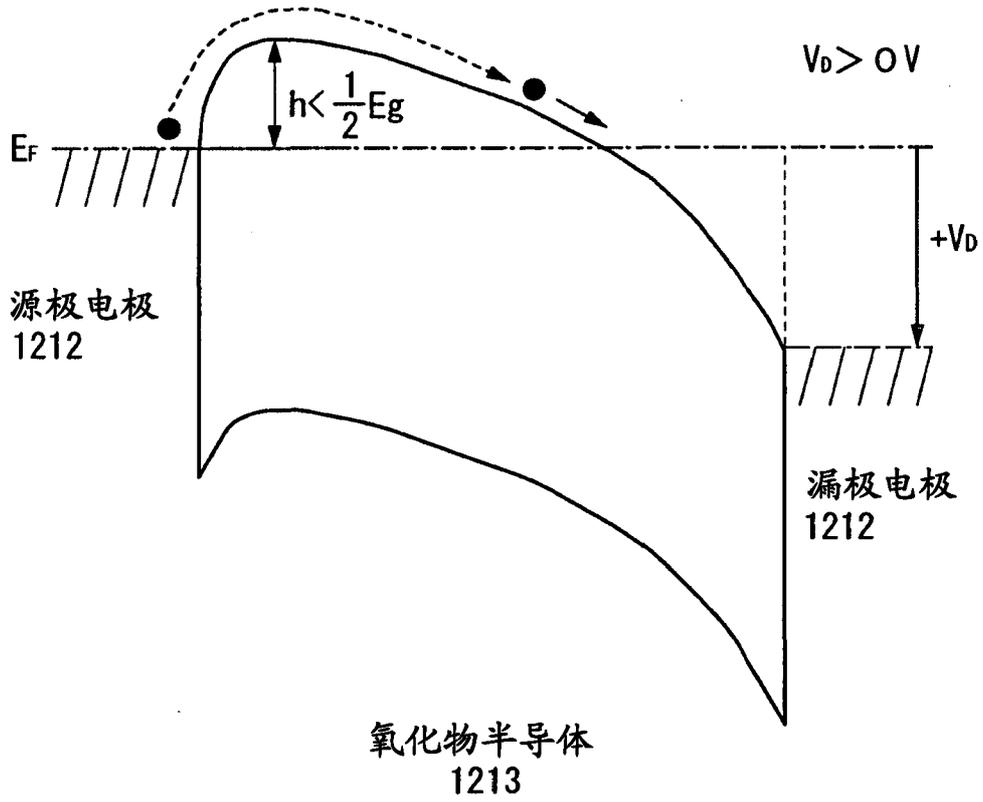


图 15B

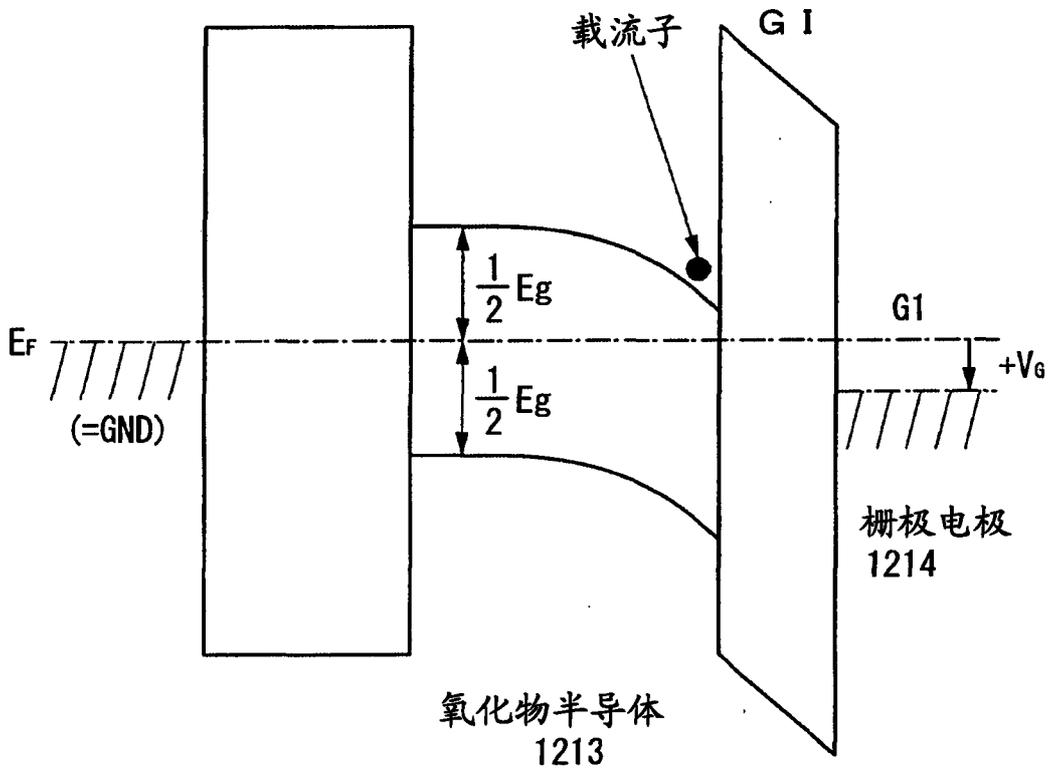


图 16A

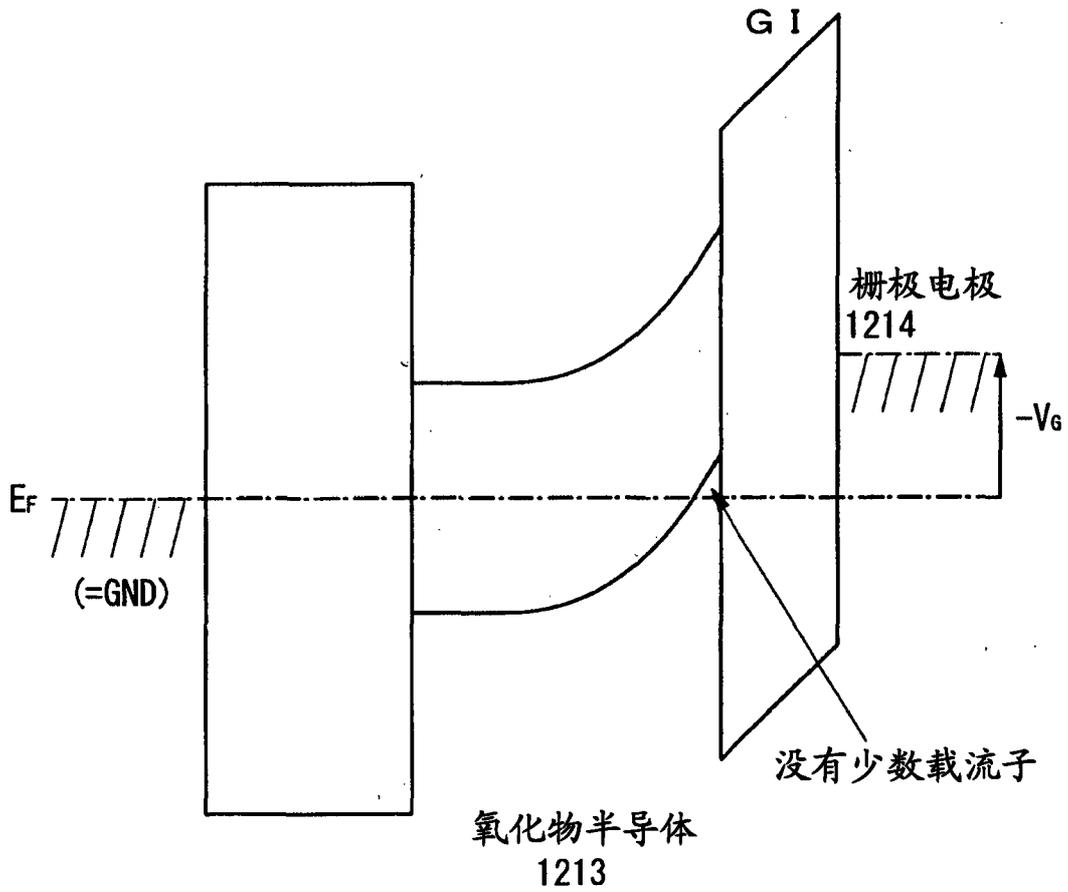


图 16B

附图标记说明

100 :基板 ;101 :栅极电极层 ;102 :栅极绝缘层 ;103 :氧化物半导体层 ;104a :源极电极层 ;104b :漏极电极层 ;105a :源极电极层 ;105b :漏极电极层 ;107 :保护绝缘层 ;110 :沟道保护层 ;150 :薄膜晶体管 ;160 :薄膜晶体管 ;170 :薄膜晶体管 ;以及 180 :薄膜晶体管