

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-201510

(P2019-201510A)

(43) 公開日 令和1年11月21日(2019.11.21)

(51) Int.Cl.
H02M 7/48 (2007.01)F I
H02M 7/48テーマコード (参考)
5H770

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願2018-95912(P2018-95912)
(22) 出願日 平成30年5月18日(2018.5.18)(71) 出願人 501137636
東芝三菱電機産業システム株式会社
東京都中央区京橋三丁目1番1号
(74) 代理人 100108062
弁理士 日向寺 雅彦
(74) 代理人 100168332
弁理士 小崎 純一
(74) 代理人 100146592
弁理士 市川 浩
(74) 代理人 100172188
弁理士 内田 敬人
(72) 発明者 渡辺 拓実
東京都中央区京橋三丁目1番1号 東芝三
菱電機産業システム株式会社内

最終頁に続く

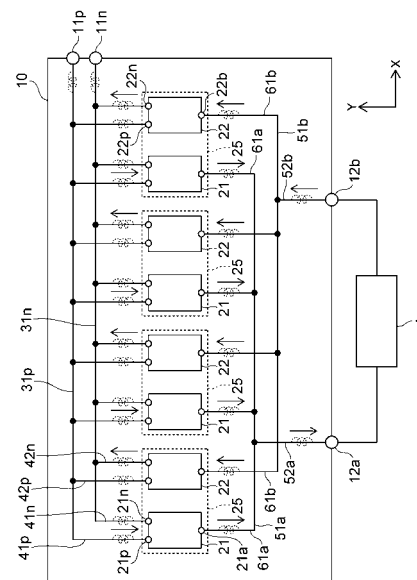
(54) 【発明の名称】 電力変換装置

(57) 【要約】 (修正有)

【課題】 並列接続された半導体素子に流れる電流のアンバランスを低減した電力変換装置を提供する。

【解決手段】 電力変換装置10は、第1直流端子11pと、第2直流端子11nと、第1交流端子12aと、第2交流端子12bと、第1直流端子11pと第2直流端子11nとの間に電氣的に接続され第1交流端子12aに電氣的に接続された第1相変換部21及び第1相変換部21に隣接して配置され第1直流端子11pと第2直流端子11nとの間に電氣的に接続され第2交流端子12bに電氣的に接続された第2相変換部22の第1の組と、第1相変換部21に電氣的に並列接続された第3相変換部及び第3相変換部に隣接して配置され第2相変換部22に電氣的に並列接続された第4相変換部の第2の組と、を備える。第1相変換部21、第2相変換部22、第3相変換部及び第4相変換部は、第1方向Xに沿って配置される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 電圧を有する直流電圧を入力し、または出力する第 1 直流端子と、
前記第 1 電圧よりも低い第 2 電圧を有する直流電圧を入力し、または出力する第 2 直流端子と、

第 1 相を有する交流を出力し、または入力する第 1 交流端子と、

前記第 1 相と 180° 異なる第 2 相の交流を出力し、または入力する第 2 交流端子と、

前記第 1 直流端子と前記第 2 直流端子との間に電氣的に接続され前記第 1 交流端子に電氣的に接続された第 1 ハーフブリッジ回路を含む第 1 変換部、および、前記第 1 変換部に隣接して配置され前記第 1 直流端子と前記第 2 直流端子との間に電氣的に接続され前記第 2 交流端子に電氣的に接続された第 2 ハーフブリッジ回路を含む第 2 変換部の第 1 の組と、

前記第 1 ハーフブリッジ回路に電氣的に並列接続された第 3 ハーフブリッジ回路を含む第 3 変換部、および、前記第 3 変換部に隣接して配置され前記第 2 ハーフブリッジ回路に電氣的に並列接続された第 4 ハーフブリッジ回路を含む第 4 変換部の第 2 の組と、

を備え、

前記第 1 の組における前記第 1 変換部および前記第 2 変換部、ならびに、前記第 2 の組における前記第 3 変換部および前記第 4 変換部は、それぞれ第 1 方向に沿って配置された電力変換装置。

【請求項 2】

前記第 1 の組における前記第 1 変換部および前記第 2 変換部の配置された位置は、前記第 2 の組における前記第 3 変換部および前記第 4 変換部の配置された位置と同じである請求項 1 記載の電力変換装置。

【請求項 3】

前記第 1 の組における前記第 1 変換部および前記第 2 変換部の配置された位置は、前記第 2 の組における前記第 3 変換部および前記第 4 変換部の配置された位置と逆である請求項 1 記載の電力変換装置。

【請求項 4】

前記第 1 ハーフブリッジ回路に電氣的に並列接続された第 5 ハーフブリッジ回路を含む第 5 変換部、および、前記第 5 変換部に隣接して配置され前記第 2 ハーフブリッジ回路に電氣的に並列接続された第 6 ハーフブリッジ回路を含む第 6 変換部を含む第 3 の組をさらに備え、

前記第 3 の組における前記第 5 変換部および前記第 6 変換部は、前記第 1 方向に沿って配置された請求項 1～3 のいずれか 1 つに記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、電力変換装置に関する。

【背景技術】

【0002】

交直変換を行う電力変換装置においては、大容量化などを目的として、複数の半導体素子を並列に接続する場合がある。複数の半導体素子を並列に接続する場合、各半導体素子に流れる電流を均等にするために、半導体素子に接続する配線の配線長や配線形状等を調整することが行われている（たとえば、特許文献 1 参照）。

【0003】

しかしながら、並列運転するような半導体素子では、大電流が流れるため、近接して配置された半導体素子間の磁気結合の影響を無視することができない。並列運転する半導体素子を交流の相ごとにまとめて配置した上で、配線長や配線形状等による自己インダクタンスや相互インダクタンスを調整することによっては、電流を十分均等に配分することが困難である。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2006-203974号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の実施形態は、並列接続された半導体素子に流れる電流のアンバランスを低減した電力変換装置を提供する。

【課題を解決するための手段】

【0006】

本発明の実施形態に係る電力変換装置は、第1電圧を有する直流電圧を入力し、または出力する第1直流端子と、前記第1電圧よりも低い第2電圧を有する直流電圧を入力し、または出力する第2直流端子と、第1相を有する交流を出力し、または入力する第1交流端子と、前記第1相と180°異なる第2相の交流を出力し、または入力する第2交流端子と、前記第1直流端子と前記第2直流端子との間に電氣的に接続され前記第1交流端子に電氣的に接続された第1ハーフブリッジ回路を含む第1変換部、および、前記第1変換部に隣接して配置され前記第1直流端子と前記第2直流端子との間に電氣的に接続され前記第2交流端子に電氣的に接続された第2ハーフブリッジ回路を含む第2変換部の第1の組と、前記第1ハーフブリッジ回路に電氣的に並列接続された第3ハーフブリッジ回路を含む第3変換部、および、前記第3変換部に隣接して配置され前記第2ハーフブリッジ回路に電氣的に並列接続された第4ハーフブリッジ回路を含む第4変換部の第2の組と、を備える。前記第1の組における前記第1変換部および前記第2変換部、ならびに、前記第2の組における前記第3変換部および前記第4変換部は、それぞれ第1方向に沿って配置される。

【発明の効果】

【0007】

並列接続された半導体素子に流れる電流のアンバランスを低減した電力変換装置が提供される。

【図面の簡単な説明】

【0008】

【図1】実施形態に係る電力変換装置を例示する模式的なブロック図である。

【図2】図2(a)は、実施形態の電力変換装置の一部を例示する回路図である。図2(b)は、図2(a)の回路を含むパワーモジュールを例示する模式図である。

【図3】比較例の電力変換装置を例示する模式的なブロック図である。

【図4】変形例1に係る電力変換装置を例示する模式的なブロック図である。

【図5】変形例2に係る電力変換装置を例示する模式的なブロック図である。

【図6】変形例3に係る電力変換装置を例示する模式的なブロック図である。

【0009】

以下に、各実施の形態について図面を参照しつつ説明する。

なお、図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものとは限らない。また、同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

なお、本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0010】

図1は、実施形態に係る電力変換装置を例示する模式的なブロック図である。

図1に表したように、電力変換装置10は、複数の第1相変換部21と、複数の第2相変換部22と、を備える。複数の第1相変換部21は、それぞれ並列に接続されている。複数の第2相変換部22は、それぞれ並列に接続されている。

【0011】

電力変換装置10は、直流端子11p、11nと、交流端子12a、12bと、を含む。電力変換装置10は、直流端子11p、11nを介して図示しない直流回路に接続することができる。直流回路は、直流電源や、直流負荷、直流送電線等を含むことができる。

【0012】

電力変換装置10は、交流端子12a、12bを介して、交流回路1に接続することができる。交流回路1は、交流電源や、交流負荷、電力系統等を含むことができる。電力変換装置10は、直流を交流に変換し、または交流を直流に変換して出力する。電力変換装置10は、直流と交流との双方向またはいずれか一方の電力変換を行う。

【0013】

後に詳述するが、第1相変換部21および第2相変換部22は、それぞれ同一のハーフブリッジ回路である。第1相変換部21および第2相変換部22は、180°の位相差で動作する。つまり、電力変換装置10は、直流を単相交流に変換し、あるいは、単相交流を直流に変換するフルブリッジ回路を含んでいる。第1相変換部21は、単相フルブリッジ回路の一方のレグであり、第2相変換部22は、他方のレグである。それぞれのレグを構成するアームについて、複数のスイッチング素子が並列に接続されている。複数のスイッチング素子を並列に接続することによって、入出力電流の大電流化を実現する。

【0014】

交流の1/2周期においては、図の矢印で示したように、直流端子11pを介して、直流回路の高電位側から供給された電流は、第1相変換部21のハイサイド側スイッチング素子を介して、交流端子12aから出力される。電力変換装置10から出力された電流は、交流回路1を介して、交流端子12bに入力される。その交流電流は、第2相変換部22のローサイド側スイッチング素子を介して、直流端子11nに出力される。

【0015】

交流の次の1/2周期において、（図示しないが）直流端子11pを介して、直流回路の高電位側から供給された電流は、第2相変換部22のハイサイド側スイッチング素子を介して、交流端子12bから出力される。その交流電流は、第1相変換部21のローサイド側スイッチング素子を介して、直流端子11nに出力される。

【0016】

複数の第1相変換部21および複数の第2相変換部22は、ほぼ直線状に一行に配列されている。図1には、電力変換装置10の主要な構成要素が配置される位置や方向を示すために、二次元座標が設定されている。二次元座標は、X軸およびY軸を含む。X軸およびY軸は、直交する座標軸である。複数の第1相変換部21および複数の第2相変換部22は、X軸にほぼ平行な方向に一行に配列されている。後に詳述するが、複数の第1相変換部21および複数の第2相変換部22を並列に接続するためのブスバー（直流ブスバー31p、31n、交流ブスバー51a、51b）は、X軸にほぼ平行に設けられている。また、複数の第1相変換部21および複数の第2相変換部22と、ブスバーとを電氣的に接続するため配線は、Y軸にほぼ平行な方向に設けられる。以下の説明では、このXY座標を用いることがある。

【0017】

第1相変換部21は、端子21p、21n、21aを有する。第2相変換部22は、端子22p、22n、22bを有する。端子21p、21n、22p、22nは、直流電圧を入力し、または出力する端子である。端子21a、22bは、交流電圧を出力し、または入力する端子である。

【0018】

端子21p、21n、21aおよび端子22p、22n、22bは、第1相変換部21および第2相変換部22において、それぞれ同じ位置に設けられている。好ましくは、複数の第1相変換部21および複数の第2相変換部22は、それぞれの端子がX軸方向に沿って配置されるように、一行に配列されている。

【0019】

第1相変換部21は、第2相変換部22に隣接して配置されている。第1相変換部21および第2相変換部22が隣接配置された組を変換部ペア25と呼ぶ。変換部ペア25では、第2相変換部22は、第1相変換部21が配置された位置よりも、X軸の正方向よりの位置に配置されている。

【0020】

なお、第1相変換部21が第2相変換部22に隣接して配置されるとは、変換部ペア25を構成する第1相変換部21と第2相変換部22との間に他の変換部が配置されていない場合をいうものとする。また、変形例において後述する第1相変換部21および第2相変換部22の位置関係が変換部ペア25と反対となる変換部ペア26についても、同様である。

【0021】

この例では、第1相変換部21および第2相変換部22の変換部ペア25は、X軸方向に沿って、4組順に配列されている。各変換部の符号で表すと、21, 22, 21, 22, 21, 22, 21, 22の順に、X軸の正方向に向かって、一列に配列されている。

【0022】

変換部ペア25では、第1相変換部21および第2相変換部22が隣接して配置されているので、端子21a, 21bに流れる電流は、逆方向である。

【0023】

電力変換装置10は、直流ブスバー31p, 31nを含む。直流ブスバー31p, 31nは、ほぼ同一の長さ、幅および厚さを有する導電体により形成されている。直流ブスバー31p, 31nは、長手方向がX軸方向にほぼ平行となるように設けられている。つまり、直流ブスバー31p, 31nは、変換部ペア25の配列とほぼ平行となるように設けられている。

【0024】

直流ブスバー31p, 31nは、それぞれの形状や配置等に応じてインダクタンス成分を有する。このインダクタンス成分は、図では、破線で表されている。他の配線（交流ブスバー51a, 51bおよび配線41p, 41n, 42p, 42n, 52a, 52b）についても同様に、形状の応じたインダクタンス成分を有するが破線で示されている。

【0025】

この例では、直流ブスバー31p, 31nの一端に直流端子11p, 11nが接続されている。直流ブスバー31pには、直流端子11pを介して、直流電圧が供給され、または、直流ブスバー31pから、直流端子11pを介して、直流電圧が出力される。直流ブスバー31nには、直流ブスバー31pよりも低い電圧を有する直流電圧が供給され、または、直流ブスバー31nから、直流端子11nを介して、直流ブスバー31pよりも低い電圧を有する直流電圧が出力される。

【0026】

直流ブスバー31p, 31nと、第1相変換部21の端子21p, 21nとの間に配線41p, 41nが設けられている。直流ブスバー31p, 31nと、第2相変換部22の端子22p, 22nとの間に配線42p, 42nが設けられている。配線41p, 41nおよび配線42p, 42nは、ほぼ同一の長さ、幅および厚さを有する導電体により形成されている。配線41p, 41n, 42p, 42nは、この例では、長手方向がY軸にほぼ平行となるように設けられている。つまり、配線41p, 41n, 42p, 42nは、直流ブスバー31p, 31nとほぼ直交するように設けられている。

【0027】

なお、直流ブスバー31p, 31nおよび配線41p, 41n, 42p, 42nは、異なる部材によって形成されていてもよいし、同一の部材によって一体として形成されていてもよい。

【0028】

電力変換装置10は、交流ブスバー51a, 51bを含む。交流ブスバー51a, 51bは、ほぼ同一の長さ、幅および厚さを有する導電体により形成されている。交流ブスバ

10

20

30

40

50

ー 5 1 a, 5 1 b は、長手方向が X 軸にほぼ平行となるように設けられている。つまり、交流ブスバー 5 1 a, 5 1 b は、変換部ペア 2 5 の配列とほぼ平行となるように設けられている。

【0029】

この例では、交流端子 1 2 a と交流ブスバー 5 1 a との間に配線 5 2 a が設けられ、交流の第 1 相の電圧が交流端子 1 2 a から出力され、または交流の第 1 相の電圧が交流端子 1 2 a に入力される。交流端子 1 2 b と交流ブスバー 5 1 b との間に配線 5 2 b が設けられ、交流の第 2 相の電圧が交流端子 1 2 b から出力され、または交流の第 2 相の電圧が交流端子 1 2 b に入力される。

【0030】

第 1 相変換部 2 1 の端子 2 1 a と交流ブスバー 5 1 a との間に配線 6 1 a が設けられている。第 2 相変換部 2 2 の端子 2 2 b と交流ブスバー 5 1 b との間に配線 6 1 b が設けられている。配線 6 1 a, 6 1 b は、ほぼ同一の長さ、幅および厚さを有する。すべての配線 6 1 a, 6 1 b は、長手方向が Y 軸にほぼ平行となるように設けられている。

【0031】

なお、交流ブスバー 5 1 a, 5 1 b および配線 6 1 a, 6 1 b は、異なる部材によって形成されていてもよいし、同一の部材によって一体として形成されていてもよい。

【0032】

このように、4 つの第 1 相変換部 2 1 および 4 つの第 2 相変換部 2 2 の直流側では、直流ブスバー 3 1 p, 3 1 n によって、すべての変換器が並列に接続されている。

【0033】

また、4 つの第 1 相変換部 2 1 の交流側では、交流ブスバー 5 1 a によって、すべての第 1 相変換部 2 1 が並列に接続されている。4 つの第 2 相変換部 2 2 の交流側では、交流ブスバー 5 1 b によって、すべての第 2 相変換部 2 2 が並列に接続されている。つまり、電力変換装置 1 0 では、各々 4 つの変換部によって、交流端子 1 2 a, 1 2 b から出力される交流電流または、交流端子 1 2 a, 1 2 b に入力される交流電流を分担する。

【0034】

この例では、分担する交流電流ごとに、第 1 相変換部 2 1 および第 2 相変換部 2 2 が変換部ペア 2 5 を構成し、変換部ペア 2 5 では、第 1 相変換部 2 1 および第 2 相変換部 2 2 が隣接して配置されている。さらに、変換部ペア 2 5 が配置の方向をそろえて、X 軸にほぼ平行になるように 4 組配列されている。

【0035】

なお、上述では、直流ブスバー 3 1 p, 3 1 n および交流ブスバー 5 1 a, 5 1 b は、X 軸にほぼ平行であり、配線 4 1 p, 4 1 n, 4 2 p, 4 2 n および配線 6 1 a, 6 1 b は、Y 軸にほぼ平行であるとしたが、これに限定されるものではない。これら配線の配置については、直流端子や交流端子等の外部との接続のための構造や、放熱のための構造等の制約等に応じて、適切な方向、形状で設けられる。

【0036】

図 2 (a) は、実施形態の電力変換装置の一部を例示する回路図である。図 2 (b) は、図 2 (a) の回路を含むパワーモジュールを例示する模式図である。

第 1 相変換部 2 1 および第 2 相変換部 2 2 は、好ましくは、同一の入出力特性を有する半導体素子である。第 1 相変換部 2 1 および第 2 相変換部 2 2 をここでは半導体素子 2 0 と呼ぶ。

【0037】

図 2 (a) に示すように、半導体素子 2 0 は、スイッチング素子 1 0 1 a, 1 0 1 b と、ダイオード 1 0 2 a, 1 0 2 b と、を含む。スイッチング素子 1 0 1 a, 1 0 1 b は、直列に接続されている。ダイオード 1 0 2 a, 1 0 2 b は、スイッチング素子 1 0 1 a, 1 0 1 b にそれぞれ逆並列に接続されている。スイッチング素子 1 0 1 a, 1 0 1 b は、自己消弧型のスイッチング素子であり、たとえば I G B T (Insulated Gate Bipolar Transistor) や M O S F E T (Metal-Oxide-Semiconductor Field-Effect Transistor) 等で

10

20

30

40

50

ある。

【0038】

半導体素子20は、端子20p, 20n, 20aを含む。端子20pは、直列に接続され、高電位側のスイッチング素子101aの主電極（たとえば、コレクタ電極）に接続されている。端子20nは、直列に接続され、低電位側のスイッチング素子101bの主電極（たとえばエミッタ電極）に接続されている。端子20aは、スイッチング素子101a, 101bの接続ノードに接続されている。

【0039】

その他に、半導体素子20は、スイッチング素子101aの制御信号を入力するための端子20b, 20cおよびスイッチング素子101bの制御信号を入力するための端子20d, 20eを含む。端子20b, 20cは、スイッチング素子101aの制御電極および主電極（たとえば、ゲート電極およびエミッタ電極）に接続され、端子20d, 20eは、スイッチング素子101bの制御電極および主電極（たとえば、ゲート電極およびエミッタ電極）に接続されている。

【0040】

図2(b)に示すように、半導体素子20は、パワーモジュールである。パワーモジュールである半導体素子20は、ケース110を有しており、ケース110内にスイッチング素子101a, 101bおよびダイオード102a, 102bが図示しない配線パターン付きの絶縁基板上に接続されている。絶縁基板上には、図2(a)の回路接続となるように、配線パターンが描かれている。

【0041】

ケース110は、一方の面（図示しない面）に放熱のための放熱板が設けられている。ケース110は、放熱板が設けられた面を底面とするほぼ直方体であり、底面に対向する面（上面）に他の回路との電気的な接続をとるための端子C1, E2, C2E1が設けられている。端子C1は、端子20pに対応し、端子E2は、端子20nに対応し、端子C2E1は、端子20aに対応する。端子C1, E2は、上面を形成する方形面の1つの辺の近傍にその辺に沿って配置されている。端子C2E1は、端子C1, E2が配置された辺に対向する辺の近傍に配置されている。つまり、端子C1, E2が配置された側に直流ブスバー31p, 31nが設けられ、端子C2E1が配置された側に交流ブスバー51a, 51bが設けられることによって、もっとも短い距離で各配線の電気的な接続をとることができる。

【0042】

この図のXY座標に示すように、半導体素子20は、端子C1, E2が設けられたケース110の縁を直流ブスバー31a, 31bと平行になるように、配置される。この縁は、この場合には、端子C2E1が設けられたケース110の縁は、交流ブスバー51a, 51bが設けられた側に沿うようになる。つまり、これらの縁がX軸にほぼ平行になるように半導体素子20が配置される。

【0043】

半導体素子20は、放熱板の面を空冷または水冷の冷却フィンに接触させ熱的接続をとって配置される。X軸方向に平行な長手方向を有する冷却フィン上に複数の半導体素子20を一行に配列してもよいし、半導体素子20や変換部ペア25ごとに取り付けた冷却フィンをX軸方向に沿って、一行に配列するようにしてもよい。

【0044】

すでに述べたように、半導体素子20は、X軸にほぼ平行になるように、一行に配置される。このとき、半導体素子20間の隣接する距離は、これに限定されないが、この例では、それぞれほぼ同じに設定される。半導体素子20間の隣接する距離は、変換部ペア内と変換部ペア間で変えてもよいし、同じにしてもよい。出力電流を各半導体素子20で均等にするためには、隣接距離間を等しくすることが好ましい。

【0045】

本実施形態の電力変換装置10の効果について説明する。

10

20

30

40

50

以上説明したように、本実施形態の電力変換装置 10 では、第 1 相変換部 21 および第 2 相変換部 22 を隣接させて変換部ペア 25 を構成し、変換部ペア 25 を並列に接続することによって出力電流を向上させる。もっとも近く配置された第 1 相変換部 21 および第 2 相変換部 22 は、それぞれが入出力する交流電流が生成する磁界を互いに相殺するように動作するので、変換部ペア 25 同士の実質的なインダクタンスが小さくなり、並列に接続されたスイッチング素子 101a, 101b が分担する電流のばらつきが低減される。換言すると、逆位相の交流電流が流れる第 1 相変換部 21 および第 2 相変換部 22 を隣接させて配置することによって、半導体素子（パワーモジュール）内の配線等に生ずる相互インダクタンスが小さくなるため、全体のインダクタンスが小さくなり、分担する電流のばらつきが小さくなると考えられる。

10

【0046】

図 3 は、比較例の電力変換装置を例示する模式的なブロック図である。

図 3 に示すように、比較例の電力変換装置 210 は、4 つの第 1 相変換部 21 と、4 つの第 2 相変換部 22 と、を有しており、第 1 相変換部 21 および第 2 相変換部 22 は、すべて X 軸方向にそって一列に配列されている。しかし、比較例の電力変換装置 210 では、第 1 相および第 2 相がそれぞれまとまって配置されており、第 1 相変換部 21 および第 2 相変換部 22 が隣接している組は、1 組である。他の異なる相の変換部が隣接することはなく、同一相の変換部が並列に接続されている。

【0047】

比較例の場合には、第 1 相変換部 21 同士が隣接するようにまとまって一列に配置され、第 2 相変換部 22 同士が隣接するようにまとまって一列に配置されている。中央の第 1 相変換部 21 および第 2 相変換部 22 は隣接しているが、これらにそれぞれ並列に接続されている第 1 相変換部 21 および第 2 相変換部 22 は、いずれも互いに隣接して配置されていない。

20

【0048】

比較例の場合に、シミュレーションを用いて、各変換部から出力される交流電流のばらつきを評価したところ、素子によって、 -50% 程度～ $+110\%$ 程度のばらつきがあることが確認されている。この場合のばらつきとは、出力電流を並列数で除した電流値（平均値）からの乖離を表している。つまり、ある素子では、平均値の $+110\%$ の電流が流れることとなる。

30

【0049】

ブスバーや変換部同士の離間距離を同一の条件にして、実施形態の場合でシミュレーションを行うと、出力電流のばらつきは、 -20% 程度～ $+10\%$ 程度となることが確認され、大幅に改善されている。

【0050】

上述の実施形態では、交流の相ごとに 4 つの変換部を並列にする場合について説明したが、並列数は限定されるものではなく、2 つ以上の変換部が並列接続されればよく、3 つでもよいし、5 つ以上であってもよい。以下に説明する変形例についても同様である。

【0051】

（変形例 1）

40

図 4 は、変形例 1 に係る電力変換装置を例示する模式的なブロック図である。

図 4 に示すように、変形例 1 の電力変換装置 310 は、変換部ペア 25 のほかに、変換部ペア 26 を有する。変換部ペア 26 は、第 1 相変換部 21 および第 2 相変換部 22 を含み、第 1 相変換部 21 が第 2 相変換部 22 に隣接して配置されている。変換部ペア 25 と相違するのは、第 1 相変換部 21 および第 2 相変換部 22 の配置されている位置である。第 2 相変換部 22 は、第 1 相変換部 21 が配置された位置よりも、X 軸の負方向よりの位置に配置されている。つまり、変換部ペア 26 では、変換部ペア 25 における第 1 相変換部 21 および第 2 相変換部 22 の位置が逆である。

【0052】

変形例 1 の電力変換装置 310 では、X 軸の正方向に向かって、変換部ペア 25、変換

50

部ペア 2 6、変換部ペア 2 5、変換部ペア 2 6 の順に配列されている。各変換部の符号で表すと、2 1、2 2、2 2、2 1、2 1、2 2、2 2、2 1 の順に配列されている。

【0053】

図 1 に示した実施形態および比較例の場合と同じ条件でシミュレーションを行うと、出力電流のばらつきは、-6%程度～+6%程度に低減されることが確認されている。

【0054】

このように、出力する交流電流が逆位相で流れる変換部をペアにして、変換部ペア同士を並列に接続することによって、ペアにした変換部同士で交流電流に応じて生成された磁界をキャンセルして実質的なインダクタンスを低減することができる。そのため、分担される入出力電流のばらつきを小さくすることができる。

10

【0055】

(変形例 2)

電力変換装置に含まれるすべての変換部について、逆位相のもの同士をペアにする場合に限らず、並列接続する変換部の一部について逆位相のもの同士をペアにしてもよい。

図 5 は、変形例 2 に係る電力変換装置を例示する模式的なブロック図である。

図 5 に示すように、本変形例の電力変換装置 4 1 0 では、並列数 4 に対して、3 組の変換部ペアが設定されている。この例では、3 組のうち、2 組は変換部ペア 2 5 であり、残りの 1 組は変換部ペア 2 6 である。この例は、図 3 の変換部のうち X 座標におけるもっとも小さい座標の位置から 2 番目の第 1 相変換部 2 1 と、8 番目の第 2 相変換部 2 2 とを入れ替えた場合である。このように入れ替えた結果、X 軸のもっとも小さい座標位置から、変換部ペア 2 5、変換部ペア 2 5、変換部ペア 2 6 の順で配置されている。

20

【0056】

(変形例 3)

図 6 は、変形 3 に係る電力変換装置を例示する模式的なブロック図である。

図 6 に示すように、本変形例に係る電力変換装置 5 1 0 は、2 組の変換部ペア 2 5、2 6 を含んでいる。この変形例では、並列数 4 に対して、2 組の変換部ペアが設定されている。この例では、2 組のうち、一方は変換部ペア 2 5 であり、他方は変換部ペア 2 6 である。この例は、図 3 の変換部のうち X 座標のもっとも小さい座標の位置から 4 番目の第 1 相変換部 2 1 と、6 番目の第 2 相変換部 2 2 とを入れ替えた場合である。

【0057】

30

交流の入出力電流の分担のばらつきは、各変換部が配置される間隔や、導電性のあるヒートシンクの形状、電流の大きさ、周波数等、多くのパラメータにより、誘導され相互作用する磁界の状況が異なる。そのため、結合状況による実際の電流のばらつきに応じて、適切な変換部ペアを設定し、配置を選択することができる。

【0058】

以上説明した実施形態によれば、並列接続された半導体素子に流れる電流のアンバランスを低減した電力変換装置を実現することができる。

【0059】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

40

【符号の説明】

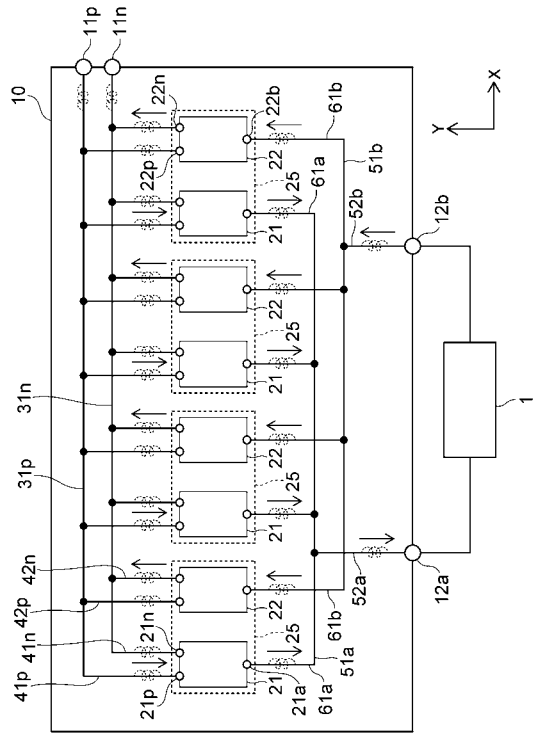
【0060】

1 交流回路、1 0, 3 1 0, 4 1 0, 5 1 0 電力変換装置、2 0 半導体素子、2 1 第 1 相変換部、2 2 第 2 相変換部、2 5, 2 6 変換部ペア、3 1 p, 3 1 n 直流ブスバー、4 1 p, 4 1 n, 4 2 p, 4 2 n, 5 1 a, 5 1 b, 6 1 a, 6 1 b 配線、1 0 1 a, 1 0 1 b スイッチング素子、1 0 2 a, 1 0 2 b ダイオード、1 1 0

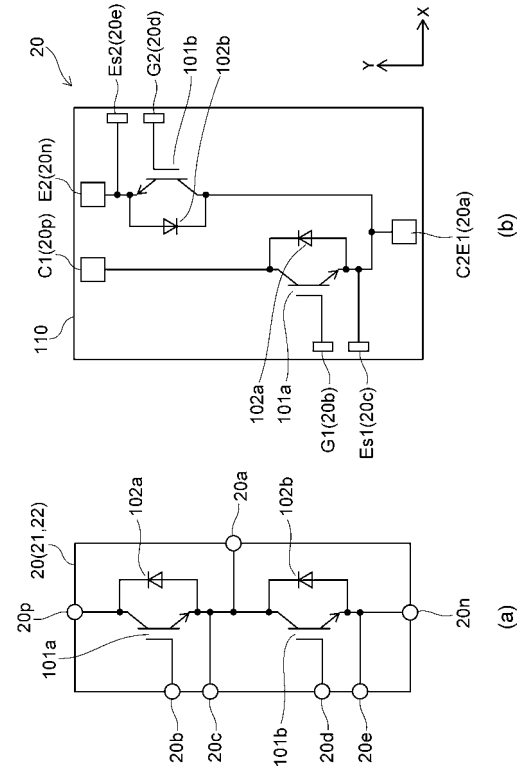
50

ケース

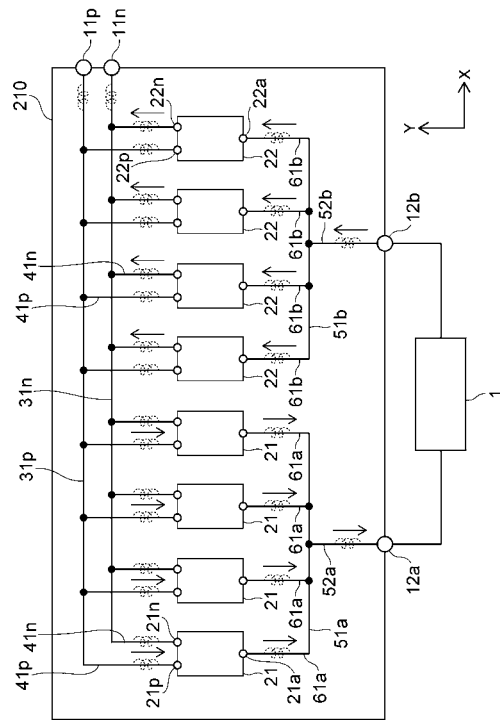
【図 1】



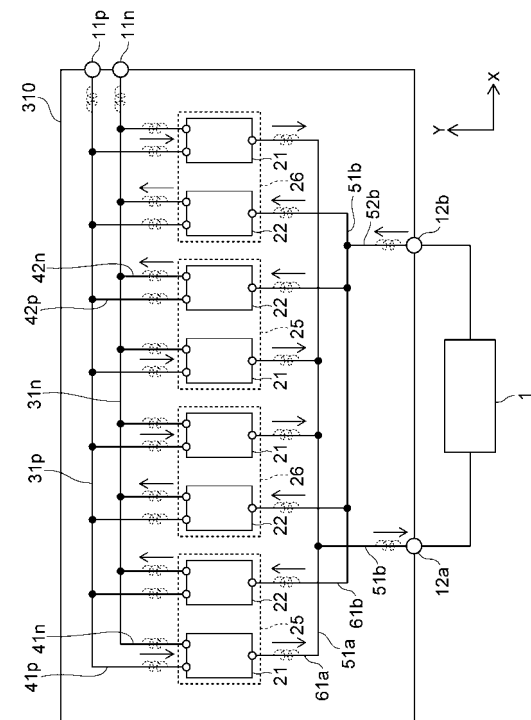
【図 2】



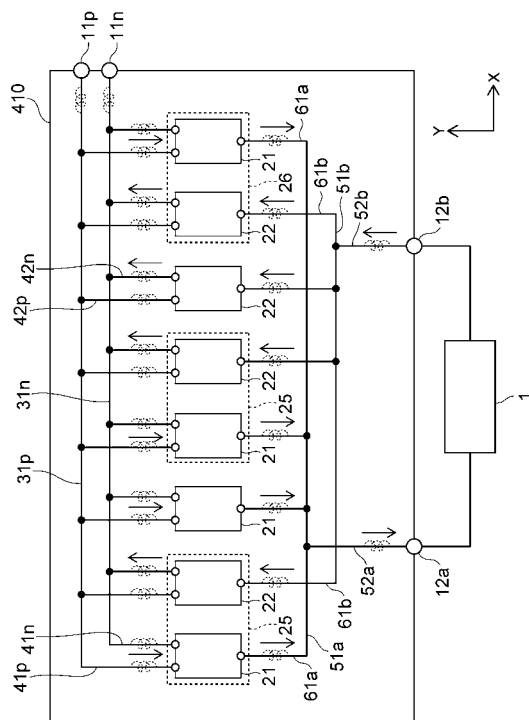
【 図 3 】



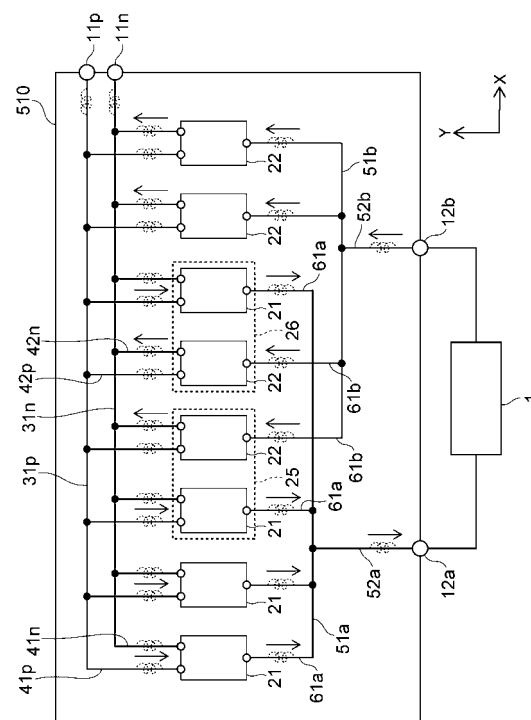
【図 4】



【図 5】



【图 6】



フロントページの続き

(72)発明者 今野 純也

東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内

(72)発明者 松岡 祐司

東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内

Fターム(参考) 5H770 AA15 AA21 DA01 DA10 DA22 DA30 DA44 PA24 QA12 QA14