

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第6263025号  
(P6263025)

(45) 発行日 平成30年1月17日(2018.1.17)

(24) 登録日 平成29年12月22日(2017.12.22)

(51) Int.Cl.

F 1

HO4N 5/232	(2006.01)	HO4N 5/232	4 1 1
GO3B 17/00	(2006.01)	HO4N 5/232	2 9 0
GO6F 1/32	(2006.01)	HO4N 5/232	3 0 0
		HO4N 5/232	4 5 0
		GO3B 17/00	Q

請求項の数 12 (全 18 頁) 最終頁に続く

(21) 出願番号

特願2013-268085 (P2013-268085)

(22) 出願日

平成25年12月25日(2013.12.25)

(65) 公開番号

特開2015-126297 (P2015-126297A)

(43) 公開日

平成27年7月6日(2015.7.6)

審査請求日

平成28年12月21日(2016.12.21)

(73) 特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100076428

弁理士 大塚 康徳

(74) 代理人 100112508

弁理士 高柳 司郎

(74) 代理人 100115071

弁理士 大塚 康弘

(74) 代理人 100116894

弁理士 木村 秀二

(74) 代理人 100130409

弁理士 下山 治

(74) 代理人 100134175

弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 画像処理装置及びその制御方法

## (57) 【特許請求の範囲】

## 【請求項 1】

メモリと、

それぞれが前記メモリにアクセスして、複数画面の画像データを処理する複数の画像処理部と、

前記画像処理部により処理された画像データを記録媒体に記録する記録手段と、

前記画像処理部により処理された画像データに係る画像を表示する表示手段と、

前記記録手段による画像データの記録を行わずに、前記表示手段による画像の表示を行う非記録モードと、前記記録手段による画像データの記録を行う記録モードとを含む複数のモードの何れかを設定する手段と、

前記複数の画像処理部と前記メモリとの間のデータ転送を制御するデータ転送制御部と、

、

前記複数の画像処理部への電力供給を制御する電力制御部と、

前記設定されたモードに応じて前記データ転送制御部と前記電力制御部とを制御する制御手段とを有し、

前記制御手段は、前記設定されたモードに応じて前記データ転送制御部を制御して、前記複数の画像処理部のうち所定の画像処理部が所定の画像データの処理を行っている間に前記所定の画像処理部以外の他の画像処理部により前記メモリにアクセスされるデータ量を制御し、

前記制御手段は、前記非記録モードにおいて前記所定の画像処理部が前記所定の画像デ

ータを処理している間に前記他の画像処理部により前記メモリにアクセスされるデータ量が、前記記録モードにおいて前記所定の画像処理部が前記所定の画像データを処理している間に前記他の画像処理部により前記メモリにアクセスされるデータ量よりも少なくなるように、前記データ転送制御部を制御し、

前記制御手段は、前記非記録モードにおいて、前記所定の画像処理部が前記所定の画像データの処理を終了した後の前記所定の画像処理部に供給される電力が、前記所定の画像処理部が前記所定の画像データを処理しているときに前記所定の画像処理部に供給される電力よりも少なくなるように、前記電力制御部を制御する

ことを特徴とする画像処理装置。

**【請求項 2】**

10

前記制御手段は、前記非記録モードにおいて、前記所定の画像処理部が前記所定の画像データを処理した後、次に前記所定の画像データの処理を開始するまで、前記所定の画像処理部に対する電力供給を停止するように、前記電力制御部を制御することを特徴とする請求項 1 に記載の画像処理装置。

**【請求項 3】**

前記電力制御部は更に、前記画像処理部へのクロックの供給も制御し、

前記制御手段は、前記非記録モードにおいて、前記所定の画像処理部が前記所定の画像データを処理した後、次に前記所定の画像データの処理を開始するまで、前記所定の画像処理部に対するクロックの供給を停止するように、前記電力制御部を制御することを特徴とする請求項 1 または 2 に記載の画像処理装置。

20

**【請求項 4】**

前記電力制御部は更に、前記画像処理部へのクロックの供給も制御し、

前記制御手段は、前記非記録モードにおいて、前記所定の画像処理部が前記所定の画像データの処理を終了した後に前記所定の画像処理部に供給されるクロックの周波数が、前記所定の画像処理部が前記所定の画像データを処理しているときに前記所定の画像処理部に供給されるクロックの周波数よりも低くなるように、前記電力制御部を制御することを特徴とする請求項 1 または 2 に記載の画像処理装置。

**【請求項 5】**

前記所定の画像処理部は、前記他の画像処理部よりも高速に動作し、且つ、消費電力が大きい

30

ことを特徴とする請求項 1 から 4 の何れか 1 項に記載の画像処理装置。

**【請求項 6】**

前記制御手段は、前記非記録モードにおいて、前記所定の画像処理部が前記所定の画像データの処理を開始してから完了するまでの間、前記他の画像処理部が前記メモリにアクセスしないように、前記データ転送制御部を制御することを特徴とする請求項 1 から 5 の何れか 1 項に記載の画像処理装置。

**【請求項 7】**

前記制御手段は、前記非記録モードにおいて前記データ転送制御部を制御して、前記所定の画像処理部が前記所定の画像データの処理を開始してから完了するまでの間、前記メモリの使用帯域が所定値を超えないように、前記他の画像処理部による前記メモリへのアクセスを制御することを特徴とする請求項 1 に記載の画像処理装置。

40

**【請求項 8】**

前記複数の画像処理部は、現像処理、補正処理、顔画像検出処理、記録のための画像処理を行うことを特徴とする請求項 1 から 7 の何れか 1 項に記載の画像処理装置。

**【請求項 9】**

前記所定の画像データは、1 画面に対応した画像データであることを特徴とする請求項 1 から 8 の何れか 1 項に記載の画像処理装置。

**【請求項 10】**

前記非記録モードにおいて、前記画像処理部は、前記表示手段により表示される画像のサイズに対応したサイズの画像データを処理し、前記記録モードにおいて、前記画像処理

50

部は、前記記録手段により記録される画像データに対応したサイズの画像データを処理することを特徴とする請求項1から9の何れか1項に記載の画像処理装置。

【請求項11】

撮像手段を備え、

前記複数の画像処理部の一つは、前記撮像手段から出力された画像データを処理することを特徴とする請求項1から10の何れか1項に記載の画像処理装置。

【請求項12】

メモリと、

それぞれが前記メモリにアクセスして、複数画面の画像データを処理する複数の画像処理部と、

前記画像処理部により処理された画像データを記録媒体に記録する記録手段と、

前記画像処理部により処理された画像データに係る画像を表示する表示手段と、

前記記録手段による画像データの記録を行わずに、前記表示手段による画像の表示を行う非記録モードと、前記記録手段による画像データの記録を行う記録モードとを含む複数のモードの何れかを設定する手段と、

前記複数の画像処理部と前記メモリとの間のデータ転送を制御するデータ転送制御部と、

前記複数の画像処理部への電力供給を制御する電力制御部と、

前記設定されたモードに応じて前記データ転送制御部と前記電力制御部とを制御する制御手段とを有する画像処理装置の制御方法であって、

前記設定されたモードに応じて前記データ転送制御部を制御して、前記複数の画像処理部のうち所定の画像処理部が所定の画像データの処理を行っている間に前記所定の画像処理部以外の他の画像処理部により前記メモリにアクセスされるデータ量を制御し、

前記非記録モードにおいて前記所定の画像処理部が前記所定の画像データを処理している間に前記他の画像処理部により前記メモリにアクセスされるデータ量が、前記記録モードにおいて前記所定の画像処理部が前記所定の画像データを処理している間に前記他の画像処理部により前記メモリにアクセスされるデータ量よりも少なくなるように、前記データ転送制御部を制御し、

前記非記録モードにおいて、前記所定の画像処理部が前記所定の画像データの処理を終了した後の前記所定の画像処理部に供給される電力が、前記所定の画像処理部が前記所定の画像データを処理しているときに前記所定の画像処理部に供給される電力よりも少なくなるように、前記電力制御部を制御する

ことを特徴とする画像処理装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像して得た画像の記録装置へ記録、及び表示装置へ表示処理を行う画像処理技術に関するものである。

【背景技術】

【0002】

近年、デジタルカメラ等の撮像機能を有する画像処理装置において、画像の高解像度化による処理データ量の増加や、静止画連写コマ数、動画フレームレートの向上等に伴い、データを高速に処理することの重要性が益々高くなっている。しかし一方で、大量の画像データを高速に処理することにより画像処理装置の消費電力が増加してしまうという問題があり、このデータ処理速度と消費電力の両立が大きな課題となっている。デジタルカメラや撮像機能を有する携帯端末は、バッテリーで動作するものであるので、消費電力を削減して撮影可能枚数を増やすことが求められる。その為には特に画像記録前の撮像画像モニタ表示時における消費電力をできるだけ低く抑えることが重要となる。

【0003】

従来より、このようなデータ処理速度と消費電力の両立を図る様々な技術が知られて

10

20

30

40

50

る。特許文献 1 では、メモリアクセス許可待機時はデータ転送制御装置へのクロック供給を停止することで、データ処理速度と消費電力の両立を図っている。また、特許文献 2 では、データ転送に必要なクロック数に応じた最小限のクロック周波数を設定することで、データ処理速度と消費電力の両立を図っている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2003-99149 号公報

【特許文献 2】特開 2006-236059 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上述の従来技術はクロック数、及びクロック周波数の最適化に有効であるが、供給電力の最適化は考慮されておらず、データ転送期間中は各データ処理回路に電力を供給し続ける必要がある。何故なら、一般的なデータ処理装置のデータ転送間隔は數十  $nsec$  ~ 数  $usec$  に対して電源の立ち上げシーケンスは数百  $usec$  以上要する為、データ 1 転送毎に電力の供給を停止しているとデータ処理速度が著しく劣化してしまうからである。また、通常、データ処理回路への電力供給を停止すると CPU 等がデータ処理回路に設定した設定値情報も失われる為、データ 1 転送毎に電力供給を停止すると、その度に再設定時間が必要になり、データ処理速度が著しく劣化してしまう。また、データ転送制御シーケンスも複雑になってしまふ。また、上述の従来技術はクロック制御構成も複雑になってしまっている。

【0006】

本発明は上記問題点に鑑みなされたものである。そして、本発明は、簡易な制御構成で各データ処理回路への電力供給とクロック供給を適切に制御することで、データ処理速度と消費電力の両立を図ることが可能な技術を提供する。

【課題を解決するための手段】

【0007】

この課題を解決するため、例えば本明細書における画像処理装置は以下の構成を備える。すなわち、

メモリと、

それが前記メモリにアクセスして、複数画面の画像データを処理する複数の画像処理部と、

前記画像処理部により処理された画像データを記録媒体に記録する記録手段と、

前記画像処理部により処理された画像データに係る画像を表示する表示手段と、

前記記録手段による画像データの記録を行わずに、前記表示手段による画像の表示を行う非記録モードと、前記記録手段による画像データの記録を行う記録モードとを含む複数のモードの何れかを設定する手段と、

前記複数の画像処理部と前記メモリとの間のデータ転送を制御するデータ転送制御部と、

前記複数の画像処理部への電力供給を制御する電力制御部と、

前記設定されたモードに応じて前記データ転送制御部と前記電力制御部とを制御する制御手段とを有し、

前記制御手段は、前記設定されたモードに応じて前記データ転送制御部を制御して、前記複数の画像処理部のうち所定の画像処理部が所定の画像データの処理を行っている間に前記所定の画像処理部以外の他の画像処理部により前記メモリにアクセスされるデータ量を制御し、

前記制御手段は、前記非記録モードにおいて前記所定の画像処理部が前記所定の画像データを処理している間に前記他の画像処理部により前記メモリにアクセスされるデータ量が、前記記録モードにおいて前記所定の画像処理部が前記所定の画像データを処理してい

10

20

30

40

50

る間に前記他の画像処理部により前記メモリにアクセスされるデータ量よりも少なくなるように、前記データ転送制御部を制御し、

前記制御手段は、前記非記録モードにおいて、前記所定の画像処理部が前記所定の画像データの処理を終了した後の前記所定の画像処理部に供給される電力が、前記所定の画像処理部が前記所定の画像データを処理しているときに前記所定の画像処理部に供給される電力よりも少なくなるように、前記電力制御部を制御することを特徴とする。

【発明の効果】

【0008】

本発明によれば、データ処理回路への電力・クロックの供給を最適に制御することができ、データ処理速度と消費電力を両立した画像データの記録装置への記録、及び表示装置への表示制御を行うことができる。

10

【図面の簡単な説明】

【0009】

【図1】第1の実施形態に係る画像表示時における各画像処理部のDRAMアクセスパターンを示す図。

【図2】第1、第2の実施形態に係る画像処理装置の構成を示すブロック図。

【図3】第1、第3の実施形態に係るデータ転送制御装置の構成を示すブロック図。

【図4】第1、第2の実施形態に係る各画像処理部の単独動作時のDRAMアクセスパターンを示す図。

【図5】第1、第2の実施形態に係る画像記録時における各画像処理部のDRAMアクセスパターンを示す図。

20

【図6】第1の実施形態に係る画像表示・記録の処理手順を示すフローチャート。

【図7】第2の実施形態に係るデータ転送制御装置の構成を示すブロック図。

【図8】第2の実施形態に係る画像表示時における各画像処理部のDRAMアクセスパターンを示す図。

【図9】第2の実施形態に係る画像表示・記録の処理手順を示すフローチャート。

【図10】第3の実施形態に係る画像処理装置の構成を示すブロック図。

【図11】第3の実施形態に係る各画像処理部の単独動作時のDRAMアクセスパターンを示す図。

【図12】第3の実施形態に係る画像記録時における各画像処理部のDRAMアクセスパターンを示す図。

30

【図13】第3の実施形態に係る画像表示時における各画像処理部のDRAMアクセスパターンを示す図。

【図14】第3の実施形態に係る画像表示・記録の処理手順を示すフローチャート。

【発明を実施するための形態】

【0010】

以下、添付図面に従って本発明に係る実施の形態を詳細に説明する。

【0011】

【第1の実施形態】

本発明の第1の実施の形態を説明する。図2は、第1の実施形態が適用する画像処理装置の構成を示すブロック図である。ここで示す画像処理装置は、デジタルカメラ、或いは、撮像機能を有する装置である。

40

【0012】

図2において、201はレンズや絞り等からなる結像光学部であり、フォーカス調節や露出調節を行う。202は光学像を電気信号に変換するCCD等の撮像素子、203は撮像素子202からのアナログ画像信号をデジタル画像データに変換するA/D変換回路である。210はDRAM211との間で画像データや各種制御データの書き込み/読み出しを行うデータ転送制御装置、204はバスを介して各種制御を司るCPUである。220は、画像データを一般的な表示装置に表示可能な輝度・色差情報等からなる画像データに変換する現像処理部である。221は、画像データに対して光学歪補正等の処理を行う

50

補正処理部である。222は、画像データから人の顔を検出する顔画像検出部であり、顔画像検出結果は、フォーカス調節値や露出調節値として結像光学部202へフィードバックされる。223は、画像データをJPEG等、一般的な記録画像フォーマットに変換する記録画像生成部である。本第1の実施形態における各画像処理部220～223は、DRAM211上の画像データを読み出して画像処理を施した結果をDRAM211へ書き出している。205は、画像データを表示する液晶モニタ等からなる表示部である。206は、画像データを記録媒体へ記録する記録部である。224は、220～223の各画像処理部へのクロック・電力供給(バッテリーは不図示)をCPU204の指示により制御するパワー制御部であり、クロック・電力の供給は各画像処理部220～223個別で制御可能な構成になっている。

10

#### 【0013】

図3は、第1の実施形態に係るデータ転送制御装置210の構成を示すブロック図である。310～313は、DRAM211から各画像処理部220～223への読み出し画像データの転送を制御するRDDMAC(Read Direct Memory Access Controller)である。RDDMAC310～313は、画像データを一時的に格納するFIFO320～323を有している。330～333は、各画像処理部220～223のDRAM211への書き込み画像データの転送を制御するWRDMAC(Write Direct Memory Access Controller)である。WRDMAC330～333は、画像データを一時的に格納するFIFO340～343を有している。300は、RDDMAC310～313、及びWRDMAC330～333の要求により、DRAM211への読み出し画像データ、及び書き込み画像データの転送を制御するメモリアクセス制御部である。301は、RDDMAC310～313、及びWRDMAC330～333から同時にDRAM211へアクセス要求があった場合のアクセス優先度を制御する調停部である。

20

#### 【0014】

図4は、第1の実施形態に係る各画像処理部220～223がそれぞれ単独で1枚の画像データを処理した時のDRAM211へのアクセス時間とデータ量を示す図である。本実施形態では、現像処理部220が他の画像処理部と比較して多量のデータを高速に処理する。その為、現像処理部220は、他の画像処理部より多量のデータを短い周期でDRAM211へ読み出し、書き出しアクセスをし、画像処理完了時間及びDRAM211へのアクセス完了時間も速い。一般的に多量のデータを高速に処理可能な回路は消費電力が大きく、本実施形態においても現像処理部220の消費電力は他の画像処理部よりも大きい。

30

#### 【0015】

図5は、第1の実施形態に係る画像処理装置の静止画連写記録モード時において、1枚の画像データを処理して記録部206へ記録処理を実行する時の各画像処理部220～223のDRAM211アクセスパターンを示す図である。静止画連写・記録時に各画像処理部220～223が処理を施さなければならない画像サイズは大きい。また、連写記録モードにおいて撮影される各画面について、この画像処理部220～223の処理全てを連写規定時間内に完了させなければならない。本実施形態の画像連写・記録時に処理する画像サイズは、横4000画素×縦3000画素、1画面当たりの処理を完了するための連写規定時間は150ミリ秒(msc)とする。ここで、ある特定の処理のDRAM211アクセスを優先させてしまうと他の処理が遅れ、連写規定時間内に全ての処理を完了させることが出来なくなる。よって、本実施形態では、連写規定時間にて、全ての処理部のDRAM211アクセスが均等に行われるよう、調停部301へアクセス優先度の設定を行っている。この時、連写規定時間中は常に各画像処理部220～223が動作している為、各画像処理部220～223への電力・クロックは常に供給されている。本実施形態における各画像処理部220～223は、データをDRAM211から読み出して、処理結果をDRAM211へ書き出している為、DRAM211アクセス優先度を変更することで各画像処理部220～223の処理完了時間を柔軟に制御することは可能である

40

50

。このように、全ての処理を均等にDRAM211へアクセスさせることで、各画像処理部220～223が多量の画像データを連写規定時間内に処理し、画像を記録部206へ記録することができる。

【0016】

図1は、本第1の実施形態に係る画像処理装置において、記録媒体への画像記録前の、1枚の画像データを処理して表示部205へ表示する時の各画像処理部220～222のDRAM211アクセスパターンを示す図である。デジタルカメラの場合、シャッターボタンを押下していくなくても、撮像中の映像を確認するために表示部に表示する記録待機状態もしくは非記録状態となる。図示の各画像処理部220～222のDRAM211へのアクセスパターンは、かかる状態を示していると言えば分りやすい。

10

【0017】

画像表示時においても表示規定時間内に1画面の画像データに対する各処理を完了させる必要がある。ただし、非画像記録状態（非記録モード）においては、処理を施さなければならぬ画像サイズ（画素数）は、表示部205で表示可能なサイズ以下であればよく、静止画連写・記録時と比較して小さい。本実施形態の画像表示時に処理する画像サイズは、横640画素×縦480画素、1画面当たりの処理を完了するための表示規定時間（フレーム間隔）は30 msecとする。また、非画像記録状態においては、記録部206により画像を記録する必要はない為、記録画像生成部223を動作させる必要はない。よって、画像表示時の規定時間に対する各画像処理部220～222の処理完了時間は、静止画連写・記録時の規定時間に対する各画像処理部220～223の処理完了時間よりも余裕がある。本実施形態では、非画像記録状態での画像表示時の表示規定時間の一部分（第1の区間101）において、CPU204は現像処理部220に電力を供給（電力供給をON）して動作させ、他の画像処理部221～222は動作させずに電力・クロックの供給も停止（電力供給をOFF）する。そして、表示規定時間の残りの部分（第2の区間102）で、残りの処理部の電力・クロックの供給を行う。

20

【0018】

即ち、表示規定時間内の第1の区間で、現像処理部220が1枚の画像データの処理を完了したら、CPU204は現像処理部220への電力・クロックの供給を停止し、補正処理部221、顔画像検出部222へ電力・クロックを供給して処理を開始させる。本実施形態の現像処理部220は単独動作時のデータ処理速度が速い為、表示規定時間内における現像処理部220の動作期間は短く、停止期間は長くなる。本実施形態の現像処理部220の停止期間は約20 msec、電力立ち上げシーケンスに要する時間は100マイクロ秒（μsec）とする。このように処理することにより、現像処理部220の停止期間が電力の立ち上げシーケンス時間より十分長くなる為、現像処理部220への電力供給を停止した場合でも、画像の表示が中断されることもない。また、本実施形態の現像処理部220は消費電力が大きい為、現像処理部220の停止期間中に電力・クロックを停止することで消費電力を大きく削減することができる。このようなDRAM211アクセスパターンは、画像連写・記録時のDRAM211アクセスパターンと比較して画像処理部220～222の全処理完了時間は長くなる。しかし、現像処理部220の処理時間が速く、画像処理を施す画像サイズが小さく、記録画像を生成する必要がないことから、このようなDRAM211アクセスパターンでも表示規定時間内に処理を完了させることができるとなる。以上の制御を行うことにより、簡易な制御構成で電力・クロックを最適制御でき、消費電力を削減することができる。

30

【0019】

図6に本実施形態における、画像表示・記録の処理シーケンスを示す。

【0020】

CPU204は、データ転送制御装置210の調停部301に対し、各画像処理部220～223を均等にDRAM211アクセスさせるための優先度の設定を行う（S601）。CPU204は、ユーザによって静止画撮影のスイッチが押されているかを判断し（S602）、押されていなければ画像データを表示部205へ表示する為に以下の処理（

40

50

S 6 0 3 ~ S 6 1 0 ) を行う。以下の説明は、非記録モード時の表示処理の手順である。この撮影スイッチが操作されると、非記録モードから、記録モードに切り替えられる。

【 0 0 2 1 】

C P U 2 0 4 は、結像光学部 2 0 1 、撮像素子 2 0 2 、 A / D 変換回路 2 0 3 、データ転送制御装置 2 1 0 に表示用画像の撮像を指示する ( S 6 0 3 ) 。 C P U 2 0 4 は、パワー制御部 2 2 4 に現像処理部 2 2 0 への電力・クロック供給を指示し、現像処理部 2 2 0 へ現像処理の開始を指示する ( S 6 0 4 ) 。 C P U 2 0 4 は、現像処理が完了したら ( S 6 0 5 ) 、パワー制御部 2 2 4 に現像処理部 2 2 0 への電力・クロックの供給停止を指示する ( S 6 0 6 ) 。また C P U 2 0 4 は、パワー制御部 2 2 4 に補正処理部 2 2 1 、顔画像検出部 2 2 2 への電力・クロックの供給を指示し、補正処理部 2 2 1 、顔画像検出部 2 2 2 にそれぞれ補正処理、顔画像検出の開始を指示する ( S 6 0 7 ) 。 C P U 2 0 4 は、補正処理・顔画像検出が完了したら ( S 6 0 8 ) 、パワー制御部 2 2 4 に補正処理部 2 2 1 、顔画像検出部 2 2 2 への電力・クロックの供給停止を指示する ( S 6 0 9 ) 。 C P U 2 0 4 は、表示部 2 0 5 に生成された画像の表示を指示する ( S 6 1 0 ) 。

【 0 0 2 2 】

一方、 C P U 2 0 4 が、ユーザによって静止画撮影のスイッチが押されているかを判断した場合の処理 ( S 6 0 2 で Y e s ) は次の通りである。

【 0 0 2 3 】

C P U 2 0 4 は、結像光学部 2 0 1 、撮像素子 2 0 2 、 A / D 変換回路 2 0 3 、データ転送制御装置 2 1 0 に記録用画像の撮像を指示する ( S 6 1 1 ) 。 C P U 2 0 4 は、パワー制御部 2 2 4 に各画像処理部 2 2 0 ~ 2 2 3 への電力・クロックの供給を指示し、各画像処理部 2 2 0 ~ 2 2 3 にそれぞれ処理の開始を指示する ( S 6 1 2 ) 。 C P U 2 0 4 は、各画像処理が完了したら ( S 6 1 3 ) 、パワー制御部 2 2 4 に各画像処理部 2 2 0 ~ 2 2 3 への電力・クロックの供給停止を指示する ( S 6 1 4 ) 。 C P U 2 0 4 は、記録部 2 0 6 に生成された画像の記録を指示する ( S 6 1 5 ) 。

【 0 0 2 4 】

このように、非記録モードでは、複数の処理回路のうち消費電力が大きい所定の処理回路が所定のデータ量、例えば1画面の画像データの処理を開始してから完了するまでの間に他の処理回路のメモリアクセスを停止させる。このように、非記録モードでは、所定の処理回路によるメモリアクセスを集中させて処理を行う。そして、所定の処理回路がメモリにアクセスしていない期間に、電力供給やクロックの供給を停止する。このような制御を行うことで、簡易な制御構成で各画像処理部（処理回路）への電力制御、クロック供給制御を行うことができ、消費電力を削減することができる。これにより、画像記録時はデータを高速に処理し、画像表示時は消費電力を低く抑えながら規定時間内に画像表示処理を完了させることができ、データ処理速度と消費電力の両立を図ることができる。

【 0 0 2 5 】

尚、本実施形態では4つの画像処理部で画像処理を行ったが、複数の画像処理部であれば必ずしも4つでなくても良い。

【 0 0 2 6 】

また、本実施形態では画像表示時ににおいて、現像処理部 2 2 0 が他の処理回路よりも先行して処理を開始したが、データを高速処理可能な画像処理部であれば必ずしも現像処理部 2 2 0 でなくても良い。つまり、消費電力の大小に応じて、メモリ（実施形態では D R A M ）を利用して処理する複数の処理回路を第1のグループ、第2のグループに分類し、表示するフレーム間隔を2つにわけた際の第1の区間で消費電力（処理するデータ量）の多い処理回路で構成される第1のグループで処理を行い、第2の区間では第1のグループへの電力供給を O F F にするようにすればよい。また、本実施形態では画像表示時ににおいて、高速処理可能な画像処理完了後に低速画像処理部の処理を開始したが、低速画像処理完了後に高速画像処理部の処理を開始しても良い。また、本実施形態では画像表示時に1つの高速画像処理部の処理完了後に低速画像部の処理を開始したが、高速画像処理部が複数あり、高速画像処理部を順次処理後に低速画像処理部の処理を開始しても良い

10

20

30

40

50

。また、本実施形態では画像記録時において静止画を記録したが、動画を記録しても良い。また、本実施形態では高速画像処理部が1枚の画像を処理完了後に低速画像処理部の処理を開始したが、高速画像処理と低速画像処理の切替えタイミングは、必ずしも1枚の画像処理完了時でなくても良い。また、本実施形態では高速画像処理部の処理完了後に電力とクロックの供給を停止したが、クロックのみ供給を停止しても良く、複雑なクロック制御回路を搭載しなくとも簡易な制御で消費電力を低くすることができる。また、画像表示・記録時の処理画像サイズ、規定時間は本実施形態と同じでなくても良い。また、高速画像処理部への電力供給を完全に停止させるのではなく、処理を行って以内期間に供給する電力を、処理実行中に供給する電力よりも少なくするようにしてもよい。また、また、高速画像処理部へのクロックの供給を完全に停止させるのではなく、処理を行っていない期間に供給するクロックの周波数を、処理実行中に供給する周波数よりも低くするようにしてもよい。10

#### 【0027】

##### 【第2の実施形態】

第2の実施の形態を説明する。本第2の実施形態に係る画像処理装置の構成、各画像処理部の単独動作時におけるDRAMアクセスパターン、各画像処理部の画像記録時におけるDRAMアクセスパターンは上記の第1の実施形態と同様である為、その説明を省略する。

#### 【0028】

本第2の実施形態では、データ転送制御装置の構成、及び各画像処理部の画像表示時におけるDRAMアクセスパターンが第1実施形態と異なる。第1実施形態では、非記録モードでは、現像処理部202による1画面の処理が完了するまで、他の処理回路によるメモリアクセスを禁止していた。しかし、撮像素子202から読み出された画像が表示部205に表示されるまでの遅延時間は短い方が望ましい為、画像表示時においても、他の処理回路による全ての画像処理ができるだけ早く完了することが望ましい。しかし、画像表示時におけるDRAMアクセスパターンを画像記録時と同じDRAMアクセスパターンにしてしまうと消費電力が増加してしまう。本第2の実施形態では、画像表示時における消費電力を低く抑えながらも、全画像処理が第1の実施形態より早く完了するようにDRAMアクセスパターンを制御する。20

#### 【0029】

図7は、本第2の実施形態に係るデータ転送制御装置210の構成を示すブロック図である。RDDMAC310～313とRDDMAC内 FIFO320～323、WRDMAC330～333とWRDMAC内 FIFO340～343の構成は第1の実施形態と同じである。701は、現像処理部220と接続されたRDDMAC内 FIFO320、及びWRDMAC内 FIFO340それぞれに格納されたデータ量を算出するFIFOデータ量算出部である。RDDMAC内 FIFO320のデータ格納量が十分多ければ、直ちにDRAM211からデータを読み出さなくても、RDDMAC310は現像処理部220へ読み出しデータを出力できる為、現像処理部220の処理が滞ることはない。WRDMAC内 FIFO340のデータ格納量が十分少なければ、直ちにDRAM211にデータを書き込まなくても、WRDMAC330は現像処理部220が出力する書き込みデータを受け取れる為、現像処理部220の処理が滞ることはない。30

#### 【0030】

710は、RDDMAC310～313、及びWRDMAC330～333の要求により、DRAM211への読み出し画像データ、及び書き込み画像データの転送を制御するメモリアクセス制御部である。711は、RDDMAC310～313、及びWRDMAC330～333から同時にDRAM211へアクセス要求があった場合のアクセス優先度を制御する調停部である。本第2の実施形態の調停部711には、CPU204からRDDMAC内 FIFO320のデータ格納量に対する閾値、WRDMAC内 FIFO340のデータ格納量に対する閾値が設定されている。画像表示時において調停部711は、現像処理部220動作期間中のDRAM211アクセスの優先度をFIFOデータ量算出40

部 701 が出力する FIFO データ格納量と、CPU204 から設定されたデータ格納量閾値を比較して決定する。具体的には、R D D M A C 内 FIFO320 のデータ格納量が閾値より大きく、かつ W R D M A C 内 FIFO340 のデータ格納量が閾値より小さければ、現像処理部 220 以外の画像処理部 221～222 の D R A M 211 アクセスを許可する。これにより、現像処理部 220 のデータ処理速度に影響が少ない時に他の画像処理部 221～222 に処理を行わせることができる。本実施形態では、R D D M A C 内 FIFO320、W R D M A C 内 FIFO340 の容量は 512 バイトとする。また、R D D M A C 内 FIFO320 のデータ格納量閾値は 400 バイト、W R D M A C 内 FIFO340 のデータ格納量閾値は 100 バイトとする。現像処理部 220 の処理完了後は、FIFO データ格納量に関係なく補正処理部 221、顔画像検出部 222 は D R A M 211 へ均等にアクセスさせる。尚、画像記録時は第 1 の実施形態と同様、調停部 711 は、全画像処理部 220～223 を均等に D R A M 211 へアクセスさせる。  
10

#### 【0031】

図 8 は、本第 2 の実施形態に係る画像処理装置において、1 枚の画像データを処理して表示部 205 へ表示する時の各画像処理部 220～222 の D R A M 211 アクセスパターンを示す図である。画像表示時において CPU204 は、現像処理部 220、補正処理部 221、顔画像検出部 222 の処理を開始する。ここで調停部 711 には、R D D M A C 内 FIFO320 のデータ格納量閾値、W R D M A C 内 FIFO340 のデータ格納量閾値が設定されている。調停部 711 は、FIFO データ格納量とデータ格納量閾値を比較し、現像処理部 220 のデータ処理速度に影響が少ないと判断される場合に、補正処理部 221、顔画像検出部 222 の D R A M 211 アクセスを許可する。具体的には、R D D M A C 内 FIFO320 のデータ格納量が閾値より大きく、かつ W R D M A C 内 FIFO340 のデータ格納量が閾値より小さければ、現像処理部 220 以外の画像処理部 221～222 の D R A M 211 アクセスを許可する。現像処理部 220 が 1 枚の画像データの処理を完了したら、CPU204 は現像処理部 220 への電力・クロックの供給を停止し、FIFO データ格納量に関係なく補正処理部 221、顔画像検出部 222 は D R A M 211 へ均等にアクセスさせる。  
20

#### 【0032】

以上の制御を行うことにより、現像処理部 220 のデータ処理速度に影響が少ない時に他の画像処理部 221～222 が処理を行うことができ、消費電力を低く抑えながらも画像処理部の全ての処理が完了する時間を短くすることができる。  
30

#### 【0033】

図 9 に本第 2 の実施形態における、画像表示・記録シーケンスを示し、以下、同図に従って説明する。

#### 【0034】

CPU204 は、ユーザによって静止画撮影のスイッチが押されているかを判断し (S901)、押されていなければ画像データを表示部 205 へ表示する為に以下の処理 (S902～S909) を行う。CPU204 は、データ転送制御装置 700 の調停部 711 に対し、FIFO データ格納量閾値、及び設定された閾値に応じて D R A M 211 へのアクセス優先度を決定するモードを設定する (S902)。CPU204 は、結像光学部 201、撮像素子 202、A/D 変換回路 203、データ転送制御装置 700 に表示用画像の撮像を指示する (S903)。CPU204 は、パワー制御部 224 に現像処理部 220、補正処理部 221、顔画像検出部 222 への電力・クロック供給を指示する。また、現像処理部 220、補正処理部 221、顔画像検出部 222 へ処理開始を指示する (S904)。CPU204 は、現像処理が完了したら (S905)、パワー制御部 224 に現像処理部 220 への電力・クロックの供給停止を指示する (S906)。そして、補正処理、顔検出処理が終了した場合 (S907)、パワー制御部 224 に補正処理部 221、顔画像検出部 222 への電力・クロックの供給停止を指示する (S908)。CPU204 は、表示部 205 に生成された画像の表示を指示する (S909)。  
40

#### 【0035】

また、CPU204が、ユーザによって静止画撮影のスイッチが押されると判断した場合(S901がYes)、画像データを記録部206へ記録する為に以下の処理(S910～S916)を行う。

#### 【0036】

CPU204は、データ転送制御装置700の調停部711に対し、各画像処理部220～223を均等にDRAM211アクセスさせる設定を行う(S910)。CPU204は、結像光学部201、撮像素子202、A/D変換回路203、データ転送制御装置210に記録用画像の撮像を指示する(S911)。CPU204は、パワー制御部224に各画像処理部220～223への電力・クロックの供給を指示し、各画像処理部220～223にそれぞれ処理の開始を指示する(S912)。CPU204は、各画像処理が完了したら(S913)、パワー制御部224に各画像処理部220～223への電力・クロックの供給停止を指示する(S914)。CPU204は、記録部206に生成された画像の記録を指示する(S915)。

#### 【0037】

このように、本実施形態では、非記録モードにおいて、消費電力が大きい所定の処理回路が1画面の画像データの処理中に他の処理回路がメモリにアクセスするデータ量を、記録モードよりも少なくなるように制御する。そして、所定の処理回路がメモリにアクセスしていない期間に、電力供給やクロックの供給を停止する。以上の制御を行うことで、画像表示時において消費電力を低く抑えながらも、全画像処理部の処理完了時間を第1の実施形態より短くすることができる。

10

#### 【0038】

尚、本実施形態では4つの画像処理部で画像処理を行ったが、複数の画像処理部であれば必ずしも4つでなくても良い。また、本実施形態では画像表示時において、現像処理部220のみ先行して処理を開始したが、データを高速処理可能な画像処理部であれば必ずしも現像処理部220でなくても良い。また、本実施形態では画像表示時において、1つの画像処理部のFIFOデータ格納量に応じて低速画像部の処理を開始したが、複数の画像処理部のFIFOデータ格納量に応じて低速画像処理部の処理を開始しても良い。また、本実施形態では画像表示時において、高速画像処理部の処理中にFIFOデータ格納量に応じて他の2つの画像処理部のDRAMアクセスを許可したが、DRAMアクセスを許可する画像処理部は必ずしも2つでなくても良い。また、本実施形態では画像表示時において、RDDMAC、WRDDMAC両方のFIFOデータ格納量に応じてDRAMアクセス優先度を制御したが、どちらか一方のFIFOデータ格納量に応じてDRAMアクセス優先度を制御しても良い。また、本実施形態では画像記録時において静止画を記録したが、動画を記録しても良い。また、本実施形態では高速画像処理部の処理完了後に電力とクロックの供給を停止したが、クロックのみ供給を停止しても良く、複雑なクロック制御回路を搭載しなくとも簡易な制御で消費電力を低くすることができる。また、画像表示・記録時の処理画像サイズ、規定時間、及びデータ転送制御装置のFIFO容量、FIFOデータ格納量閾値は本実施形態と同じでなくても良い。

20

#### 【0039】

##### 【第3の実施形態】

30

第3の実施の形態を説明する。本第3の実施形態では、画像処理装置の構成、各画像処理部の単独動作時におけるDRAMアクセスパターン、各画像処理部の画像記録時、及び画像表示時におけるDRAMアクセスパターンが第1、第2の実施形態と異なる。本第3の実施形態では、画像表示時における消費電力を低く抑えながらも、全画像処理が第1の実施形態より速く完了するように、第2実施形態とは異なる制御手法でDRAMアクセスパターンを制御する。

40

#### 【0040】

図10は、本第3の実施形態に係る画像処理装置の構成を示すブロック図である。上記第1、第2の実施形態と異なる点は、本第3の実施形態では現像処理部として、第1現像処理部220a、第2現像処理部220bの2つ存在する点である。第1現像処理部22

50

0 a、第2現像処理部220bは、それぞれDRAM211からの画像データを読み出して画像処理を施した結果をDRAM211へ書き込んでいる。第2現像処理部220bは、第1現像処理部220aが画像処理を施した結果に対して、画像処理を行い、その処理結果をDRAM211へ書き込んでいる。240は、各処理部220a、220b、221～223の各画像処理部へのクロック・電力供給をCPU204の指示により制御するパワー制御部であり、クロック・電力の供給は各画像処理部220a、220b、221～223個別で制御可能な構成になっている。第1現像処理部220a、第2現像処理部220b、パワー制御部240以外の画像処理装置の構成は第1の実施形態と同じである。

## 【0041】

10

図11は、本第3の実施形態に係る各画像処理部220a、220b、221～223がそれぞれ単独で1枚の画像データを処理した時のDRAM211へのアクセス時間とデータ量を示す図である。本実施形態では、第1現像処理部220aと第2現像処理部220bが他の画像処理部と比較して多量のデータを高速に処理し、消費電力も大きい。第1現像処理部220aと第2現像処理部220bを比較すると、第1現像処理部220aの方が第2現像処理部220bより多量のデータを高速に処理し、消費電力も大きい。また、本第3の実施形態において、各画像処理部220a、220b、221～223のDRAM211の平均メモリ使用帯域は、それぞれ固有であって、25%、20%、15%、5%、7%である。この平均メモリ使用帯域とは、DRAM211が処理可能な最大データ処理速度[MB/sec]に対する、各画像処理部220a、220b、221～223の平均データ処理速度[MB/sec]の比率で計算される値である。

## 【0042】

20

図12は、本第3の実施形態に係る画像処理装置の静止画連写記録時において、1画面の画像データを処理して記録部206へ記録する時の各画像処理部220a、220b、221～223のDRAM211アクセスパターンを示す図である。本第3の実施形態では、第1現像処理部220a、第2現像処理部220bがDRAM211へアクセスしている点が第1、第2実施形態と異なる。他の制御方法等は第1の実施形態と同じであり、連写規定時間内に全ての処理を完了させる為、全ての処理のDRAM211アクセスが均等に行われるよう、調停部301へアクセス優先度の設定を行っている。

## 【0043】

30

図13は、本第3の実施形態に係る画像処理装置の非記録状態において、1画面の画像データを処理して表示部205へ表示する時の各画像処理部220a、220b、221～222のDRAM211アクセスパターンを示す図である。一般的に、DRAMの使用帯域が少ない時、即ち、単位時間当たりにDRAMにアクセスされるデータ量が少ないときは、DRAMへアクセスする各回路は単独動作時に近い速い処理速度で動作可能である。一方、DRAMの使用帯域が多い時は、他の回路によるアクセス完了を待たされることが多くなる為、各回路の処理速度は遅くなる。よって本実施形態では、高速画像処理部の動作時において、DRAM211の使用帯域が一定値以下であれば、低速画像処理部のDRAM211アクセスを許可する。DRAM211の使用帯域を一定値以下に制限することで、他の処理部のDRAM211アクセスによる高速画像処理部の処理速度劣化への影響を少なくしている。本第3の実施形態では、高速画像処理部の動作時におけるDRAM211の許容使用帯域を50%とし、処理部の合計使用帯域をその許容使用帯域以内に制限する。本実施形態の高速画像処理部である第1現像処理部220a、第2現像処理部220bの同時動作時におけるDRAM211の使用帯域は、45%( $= 25\% + 20\%$ )である。ここで、顔画像検出部222を同時動作させてもDRAM211の使用帯域は50%( $= 25\% + 20\% + 5\%$ )である為、本実施形態では第1現像処理部220a、第2現像処理部220b、顔画像検出部222を同時に動作させる。第1現像処理部220aの処理が完了したら、第1現像処理部220aへの電力・クロックの供給を停止する。また、第1現像処理部220aが処理を完了した後はDRAM211の使用帯域は、25%( $= 20\% + 5\%$ )となり、補正処理部221を動作させてもDRAM211の使用帯

40

50

域は 40% (= 20% + 5% + 15%) である為、補正処理部 221 の動作を開始する。第2現像処理部 220b の処理が完了したら、第2現像処理部 220b への電力・クロックの供給を停止し、顔画像検出部 222 の処理が完了したら、顔画像検出部 222 への電力・クロックの供給を停止する。このように、本実施形態では、メモリの使用帯域が所定値を超えないように、第1現像処理部 220a、第2現像処理部 220b に加え、他の処理部のアクセスを許可する。このような制御を実施することにより、高速画像処理部の処理速度劣化への影響を抑えながら、低速画像処理部を動作させることが出来る為、全ての画像処理の処理完了時間を短くすることができる。本実施形態の高速画像処理部である第1現像処理部 220a、第2現像処理部 220b は消費電力も大きい為、高速画像処理部の処理を早く完了させて電力・クロックの供給を停止することで消費電力を低く抑えることができる。10

#### 【0044】

図14に本第3の実施形態における、画像表示・記録シーケンスを示す。

#### 【0045】

CPU204 は、データ転送制御装置 210 の調停部 301 に対し、各画像処理部 220a, 220b, 221~223 を均等にDRAM211 アクセスさせる優先度の設定を行う (S1401)。CPU204 は、ユーザによって静止画撮影のスイッチが押されているかを判断し (S1402)、押されていなければ画像データを表示部 205 へ表示する為に以下の処理 (S1403~S1414) を行う。

#### 【0046】

CPU204 は、結像光学部 201、撮像素子 202、A/D 変換回路 203、データ転送制御装置 210 に表示用画像の撮像を指示する (S1403)。CPU204 は、パワー制御部 240 に現像処理部 1 の 230、現像処理部 2 の 231、顔画像検出部 222 への電力・クロック供給を指示し、第1現像処理部 220a、第2現像処理部 220b、顔画像検出部 222 処理へ処理の開始を指示する (S1404)。CPU204 は、第1現像処理が完了したら (S1405)、パワー制御部 240 に第1現像処理部 220a への電力・クロックの供給停止を指示する (S1406)。また CPU204 は、パワー制御部 240 に補正処理部 221 への電力・クロックの供給を指示し、補正処理部 221 に処理の開始を指示する (S1407)。CPU204 は、第2現像処理が完了したら (S1408)、パワー制御部 240 に第2現像処理部 220b への電力・クロックの供給停止を指示する (S1409)。CPU204 は、顔画像検出が完了したら (S1410)、パワー制御部 240 に顔画像検出部 222 への電力・クロックの供給停止を指示する (S1411)。CPU204 は、補正処理が完了したら (S1412)、パワー制御部 240 に補正処理部 221 への電力・クロックの供給停止を指示する (S1413)。CPU204 は、表示部 205 に生成された画像の表示を指示する (S1414)。30

#### 【0047】

一方、S1402 にて、CPU204 が、ユーザによって静止画撮影のスイッチが押されたと判断した場合、画像データを記録部 206 へ記録する為に以下の処理 (S1415~S1419) を行う。

#### 【0048】

CPU204 は、結像光学部 201、撮像素子 202、A/D 変換回路 203、データ転送制御装置 210 に記録用画像の撮像を指示する (S1415)。CPU204 は、パワー制御部 240 に各画像処理部 220a, 220b, 221~223 への電力・クロックの供給を指示し、各画像処理部 220a, 220b, 221~223 にそれぞれ処理の開始を指示する (S1416)。CPU204 は、各画像処理が完了したら (S617)、パワー制御部 240 に各画像処理部 220a, 220b, 221~223 への電力・クロックの供給停止を指示する (S1418)。CPU204 は、記録部 206 に生成された画像の記録を指示する (S1419)。40

#### 【0049】

以上、上記本実施形態の制御を行うことで、画像表示時において消費電力を低く抑えな50

がらも、全画像処理部の処理完了時間を第1の実施形態より短くすることができる。

( 0 0 5 0 )

尚、本実施形態では5つの画像処理部で画像処理を行ったが、必ずしも5つでなくても良い。また、本実施形態では画像表示時において、第1画像処理部220a、第2画像処理部220bが先行して処理を開始したが、データを高速処理可能な画像処理部であれば必ずしも第1画像処理部220a、第2画像処理部220bでなくても良い。また、本実施形態では画像表示時において、高速画像処理部の処理開始後に低速画像部の処理を開始したが、低速画像処理部の処理開始後に高速画像部の処理を開始しても良い。また、本実施形態では画像記録時において静止画を記録したが、動画を記録しても良い。また、本実施形態では高速画像処理部の処理完了後に電力とクロックの供給を停止したが、クロックのみ供給を停止しても良く、複雑なクロック制御回路を搭載しなくとも簡易な制御で消費電力を低くすることができる。また、画像表示・記録時の処理画像サイズ、規定時間、及びDRAM使用制限帯域は本実施形態と同じでなくても良い。

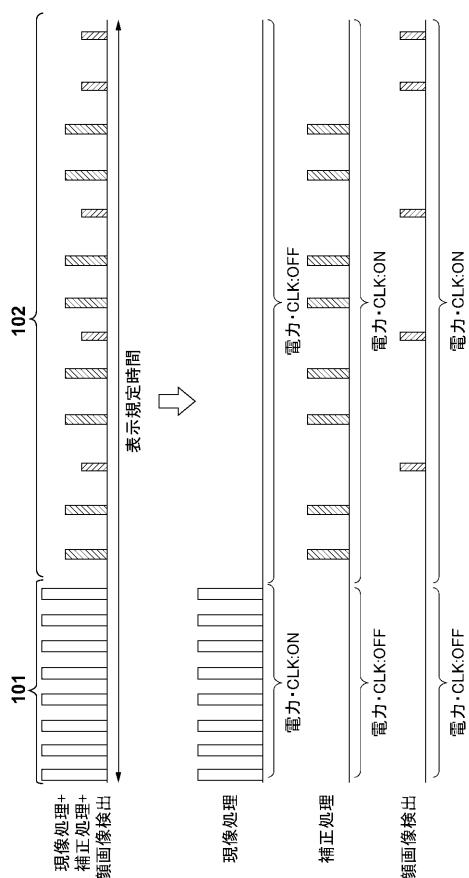
10

( 0 0 5 1 )

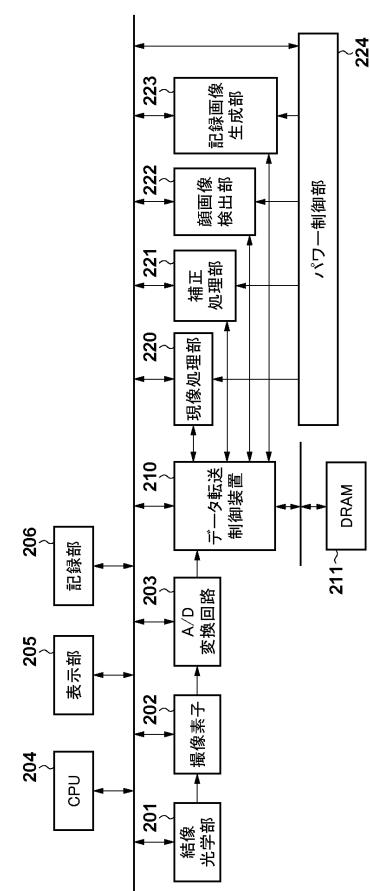
## 「 その他の実施形態 」

また、本発明は、以下の処理を実行することによっても実現される。即ち、上述した実施形態の機能を実現するソフトウェア（プログラム）を、ネットワーク又は各種記憶媒体を介してシステム或いは装置に供給し、そのシステム或いは装置のコンピュータ（またはCPUやMPU等）がプログラムを読み出して実行する処理である。

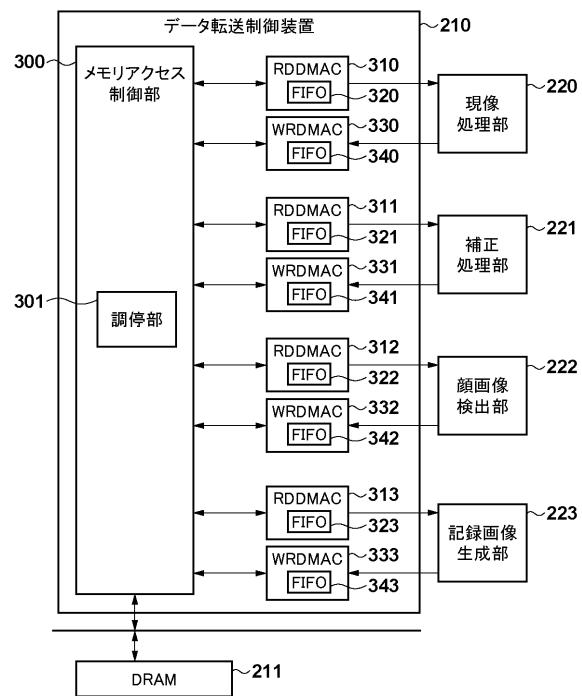
〔図 1 〕



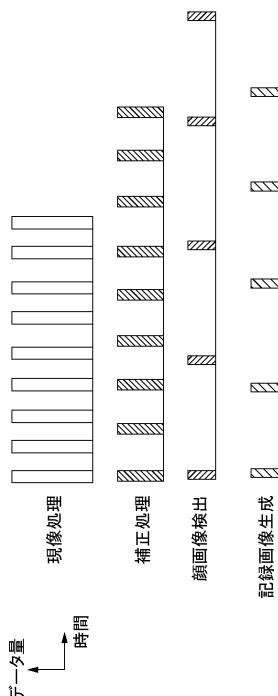
【圖2】



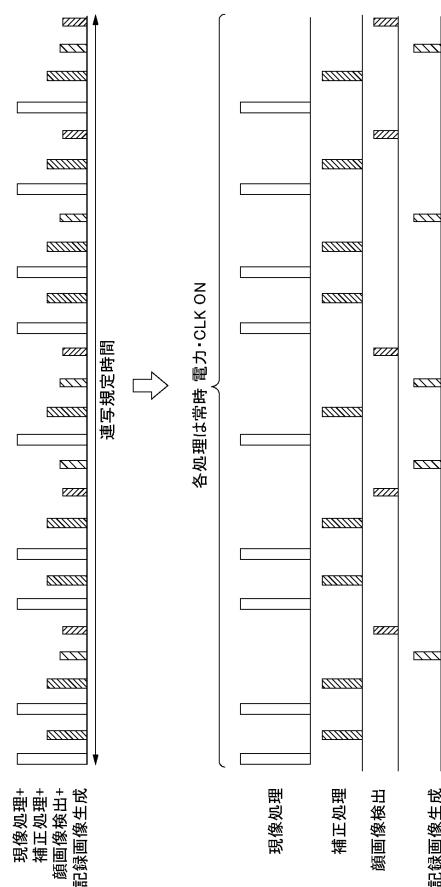
【図3】



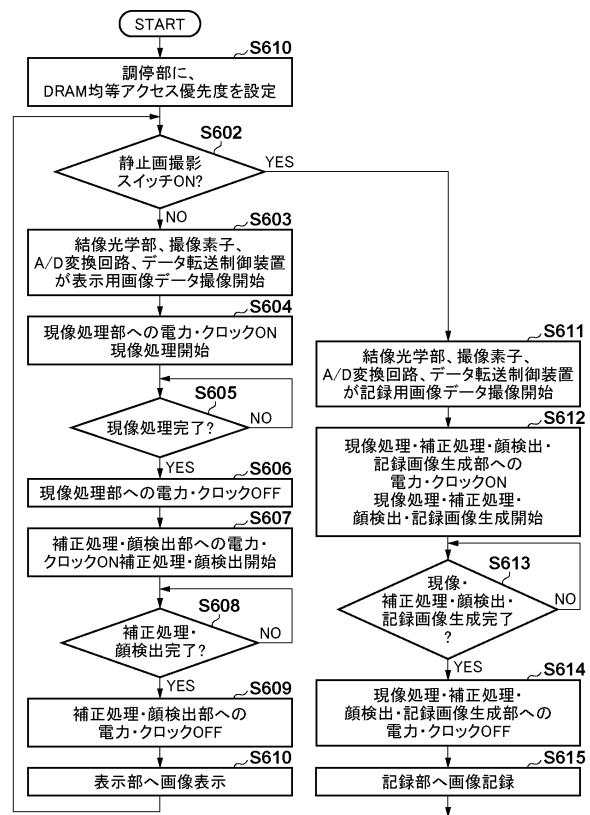
【図4】



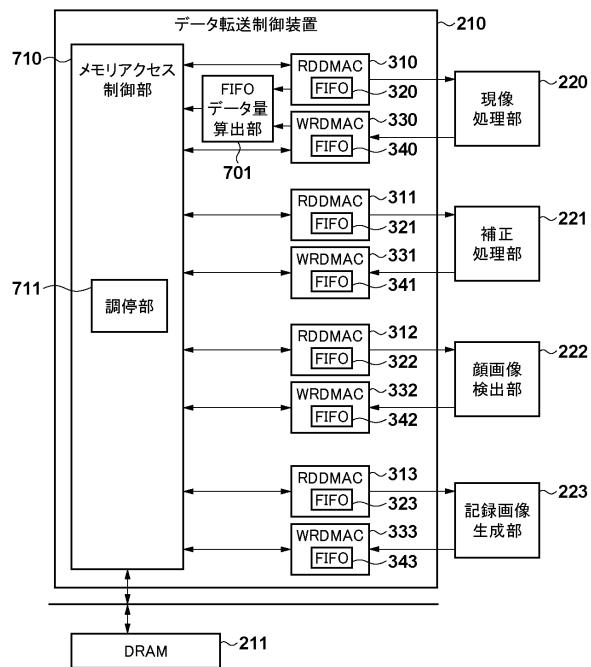
【図5】



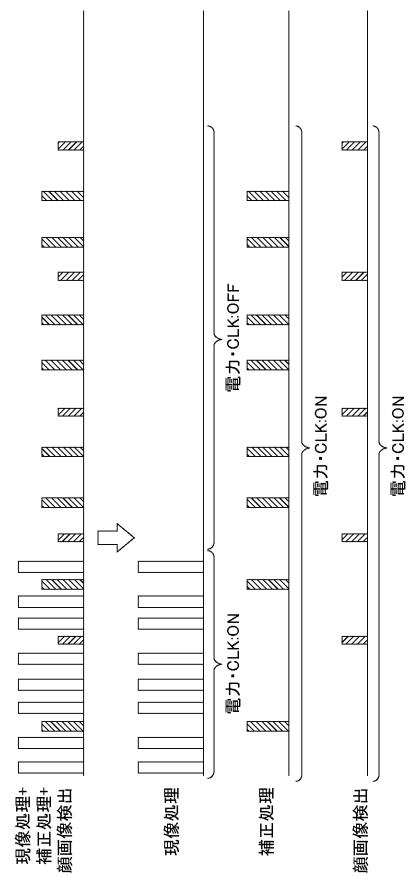
【図6】



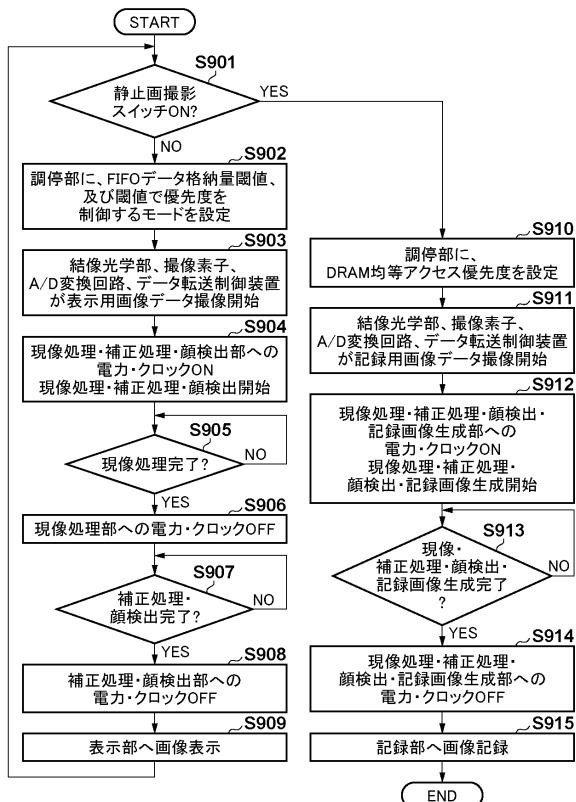
【図7】



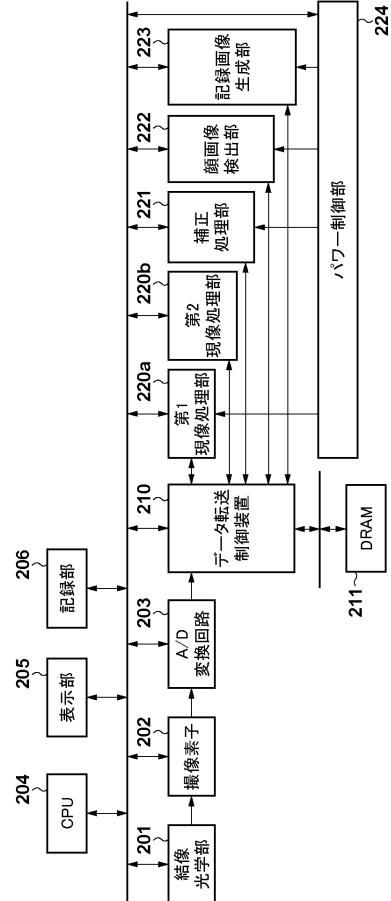
【図8】



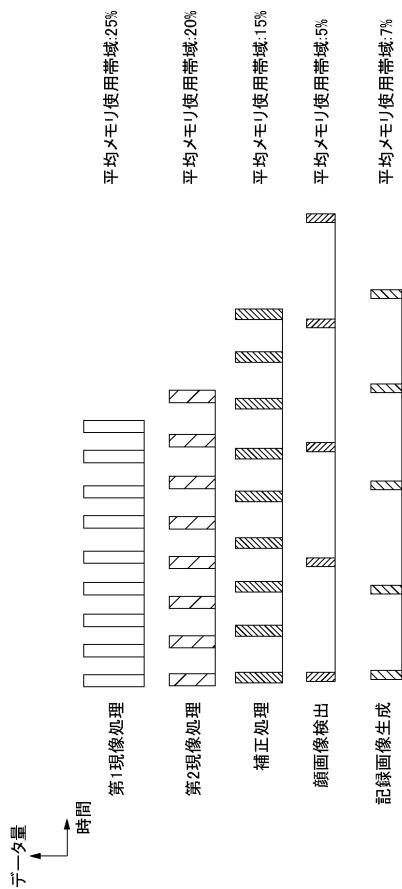
【図9】



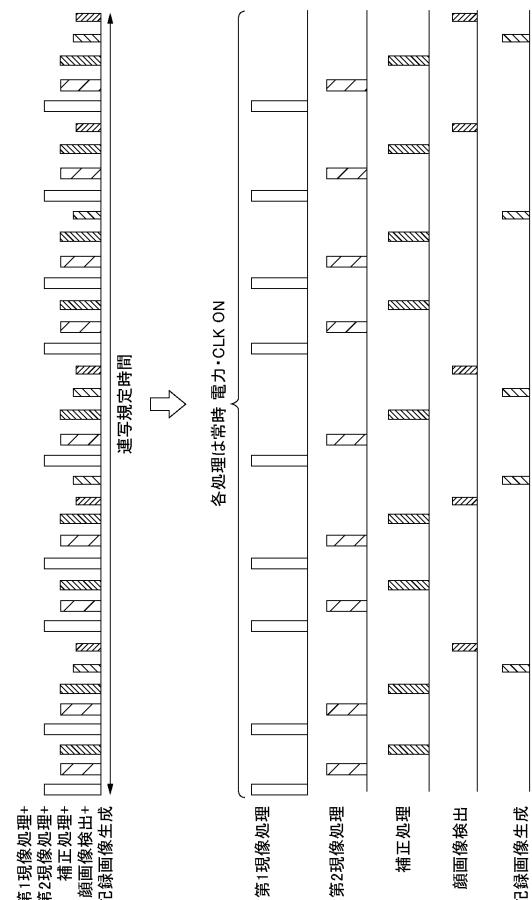
【図10】



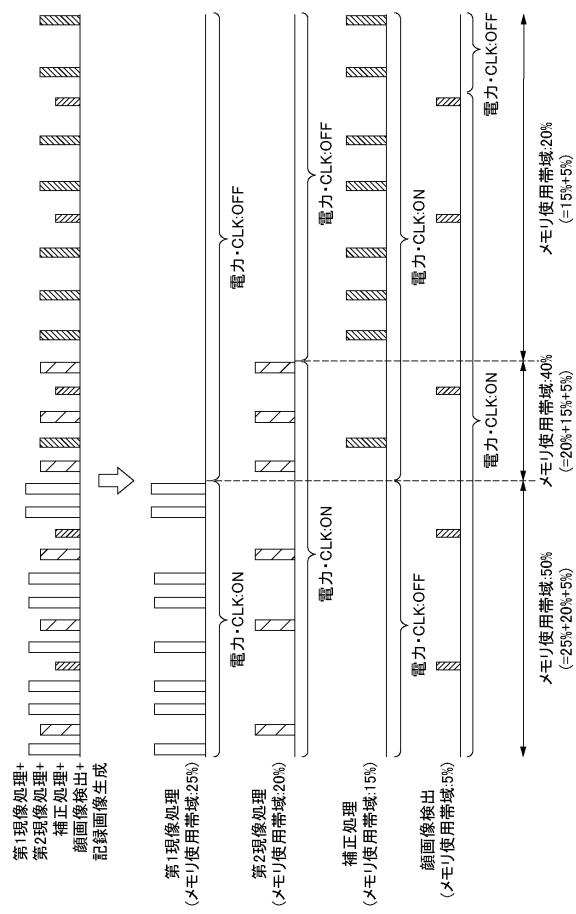
【図11】



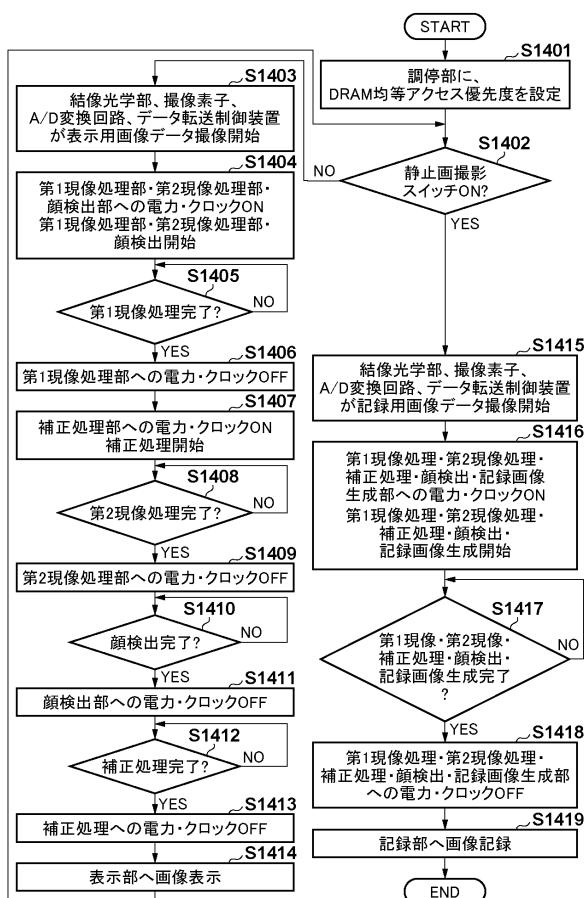
【図12】



【図13】



【図14】



---

フロントページの続き

(51)Int.Cl.

F I

G 0 6 F 1/32

B

(72)発明者 鈴木 総一郎

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 藤原 敬利

(56)参考文献 特開2009-232003 (JP, A)

特開平07-231401 (JP, A)

特開2010-103865 (JP, A)

特開2000-196947 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H 0 4 N 5 / 2 2 2 - 5 / 2 5 7

G 0 3 B 1 7 / 0 0

G 0 3 B 1 7 / 2 6 - 1 7 / 3 4

G 0 3 B 1 7 / 3 8 - 1 7 / 4 6

G 0 6 F 1 / 2 6 - 1 / 3 2

G 0 6 F 1 2 / 0 0 - 1 2 / 0 6

G 0 6 F 1 3 / 1 6 - 1 3 / 1 8

G 0 6 T 1 / 0 0 , 1 / 6 0