



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I856491 B

(45)公告日：中華民國 113 (2024) 年 09 月 21 日

(21)申請案號：112102283

(22)申請日：中華民國 108 (2019) 年 01 月 17 日

(51)Int. Cl. : H01L23/538 (2006.01)

H01L21/77 (2017.01)

H01L27/01 (2006.01)

(30)優先權：2018/06/21 日本

2018-117765

(71)申請人：日商大日本印刷股份有限公司(日本) DAI NIPPON PRINTING CO., LTD. (JP)  
日本(72)發明人：有塚祐樹 ARITSUKA, YUKI (JP)；高野貴正 TAKANO, TAKAMASA (JP)；田中  
雅也 TANAKA, MASAYA (JP)；吉井佑美 YOSHII, YUMI (JP)；鈴木美雪 SUZUKI,  
MIYUKI (JP)；相樂秀次 SAGARA, SHUJI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW I616917B

TW 201714194A

審查人員：林佑霖

申請專利範圍項數：24 項 圖式數：47 共 76 頁

(54)名稱

配線基板及半導體裝置

(57)摘要

若根據本案的配線基板，則具備：

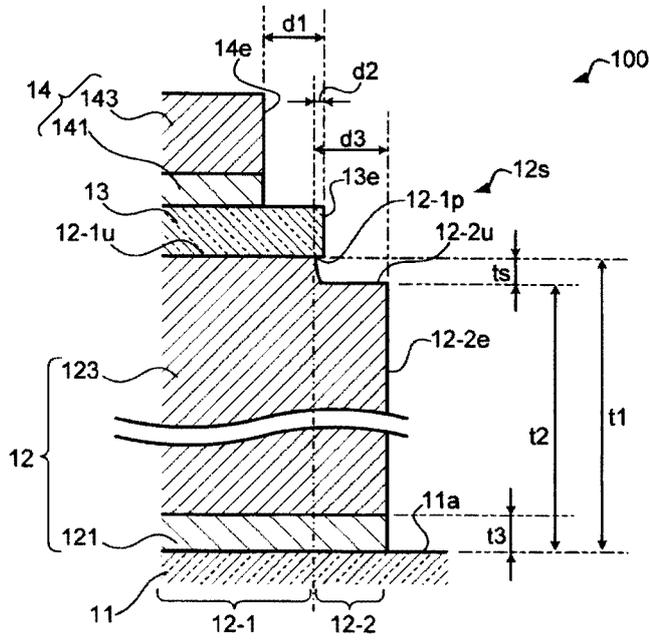
基板，其係具有絕緣表面；

第 1 導電層，其係被配置於前述基板上的第 1 導電層，包含具有第 1 厚度的第 1 部分及具有比該第 1 厚度更薄的第 2 厚度且與該第 1 部分鄰接的第 2 部分；

第 1 絕緣層，其係自前述第 2 部分隔離來配置於前述第 1 部分上；及

第 2 導電層，其係相對於前述第 1 絕緣層，在與前述第 1 部分相反側被配置。

指定代表圖：



【圖 4】

符號簡單說明：

- 11:基板
- 11a:第 1 面
- 12:第 1 導電層
- 12-1:第 1 部分
- 12-1p:境界
- 12-1u:上面
- 12-2:第 2 部分
- 12-2e:側面
- 12-2u:上面
- 12s:階差
- 13:第 1 絕緣層
- 13e:側面
- 14:第 2 導電層
- 14e:側面
- 100:電容器
- 121:第 1 下部導電層
- 123:第 1 上部導電層
- 141:第 2 下部導電層
- 143:第 2 上部導電層
- d1,d2,d3:距離



I856491

## 【發明摘要】

### 【中文發明名稱】

配線基板及半導體裝置

### 【中文】

若根據本案的配線基板，則具備：

基板，其係具有絕緣表面；

第1導電層，其係被配置於前述基板上的第1導電層，包含具有第1厚度的第1部分及具有比該第1厚度更薄的第2厚度且與該第1部分鄰接的第2部分；

第1絕緣層，其係自前述第2部分隔離來配置於前述第1部分上；及

第2導電層，其係相對於前述第1絕緣層，在與前述第1部分相反側被配置。

【指定代表圖】圖4

【代表圖之符號簡單說明】

11:基板

11a:第1面

12:第1導電層

12-1:第1部分

12-1p:境界

12-1u:上面

12-2:第2部分

12-2e:側面

12-2u:上面

12s:階差

13:第1絕緣層

13e:側面

14:第2導電層

14e:側面

100:電容器

121:第1下部導電層

123:第1上部導電層

141:第2下部導電層

143:第2上部導電層

d1,d2,d3:距離

【特徵化學式】無

# 【發明說明書】

## 【中文發明名稱】

配線基板及半導體裝置

## 【技術領域】

【0001】本案是有關配線基板。

## 【先前技術】

【0002】有在附配線的基板上形成MIM(Metal-Insulator-Metal)電容器的情況。此電容器是具有藉由導電層來夾著絕緣層的構造。導電層與絕緣層是在熱膨脹係數有差異。因此，藉由對應於製程等的熱過程之伸縮而產生應力。若為了縮小傳送電阻而加厚配線，則此現象更顯著。一旦絕緣層接受此應力，則為了緩和該應力，絕緣層會從導電層剝離，或在絕緣層產生龜裂。如此，大的應力的發生是成為使電容器的可靠度降低的要因。在專利文獻1是揭示有為了緩和應力，絕緣層為彈性體的技術。此彈性體是有機材料。

[先前技術文獻]

[專利文獻]

【0003】

[專利文獻1]日本特開平10-135408號公報

## 【發明內容】

(發明所欲解決的課題)

【0004】有機材料是一般介質損耗大。因此，在對導電層施加高頻訊號時，大的傳送損失產生而電力效率惡化。若電力的損失被變換成熱，則該熱會使元件的性能惡化，如元件特性的降低及熱雜音所造成的訊號品質的降低等。如此，在專利文獻1所揭示的構造，即使應力緩和，也會使元件的性能降低。

【0005】本案的目的之一是在於提升電容器的可靠度。

(用以解決課題的手段)

【0006】若根據本案，則可提供一種配線基板，具備：

基板，其係具有絕緣表面；

第1導電層，其係被配置於前述基板上的第1導電層，包含具有第1厚度的第1部分及具有比該第1厚度更薄的第2厚度且與該第1部分鄰接的第2部分；

第1絕緣層，其係自前述第2部分隔離來配置於前述第1部分上；及

第2導電層，其係相對於前述第1絕緣層，在與前述第1部分相反側被配置。

【0007】前述第1部分及前述第2部分，係亦可包含在前述第1絕緣層側以同一材料所形成的區域。

【0008】前述第1導電層，係包含第1膜及膜質與該第

1膜不同的第2膜，

前述第2膜，係被前述第1膜與前述第1絕緣層夾著而配置，

前述第2部分的前述第2膜，係亦可比前述第1部分的前述第2膜更薄。

【0009】前述第2導電層，係自前述第1絕緣層的緣部之中對應於前述第2部分側的第1緣部隔離而配置。

【0010】沿著前述基板的表面的法線方向來看時，亦可包含前述第2導電層的緣部與前述第1絕緣層的緣部之中對應於前述第2部分側的第1緣部一致的部分。

【0011】沿著前述基板的表面的法線方向來看時，從前述第1部分與前述第2部分的境界到與前述第1緣部之間的距離，係亦可比從前述第2導電層的緣部到前述第1緣部的距離小。

【0012】沿著前述基板的表面的法線方向來看時，從前述第1部分與前述第2部分的境界到前述第1絕緣層的緣部的距離，係亦可比前述第1厚度與前述第2厚度的差小。

【0013】前述境界，係亦可被配置於前述第1絕緣層與前述基板之間。

【0014】沿著從前述第1部分與前述第2部分的境界到前述第2部分的緣部的前述基板的表面的法線方向來看時的距離，係亦可比前述第1厚度與前述第2厚度的差大。

【0015】沿著從前述第1部分與前述第2部分的境界到前述第2部分的緣部的前述基板的表面的法線方向來看的

距離亦可為前述第2厚度的10%以上。

【0016】前述第1部分，係亦可被前述第2部分所包圍。

【0017】沿著前述基板的表面的法線方向來看時，前述第1導電層的外緣，係亦可包含前述第1部分的側面及前述第2部分的側面。

【0018】前述第1絕緣層，係亦可覆蓋前述第1部分的側面。

【0019】前述第1絕緣層的一部分，係亦可被前述第2導電層與前述第1部分的側面夾著。

【0020】前述第2部分的表面，係亦可比前述第1部分的表面粗。

【0021】前述第1導電層，係亦可至少包含第1膜及膜質與該第1膜不同的第2膜。

【0022】在前述第1導電層的側面，係亦可配置有在前述第1膜的側面及前述第2膜的側面所被形成的凹陷。

【0023】更具備接觸於前述第2部分及前述第1絕緣層的第2絕緣層，

前述第1絕緣層係包含無機材料，

前述第2絕緣層係包含有機材料。

【0024】前述第2絕緣層，係具有開口，

前述第2導電層，係與規定前述開口的前述第2絕緣層的側面接觸，

亦可在前述第2導電層與前述第1絕緣層之間的一部分

配置有前述第2絕緣層。

【0025】亦可更具備：相對於前述第1絕緣層，在與前述第1部分相反側被配置，且與前述第2導電層隔離的導電層。

【0026】前述第1導電層，係更包含：具有比前述第2厚度厚的第3厚度，且與前述第2部分鄰接的第3部分，前述第1絕緣層，係更被配置於前述第3部分上，前述第2導電層，係亦可相對於前述第1絕緣層，在與前述第3部分相反側也被配置。

【0027】更具備貫通前述基板的貫通電極，前述貫通電極，係亦可電性連接至前述第1導電層。

【0028】前述貫通電極，係以和前述第1導電層相同的材料所形成，亦可從前述第1導電層連續性地延伸。

【0029】前述第1導電層係包含複數的膜，前述貫通電極係包含複數的膜，前述第1導電層的最接近前述基板的膜，係亦可連續延伸至前述貫通電極的最接近前述基板的膜。

【0030】亦可更具備：包含被連接至前述第1導電層的前述貫通電極之電感器(inductor)。

【0031】又，若根據本案，則可提供一種半導體裝置，其係具備：

上述記載的配線基板；及  
被電性連接至前述配線基板的半導體晶片。

[發明的效果]

【0032】若根據本案，則可提升電容器的可靠度。

【圖式簡單說明】

【0033】

[圖1]是表示本案的第1實施形態的中介層的概略平面圖。

[圖2]是表示本案的第1實施形態的中介層的概略剖面圖(圖1的A-A線剖面圖)。

[圖3]是表示在本案的第1實施形態的中介層所含的電容器的概略剖面圖(圖1的B-B線剖面圖)。

[圖4]是擴大本案的第1實施形態的電容器的階差部附近的圖。

[圖5]是說明製造本案的第1實施形態的中介層的方法的圖。

[圖6]是說明製造本案的第1實施形態的中介層的方法的圖。

[圖7]是說明製造本案的第1實施形態的中介層的方法的圖。

[圖8]是說明製造本案的第1實施形態的中介層的方法的圖。

[圖9]是說明製造本案的第1實施形態的中介層的方法的圖。

[圖10]是說明製造本案的第1實施形態的電容器的方

法的圖。

[圖 11]是說明製造本案的第1實施形態的電容器的方法的圖。

[圖 12]是說明製造本案的第1實施形態的電容器的方法的圖。

[圖 13]是說明製造本案的第1實施形態的電容器的方法的圖。

[圖 14]是說明製造本案的第1實施形態的電容器的方法的圖。

[圖 15]是說明製造本案的第1實施形態的電容器的方法的圖。

[圖 16]是說明比較例的電容器的第1導電層的應力分佈的圖。

[圖 17]是說明本案的第1實施形態的電容器的第1導電層的應力分佈的圖。

[圖 18]是說明製造本案的第1實施形態的電容器的別的方法的圖。

[圖 19]是說明製造本案的第1實施形態的電容器的別的方法的圖。

[圖 20]是說明製造本案的第2實施形態的電容器的方法的圖。

[圖 21]是說明製造本案的第2實施形態的電容器的方法的圖。

[圖 22]是說明製造本案的第2實施形態的電容器的方

法的圖。

[圖 23]是說明製造本案的第2實施形態的電容器的方法的圖。

[圖 24]是表示本案的第3實施形態的中介層的概略平面圖。

[圖 25]是表示在本案的第3實施形態的中介層所含的電容器的概略剖面圖(圖 24的B-B線剖面圖)。

[圖 26]是表示本案的第4實施形態的中介層的概略平面圖。

[圖 27]是表示在本案的第4實施形態的中介層所含的電容器的概略剖面圖(圖 26的B-B線剖面圖)。

[圖 28]是表示本案的第5實施形態的中介層的概略平面圖。

[圖 29]是表示本案的第6實施形態的中介層的概略平面圖。

[圖 30]是表示本案的第7實施形態的中介層的概略平面圖。

[圖 31]是表示本案的第7實施形態的電容器的概略剖面圖(圖 30的C-C線剖面圖)。

[圖 32]是表示本案的第8實施形態的電容器的概略剖面圖。

[圖 33]是表示本案的第9實施形態的電容器的概略剖面圖。

[圖 34]是表示本案的第1實施形態的第1導電層的側面

形狀的概略剖面圖。

[圖 35]是表示本案的第 10 實施形態的第 1 導電層的側面形狀的概略剖面圖。

[圖 36]是表示本案的第 11 實施形態的中介層的概略平面圖。

[圖 37]是表示在本案的第 11 實施形態的中介層所含的環狀的導電層 29 的概略剖面圖(圖 36 的 D-D 線剖面圖)。

[圖 38]是表示本案的第 12 實施形態的電容器的概略剖面圖。

[圖 39]是表示在本案的第 13 實施形態的中介層所含的電容器及電感器的概略平面圖。

[圖 40]是表示本案的第 13 實施形態的中介層的概略剖面圖(圖 39 的 E-E 線剖面圖)。

[圖 41]是表示本案的第 14 實施形態的電容器的概略剖面圖。

[圖 42]是說明製造本案的第 14 實施形態的電容器的方法的圖。

[圖 43]是說明製造本案的第 14 實施形態的電容器的方法的圖。

[圖 44]是表示本案的第 15 實施形態的半導體裝置的圖。

[圖 45]是表示本案的第 15 實施形態的半導體裝置的別例的圖。

[圖 46]是表示本案的第 15 實施形態的半導體裝置的另

外別的例的圖。

[圖 47]是說明包含本案的第 15 實施形態的半導體裝置的電子機器的一例的圖。

### 【實施方式】

【0034】以下，參照圖面說明有關本案的一實施形態。另外，以下所示的各實施形態為一例，本案並非限於該等的實施形態來解釋者。在本實施形態參照的圖面中，對於同一部分或具有同樣機能的部分附上同一符號或類似的符號(在數字之後只附上 A、B 等的符號)，有其重複的說明省略的情況。並且，基於說明的方便起見，有圖面的尺寸比率與實際的比率不同，或構成的一部分從圖面省略的情況。在本件說明書添附的圖面中，基於容易圖示及理解的方便起見，有適當地從實物變更誇張縮尺及縱橫的尺寸比等，或構成的一部分從圖面省略的情況。而且，在以下的說明中，規定構造間的位置關係時，「上」或「下」是不限於在一方的構造的正上方或正下方配置其他的構造的情況，包含在構造間更介入其他的構造的情況。

### 【0035】

<第 1 實施形態>

[1.全體構造]

本案之一實施形態的中介層(interposer)是具有以含金屬等的導電層來夾入絕緣層的 MIM 構造。以下，MIM 構造是說明以上部電極及下部電極來夾著絕緣層的電介質層的

電容器。若根據以下說明的電容器，則可比以往的電容器更緩和在位於下部電極上的絕緣層的端部特別強力產生的應力。以下，具體說明有關具有如此的電容器的中介層的構造。

【0036】圖1是表示本案的第1實施形態的中介層10的概略平面圖。圖2是表示本案的第1實施形態的中介層10的概略剖面圖(圖1的A-A線剖面圖)。圖3是表示在本案的第1實施形態的中介層10所含的電容器100的概略剖面圖(圖1的B-B線剖面圖)。另外，在圖1及圖3中，為了容易了解基板11、第1導電層12、第1絕緣層13及第2導電層14的位置關係，省略一部分的構成。就此例而言，在電容器100中，第1導電層12對應於下部電極，第1絕緣層13對應於電介質層，第2導電層14對應於上部電極。

【0037】中介層10是具備基板11、第1導電層12、第1絕緣層13及第2導電層14。基板11是具有第1面11a及相對於第1面11a相反側的第2面11b。基板11是具有絕緣表面的基板，在此例是無鹼性玻璃。另外，基板11是亦可為玻璃以外的無機絕緣材料，或亦可為有機材料，或亦可為半導體基板，或亦可為有機材料，但最好是絕緣性材料，至少在表面具有絕緣性。

【0038】基板11的厚度是 $50\mu\text{m}$ 以上 $700\mu\text{m}$ 以下為理想，在此例是 $400\mu\text{m}$ 。並且，基板11的第1面11a的表面粗度(算術平均粗度Ra)是由在基板11的第1面11a上所形成的第1導電層12及在第2面11b上所形成的第4導電層21防止對

於高頻訊號產生傳送損失的觀點，小為理想，50nm以下，特別是0.1nm~30nm為理想。另外，在此的算術平均粗度Ra是按照JIS規格JIS B 0601：2001的定義。以下，在本說明書中，稱表面粗度時是對應於算術平均粗度Ra。

【0039】第1導電層12是包含第1下部導電層121及第1上部導電層123。第1下部導電層121是被配置於基板11的第1面11a。第1上部導電層123是被配置於第1下部導電層121上。第1導電層12之中，在第1絕緣層13的緣部附近是沿著第1絕緣層13的緣部而形成有階差12s。藉由存在此階差12s，對第1絕緣層13的應力會被緩和。有關階差12s的詳細構造後述。

【0040】另外，第1下部導電層121是亦可直接配置於基板11的第1面11a，或亦可經由導電性或絕緣性的層至少1層來配置於基板11的第1面11a。例如，藉由在基板11的第1面11a配置絕緣性樹脂，亦可緩和因第1導電層12與基板11的熱膨脹率的差所產生的應力。絕緣性樹脂是例如環氧樹脂、聚醯亞胺、苯並噁唑、聚醯胺等。

【0041】第1下部導電層121是對應於種層的一部分。種層是作為以電解電鍍來形成第1上部導電層123時的電極機能的導電層。第1下部導電層121在此例是銅(Cu)的膜，但亦可為鉻(Cr)、鈦(Ti)等的其他的膜，或亦可以複數的膜所形成。第1下部導電層121的厚度是20nm以上800nm以下為理想，在此例是200nm。第1下部導電層121是藉由無電解電鍍法來形成。

【0042】另外，亦可在第1下部導電層121與第1面11a之間更配置有別的層。例如，亦可配置有用以第1下部導電層121不易從基板11剝落的密著層。密著層是例如氧化鋅(ZnO)。含氧化鋅的密著層是例如藉由溶膠凝膠法來形成。

【0043】第1上部導電層123是以第1下部導電層121作為種層，藉由電解電鍍法來形成。第1上部導電層123在此例時Cu的膜，但亦可為其他具有導電性的材料的膜，或亦可以複數的膜來形成。第1上部導電層123的厚度是0.5 $\mu\text{m}$ 以上30 $\mu\text{m}$ 以下為理想，在此例是20 $\mu\text{m}$ 。

【0044】第1絕緣層13是被配置於第1導電層12上。第1絕緣層13在此例是氮化矽(SiN)的膜，但亦可為氧化矽(SiO)、氧氮化矽(SiON)、氧化鉭(TaO)、氧化鋁(AlO)、氮化鋁(AlN)、氧化鈦(HfO)等的無機材料的膜，或亦可以複數的膜來形成。第1絕緣層13的比介電常數是最好比存在於電容器100的周圍的絕緣層(例如第2絕緣層22)更高。第1絕緣層13的比介電常數是例如2.0以上9.0以下，更理想是5.0以上8.0以下。第1絕緣層13的厚度是50nm以上800nm以下為理想，在此例是500nm。第1絕緣層13是以化學氣相沈積(CVD)來形成。

【0045】第2導電層14是被配置於第1絕緣層13上。第2導電層14是包含第2下部導電層141及第2上部導電層143。第2下部導電層141是被配置於第1絕緣層13上。第2上部導電層143是被配置於第2下部導電層141上。

【0046】第2下部導電層141是對應於種層的一部分。種層是作為以電解電鍍來形成第2上部導電層143時的電極機能的導電層。第2下部導電層141在此例是銅(Cu)的膜，但亦可為鉻(Cr)、鈦(Ti)等的其他的膜，或亦可為複數的膜。第2下部導電層141的厚度是20nm以上400nm以下為理想，在此例是200nm。第2下部導電層141是藉由無電解電鍍法來形成。

【0047】第2上部導電層143是以第2下部導電層141作為種層，藉由電解電鍍法來形成。第2上部導電層143在此例是Cu的膜，但亦可為其他具有導電性的材料的膜，或亦可以複數的膜來形成。第2上部導電層143的厚度是0.5 $\mu$ m以上5 $\mu$ m以下為理想，在此例是2 $\mu$ m。

【0048】基板11是具有貫通第1面11a及第2面11b的貫通孔15。第1導電層12是經由被形成於貫通孔15的第3導電層20來電性連接至被配置於第2面11b的第4導電層21。第3導電層20是貫通貫通孔15的貫通電極。在此例中，第3導電層20是從第1導電層12連續性地延伸。第3導電層20是從貫通孔15的內側面15a側依序包含外周部分201及內周部分203。外周部分201是在第1下部導電層121連續配置。內周部分203是在第1上部導電層123連續配置。換言之，第1下部導電層121是連續至外周部分201而延伸，第1上部導電層123是連續至內周部分203而延伸。另外，在外周部分201與內側面15a之間是亦可更配置有上述的密著層般的別的層。

【0049】貫通孔15的開口寬度是 $40\mu\text{m}$ 以上 $110\mu\text{m}$ 以下為理想，在此例是 $80\mu\text{m}$ 。在此，所謂貫通孔15的開口寬度是意指在第1面11a與第2面11b之間，規定形成有沿著該等的面的貫通孔15的剖面的圖形，該圖形外緣的任意的2點間的最大距離。另外，形成有外緣的圖形為圓形時，所謂上述的寬度是意指圓的直徑。

【0050】貫通孔15是如圖所示般，在第1面11a與第2面11b之間皆開口寬度相同，亦即圓柱形狀，但亦可為其他的形狀。例如，在第1面11a與第2面11b之間，開口寬度的大小亦可變化，例如，亦可具有極小值，或亦可具有極大值，亦可具有極小值及極大值。又，亦可開口寬度從第1面11a到第2面11b慢慢地變大，亦可慢慢地變小。

【0051】貫通孔15是對於基板11，藉由進行蝕刻加工、雷射加工、雷射加工與蝕刻加工的組合之加工、噴砂加工、放電加工、鑽孔加工等來形成。第3導電層20是如圖2所示般不限於沿著貫通孔15的側面來配置導電材料的形態，亦可在貫通孔15內充填導電材料的形態。如圖2所示般，第1導電層12、第3導電層20及第4導電層21是亦可至少一部分，互相成為一體電性連接。而且，亦可第1導電層12、第3導電層20及第4導電層21之中，至少2個的導電層以相同的材料形成。

【0052】第4導電層21是從基板11的第2面11b側依序包含第4下部導電層211及第4上部導電層213。第4下部導電層211是在外周部分201連續被配置。第4上部導電層213

是在內周部分 203 連續被配置。另外，在第 4 下部導電層 211 與第 2 面 11b 之間是亦可更配置有上述的密著層般的別的層。並且，第 1 導電層 12 與第 4 導電層 21 是以相同的材料所形成，亦可為實質上相同的厚度。如此的情況，在被電性連接時，在連接部不易在電阻值產生差，可減輕訊號的傳送損失。

**【0053】** 在基板 11 的第 1 面 11a 側及第 2 面 11b 側是形成有絕緣層的一例之第 2 絕緣層 22。第 2 絕緣層 22 在此例是含有機材料的樹脂的層。在第 2 絕緣層 22 中，在對應於第 1 導電層 12、第 2 導電層 14 及第 4 導電層 21 的位置是形成有通孔 (Via hole) 23。在通孔 23 的各者是配置有以導電性的材料所形成的連接部 24。連接部 24 是與被配置於通孔 23 的底部的導電層電性連接。

**【0054】** 中介層 10 是經由連接部 24 來電性連接至半導體晶片 50。又，中介層 10 是經由焊錫球 25 及連接部 24 來連接至電路基板 40。有關半導體晶片 50 也經由焊錫球 25 來連接至連接部 24。若根據此構成，則提供一種半導體裝置，具有：中介層 10，及被配置於基板 11 的第 1 面 11a 側且與第 3 導電層 20 電性連接的半導體晶片 50，以及被配置於基板 11 的第 2 面 11b 側且與第 3 導電層 20 電性連接的電路基板 40。若根據本實施形態的中介層 10，則將窄端子間距的半導體晶片 50 往大型的電路基板 40 安裝的情形會被簡便化。電路基板 40 是例如可舉母板。

**【0055】**

## [2.階差]

接著，說明有關電容器100之中，階差12s附近的詳細的構造。第1導電層12是包含：與第1絕緣層13接觸的區域之第1部分12-1、及與第1絕緣層13隔離的區域之第2部分12-2。亦即，第1部分12-1的上面12-1u是與第1絕緣層13接觸。另一方面，第2部分12-2的上面12-2u是與第1絕緣層13隔離。上面12-2u的表面粗度是與上面12-1u的表面粗度同等，但比上面12-1u的表面粗度更大。在此例中，上面12-1u的表面粗度是200nm以下，上面12-2u的表面粗度是80nm以上300nm以下。因為第1導電層12之中與第1絕緣層13接觸的上面12-1u的表面粗度小，所以在電容器100中，在第1絕緣層13的絕緣破壞不易產生。另一方面，因為上面12-2u的表面粗度大，所以與第2絕緣層22的密著性會提升，較為理想。

【0056】 $t_1$ 是第1部分12-1的厚度，亦即，對應於從基板11的第1面11a到上面12-1u的距離。 $t_2$ 是第2部分12-2的厚度，亦即，對應於從基板11的第1面11a到上面12-2u的距離。第2部分12-2是比第1部分12-1薄( $t_1 > t_2$ )。 $t_s$ 是對應於 $t_1$ 與 $t_2$ 的差( $t_1 - t_2$ )。換言之， $t_s$ 是上面12-1u與上面12-2u的高度的差，亦即對應於階差12s的大小。 $t_3$ 是對應於第1下部導電層121的厚度。 $t_1$ 是如上述般，對應於第1導電層12的厚度，因此對應於加算第1下部導電層121的厚度 $t_3$ 與第1上部導電層123的厚度之厚度。在此，著眼於第1導電層12之中在第1絕緣層13側以同一材料的膜所形成的

第1上部導電層123。此情況，第1部分12-1的第1上部導電層123的厚度是對應於「 $t_1-t_3$ 」，第2部分12-2的第1上部導電層123的厚度是對應於「 $t_2-t_3$ 」。因此，第2部分12-2的第1上部導電層123是亦可謂比第1部分12-1的第1上部導電層123更薄。如上述般，在此例中， $t_3$ 是 $0.4\mu\text{m}$ ，第1上部導電層123的厚度是 $20\mu\text{m}$ 。因此， $t_1$ 是 $20.4\mu\text{m}$ 。在此例中， $t_2$ 是 $20.1\mu\text{m}$ ， $t_s$ 是 $0.3\mu\text{m}$ 。

【0057】 $d_1$ 是對應於第2導電層14的側面14e與第1絕緣層13的側面13e的距離。 $d_2$ 是對應於境界12-1p與側面13e的距離。境界12-1p是第1部分12-1與第2部分12-2的境界，被配置於第1絕緣層13與基板11之間。 $d_3$ 是對應於第2部分12-2的側面12-2e與境界12-1p的距離。在此的距離 $d_1$ 、 $d_2$ 、 $d_3$ 皆是在與基板11的表面(第1面11a)垂直看時的距離，亦即，對應於沿著基板11的表面的法線方向來看時的距離。

【0058】在此例中， $d_1$ 是 $10\mu\text{m}$ ， $d_2$ 是 $0.2\mu\text{m}$ ， $d_3$ 是 $10\mu\text{m}$ 。 $d_1$ 是對應於按照形成第2導電層14時的光微影蝕刻工具(Lithography Tool)的對準精度，必要的第1絕緣層13與第2導電層14的距離，或為了防止第1導電層12與第2導電層14的短路，必要的距離等，亦可比 $10\mu\text{m}$ 大或小。並且，在縮小 $d_1$ 時，側面13e與側面14e幾乎一致，也有 $d_1$ 形成 $0\mu\text{m}$ 的情況。有關 $d_1$ 形成 $0\mu\text{m}$ 的情況，在後述的實施形態進一步敘述。 $d_2$ 是比 $t_s$ 小為理想，也有成為 $0\mu\text{m}$ 的情況。 $d_3$ 是亦可比 $10\mu\text{m}$ 更大或小。但， $d_3$ 是無形成 $0\mu\text{m}$ 的情

形。d3是比ts大為理想，比d1大為理想。d3是t1的10%以上為理想，30%以上更理想。

**【0059】** 境界12-1p、側面12-2e、側面13e及側面14e是在與基板11的表面垂直看時，分別對應於第1部分12-1的緣部、第2部分12-2的緣部、第1絕緣層13的緣部及第2導電層14的緣部。境界12-1p是亦可謂第1導電層12之中與第1絕緣層13接觸的最外側的位置。第2部分12-2的側面具有傾斜時，側面12-2e位置是作為第2部分12-2的最外側的位置定義。第2導電層14的側面具有傾斜時，側面14e的位置是作為與第1絕緣層13接觸的位置定義。第1絕緣層13的側面具有傾斜時，側面13e的位置是作為第1絕緣層13的最外側的位置定義。

### **【0060】**

[3-1. 中介層的製造方法]

其次，說明有關製造中介層10的方法。

**【0061】** 圖5~圖9是說明製造本案的第1實施形態的中介層的方法的圖。圖5~圖9是皆表示對應於圖2的部分的剖面形狀(圖1的A-A線剖面圖)者。首先，準備：具有第1面11a及第2面11b，且具有貫通第1面11a與第2面11b的貫通孔15之基板11。如圖5所示般，在基板11的第1面11a、第2面11b及貫通孔15的內側面15a上，藉由無電解電鍍法來形成種層1210。如上述般，亦可在形成種層1210之前形成密著層。

**【0062】** 如圖6所示般，在種層1210上的一部分形成

阻絕(resist)層31。藉由電解電鍍法，在種層1210之中從阻絕層31露出的部分形成導電層。藉此，在第1面11a側形成第1上部導電層123，在貫通孔15形成內周部分203，及在第2面11b側形成第4上部導電層213。然後，如圖7所示般，除去阻絕層31。

【0063】如圖8所示般，形成第1絕緣層13，在該時除去種層1210之中露出的部分。藉此，各者的導電層會被分離，在第1面11a側形成第1導電層12，在貫通孔15形成第3導電層20，及在第2面11b側形成第4導電層21。接著，如圖9所示般，在第1絕緣層13上形成第2導電層14。藉此，可構成具備第1導電層12、第1導電層12上的第1絕緣層13及第1絕緣層13上的第2導電層14的電容器。有關圖7~圖9的製造方法是在後面敘述成為電容器100的部分的製造方法的詳細。

【0064】之後，形成第2絕緣層22，形成通孔23，而形成連接部24，藉此實現圖2所示的構成。另外，第2絕緣層22的厚度(在圖2的例子是從基板11的第1面11a到第2絕緣層22的表面的距離)是在表面為了電容器100等的凹凸平坦化，而為層疊第1導電層12、第1絕緣層13及第2導電層14的構造的厚度以上、該厚度的2倍以下的範圍為理想。並且，在電容器100的附近產生第1導電層12與連接部24之間的電容成分，但設計上儘可能地想要少。為此，在第1導電層12與連接部24之間，加厚形成具有比第1絕緣層13更低的比介電常數的第2絕緣層22為理想。第2絕緣層22的

厚度之中，從第1絕緣層13的表面到第2絕緣層22的表面的距離是例如第1絕緣層13的厚度的10倍以上為理想。

**【0065】**

[3-2.電容器的製造方法]

利用圖10~圖15來更詳細說明有關上述的圖7~圖9的製造方法之中，製造電容器100的部分。

**【0066】**圖10~圖15是說明製造本案的第1實施形態的電容器的方法的圖。圖10~圖15皆是表示對應於圖3的部分的剖面形狀(圖1的B-B線剖面圖)者。如圖10所示般，由圖7所示的狀態，以覆蓋第1上部導電層123的方式形成絕緣層1300。在形成絕緣層1300之前，亦可實施將包含第1上部導電層123的表面暴露於NH<sub>3</sub>電漿等的電漿之表面處理。藉此，亦可除去第1上部導電層123的表面的氧化物，提高第1上部導電層123與絕緣層1300之間的密著性。

**【0067】**接著，形成阻絕層31，除去絕緣層1300之中未被阻絕層31覆蓋的部分，如圖11所示般形成第1絕緣層13。然後，除去阻絕層31。另外，在形成絕緣層1300之前，亦可在形成第1絕緣層13的部分以外形成阻絕層31。此情況，形成絕緣層1300之後，亦可藉由濕式蝕刻來除去阻絕層31，藉此剝離絕緣層1300的一部分而形成第1絕緣層13。

**【0068】**其次，如圖12所示般，除去第1上部導電層123之中從第1絕緣層13露出的部分的一部分而形成階差12s。此時，有關從第1上部導電層123露出的種層1210也

被除去。亦即，第1導電層12之中，在比境界12-1p還外側形成第2部分12-2的上面12-2u。

【0069】接著，如圖13所示般，形成種層1410。而且，如圖14所示般在種層1410上的一部分形成阻絕層31，藉由電解電鍍法，在種層1410之中從阻絕層31露出的部分形成導電層。藉此，形成第2上部導電層143。然後，如圖15所示般，除去阻絕層31。在此狀態中，藉由除去被第2上部導電層143覆蓋的部分以外的種層1410，實現圖9所示的電容器100。

【0070】

[4.應力比較]

上述的電容器100是藉由階差12s，第1絕緣層13所受的應力會被減低。在此，有關不含階差12s的電容器及包含階差12s的電容器100，藉由在預定的設計條件之下的模擬來比較應力分佈。

【0071】圖16是說明比較例的電容器的第1導電層的應力分佈的圖。圖17是說明本案的第1實施形態的電容器的第1導電層的應力分佈的圖。圖16及圖17是表示在第1導電層中給予第1絕緣層13的應力分佈，以等高線來表示其分佈。在圖16及圖17有關等高線的線種相同者是表示同大小的應力。並且，以線種為點線、虛線、實線的順序來表示應力變高。若比較圖16與圖17，則相較於圖16所示的比較例的電容器100Z，圖17所示的電容器100因為階差12s的存在，可取得應力被緩和的結果。

**【 0072 】**

## [5. 別的製造方法]

製造電容器 100 的方法是不限於上述的方法。顯示別的製造方法的一例。

**【 0073 】** 圖 18、圖 19 是說明製造本案的第 1 實施形態的電容器的別的方法的圖。與上述的例子是除去種層 1210 的時機不同。如圖 18 所示般，在圖 7 所示的狀態中，除去被第 1 上部導電層 123 覆蓋的部分以外的種層 1210 而形成第 1 下部導電層 121 之後，以覆蓋第 1 導電層 12 的方式形成絕緣層 1300。接著，形成阻絕層 31，除去絕緣層 1300 之中未被阻絕層 31 覆蓋的部分，如圖 19 所示般形成第 1 絕緣層 13。進一步，除去第 1 上部導電層 123 之中從第 1 絕緣層 13 露出的部分的一部分而形成階差 12s。藉此，也形成具有與圖 12 同樣的構造的電容器 100。

**【 0074 】**

## &lt;第 2 實施形態&gt;

在第 2 實施形態是顯示第 1 實施形態的電容器 100 的第 2 導電層 14 會與連接部 24 共用的電容器 100A 的例子。電容器 100A 是具有圖 23 所示的構造，利用圖 20~圖 23 來說明有關其製造方法。

**【 0075 】** 圖 20~圖 23 是說明製造本案的第 2 實施形態的電容器的方法的圖。在圖 8 所示的狀態中，如圖 20 所示般，形成包含開口 22Ah 的第 2 絕緣層 22A。開口 22Ah 是與圖 2 所示的通孔 23 同時形成，具有同樣的構造，但以露出

第1絕緣層13的一部分之方式形成的點不同。接著，如圖21所示般，形成種層1410A。種層1410A是覆蓋第1絕緣層13及第2絕緣層22A而形成。如圖22所示般，形成阻絕層31，而藉由電解電鍍法來形成第2上部導電層143A。最後，如圖23所示般，除去阻絕層31，除去被第2上部導電層143A覆蓋的部分以外的種層1410A，藉此形成第2下部導電層141A。如此被形成的第2導電層14A是與連接部24一起被形成。另外，開口22Ah與通孔23是亦可在個別的時機被形成。並且，第2導電層14A與連接部24是亦可在個別的時機被形成。

【0076】若根據電容器100A的構造，則亦可謂具有以下所示的構造。第2導電層14A是與開口22Ah的內側面接觸。並且，在第2導電層14A與第1絕緣層13之間的一部分配置有第2絕緣層22A。亦即，第2導電層14A的一部分與第1絕緣層13的一部分會接觸。

### 【0077】

#### <第3實施形態>

在第1實施形態是以第1導電層12之中包圍第1部分12-1的周圍之方式配置第2部分12-2。亦即，第1絕緣層13的緣部是全部被配置於第1導電層12上。在第3實施形態是說明有關第1絕緣層13的緣部的至少一部分被配置於第1導電層12的外側的電容器。

【0078】圖24是表示本案的第3實施形態的中介層的概略平面圖。圖25是表示在本案的第3實施形態的中介層

所含的電容器的概略剖面圖(圖24的B-B線剖面圖)。第1實施形態的第1導電層12是如圖1所示般，由於包圍第1部分12-1的周圍，因此第2部分12-2的緣部(對應於圖4所示的側面12-2e)與第1導電層12的緣部是共通。

【0079】如圖24所示般，電容器100B是第1絕緣層13B的一部分會擴大至第1導電層12B的外側。因此，第1導電層12B的側面(沿著基板11的表面(第1面11a)的法線方向來看時的外緣)是包含對應於第2部分12B-2的緣部的側面12B-2e及對應於第1部分12B-1的緣部的側面12B-1e的雙方。如圖25所示般，第1絕緣層13B是覆蓋上面12B-1u，且覆蓋側面12B-1e，更覆蓋基板11的第1面11a的一部分。藉由如此第1絕緣層13B的一部分的端部存在於第1導電層12B上的構成，也因為在該端部存在階差12Bs，所以與上述的實施形態同樣，第1絕緣層13B從第1導電層12B接受的應力會被減低。另一方面，第1絕緣層13B的端部不存在於第1導電層12B上的區域是不會有應力集中的情形，因此第1絕緣層13B是在第1導電層12B上不易產生龜裂。

【0080】第1絕緣層13B之中覆蓋側面12B-1e的部分的厚度亦可比覆蓋上面12B-1u的部分的厚度更小。此時，相對於覆蓋上面12B-1u的部分的第1絕緣層13B的厚度，覆蓋側面12B-1e的部分的第1絕緣層13B的厚度亦可為30%以上90%以下，或亦可為60%以上80%以下。

【0081】

<第4實施形態>

在第4實施形態是說明有關在第3實施形態的電容器100B中更進一步第2導電層14的一部分擴大至第1導電層12B的外側的例子。

【0082】圖26是表示本案的第4實施形態的中介層的概略平面圖。圖27是表示在本案的第4實施形態的中介層所含的電容器的概略剖面圖(圖26的B-B線剖面圖)。若根據圖26所示的電容器100C，則第2導電層14C會沿著第1絕緣層13B的配置來形成。因此，第1絕緣層13B是具有被第2導電層14C與第1部分12B-1的側面12B-1e所夾的區域，更亦具有被第2導電層14C與基板11所夾的區域。

【0083】

<第5實施形態>

在第5實施形態是說明有關如上述的第4實施形態般第2導電層14C的一部分擴大至第1導電層12B的外側的複數的電容器100C經由第2導電層14C來連接的例子。

【0084】圖28是表示本案的第5實施形態的中介層的概略平面圖。第5實施形態的第1電容器100D-a及第2電容器100D-b是分別具有類似於第4實施形態的電容器100C的構成。第1電容器100D-a是包含第1導電層12D-a、第1絕緣層13D-a及第2導電層14D。第2電容器100D-b是包含第1導電層12D-b、第1絕緣層13D-b及第2導電層14D。第2導電層14D是在第1電容器100D-a及第2電容器100D-b中，作為共通的電極被配置。

【0085】第1電容器100D-a與第2電容器100D-b在此例

是被配置成旋轉對稱，但亦可被配置成線對稱，或亦可以不具對稱性的形態配置。總之，假想第1電容器100D-a與第2電容器100D-b相鄰的狀況。第1導電層12D-a與第1導電層12D-b是被隔離。並且，第1絕緣層13D-a與第1絕緣層13D-b是被隔離。第2導電層14D是在接觸於第1絕緣層13D-a、13D-b的區域以外，更接觸於基板11的第1面11a。

**【0086】**

<第6實施形態>

在第6實施形態是說明有關在上述的第5實施形態中，第1絕緣層13D-a與第1絕緣層13D-b未被隔離的例子。

**【0087】**圖29是表示本案的第6實施形態的中介層的概略平面圖。第6實施形態的第1電容器100E-a及第2電容器100E-b是分別具有類似於第5實施形態的第1電容器100D-a及第2電容器100D-b的構成。第1電容器100E-a是包含第1導電層12E-a、第1絕緣層13E及第2導電層14E。第2電容器100E-b是包含第1導電層12E-b、第1絕緣層13E及第2導電層14E。第1絕緣層13E是在第1電容器100E-a及第2電容器100E-b中，作為共通的絕緣層被配置。第2導電層14E是在第1電容器100E-a及第2電容器100E-b中，作為共通的電極被配置。第1電容器100E-a與第2電容器100E-b在此例是被配置成旋轉對稱，但亦可被配置成線對稱，或亦可以不具對稱性的形態配置。總之，假想第1電容器100E-a與第2電容器100E-b相鄰的狀況。第1導電層12E-a與第1導電層12E-b是被隔離。

**【 0088 】**

## &lt;第7實施形態&gt;

在第5、第6實施形態中，第2導電層在複數的電容器中，作為共通的電極被配置，但在第7實施形態中，第1導電層在複數的電容器中，作為共通的電極被配置的例子。

**【 0089 】**圖30是表示本案的第7實施形態的中介層的概略平面圖。圖31是表示本案的第7實施形態的電容器的概略剖面圖(圖30的C-C線剖面圖)。在圖31中，記載有關包含相當於電容器的部分的一部分的構成，省略其他的構成。第7實施形態的第1電容器100F-a及第2電容器100F-b是分別具有與第1實施形態的電容器100類似的構成。

**【 0090 】**在第1導電層12F中，因為在第1電容器100F-a及第2電容器100F-b的區域(對應於第1部分12F-1的區域)的周圍形成有階差12Fs，所以第1電容器100F-a及第2電容器100F-b以外的區域(對應於第2部分12F-2的區域)較薄。若將2個的第1部分12F-1的一方，如圖31所示般，作為第3部分12F-3定義，則亦可換言成以下般。第2部分12F-2是與第1部分12F-1及第3部分12F-3鄰接。第1部分12F-1與第3部分12F-3是經由第2部分12F-2來隔離。

**【 0091 】**第1電容器100F-a是包含第1導電層12F、第1絕緣層13F-a及第2導電層14F-a。第2導電層14F-a是相對於第1絕緣層13F-a，在與第1部分12F-1相反側被配置。第2電容器100F-b是包含第1導電層12F、第1絕緣層13F-b及第2導電層14F-b。第2導電層14F-b是相對於第1絕緣層13F-

b，在與第3部分12F-3相反側被配置。第1導電層12F是在第1電容器100F-a及第2電容器100F-b中，作為共通的電極被配置。

【0092】另外，在第7實施形態的構成中，第1絕緣層13F-a與第1絕緣層13F-b亦可作為共通的絕緣層(稱為第1絕緣層13F)連續被配置。此情況，存在第1絕緣層13F的區域是成為對應於第1部分12F-1、第2部分12F-2及第3部分12F-3的區域。但，第2部分12F-2的厚度是與圖31所示的厚度不同，形成與第1部分12F-1及第3部分12F-3相同的厚度。如此一來，在第2部分12F-2與第1部分12F-1的境界及第2部分12F-2與第3部分12F-3的境界不設階差12Fs，配置連續的第1絕緣層13F，藉此亦可避免在電容器間應力的集中。此構成是可藉由在相鄰的電容器間也配置圖11所示的阻絕層31的圖案來實現。

### 【0093】

#### <第8實施形態>

在第8實施形態是說明有關第2實施形態的複數的電容器100A經由第2導電層14A來連接的例子。

【0094】圖32是表示本案的第8實施形態的電容器的概略剖面圖。如圖32所示般，第1電容器100G-a及第2電容器100G-b是分別具有類似於第2實施形態的電容器100A的構成。第1電容器100G-a是包含第1導電層12G-a、第1絕緣層13G-a及第2導電層14G。第2電容器100G-b是包含第1導電層12G-b、第1絕緣層13G-b及第2導電層14G。第2導電

層 14G 是在第 1 電容器 100G-a 及第 2 電容器 100G-b 中，經由被配置於第 2 絕緣層 22G 上的部分來作為共通的電極被配置。藉此，可實現以第 1 導電層 12G-a 及第 1 導電層 12G-b 作為端子，串聯第 1 電容器 100G-a 與第 2 電容器 100G-b 的構造。又，雖未圖示，但藉由電性連接第 1 導電層 12G-a 與第 1 導電層 12G-b 來作為 1 條的配線，將第 2 導電層 14G 個別地分給第 1 電容器 100G-a 及第 2 電容器 100G-b 的各者，亦可同樣地實現串聯。此情況，亦可為類似於圖 31 所示的第 7 實施形態的構成之串聯構造。

#### 【0095】

##### <第 9 實施形態>

在第 9 實施形態是說明有關在第 8 實施形態中連接第 1 導電層 12G-a、12G-b 的例子。

【0096】圖 33 是表示本案的第 9 實施形態的電容器的概略剖面圖。第 1 電容器 100H-a 及第 2 電容器 100H-b 是分別具有類似於第 2 實施形態的電容器 100A 的構成。第 1 電容器 100H-a 是包含第 1 導電層 12H、第 1 絕緣層 13H-a 及第 2 導電層 14H。第 2 電容器 100H-b 是包含第 1 導電層 12H、第 1 絕緣層 13H-b 及第 2 導電層 14H。第 1 導電層 12H 是在第 1 電容器 100H-a 及第 2 電容器 100H-b 中，作為共通的電極被配置。第 2 導電層 14G 是在第 1 電容器 100H-a 及第 2 電容器 100H-b 中，經由被配置於第 2 絕緣層 22G 上的部分來作為共通的電極被配置。

【0097】第 1 電容器 100H-a 與第 2 電容器 100H-b 是並聯

複數的電容器的狀態。因此，亦可不使2個的電容器隔離，形成一體。另一方面，此例是將第1絕緣層13G-a與第1絕緣層13G-b彼此隔離，縮小成為一體的絕緣層的大小，其結果，在該等之間形成第1導電層12H的第2部分12H-2。藉此，在第1部分12H-1與第2部分12H-2的境界形成階差，可緩和往第1絕緣層13G-a、13G-b的應力。如此縮小成為一體的絕緣層的大小的想法是在使第8實施形態所述的第1導電層12G-a與第1導電層12G-b形成一體時的構造也可同樣地適用。

#### 【0098】

##### <第10實施形態>

在第10實施形態是說明有關第1導電層具有與第1實施形態不同的層疊構造的例子。在此，一邊比較基板11的第1面11a附近的側面形狀，一邊說明第1實施形態的第1導電層12與第10實施形態的第1導電層12J。

【0099】圖34是表示本案的第1實施形態的第1導電層的側面形狀的概略剖面圖。第1實施形態的第1導電層12是如上述般具有層疊第1下部導電層121及第1上部導電層123的構造。此例，第1下部導電層121是藉由無電解電鍍法來形成的Cu，第1上部導電層123是藉由電解電鍍法來形成的Cu。

【0100】若藉由在第1實施形態中說明的方法來製造電容器100，則如圖34所示般，在側面12-2e產生凹陷12d。此例是第1下部導電層121與第1上部導電層123皆為

Cu，但藉由以無電解電鍍法來形成前者，以電解電鍍法來形成後者，即使為同蝕刻也可將蝕刻速率設為不同。因此，在除去種層 1210 來形成第 1 下部導電層 121 時，第 1 下部導電層 121 要比第 1 上部導電層 123 更加速蝕刻的進展。其結果，從第 1 上部導電層 123 的下方也蝕刻進展，可使在側面 12-2e 產生凹陷 12d。藉由沿著如此的凹陷 12d 來形成第 2 絕緣層 22，亦可提高密著性。另外，如此的凹陷 12d 的形狀是可藉由控制層疊構造的组合，例如膜厚、膜質等來使各式各樣地變化。

【0101】圖 35 是表示本案的第 10 實施形態的第 1 導電層的側面形狀的概略剖面圖。圖 35 所示的第 1 導電層 12J 是具有層疊第 1 下部導電層 121J 與第 1 上部導電層 123 的構造。第 1 下部導電層 121J 是具有層疊濺射 Ti 層 1211、濺射 Cu 層 1213 及蒸鍍 Cu 層 1215 的構造。藉由從種層形成第 1 下部導電層 121J 時的蝕刻，此例是在側面 12H-2e 產生凹陷 1211b、121Jd、12Jd。

【0102】如上述般，即使濺射 Cu 層 1213、蒸鍍 Cu 層 1215 及第 1 上部導電層 123 皆為 Cu，也可藉由各者的形成方法的不同來將蝕刻速率設為不同，因此可使在側面 12H-2e 產生凹陷 121Jd、12Jd。另一方面，有關凹陷 1211b 因為濺射 Ti 層 1211 與上層的 Cu 是材料不同，所以來自濺射 Cu 層 1213 的下方的蝕刻是幾乎不進展。因此，濺射 Cu 層 1213 的下面是幾乎與基板 11 的第 1 面 11a 平行。有關如此的凹陷 1211b，亦可藉由第 2 絕緣層 22 來充填，或亦可在一部分中

形成空間。

**【0103】**

<第11實施形態>

在第11實施形態是說明有關將配置有複數的電容器的區域的周圍予以配置環狀的導電層的例子。

**【0104】**圖36是表示本案的第11實施形態的中介層的概略平面圖。更具體而言，圖36是表示以在第1實施形態說明的方法所製造的中介層10。在此圖中，為了使說明簡單，多數的構成要素被省略，有關電容器100是只顯示被形成於基板11的第1面11a側的第1絕緣層13及第2導電層14的一部分。在基板11的第1面11a是以覆蓋電容器100的方式形成第2絕緣層22。在配置有電容器100的區域的周圍是沿著第2絕緣層22的端部來形成環狀的導電層29及第1絕緣層13。

**【0105】**圖37是表示在本案的第11實施形態的中介層所含的環狀的導電層29的概略剖面圖(圖36的D-D線剖面圖)。導電層29是在被形成環狀的第1絕緣層13上，沿著第1絕緣層13來配置成環狀。理想是第1絕緣層13的寬度比導電層29的寬度更大。導電層29是例如與形成第2導電層14的工程同時形成。形成第2導電層14時，沿著形成第2絕緣層22的緣部的預定的位置，環狀的導電層29也形成於第1絕緣層13上。若根據此構成，則在第2絕緣層22的端部的位置，比導電層29更寬度寬的第1絕緣層13會被配置於導電層29與基板11之間。此結果，第2絕緣層22的端部的密

著性會藉由第1絕緣層13而提升。

**【0106】**

<第12實施形態>

在第12實施形態是說明有關在第1絕緣層及第2導電層的緣部的形狀，角的部分具有圓弧形狀的例子。

**【0107】**圖38是表示本案的第12實施形態的電容器的概略剖面圖。圖38所示的電容器100K是第1絕緣層13K及第2導電層14K的角部具有圓弧形狀。藉由如此第1絕緣層13K的角部具有圓弧形狀，亦可更減低第1絕緣層13K的角部所受的應力。並且，有關第2導電層14K也同樣可減低角部所受的應力。藉此，可抑制第1絕緣層13K及第2導電層14K從下層剝落。

**【0108】**另外，第1絕緣層13K及第2導電層14K的一方的角部亦可不具圓弧形狀。並且，複數的角部的任一個亦可不具圓弧形狀，或任一個的形狀亦可與其他的形狀不同。設為圓弧形狀時，例如，第1絕緣層13K及第2導電層14K縱橫分別30 $\mu\text{m}$ 以上時，曲率半徑是5 $\mu\text{m}$ 以上為理想。另一方面，未滿30 $\mu\text{m}$ 時，曲率半徑亦可更小。

**【0109】**

<第13實施形態>

在第13實施形態是說明有關包含電容器及電感器的中介層。

**【0110】**圖39是表示在本案的第13實施形態的中介層所含的電容器及電感器的概略平面圖。此概略平面圖是表

第 112102283 號

民國 113 年 4 月 10 日修正

示基板 11 的第 1 面 11a 側的第 1 導電層 12L 的平面圖。在圖 39 中，連接部 24 等的一部分的構成要素是被省略。圖 40 是表示本案的第 13 實施形態的中介層的概略剖面圖(圖 39 的 E-E 線剖面圖)。

【0111】如圖 39 所示般，中介層 10L 是亦可至少具備電感器 27 與電容器 100L。中介層 10L 是至少具有：電性連接至第 1 導電層 12L 的第 3 導電層 20a，及構成電感器 27 的複數的第 3 導電層 20b。第 3 導電層 20a 是被形成於電感器 27 與電容器 100L(第 1 導電層 12L、第 1 絕緣層 13L 及第 2 導電層 14L)之間的貫通孔 15-1。並且，複數的第 3 導電層 20b 是被形成於構成電感器 27 的區域(點線所含的範圍)的複數的貫通孔 15-2 的各者。

【0112】如圖 40 所示般，基板 11 的第 1 面 11a 側的第 1 導電層 12L 的一部分是構成電感器 27，第 1 導電層 12L 的其他的一部分是構成電容器 100L 的下部電極。在基板 11 的第 1 面 11a 側，構成電感器 27 的第 1 導電層 12L 的厚度 Th1 是亦可與構成電容器 100L 的下部電極的第 1 導電層 12L 的外側(相當於第 2 部分)的厚度 Th2 實質上相同。另外，若兩者的厚度符合以下的關係時，則可視為實質相同。

$$-10\% \leq (Th1-Th2)/Th1 \leq +10\%$$

【0113】Th1 是亦可為 0.5 $\mu$ m 以上 30 $\mu$ m 以下，但更理想是亦可為 5 $\mu$ m~20 $\mu$ m。因為電感器 27 的性能會提升。第 3 導電層 20a、20b 的厚度是亦可為基板 11 的第 1 面 11a 的 Th1 的 50% 以上 100% 以下。

第 112102283 號

民國 113 年 4 月 10 日修正

**【0114】**

## &lt;第 14 實施形態&gt;

在第 14 實施形態是說明有關在第 1 實施形態中成為  $d1=0$  的情況的電容器。

**【0115】**圖 41 是表示本案的第 14 實施形態的電容器的概略剖面圖。圖 41 所示的電容器 100M 是相當於在第 1 實施形態的電容器 100 中  $d1=0$  的情況。亦即，第 1 絕緣層 13 的側面 13e 與第 2 導電層 14M 的側面 14Me 形成同一面，沿著基板 11 的表面的法線方向來看時，側面 13e 與側面 14Me 一致。另外，側面 13e 與側面 14Me 一致是不限於各者完全一致時，實質上一致者也包含。所謂實質上一致是例如亦可  $d1$  為  $d2$  以下，或亦可  $d1$  為  $0.1\mu\text{m}$  以下，或亦可  $d1$  為第 2 導電層 14M 的厚度的 1% 以下，或亦可  $d1$  為第 1 絕緣層 13 的厚度的 50% 以下。

**【0116】**如此若第 1 絕緣層 13 的側面 13e 與第 2 導電層 14M 的側面 14Me 一致，則由於第 2 導電層 14M 的端面不會被形成於第 1 絕緣層 13 的上，所以可不使應力集中之處產生於第 1 絕緣層 13 上。因此，亦可抑制對第 1 絕緣層 13 的龜裂，且亦可抑制第 1 絕緣層 13 與第 2 導電層 14M 的剝離。

**【0117】**圖 42 是說明製造本案的第 14 實施形態的電容器的方法的圖。圖 42 是在第 1 實施形態的圖 10 的狀態中，以覆蓋絕緣層 1300 的方式形成種層 1410，以和第 1 實施形態同樣的方法來形成第 2 上部導電層 143M。

**【0118】**圖 43 是說明製造本案的第 14 實施形態的電容

器的方法的圖。在圖42的狀態中，藉由除去被第2上部導電層143M覆蓋的部分以外的種層1410及絕緣層1300，來形成第2下部導電層141M及第1絕緣層13。然後，第1上部導電層123之中，除去從第1絕緣層13露出的部分的一部分而形成階差12s。此時，有關從第1上部導電層123露出的種層1210也被除去。如此一來，圖41所示的電容器100M會被實現。

### 【0119】

#### <第15實施形態>

在第15實施形態是說明有關利用第1實施形態的中介層10來製造的半導體裝置。

【0120】圖44是表示本案的第15實施形態的半導體裝置的圖。半導體裝置1000是具有被層疊的3個的中介層10(10-1、10-2、10-3)，被連接至LSI基板70。中介層10-1是例如具有DRAM等的半導體元件，且具有以連接部24等所形成的連接端子81-1、82-1。該等的中介層10(10-1、10-2、10-3)亦可為不使用玻璃基板者，一部分的中介層10是亦可為使用與其他的中介層10不同的材料的基板者。連接端子81-1是對於LSI基板70的連接端子80，經由凸塊90-1來連接。連接端子82-1是對於中介層10-2的連接端子81-2，經由凸塊90-2來連接。有關中介層10-2的連接端子82-2及中介層10-3的連接端子83-1也是經由凸塊90-3來連接。凸塊90(90-1、90-2、90-3)是例如使用銢、銅、金等的金屬。

【0121】另外，在層疊中介層10時，不限於3層，亦可為2層，或亦可進一步4層以上。又，中介層10與其他的基板的連接是不限於藉由凸塊，亦可利用共晶接合等其他的接合技術。又，亦可塗佈、燒製聚醯亞胺、環氧樹脂樹脂等，來黏合中介層10與其他的基板。

【0122】圖45是表示本案的第15實施形態的半導體裝置的別的例的圖。圖45所示的半導體裝置1000是具有層疊MEMS裝置、CPU、記憶體等的半導體電路基板(半導體晶片)71-1、71-2及中介層10的層疊構造體，被連接至LSI基板70。

【0123】中介層10是被配置於半導體電路基板71-1與半導體電路基板71-2之間，經由凸塊90-1、90-2來分別連接。在LSI基板70上載置半導體電路基板71-1。LSI基板70與半導體電路基板71-2是藉由接線95來連接。此例，中介層10是作為層疊複數的半導體電路基板而3次元安裝用的中介層使用。藉由中介層10與各者機能不同的複數的半導體電路基板連接，可實現多機能的半導體裝置。例如，藉由將半導體電路基板71-1設為3軸加速度感測器，將半導體電路基板71-2設為2軸磁氣感測器，可實現以1個的模組來實現5軸動態感測器(motion sensor)的半導體裝置。

【0124】半導體電路基板為藉由MEMS裝置所形成的感測器等時，有感測結果會藉由類比訊號來輸出的情況。此情況，有關低通濾波器、放大器等也亦可形成於半導體電路基板或中介層10。

【0125】圖46是表示本案的第15實施形態的半導體裝置的另外別的例子圖。上述2個的例子(圖44、圖45)是3次元安裝，但此例是適用於2.5次元安裝的例子。圖46所示的例子，在LSI基板70是6個的中介層10(10-1~10-6)會被層疊而連接。但，不只是全部的中介層10層疊配置，在基板面內方向也排列配置。

【0126】圖46的例子是在LSI基板70上連接中介層10-1、10-5，在中介層10-1上連接中介層10-2、10-4，在中介層10-2上連接中介層10-3，在中介層10-5上連接中介層10-6。另外，如圖46所示的例子般，將中介層10作為用以連接複數的半導體電路基板的中介層使用，亦可為如此的2.5次元安裝。例如，中介層10-3、10-4、10-6等亦可被置換成半導體電路基板。

【0127】如上述般被製造的半導體裝置1000是例如被搭載於攜帶型終端機、資訊處理裝置、家電等各種的電子機器。攜帶型終端機更具體而言可舉行動電話、智慧型手機及筆記型個人電腦等。資訊處理裝置更具體而言可舉桌上型個人電腦、伺服器、汽車導航機等。另外，作為電子機器的例子，例如，亦可為無線區域網路(LAN)裝置、數位機上盒、音樂播放器、視頻播放器、娛樂單元(entertainment unit)、導航裝置、通訊裝置、攜帶型資訊終端機(PDA)、固定位置資訊單元。

【0128】圖47是說明使用本案的第15實施形態的半導體裝置之電子機器的一例的圖。顯示智慧型手機500及筆

記型個人電腦600，作為搭載半導體裝置1000的電子機器的例子。該等的電子機器是具有以實行應用程式來實現各種機能的CPU等所構成的控制部1100。在各種機能是含有使用來自半導體裝置1000的輸出訊號的機能。另外，半導體裝置1000亦可具有控制部1100的機能。

### 【0129】

<變形例>

本案是不限於上述的實施形態，還包含其他各種的變形例。例如，上述的實施形態是為了容易了解本案而詳細說明者，並非限於一定要具備所說明的全部的構成者。並且，可將某實施形態的構成的一部分置換成其他的實施形態的構成，且亦可在某實施形態的構成加上其他的實施形態的構成。又，可針對各實施形態的構成的一部分進行其他的構成的追加・削除・置換。以下，說明有關一部分的變形例。另外，有關將第1實施形態變形的例子是亦可作為將其他的實施形態變形的例子適用。

【0130】(1)第1導電層12及第2導電層14是皆具有包含種層及藉由電解電鍍法所形成的導電層之層疊構造，但亦可為藉由別的方法來形成的導電層。亦即，第1導電層12及第2導電層14的至少一方或雙方亦可為單層構造。

【0131】作為導電層的形成方法，例如有包含化學氣相沈積(CVD)及物理蒸鍍(PVD)的蒸鍍法。化學氣相沈積是例如可舉電漿CVD、原子層堆積(ALD)。物理蒸鍍是例如可舉濺射或真空蒸鍍。又，亦可為藉由金屬箔的蝕刻之

形成，或藉由金屬奈米膏(paste)等的導電性膏的塗佈之形成。另外，有關第1絕緣層13也同樣只要藉由包含化學氣相沈積(CVD)及物理蒸鍍(PVD)的蒸鍍法來形成即可。

【0132】對於導電層及絕緣層，亦可藉由光微影蝕刻(photolithography)來形成所望的圖案，或亦可藉由回蝕或化學的機械的研磨(CMP)來平坦化。

【0133】(2)第1導電層12及第2導電層14的材料是不限於Cu，亦可包括金(Au)、銀(Ag)、銅(Cu)、鐵(Fe)、鎳(Ni)、白金(Pt)、鈀(Pd)、鈳(Ru)、鎢(W)等的具備導電性的材料。

【0134】(3)第2絕緣層22是有機材料，但亦可為無機材料，或亦可為無機材料的絕緣層與有機材料的絕緣層的層疊構造。

【0135】(4)第1絕緣層13不是只被配置於構成電容器100的部分，亦可在構成電容器100的部分以外也作為第1絕緣層13被配置。此時，構成電容器100的部分的第1絕緣層13與除此以外的部分的第1絕緣層13是亦可互相被隔離或亦可連續。構成電容器100的部分以外的第1絕緣層13是例如亦可被形成為覆蓋貫通孔15的第3導電層20的至少一部分。

【0136】若根據此構成，則例如在形成第1絕緣層13之後藉由蝕刻來除去種層時，第3導電層20的一部分，特別是位於貫通孔15的角部的導電層(第1導電層12與第3導電層20的境界的部分)會藉由第1絕緣層13來保護，可使被

保護的部分的導電層不會變薄。

【0137】(5)被形成於貫通孔15的內部的第3導電層20是沿著貫通孔15的內側面15a來形成，被配置成不閉塞貫通孔15，但亦可被配置成閉塞貫通孔15的第1面11a側及第2面11b側的至少一方，或亦可被配置成閉塞貫通孔15的全體。在閉塞貫通孔15的全體時，換言之，亦可謂以充填貫通孔15的方式形成第3導電層20。

【0138】在此，就第12實施形態而言，電容器100L與電感器27是以第3導電層20a來連接。若變形成以在貫通孔15-1中至少第1面11a的附近閉塞的方式配置第3導電層20a的構成，則亦可藉由將閉塞貫通孔15-1的導電層設為第1導電層12L的一部分或全部，在貫通孔15-1的正上面形成電容器100L的至少一部分。

【0139】(6)電容器100是顯示被配置於上述的中介層10的例子，但只要是被配置於包含導電層的配線基板，不限於被適用在如第3導電層20般包含貫通電極的中介層10的情況。如此的配線基板是亦可不含貫通電極。此情況，亦可只在基板11的第1面11a側配置有導電層。

【0140】並且，即使是配置有電容器100的基板包含貫通電極的情況，也不限於被適用在作為被配置於電路基板與半導體晶片等之間的中介層的用途，例如亦可被適用於作為貫通電極基板的用途。在此，所謂貫通電極基板，不只是被配置於電路基板與半導體晶片等之間的中介層，亦包含不設置半導體晶片等的IPD(Integrated Passive

Device)等。此情況，上側及下側的電路基板的一方會成為以和貫通電極電性連接的方式存在的形態。另一方面，半導體晶片等是在電路基板上，亦可被配置於與貫通電極基板不同的位置來與電路基板電性連接。

【0141】(7)電容器100是顯示只被配置於基板11的一面的例子，但亦可被配置於兩面。

【0142】(8)在電容器100中，亦可在基板11與第1導電層12之間、第1導電層12與第1絕緣層13之間、第1絕緣層13與第2導電層14之間的任一或全部形成有未圖示的層。

【0143】(9)亦可以第2下部導電層141的熱膨脹係數形成第1絕緣層13的熱膨脹係數與第2上部導電層143的熱膨脹係數之間的方式決定各者的材料。例如，以熱膨脹係數為16.8ppm/K的Cu來形成第2上部導電層143，以3.25ppm/K的氮化矽來形成第1絕緣層13時，可藉由以上述的Ti(8.4ppm/K)、Cr(8.2ppm/K)、Ni(13.4ppm/K)等來形成第2下部導電層141，進一步緩和應力。又，以複數的膜來形成第2下部導電層141時，越接近第1絕緣層13越以接近第1絕緣層13的熱膨脹係數的膜來形成，越接近第2上部導電層143越以接近第2上部導電層143的熱膨脹係數的膜來形成為理想。例如，亦可形成在第2上部導電層143(Cu)側層疊Ni的膜，在第1絕緣層13(氮化矽)側層疊Ti或Cr的膜之第2下部導電層141。

【符號說明】

【0144】

10:中介層

11:基板

11a:第1面

11b:第2面

12:第1導電層

12-1:第1部分

12-1p:境界

12-1u:上面

12-2:第2部分

12-2e:側面

12-2u:上面

12s:階差

13:第1絕緣層

14:第2導電層

14e:側面

15:貫通孔

15a:內側面

20:第3導電層

21:第4導電層

22:第2絕緣層

22Ah:開口

23:通孔

- 24: 連接部
- 25: 焊錫球
- 27: 電感器
- 29: 導電層
- 31: 阻絕層
- 40: 電路基板
- 50: 半導體晶片
- 70: 基板
- 71: 半導體電路基板
- 80: 連接端子
- 90: 凸塊
- 95: 接線
- 100: 電容器
- 121: 第1下部導電層
- 123: 第1上部導電層
- 141: 第2下部導電層
- 143: 第2上部導電層
- 201: 外周部分
- 203: 內周部分
- 211: 第4下部導電層
- 213: 第4上部導電層
- 500: 智慧型手機
- 600: 筆記型個人電腦
- 1000: 半導體裝置

1100:控制部

1210:種層

1211:濺射 Ti層

1213:濺射 Cu層

1215:蒸鍍 Cu層

1300:絕緣層

1410:種層

## 【發明申請專利範圍】

【請求項1】一種配線基板，其特徵係具備：

基板，其係具有絕緣表面；

第1導電層，其係被配置於前述基板上的第1導電層，包含具有第1厚度的第1部分及具有比該第1厚度更薄的第2厚度且與該第1部分鄰接的第2部分；

第1絕緣層，其係自前述第2部分隔離來配置於前述第1部分上；及

第2導電層，其係相對於前述第1絕緣層，在與前述第1部分相反側被配置，

前述第1導電層，係包含第1膜及膜質與該第1膜不同的第2膜，

前述第2膜，係被前述第1膜與前述第1絕緣層夾著而配置，

前述第2部分的前述第2膜，係比前述第1部分的前述第2膜更薄。

【請求項2】如請求項1之配線基板，其中，前述第2導電層，係自前述第1絕緣層的緣部之中對應於前述第2部分側的第1緣部隔離而配置。

【請求項3】如請求項1之配線基板，其中，沿著前述基板的表面的法線方向來看時，包含前述第2導電層的緣部與前述第1絕緣層的緣部之中對應於前述第2部分側的第1緣部一致的部分。

【請求項4】如請求項3之配線基板，其中，沿著前述

基板的表面的法線方向來看時，從前述第1部分與前述第2部分的境界到與前述第1緣部之間的距離，係比從前述第2導電層的緣部到前述第1緣部的距離小。

【請求項5】如請求項1之配線基板，其中，沿著前述基板的表面的法線方向來看時，從前述第1部分與前述第2部分的境界到前述第1絕緣層的緣部的距離，係比前述第1厚度與前述第2厚度的差小。

【請求項6】如請求項5之配線基板，其中，前述境界，係被配置於前述第1絕緣層與前述基板之間。

【請求項7】如請求項1之配線基板，其中，沿著從前述第1部分與前述第2部分的境界到前述第2部分的緣部的前述基板的表面的法線方向來看時的距離，係比前述第1厚度與前述第2厚度的差大。

【請求項8】如請求項1之配線基板，其中，沿著從前述第1部分與前述第2部分的境界到前述第2部分的緣部的前述基板的表面的法線方向來看的距離為前述第2厚度的10%以上。

【請求項9】如請求項1之配線基板，其中，前述第1部分，係被前述第2部分所包圍。

【請求項10】如請求項1之配線基板，其中，沿著前述基板的表面的法線方向來看時，前述第1導電層的外緣，係包含前述第1部分的側面及前述第2部分的側面。

【請求項11】如請求項10之配線基板，其中，前述第1絕緣層，係覆蓋前述第1部分的側面。

【請求項12】如請求項11之配線基板，其中，前述第1絕緣層的一部分，係被前述第2導電層與前述第1部分的側面夾著。

【請求項13】如請求項1之配線基板，其中，前述第2部分的表面，係比前述第1部分的表面粗。

【請求項14】如請求項1之配線基板，其中，前述第1導電層，係至少包含第1膜及膜質與該第1膜不同的第2膜。

【請求項15】如請求項14之配線基板，其中，在前述第1導電層的側面，係配置有在前述第1膜的側面及前述第2膜的側面所被形成的凹陷。

【請求項16】如請求項1之配線基板，其中，更具備接觸於前述第2部分及前述第1絕緣層的第2絕緣層，

前述第1絕緣層係包含無機材料，

前述第2絕緣層係包含有機材料。

【請求項17】如請求項16之配線基板，其中，前述第2絕緣層，係具有開口，

前述第2導電層，係與規定前述開口的前述第2絕緣層的側面接觸，

在前述第2導電層與前述第1絕緣層之間的一部分配置有前述第2絕緣層。

【請求項18】如請求項1之配線基板，其中，更具備：相對於前述第1絕緣層，在與前述第1部分相反側被配置，且與前述第2導電層隔離的導電層。

【請求項19】如請求項1之配線基板，其中，前述第1導電層，係更包含：具有比前述第2厚度厚的第3厚度，且與前述第2部分鄰接的第3部分，

前述第1絕緣層，係更被配置於前述第3部分上，

前述第2導電層，係相對於前述第1絕緣層，在與前述第3部分相反側也被配置。

【請求項20】如請求項1之配線基板，其中，更具備貫通前述基板的貫通電極，

前述貫通電極，係電性連接至前述第1導電層。

【請求項21】如請求項20之配線基板，其中，前述貫通電極，係以和前述第1導電層相同的材料所形成，從前述第1導電層連續性地延伸。

【請求項22】如請求項20之配線基板，其中，前述第1導電層係包含複數的膜，

前述貫通電極係包含複數的膜，

前述第1導電層的最接近前述基板的膜，係連續延伸至前述貫通電極的最接近前述基板的膜。

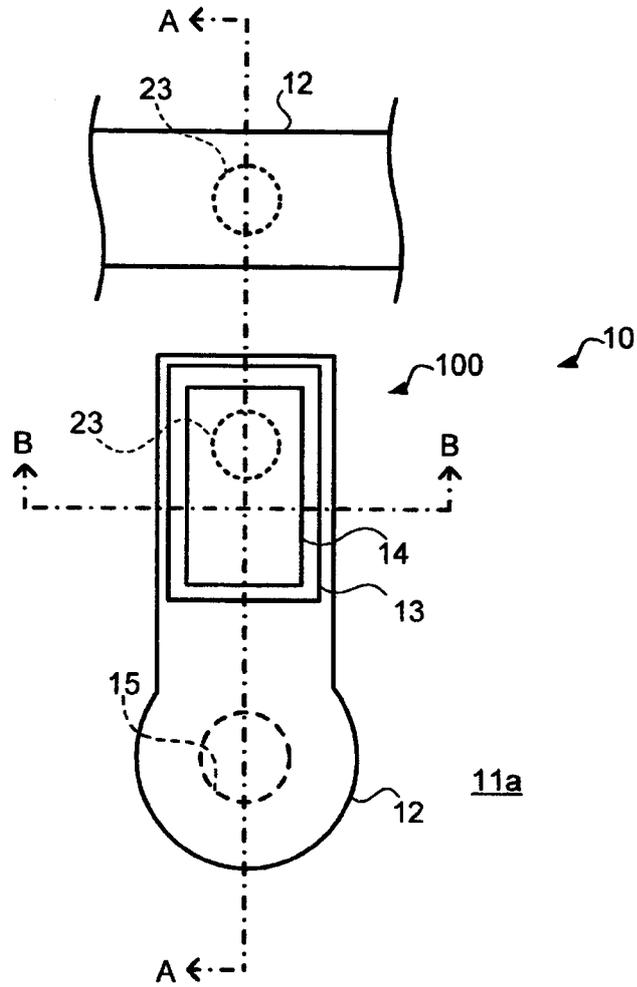
【請求項23】如請求項20之配線基板，其中，更具備：包含被連接至前述第1導電層的前述貫通電極之電感器。

【請求項24】一種半導體裝置，其特徵係具備：

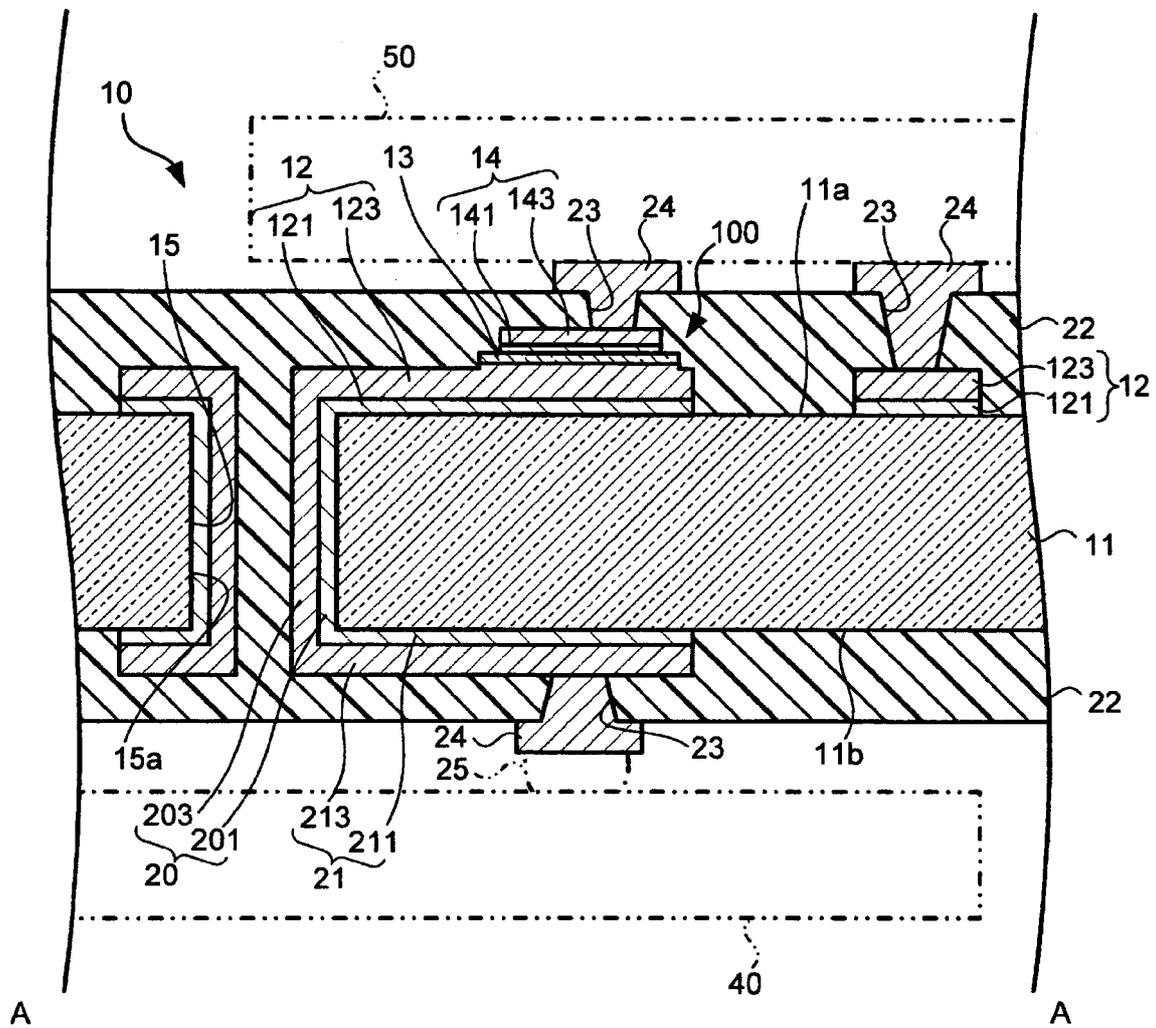
如請求項1之配線基板；及

被電性連接至前述配線基板的半導體晶片。

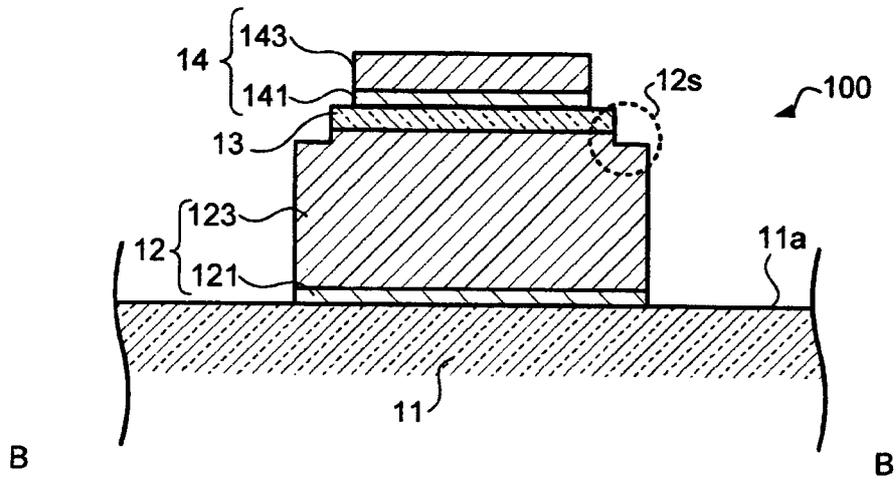
【發明圖式】



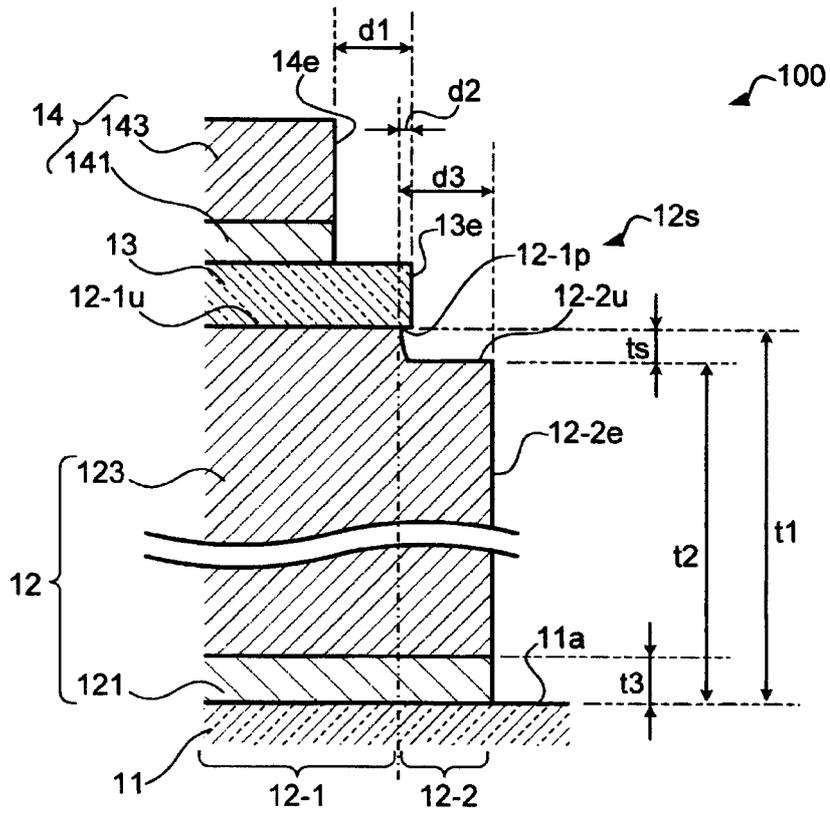
【圖 1】



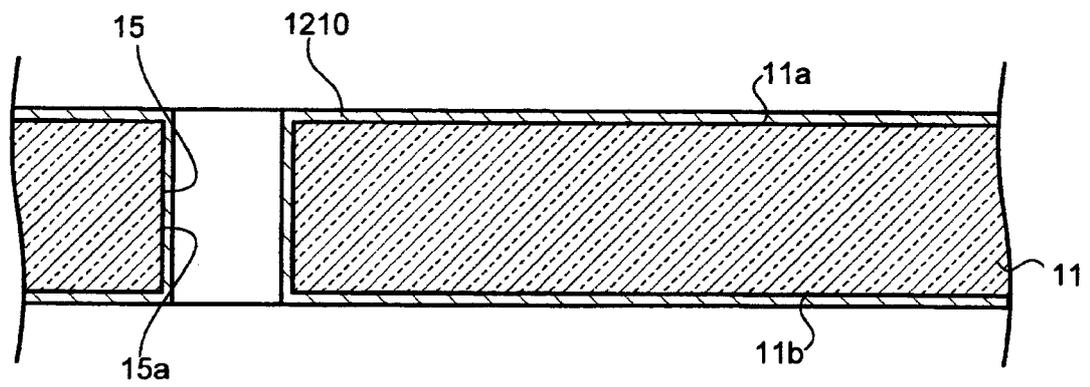
【圖 2】



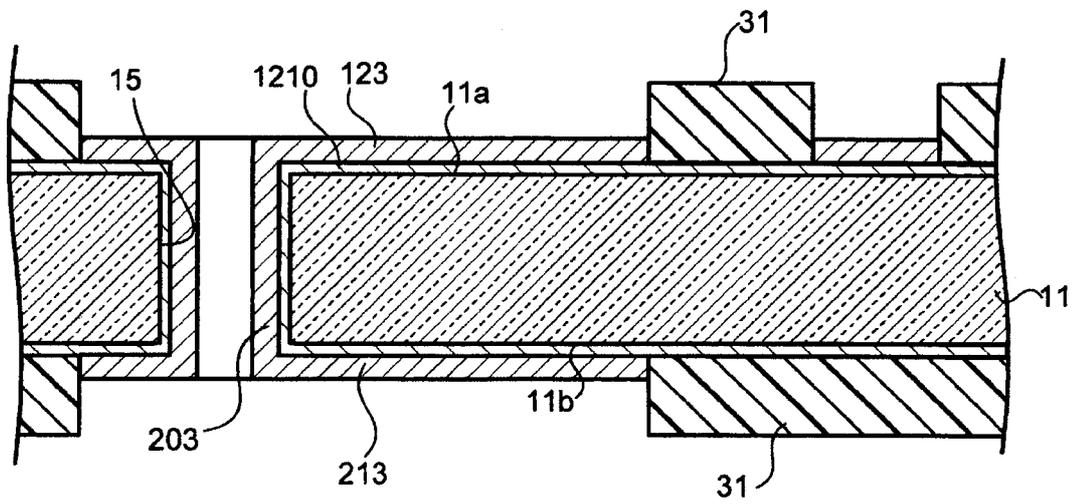
【圖 3】



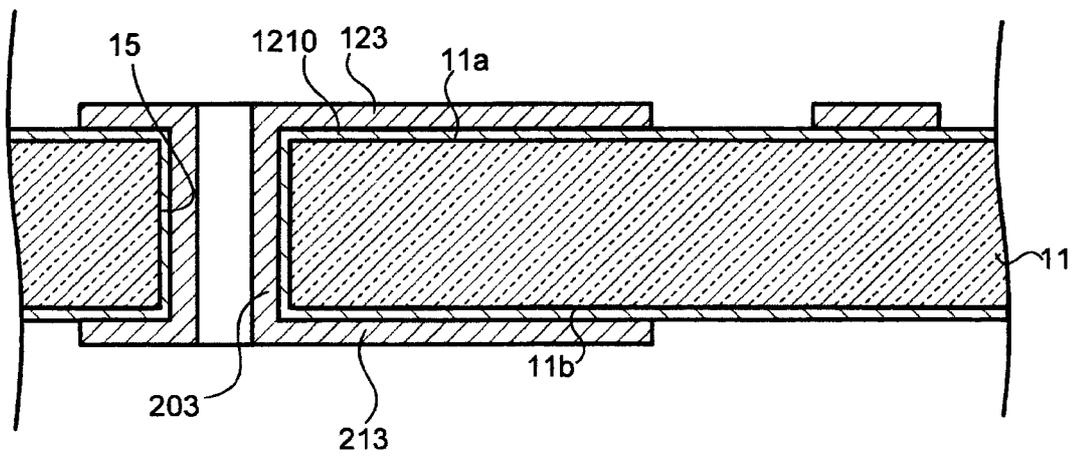
【圖 4】



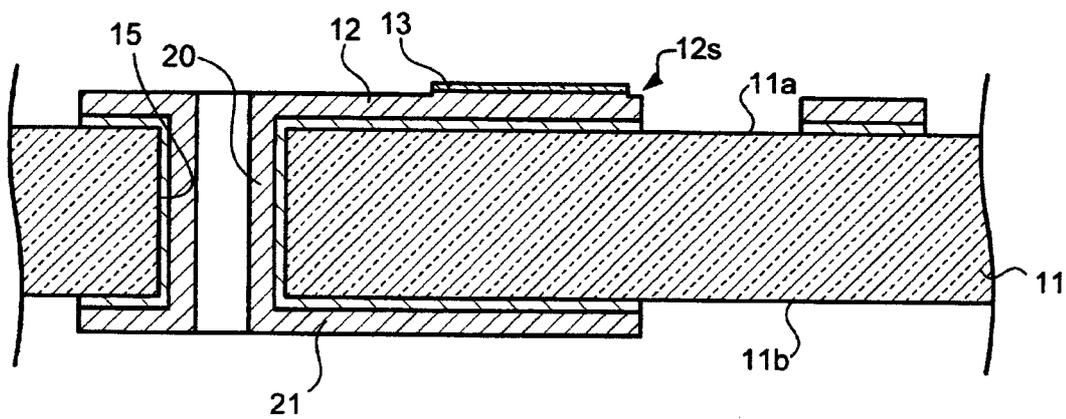
【圖 5】



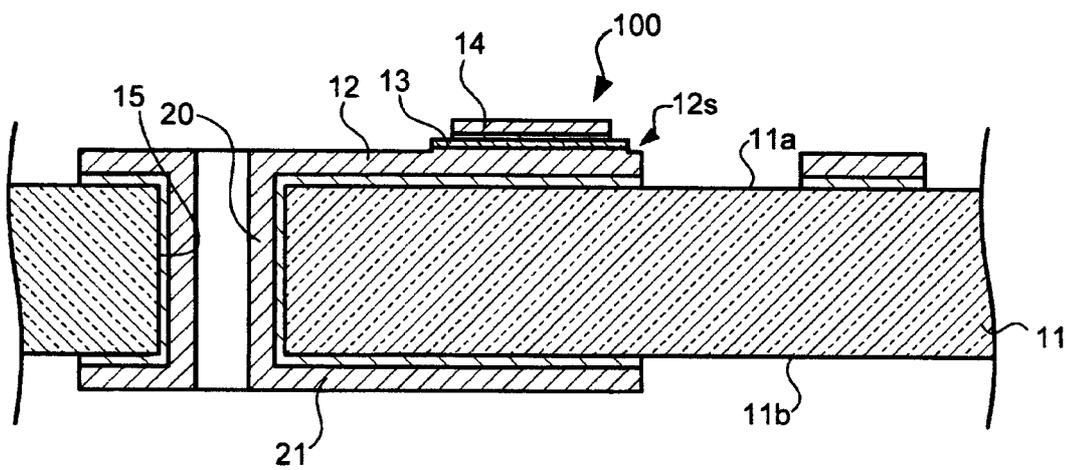
【圖 6】



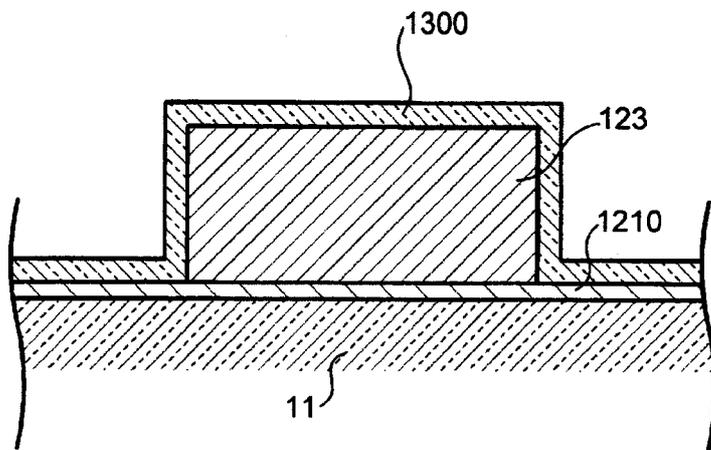
【圖 7】



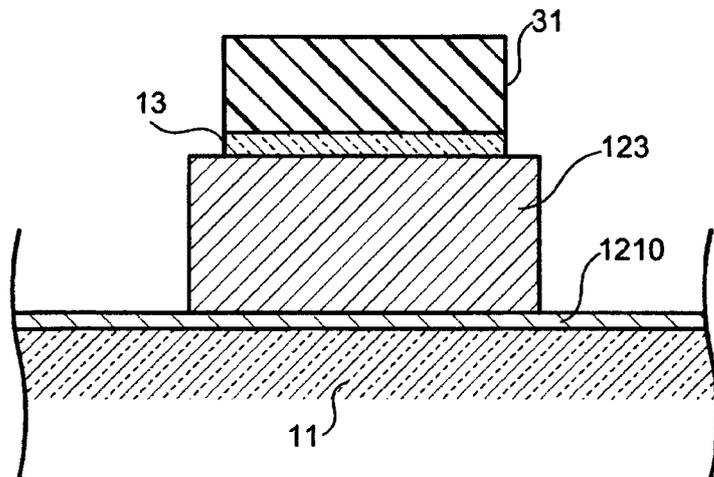
【圖 8】



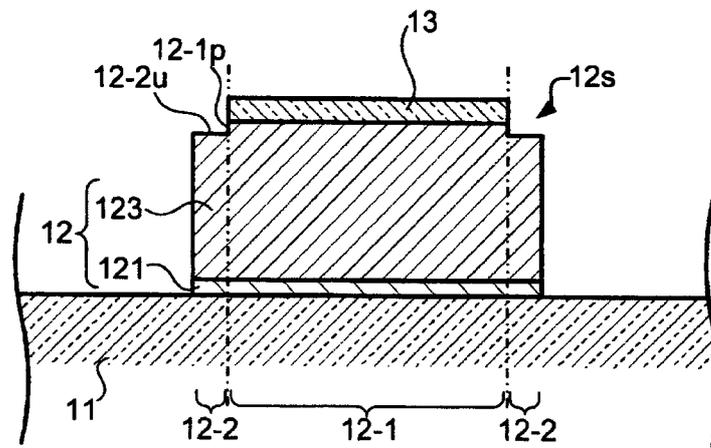
【圖 9】



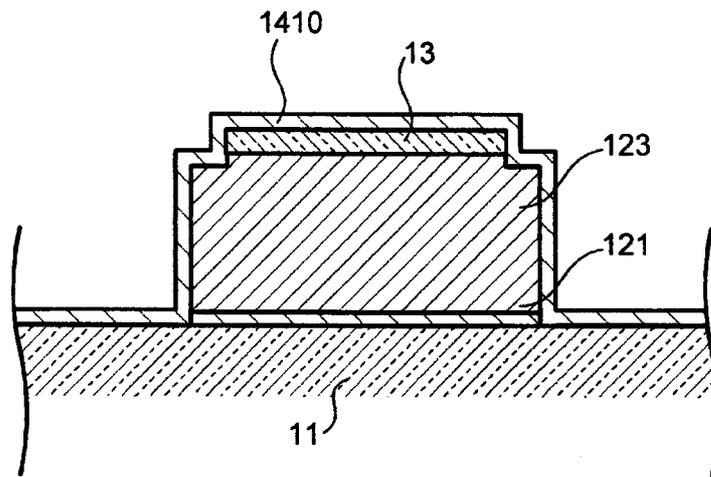
【圖 10】



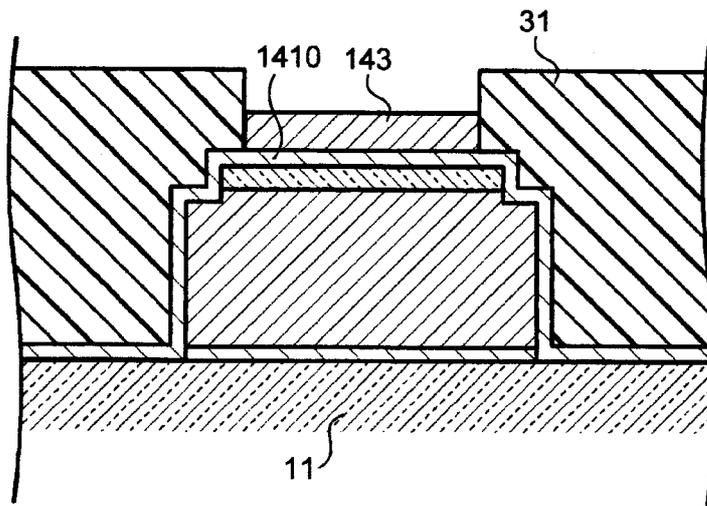
【圖 11】



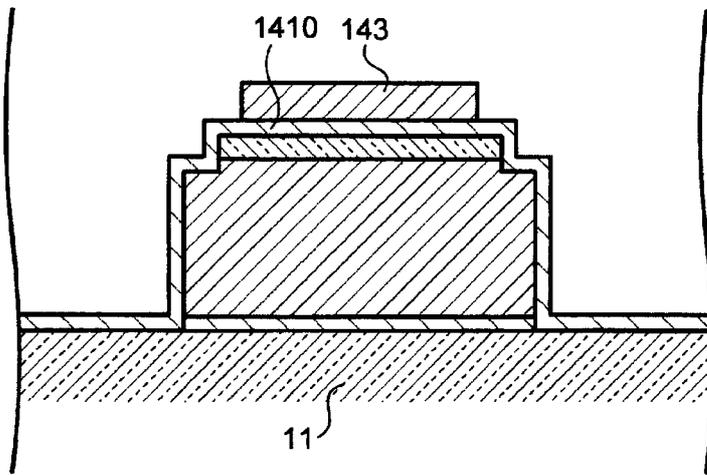
【圖 12】



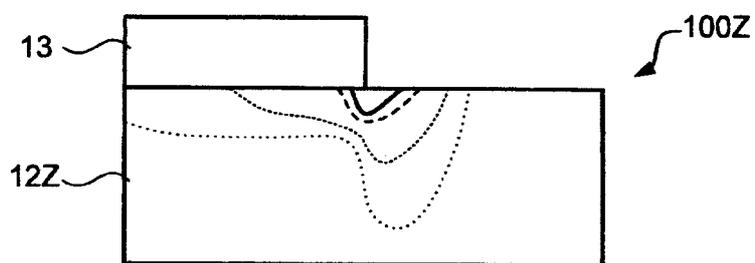
【圖 13】



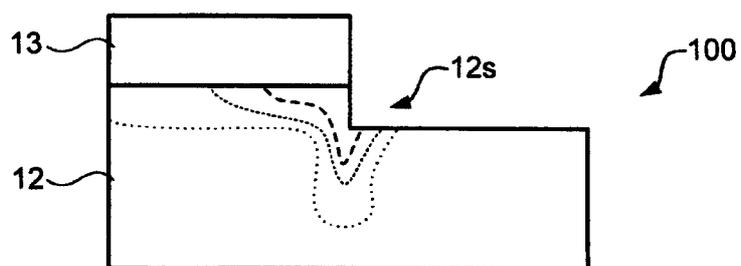
【圖 14】



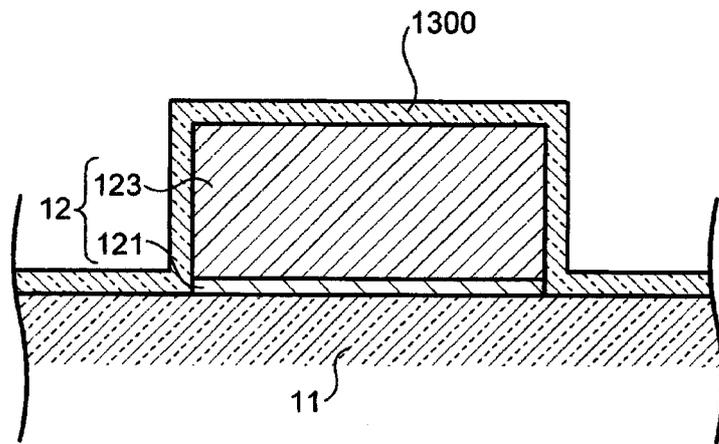
【圖 15】



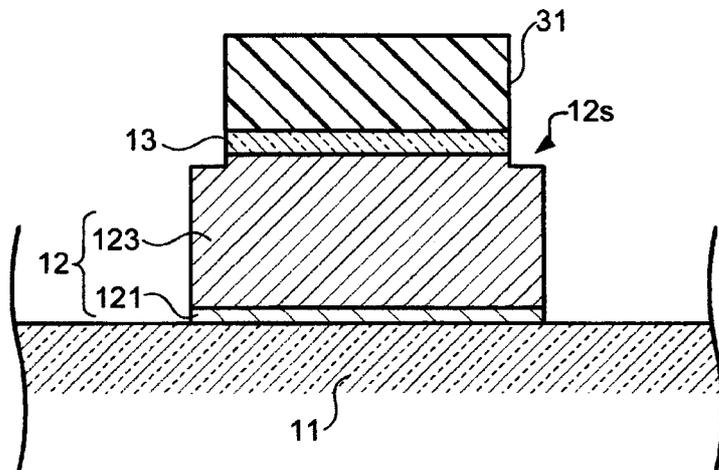
【圖 16】



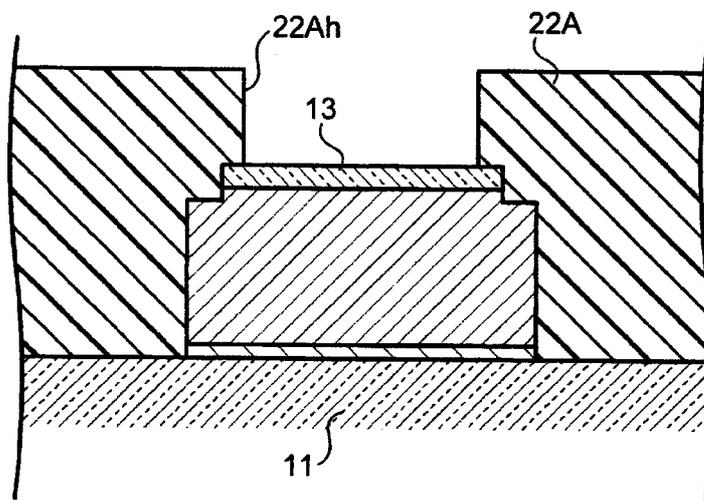
【圖 17】



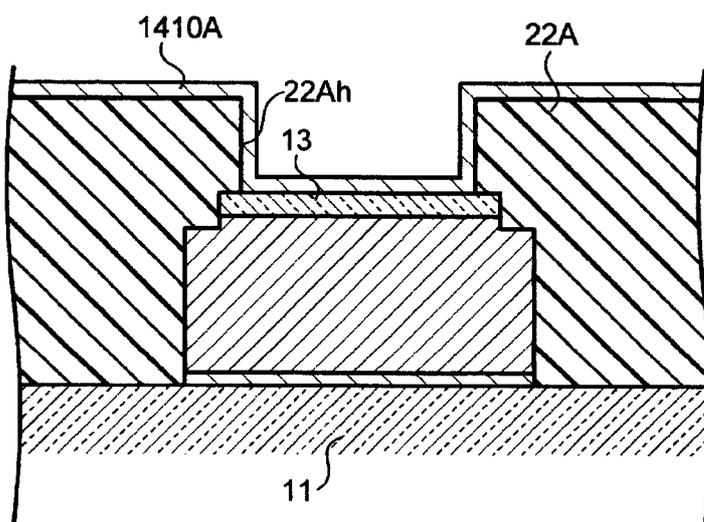
【圖 18】



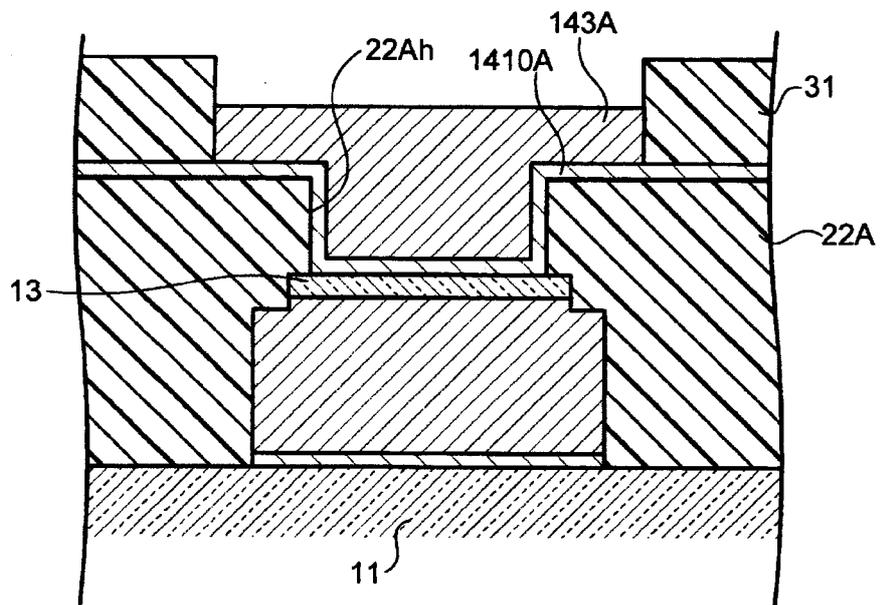
【圖 19】



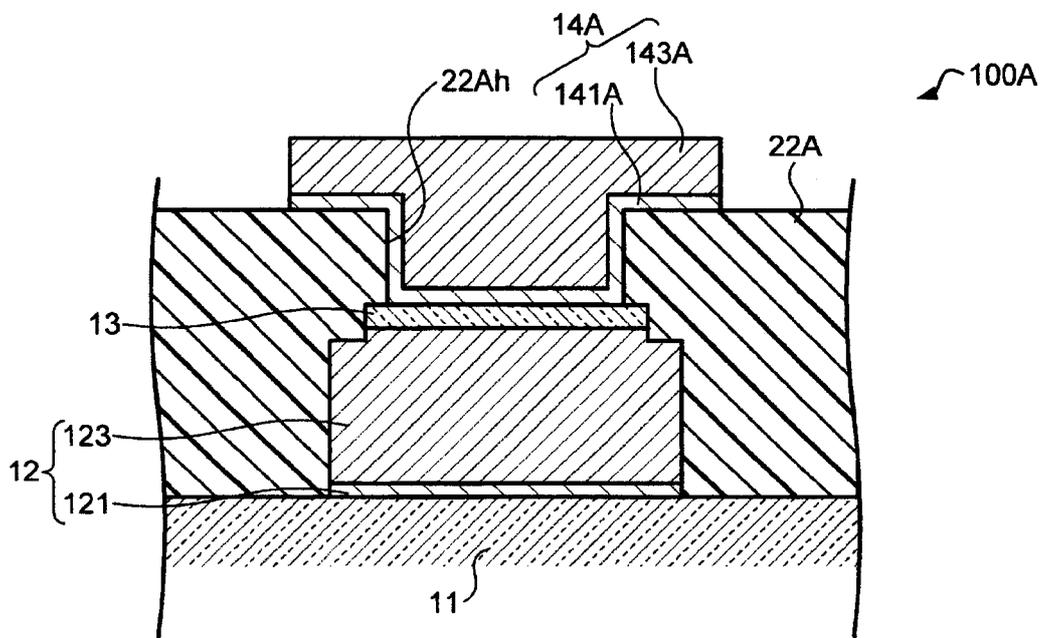
【圖 20】



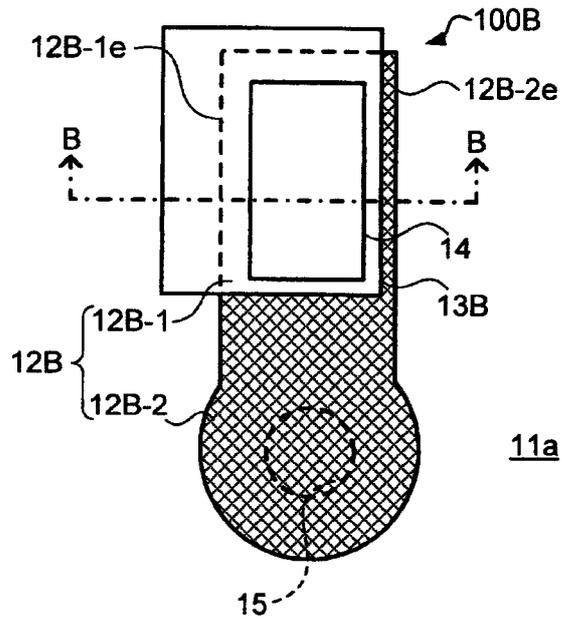
【圖 21】



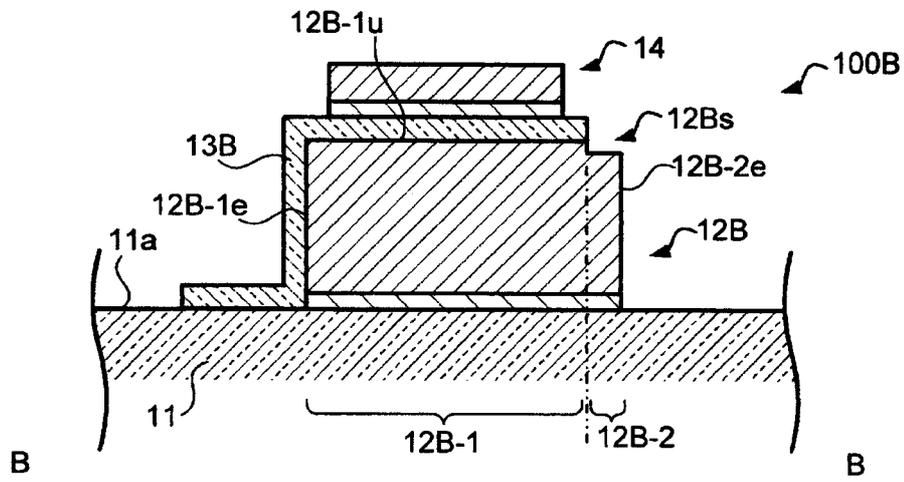
【圖 22】



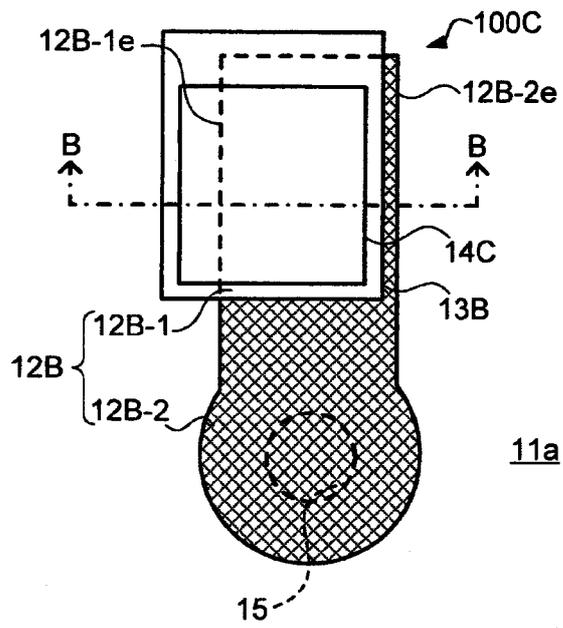
【圖 23】



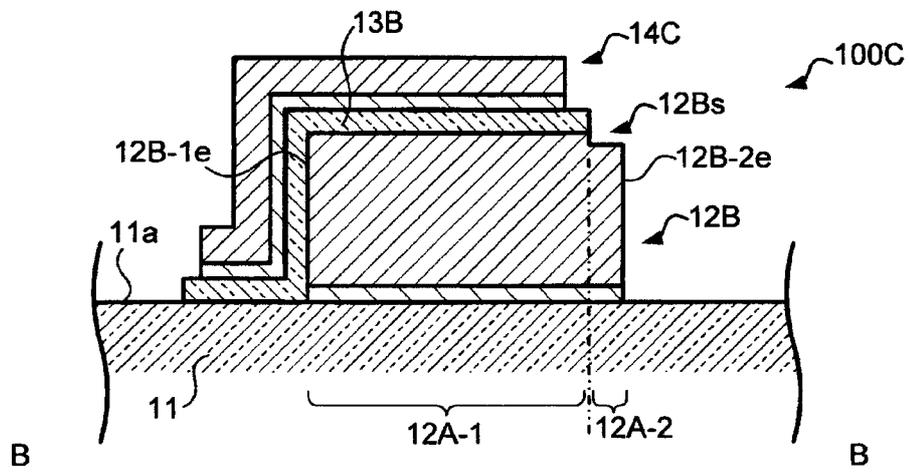
【圖 24】



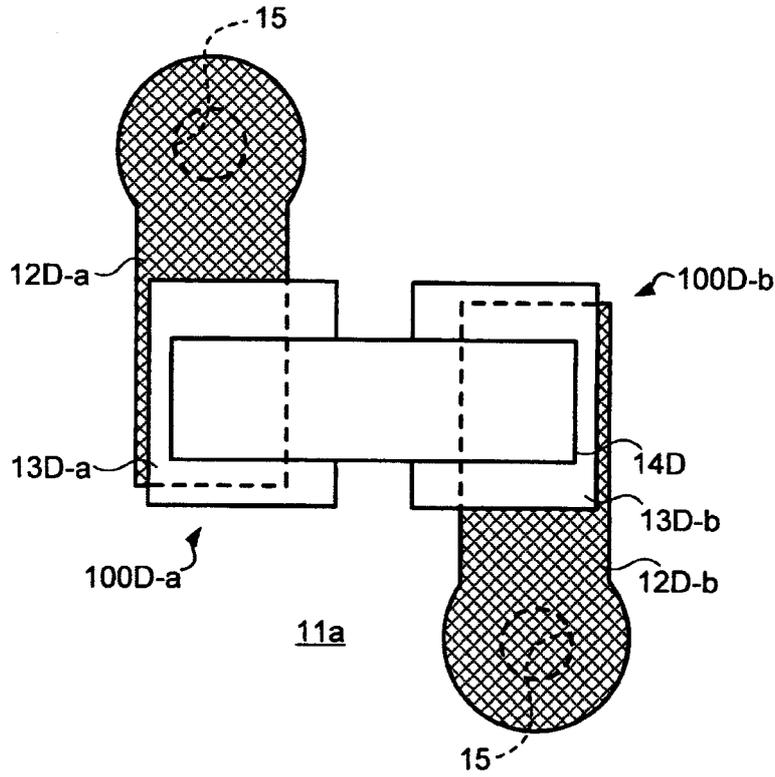
【圖 25】



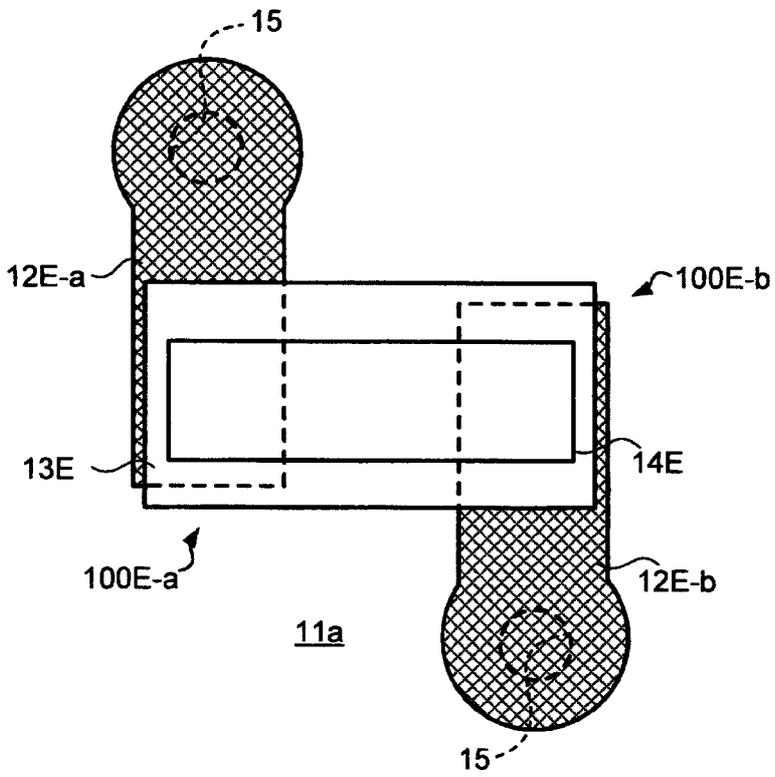
【圖 26】



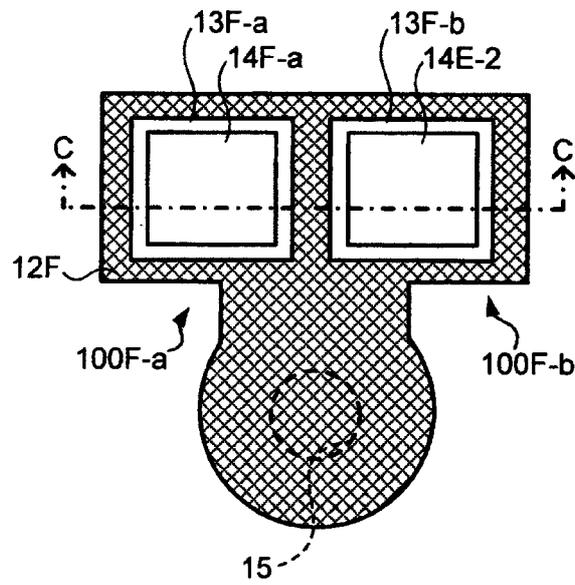
【圖 27】



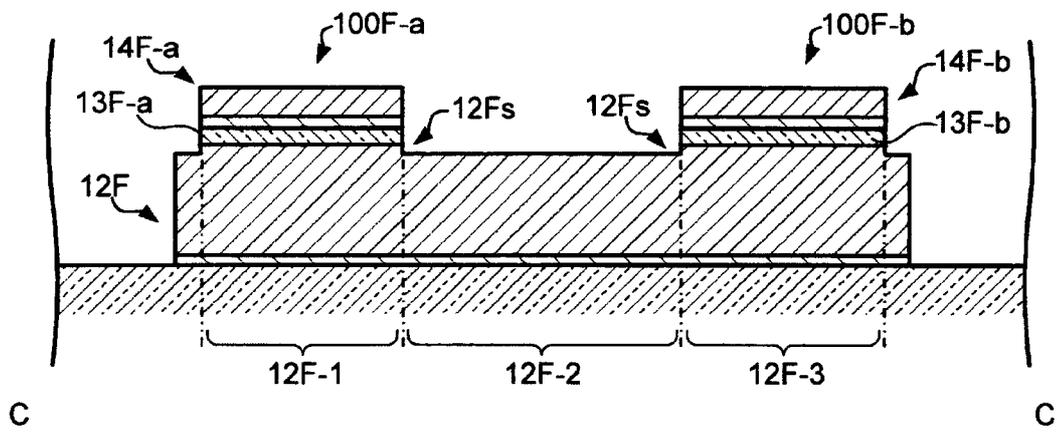
【圖 28】



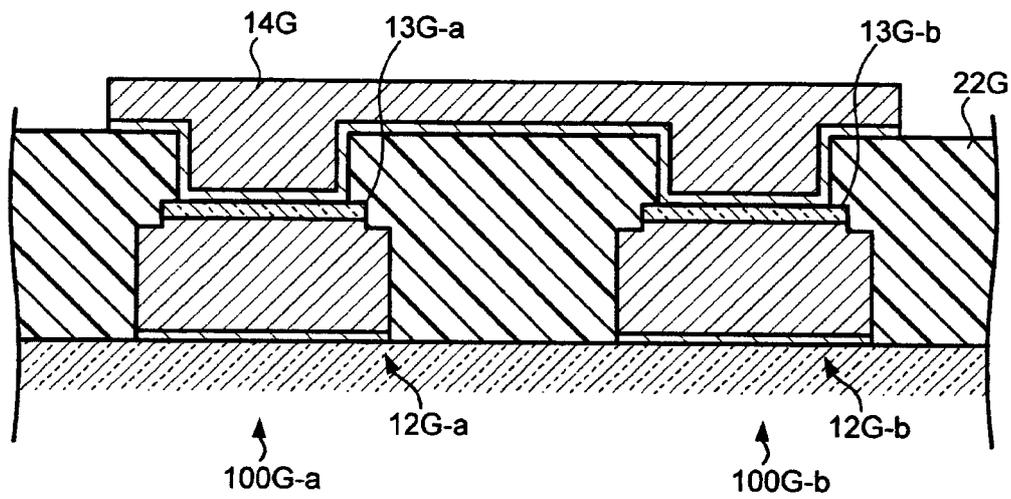
【圖 29】



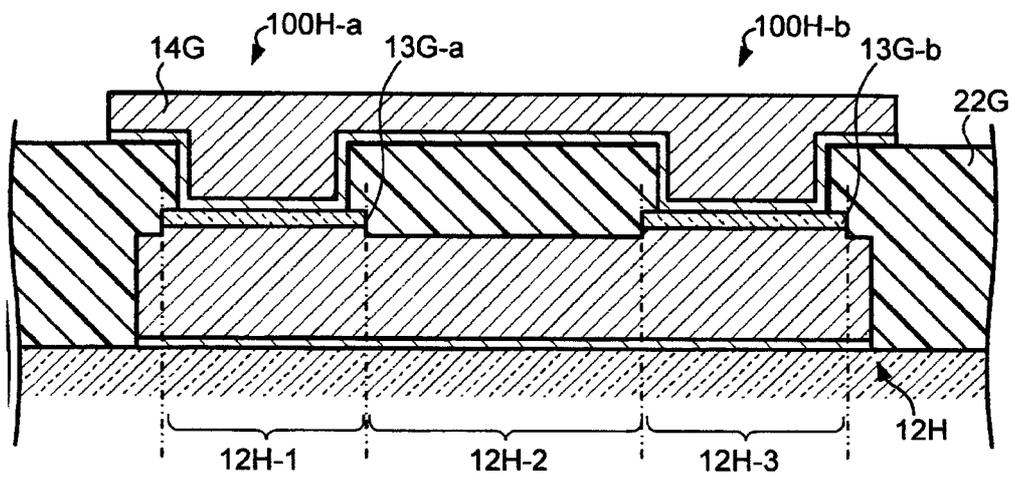
【圖 30】



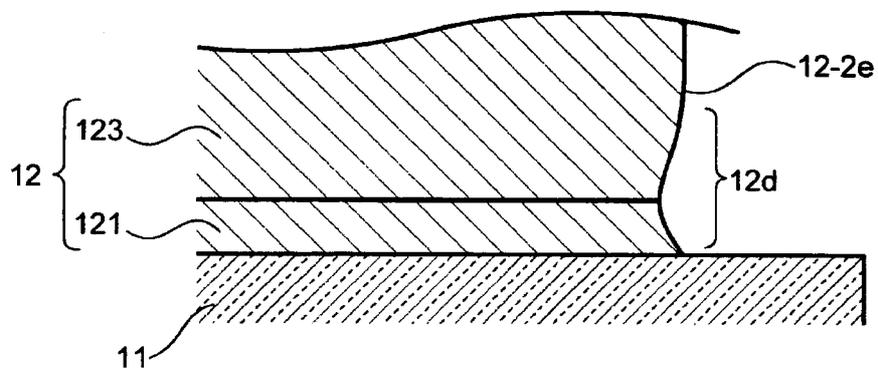
【圖 31】



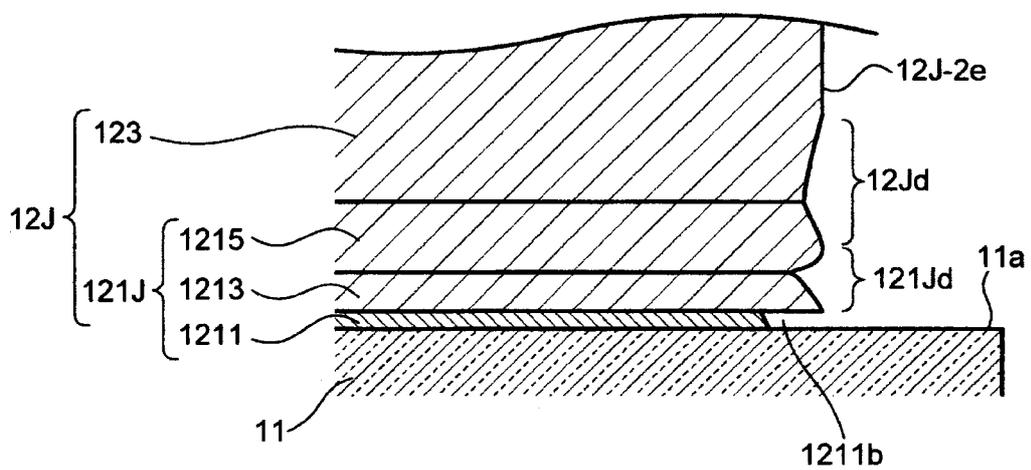
【圖 32】



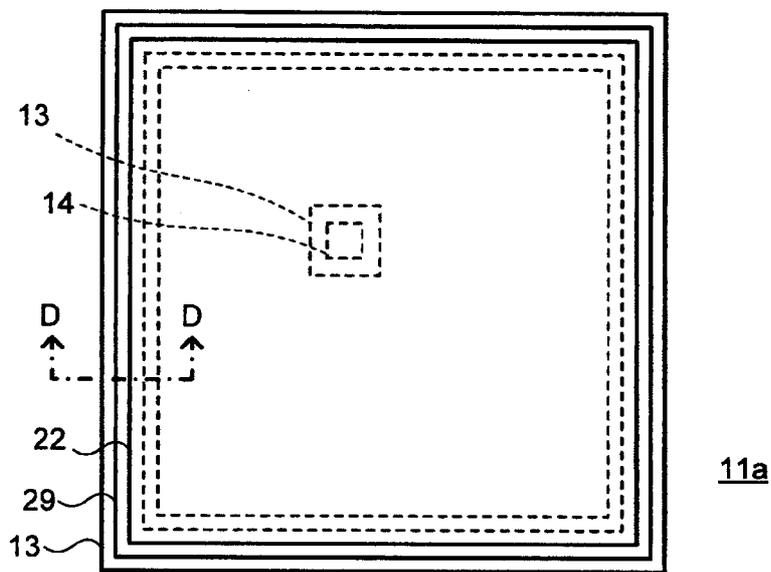
【圖 33】



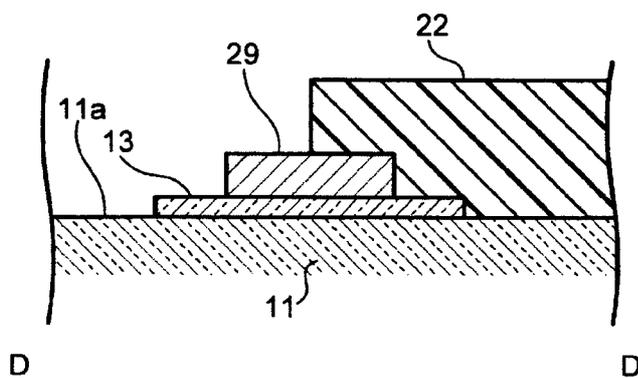
【圖 34】



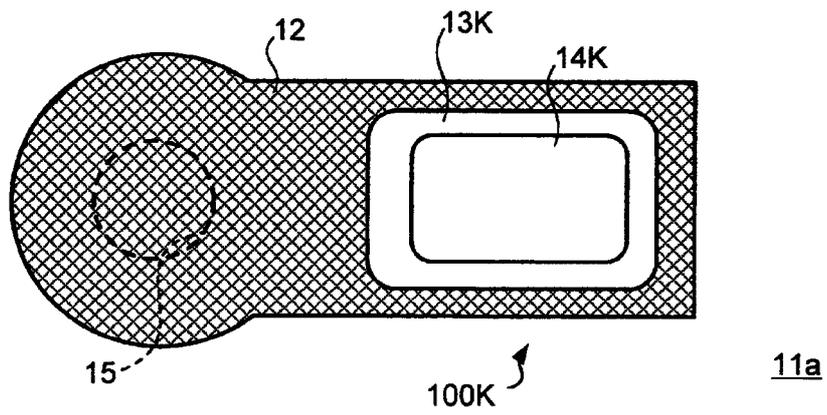
【圖 35】



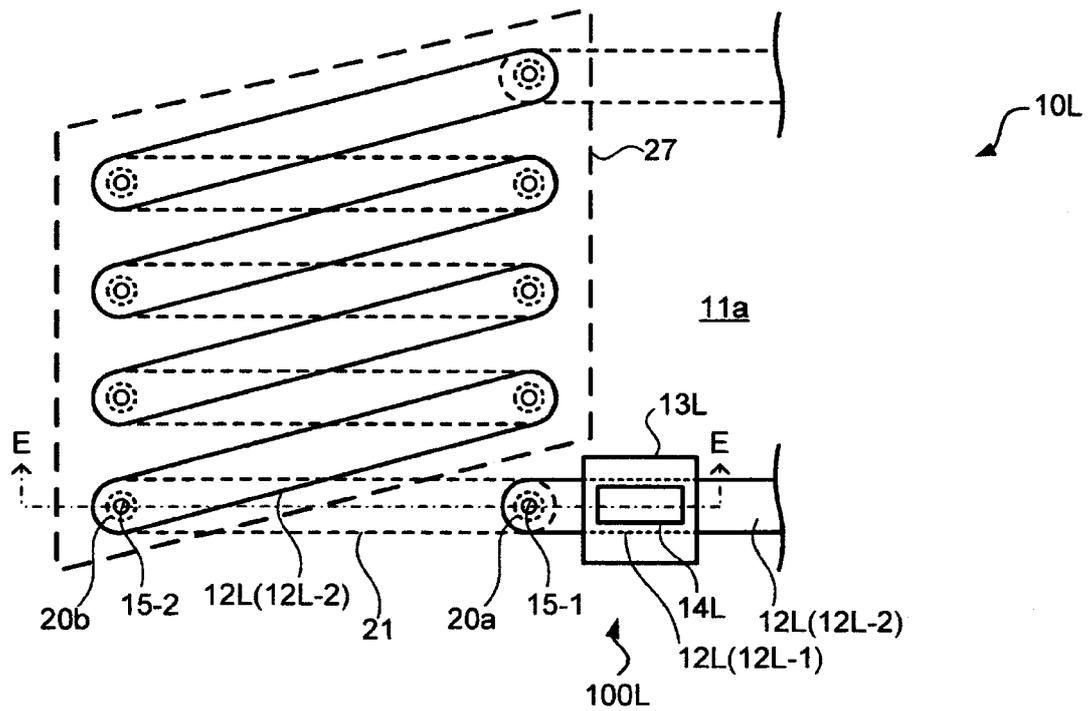
【圖 36】



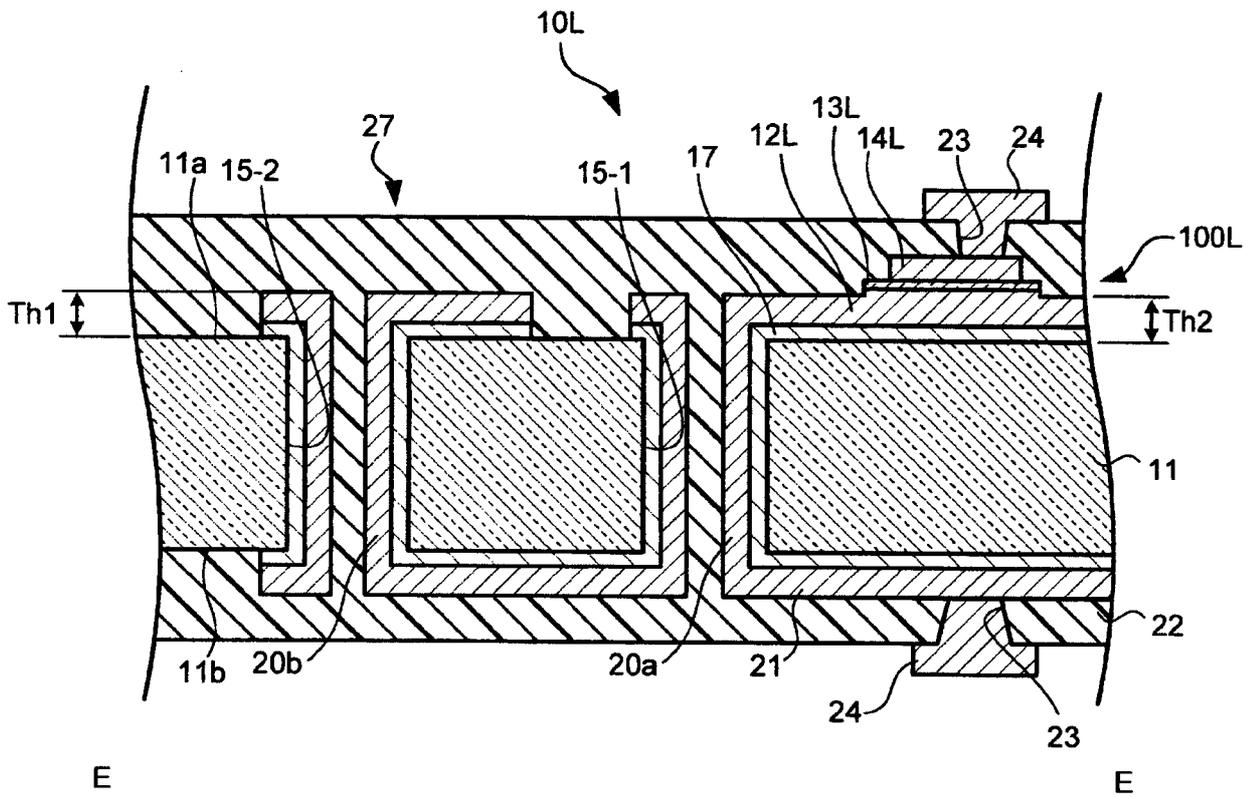
【圖 37】



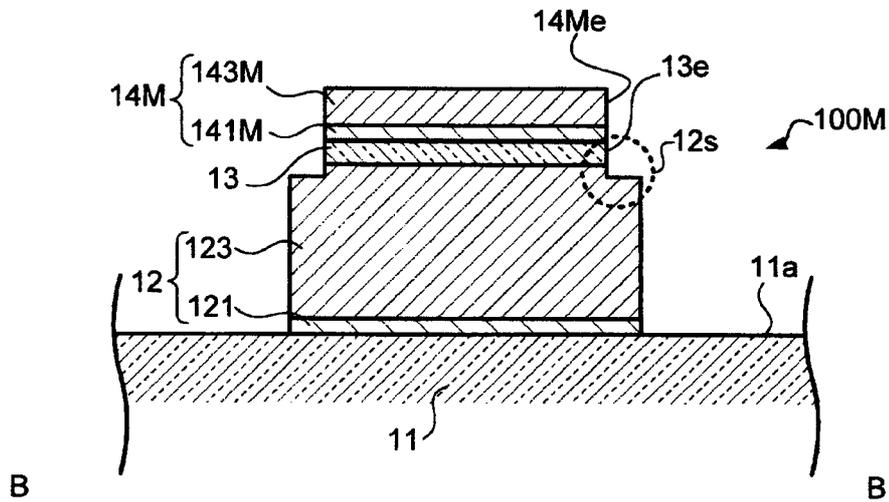
【圖 38】



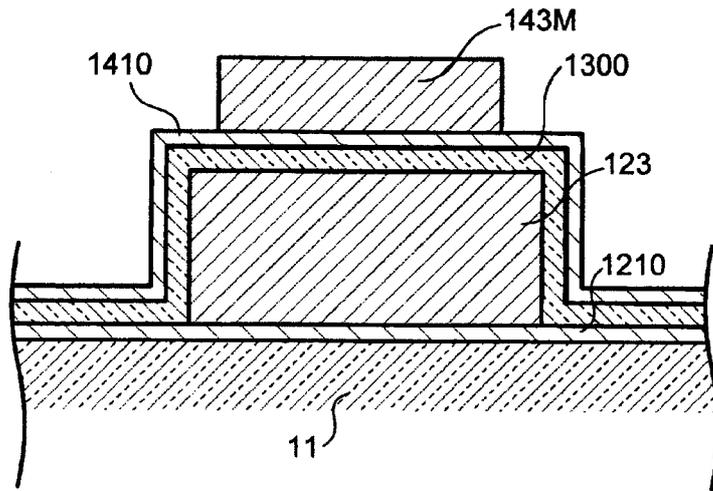
【圖 39】



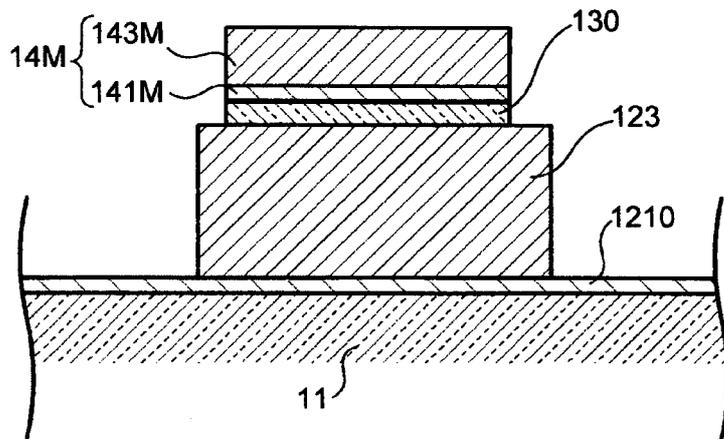
【圖 40】



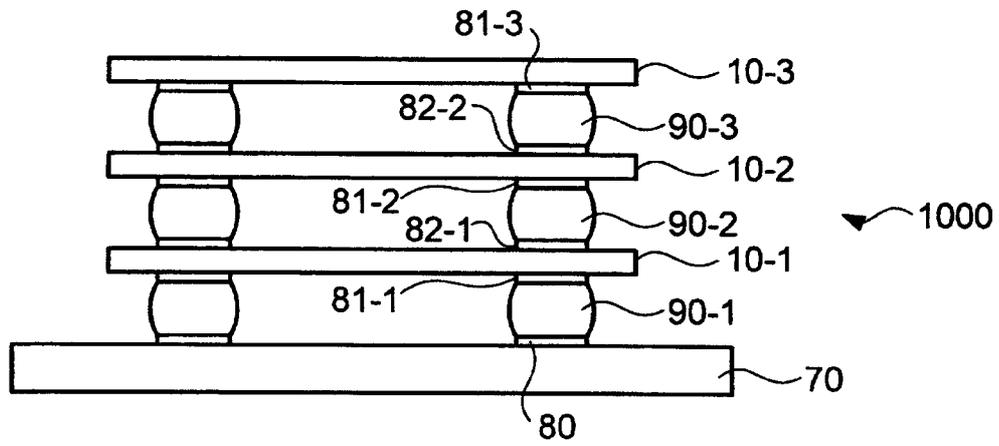
【圖 41】



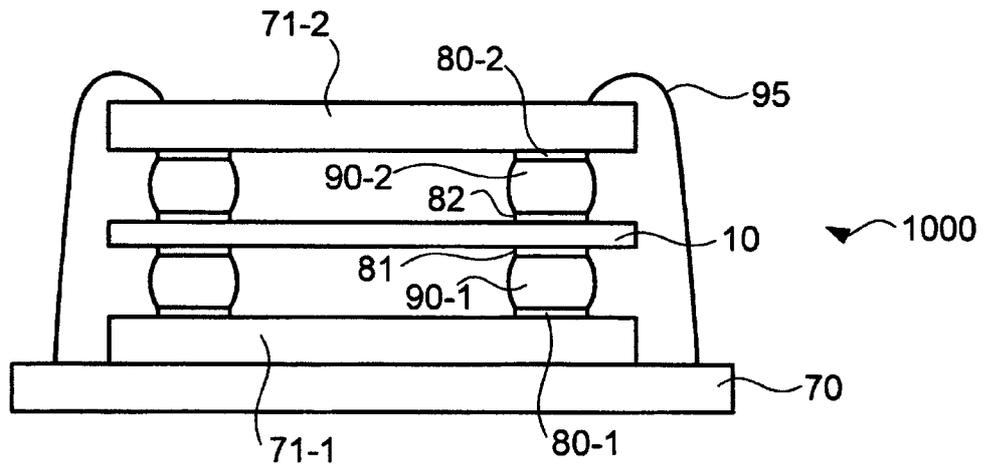
【圖 42】



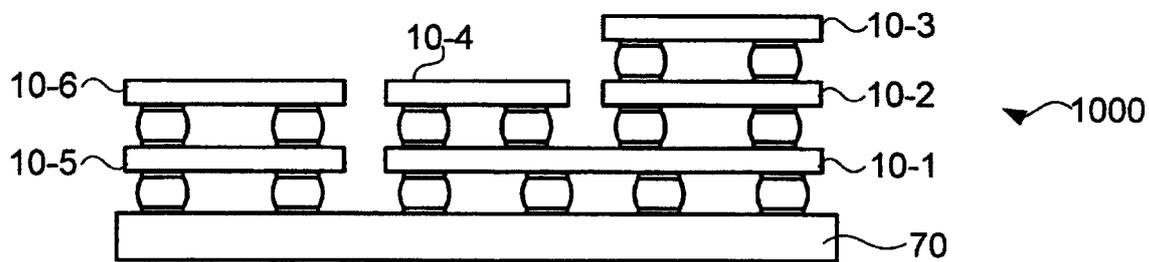
【圖 43】



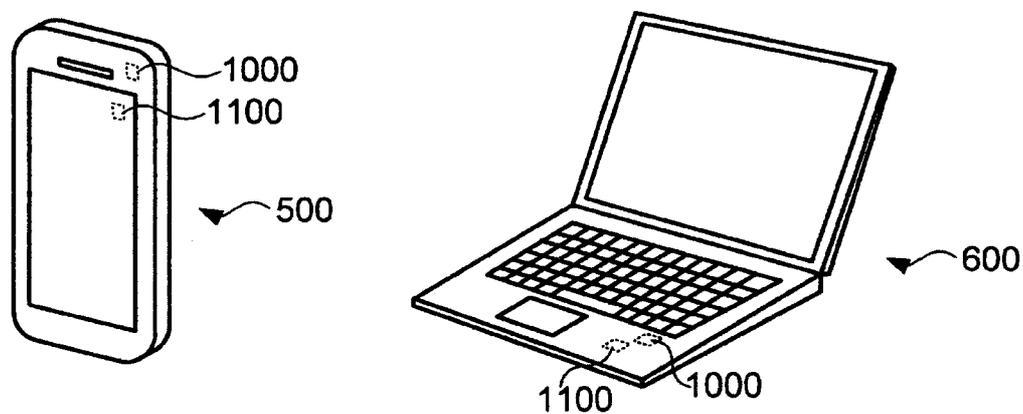
【圖 44】



【圖 45】



【圖 46】



【圖 47】