

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6115787号
(P6115787)

(45) 発行日 平成29年4月19日 (2017. 4. 19)

(24) 登録日 平成29年3月31日 (2017. 3. 31)

(51) Int. Cl.	F I
HO 1 L 27/14 (2006.01)	HO 1 L 27/14 D
HO 4 N 5/369 (2011.01)	HO 4 N 5/335 6 9 0

請求項の数 10 (全 35 頁)

(21) 出願番号	特願2014-67809 (P2014-67809)	(73) 特許権者	000002185
(22) 出願日	平成26年3月28日 (2014. 3. 28)		ソニー株式会社
(65) 公開番号	特開2015-135936 (P2015-135936A)		東京都港区港南1丁目7番1号
(43) 公開日	平成27年7月27日 (2015. 7. 27)	(74) 代理人	100082131
審査請求日	平成28年2月10日 (2016. 2. 10)		弁理士 稲本 義雄
(31) 優先権主張番号	特願2013-260785 (P2013-260785)	(74) 代理人	100121131
(32) 優先日	平成25年12月18日 (2013. 12. 18)		弁理士 西川 孝
(33) 優先権主張国	日本国 (JP)	(72) 発明者	中元 幸香
			熊本県菊池郡菊陽町大字原水4000-1
			ソニーセミコンダクタ株式会社内
		(72) 発明者	狭山 征博
			熊本県菊池郡菊陽町大字原水4000-1
			ソニーセミコンダクタ株式会社内

最終頁に続く

(54) 【発明の名称】 固体撮像装置およびその製造方法、並びに電子機器

(57) 【特許請求の範囲】

【請求項 1】

入射した光を受光する光電変換部を有する撮像素素と、
 前記光電変換部と、前記光電変換部に入射する光の一部を遮光する遮光部とを有する位相差検出画素と
 を備え、
 前記撮像素素は、前記光電変換部より上に形成された断面形状が矩形である高屈折率膜をさらに有し、
 前記位相差検出画素は、前記光電変換部より上に形成された断面形状が矩形である低屈折率膜をさらに有し、
 前記撮像素素および前記位相差検出画素は、それぞれ、前記高屈折率膜および前記低屈折率膜の上層に形成されたカラーフィルタ層と、前記カラーフィルタ層の上に形成されたマイクロレンズとを有し、
 前記高屈折率膜および前記低屈折率膜のいずれか一方または両方は、感光性を有する材料で形成され、
 前記撮像素素において、前記マイクロレンズの集光ポイントは、前記高屈折率膜によって、前記光電変換部の受光面に設定され、
 前記位相差検出画素において、前記マイクロレンズの集光ポイントは、前記低屈折率膜によって、前記遮光部の上面に設定される
 固体撮像装置。

【請求項 2】

前記高屈折率膜または前記低屈折率膜は、平坦化膜を兼ねて形成される
請求項 1 に記載の固体撮像装置。

【請求項 3】

前記低屈折率膜は、前記高屈折率膜を覆うように形成され、前記平坦化膜を兼ねている
請求項 2 に記載の固体撮像装置。

【請求項 4】

前記高屈折率膜は、前記低屈折率膜を覆うように形成され、前記平坦化膜を兼ねている
請求項 2 に記載の固体撮像装置。

【請求項 5】

前記高屈折率膜の屈折率は、前記低屈折率膜の屈折率と比べて0.1以上高い
請求項 1 乃至 4 のいずれかに記載の固体撮像装置。

10

【請求項 6】

前記高屈折率膜の屈折率は、1.5乃至2.0の間の値とされる
請求項 5 に記載の固体撮像装置。

【請求項 7】

前記低屈折率膜の屈折率は、1.1乃至1.5の間の値とされる
請求項 5 に記載の固体撮像装置。

【請求項 8】

前記マイクロレンズは、前記撮像素素および前記位相差検出画素において一様に形成される

20

請求項 1 乃至 7 のいずれかに記載の固体撮像装置。

【請求項 9】

入射した光を受光する光電変換部を有する撮像素素と、
前記光電変換部と、前記光電変換部に入射する光の一部を遮光する遮光部とを有する位
相差検出画素とを備える固体撮像装置の製造方法であって、
前記撮像素素において、前記光電変換部より上に断面形状が矩形である高屈折率膜を形
成し、

前記位相差検出画素において、前記光電変換部より上に断面形状が矩形である低屈折率
膜を形成し、

30

前記撮像素素および前記位相差検出画素において、それぞれ、前記高屈折率膜および前
記低屈折率膜の上層にカラーフィルタ層を形成し、前記カラーフィルタ層の上にマイクロ
レンズを形成する

ステップを含み、

前記高屈折率膜および前記低屈折率膜のいずれか一方または両方は、感光性を有する材
料で形成され、

前記撮像素素において、前記マイクロレンズの集光ポイントは、前記高屈折率膜によっ
て、前記光電変換部の受光面に設定され、

前記位相差検出画素において、前記マイクロレンズの集光ポイントは、前記低屈折率膜
によって、前記遮光部の上面に設定される

40

固体撮像装置の製造方法。

【請求項 10】

入射した光を受光する光電変換部を有する撮像素素と、
前記光電変換部と、前記光電変換部に入射する光の一部を遮光する遮光部とを有する位
相差検出画素と
を備え、

前記撮像素素は、前記光電変換部より上に形成された断面形状が矩形である高屈折率膜
をさらに有し、

前記位相差検出画素は、前記光電変換部より上に形成された断面形状が矩形である低屈
折率膜をさらに有し、

50

前記撮像素素および前記位相差検出画素は、それぞれ、前記高屈折率膜および前記低屈折率膜の上層に形成されたカラーフィルタ層と、前記カラーフィルタ層の上に形成されたマイクロレンズとを有し、

前記高屈折率膜および前記低屈折率膜のいずれか一方または両方は、感光性を有する材料で形成され、

前記撮像素素において、前記マイクロレンズの集光ポイントは、前記高屈折率膜によって、前記光電変換部の受光面に設定され、

前記位相差検出画素において、前記マイクロレンズの集光ポイントは、前記低屈折率膜によって、前記遮光部の上面に設定される 固体撮像装置

を備える電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、固体撮像装置およびその製造方法、並びに電子機器に関し、特に、撮像素素の感度と位相差検出画素のAF性能とを最適にすることができるようにする固体撮像装置およびその製造方法、並びに電子機器に関する。

【背景技術】

【0002】

従来、固体撮像装置において、感度の向上や混色の防止を実現するために、様々な技術が提案されている。

【0003】

例えば、各画素において、オンチップレンズからの入射光の集光ポイントを受光面に近づける発散レンズとして、受光面の中央に対応する部分が、受光面の周辺に対応する部分よりも低い屈折率分布で形成されたレンズ層を設けるようにした固体撮像装置が提案されている（例えば、特許文献1参照）。これにより、オンチップレンズと受光面との間の距離を短くすることができ、感度の向上や混色の防止を実現することができる。

【0004】

ところで、従来、DSLR (Digital Single Lens Reflex camera) においては、画像を取り込む固体撮像装置とは別に設けられたセンサによって焦点を合わせるようにしているため、部品点数が多くなったり、実際に焦点を合わせたい位置とは異なる位置で焦点を合わせるため、焦点位置に誤差が生じるおそれがあった。

【0005】

これに対して、近年、画素アレイ部に、撮像素素とともに位相差検出画素を設け、一对の位相差検出画素によって出力される信号のずれ量に基づいて焦点を検出する、いわゆる像面位相差AF (Auto Focus) 方式による焦点検出を行う固体撮像装置が知られている。一对の位相差検出画素において、それぞれの受光面は、互いに異なる半分の遮光膜により遮光されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2011-210981号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

上述したような固体撮像装置において、撮像素素は、遮光膜より下層の光電変換部の受光面にマイクロレンズの集光ポイントがある場合に、その感度が最大となる一方、位相差検出画素は、遮光膜にマイクロレンズの集光ポイントがある場合に、そのAF性能が最大となる。

【0008】

しかしながら、撮像素素の感度を最適にしようとすると、位相差検出画素の感度が低下

10

20

30

40

50

してしまい、特に被写体が暗い場合に、正確に焦点を合わせることができないおそれがあった。

【0009】

本技術は、このような状況に鑑みてなされたものであり、撮像素子の感度と位相差検出画素のAF性能とを最適にすることができるようにするものである。

【課題を解決するための手段】

【0010】

本技術の一側面の固体撮像素子は、入射した光を受光する光電変換部を有する撮像素子と、前記光電変換部と、前記光電変換部に入射する光の一部を遮光する遮光部とを有する位相差検出画素とを備え、前記撮像素子は、前記光電変換部より上に形成された断面形状が矩形である高屈折率膜をさらに有し、前記位相差検出画素は、前記光電変換部より上に形成された断面形状が矩形である低屈折率膜をさらに有し、前記撮像素子および前記位相差検出画素は、それぞれ、前記高屈折率膜および前記低屈折率膜の上層に形成されたカラーフィルタ層と、前記カラーフィルタ層の上に形成されたマイクロレンズとを有し、前記高屈折率膜および前記低屈折率膜のいずれか一方または両方は、感光性を有する材料で形成され、前記撮像素子において、前記マイクロレンズの集光ポイントは、前記高屈折率膜によって、前記光電変換部の受光面に設定され、前記位相差検出画素において、前記マイクロレンズの集光ポイントは、前記低屈折率膜によって、前記遮光部の上面に設定される。

10

【0011】

前記高屈折率膜または前記低屈折率膜は、平坦化膜を兼ねて形成されるようにすることができる。

20

【0012】

前記低屈折率膜は、前記高屈折率膜を覆うように形成され、前記平坦化膜を兼ねるようにすることができる。

【0013】

前記高屈折率膜は、前記低屈折率膜を覆うように形成され、前記平坦化膜を兼ねるようにすることができる。

【0014】

前記高屈折率膜の屈折率は、前記低屈折率膜の屈折率と比べて0.1以上高くすることができる。

30

【0015】

前記高屈折率膜の屈折率は、1.5乃至2.0の間の値とされるようにすることができる。

【0016】

前記低屈折率膜の屈折率は、1.1乃至1.5の間の値とされるようにすることができる。

【0019】

前記マイクロレンズは、前記撮像素子および前記位相差検出画素において一様に形成されるようにすることができる。

【0020】

本技術の一側面の固体撮像素子の製造方法は、入射した光を受光する光電変換部を有する撮像素子と、前記光電変換部と、前記光電変換部に入射する光の一部を遮光する遮光部とを有する位相差検出画素とを備える固体撮像素子の製造方法であって、前記撮像素子において、前記光電変換部より上に断面形状が矩形である高屈折率膜を形成し、前記位相差検出画素において、前記光電変換部より上に断面形状が矩形である低屈折率膜を形成し、前記撮像素子および前記位相差検出画素において、それぞれ、前記高屈折率膜および前記低屈折率膜の上層にカラーフィルタ層を形成し、前記カラーフィルタ層の上にマイクロレンズを形成するステップを含み、前記高屈折率膜および前記低屈折率膜のいずれか一方または両方は、感光性を有する材料で形成され、前記撮像素子において、前記マイクロレンズの集光ポイントは、前記高屈折率膜によって、前記光電変換部の受光面に設定され、前記位相差検出画素において、前記マイクロレンズの集光ポイントは、前記低屈折率膜によ

40

50

って、前記遮光部の上面に設定される。

【 0 0 2 1 】

本技術の一側面の電子機器は、入射した光を受光する光電変換部を有する撮像素素と、前記光電変換部と、前記光電変換部に入射する光の一部を遮光する遮光部とを有する位相差検出画素とを備え、前記撮像素素は、前記光電変換部より上に形成された断面形状が矩形である高屈折率膜をさらに有し、前記位相差検出画素は、前記光電変換部より上に形成された断面形状が矩形である低屈折率膜をさらに有し、前記撮像素素および前記位相差検出画素は、それぞれ、前記高屈折率膜および前記低屈折率膜の上層に形成されたカラーフィルタ層と、前記カラーフィルタ層の上に形成されたマイクロレンズとを有し、前記高屈折率膜および前記低屈折率膜のいずれか一方または両方は、感光性を有する材料で形成され、前記撮像素素において、前記マイクロレンズの集光ポイントは、前記高屈折率膜によって、前記光電変換部の受光面に設定され、前記位相差検出画素において、前記マイクロレンズの集光ポイントは、前記低屈折率膜によって、前記遮光部の上面に設定される固体撮像装置を備える。

10

【 0 0 2 2 】

本技術の一側面においては、撮像素素において、光電変換部より上に断面形状が矩形である高屈折率膜が形成され、位相差検出画素において、光電変換部より上に断面形状が矩形である低屈折率膜が形成され、撮像素素および位相差検出画素において、それぞれ、高屈折率膜および低屈折率膜の上層にカラーフィルタ層が形成され、カラーフィルタ層の上にマイクロレンズが形成され、高屈折率膜および低屈折率膜のいずれか一方または両方が、感光性を有する材料で形成され、撮像素素において、マイクロレンズの集光ポイントが、高屈折率膜によって、光電変換部の受光面に設定され、位相差検出画素において、マイクロレンズの集光ポイントが、低屈折率膜によって、遮光部の上面に設定される。

20

【 発明の効果 】

【 0 0 2 3 】

本技術の一側面によれば、撮像素素の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【 図面の簡単な説明 】

【 0 0 2 4 】

【 図 1 】 本技術を適用した固体撮像装置の構成例を示すブロック図である。

30

【 図 2 】 画素アレイ部の画素配置について説明する図である。

【 図 3 】 本技術の第 1 の実施の形態の画素の構成例を示す断面図である。

【 図 4 】 画素形成処理について説明するフローチャートである。

【 図 5 】 画素形成の工程を説明する図である。

【 図 6 】 画素形成の工程を説明する図である。

【 図 7 】 画素の他の構成例を示す断面図である。

【 図 8 】 本技術の第 2 の実施の形態の画素の構成例を示す断面図である。

【 図 9 】 画素形成処理について説明するフローチャートである。

【 図 1 0 】 画素形成の工程を説明する図である。

【 図 1 1 】 画素形成の工程を説明する図である。

40

【 図 1 2 】 本技術の第 3 の実施の形態の画素の構成例を示す断面図である。

【 図 1 3 】 画素形成処理について説明するフローチャートである。

【 図 1 4 】 画素形成の工程を説明する図である。

【 図 1 5 】 画素形成の工程を説明する図である。

【 図 1 6 】 画素形成処理について説明するフローチャートである。

【 図 1 7 】 画素形成の工程を説明する図である。

【 図 1 8 】 画素形成の工程を説明する図である。

【 図 1 9 】 本技術の第 4 の実施の形態の画素の構成例を示す断面図である。

【 図 2 0 】 画素形成処理について説明するフローチャートである。

【 図 2 1 】 画素形成の工程を説明する図である。

50

- 【図 2 2】画素形成の工程を説明する図である。
- 【図 2 3】本技術の第 5 の実施の形態の画素の構成例を示す断面図である。
- 【図 2 4】カラーフィルタの例を示す図である。
- 【図 2 5】本技術の第 6 の実施の形態の画素の構成例を示す断面図である。
- 【図 2 6】画素形成処理について説明するフローチャートである。
- 【図 2 7】画素形成の工程を説明する図である。
- 【図 2 8】画素形成の工程を説明する図である。
- 【図 2 9】レチクルの露光パターンについて説明する図である。
- 【図 3 0】レチクルの露光パターンについて説明する図である。
- 【図 3 1】画素形成処理について説明するフローチャートである。
- 【図 3 2】画素形成の工程を説明する図である。
- 【図 3 3】グレースケールマスクの露光パターンについて説明する図である。
- 【図 3 4】本技術の第 7 の実施の形態の画素の構成例を示す断面図である。
- 【図 3 5】カラーフィルタの他の例を示す図である。
- 【図 3 6】本技術を適用した電子機器の構成例を示すブロック図である。
- 【発明を実施するための形態】

10

【 0 0 2 5 】

以下、本技術の実施の形態について図を参照して説明する。

【 0 0 2 6 】

< 固体撮像装置の構成例 >

20

図 1 は、本技術が適用される固体撮像装置の一実施の形態を示すブロック図である。以下においては、増幅型固体撮像装置の 1 つである、表面照射型の CMOS (Complementary Metal Oxide Semiconductor) イメージセンサの構成について説明する。なお、本技術は、表面照射型の CMOS イメージセンサへの適用に限られるものではなく、裏面照射型の CMOS イメージセンサや他の増幅型固体撮像装置、CCD (Charge Coupled Device) イメージセンサ等の電荷転送型の固体撮像装置にも適用可能である。

【 0 0 2 7 】

図 1 に示される CMOS イメージセンサ 1 0 は、図示せぬ半導体基板上に形成された画素アレイ部 1 1 と、画素アレイ部 1 1 と同じ半導体基板上に集積された周辺回路部とを有する構成となっている。周辺回路部は、例えば、垂直駆動部 1 2、カラム処理部 1 3、水平駆動部 1 4、およびシステム制御部 1 5 から構成されている。

30

【 0 0 2 8 】

さらに、CMOS イメージセンサ 1 0 は、信号処理部 1 8 およびデータ格納部 1 9 を備えている。

【 0 0 2 9 】

画素アレイ部 1 1 は、受光した光量に応じた光電荷を生成し、蓄積する光電変換部を有する単位画素（以下、単に画素ともいう）が行方向および列方向に、すなわち、行列状に 2 次元配置された構成を採る。ここで、行方向とは画素行の画素の配列方向（水平方向）を表し、列方向とは画素列の画素の配列方向（垂直方向）を表している。画素アレイ部 1 1 には、複数の画素として、受光した被写体光に基づいて撮像画像を生成するための信号を生成する画素（撮像画素）と、焦点検出を行うための信号を生成する画素（位相差検出画素）とが配置される。

40

【 0 0 3 0 】

画素アレイ部 1 1 においては、行列状の画素配列に対して、画素行毎に画素駆動線 1 6 が行方向に沿って配線され、画素列毎に垂直信号線 1 7 が列方向に沿って配線されている。画素駆動線 1 6 は、画素から信号を読み出す際の駆動を行うための駆動信号を伝送する。図 1 では、画素駆動線 1 6 は 1 本の配線として示されているが、1 本に限られるものではない。画素駆動線 1 6 の一端は、垂直駆動部 1 2 の各行に対応した出力端に接続されている。

【 0 0 3 1 】

50

垂直駆動部 1 2 は、シフトレジスタやアドレスデコーダなどによって構成され、画素アレイ部 1 1 の各画素を全画素同時または行単位等で駆動する。すなわち、垂直駆動部 1 2 は、垂直駆動部 1 2 を制御するシステム制御部 1 5 とともに、画素アレイ部 1 1 の各画素を駆動する駆動部を構成している。垂直駆動部 1 2 は、その具体的な構成については図示を省略するが、一般的に、読出し走査系と掃出し走査系の 2 つの走査系を有する構成となっている。

【 0 0 3 2 】

読出し走査系は、単位画素から信号を読み出すために、画素アレイ部 1 1 の単位画素を行単位で順に選択走査する。単位画素から読み出される信号はアナログ信号である。掃出し走査系は、読出し走査系によって読出し走査が行われる読出し行に対して、その読出し走査よりもシャッタスピードの時間分だけ先行して掃出し走査を行う。

10

【 0 0 3 3 】

この掃出し走査系による掃出し走査により、読出し行の単位画素の光電変換部から不要な電荷が掃出されることによって光電変換部がリセットされる。そして、この掃出し走査系による不要電荷の掃出す（リセットする）ことにより、電子シャッタ動作が行われる。ここで、電子シャッタ動作とは、光電変換部の光電荷を捨てて、新たに露光を開始する（光電荷の蓄積を開始する）動作のことをいう。

【 0 0 3 4 】

読出し走査系による読出し動作によって読み出される信号は、その直前の読出し動作または電子シャッタ動作以降に受光した光量に対応するものである。そして、直前の読出し動作による読出しタイミングまたは電子シャッタ動作による掃出しタイミングから、今回の読出し動作による読出しタイミングまでの期間が、単位画素における光電荷の露光期間となる。

20

【 0 0 3 5 】

垂直駆動部 1 2 によって選択走査された画素行の各单位画素から出力される信号は、画素列毎に垂直信号線 1 7 の各々を通してカラム処理部 1 3 に入力される。カラム処理部 1 3 は、画素アレイ部 1 1 の画素列毎に、選択行の各画素から垂直信号線 1 7 を通して出力される信号に対して所定の信号処理を行うとともに、信号処理後の画素信号を一時的に保持する。

【 0 0 3 6 】

具体的には、カラム処理部 1 3 は、信号処理として、少なくともノイズ除去処理、例えば CDS (Correlated Double Sampling) 処理を行う。カラム処理部 1 3 による CDS 処理により、リセットノイズや画素内の増幅トランジスタの閾値ばらつき等の、画素固有の固定パターンノイズが除去される。カラム処理部 1 3 には、ノイズ除去処理以外に、例えば、AD (Analog-Digital) 変換機能を持たせ、アナログの画素信号をデジタル信号に変換して出力させることも可能である。

30

【 0 0 3 7 】

水平駆動部 1 4 は、シフトレジスタやアドレスデコーダなどによって構成され、カラム処理部 1 3 の画素列に対応する単位回路を順番に選択する。水平駆動部 1 4 による選択走査により、カラム処理部 1 3 において単位回路毎に信号処理された画素信号が順番に出力される。

40

【 0 0 3 8 】

システム制御部 1 5 は、各種のタイミング信号を生成するタイミングジェネレータ等によって構成され、そのタイミングジェネレータで生成された各種のタイミング信号を基に、垂直駆動部 1 2、カラム処理部 1 3、および水平駆動部 1 4 等の駆動制御を行う。

【 0 0 3 9 】

信号処理部 1 8 は、少なくとも演算処理機能を有し、カラム処理部 1 3 から出力される画素信号に対して演算処理等の種々の信号処理を行う。データ格納部 1 9 は、信号処理部 1 8 での信号処理に必要なデータを一時的に格納する。

【 0 0 4 0 】

50

なお、信号処理部 18 およびデータ格納部 19 は、CMOSイメージセンサ 10 と同じ基板（半導体基板）上に搭載されても構わないし、CMOSイメージセンサ 10 とは別の基板上に配置されるようにしても構わない。また、信号処理部 18 およびデータ格納部 19 の各処理は、CMOSイメージセンサ 10 とは別の基板に設けられる外部信号処理部、例えば、DSP（Digital Signal Processor）回路やソフトウェアによる処理として実行されても構わない。

【0041】

また、CMOSイメージセンサ 10 が裏面照射型のCMOSイメージセンサである場合、画素アレイ部 11 を含む半導体基板とロジック回路を含む半導体基板とを貼り合わせた、積層型のCMOSイメージセンサとして構成されるようにしてもよい。

10

【0042】

<画素アレイ部の画素配列>

次に、図2を参照して、画素アレイ部 11 の画素配置について説明する。

【0043】

図2に示されるように、画素アレイ部 11 には、黒色の正方形で示される複数の撮像素素 31 が行列状に2次元配置されている。撮像素素 31 は、R画素、G画素、およびB画素からなり、これらは、ベイア配列に従い規則的に配置されている。

【0044】

また、画素アレイ部 11 には、行列状に2次元配置される複数の撮像素素 31 の中に、白色の正方形で示される複数の位相差検出画素 32 が散在して配置されている。具体的には、位相差検出画素 32 は、画素アレイ部 11 における画素行のうちの所定の1行において、撮像素素 31 の一部を置き換えることで、特定のパターンで規則的に配置されている。なお、画素アレイ部 11 における撮像素素 31 および位相差検出画素 32 の配置は、これに限られるものではなく、他のパターンで配置されるようにしてもよい。

20

【0045】

以下、画素アレイ部 11 における撮像素素 31 および位相差検出画素 32 の実施の形態について説明する。

【0046】

<第1の実施の形態の画素の構成例>

図3は、CMOSイメージセンサ 10 における第1の実施の形態の画素の構成例を示す断面図である。図3においては、CMOSイメージセンサ 10 における撮像素素 31 および位相差検出画素 32 の断面図が示されている。

30

【0047】

図3に示されるように、撮像素素 31 においては、半導体基板 51 に、入射した光を受光し光電変換を行う光電変換部 52 が形成され、半導体基板 51 の上層には、SiO₂等からなる絶縁層 53 が形成されている。絶縁層 53 の上には、CuやAlからなる複数の配線層 54 が形成されている。

【0048】

配線層 54 の上には、感光性を有する高屈折率材料からなる高屈折率膜 55 が形成されている。感光性を有する高屈折率材料としては、例えば、TiO₂、ZrO₂、ZnO等が挙げられる。高屈折率膜 55 の屈折率は、1.5乃至2.0の間の値とされる。屈折率膜 55 の上には、撮像素素 31 それぞれに応じた分光特性を有するカラーフィルタ層 56 が形成され、カラーフィルタ層 56 の上には、マイクロレンズ 57 が形成されている。

40

【0049】

一方、位相差検出画素 32 においても、撮像素素 31 と同様に、半導体基板 51、光電変換部 52、絶縁層 53、配線層 54、カラーフィルタ層 56、およびマイクロレンズ 57 が形成されている。

【0050】

さらに、位相差検出画素 32 においては、配線層 54 の一部が、光電変換部 52 に入射する光の一部を遮光する遮光膜 54a として、光電変換部 52 の受光領域の略半分の大き

50

さの開口を有するように形成されている。また、配線層 5 4 とカラーフィルタ層 5 6 との間には、感光性を有しない低屈折率材料からなる低屈折率膜 5 8 が形成されている。感光性を有しない低屈折率材料としては、例えば、中空シリカ等が挙げられる。この低屈折率膜 5 8 は、撮像素素 3 1 における高屈折率膜 5 5 を覆うように形成され、カラーフィルタ層 5 6 が形成される際の平坦化膜を兼ねている。低屈折率膜 5 8 の屈折率は、1.1乃至1.5の間の値とされる。

【 0 0 5 1 】

なお、位相差検出画素 3 2 においては、カラーフィルタ層 5 6 に代えて、カラーフィルタ層 5 6 と同程度に入射光量を低減させるための減光フィルタが形成されるようにしてもよい。

10

【 0 0 5 2 】

また、撮像素素 3 1 および位相差検出画素 3 2 において、マイクロレンズ 5 7 は一様に、すなわち、同一の形状、大きさで形成されており、同一の集光ポイントをもつものとするが、高屈折率膜 5 5 や低屈折率膜 5 8 の屈折率や膜厚が調整されることによって細かく設定されるようにすることができる。

【 0 0 5 3 】

すなわち、撮像素素 3 1 において、マイクロレンズ 5 7 の集光ポイントは、高屈折率膜 5 5 によって、光電変換部 5 2 の受光面に設定され、位相差検出画素 3 2 において、マイクロレンズ 5 7 の集光ポイントは、低屈折率膜 5 8 によって、遮光膜 5 4 a の上面に設定されるようにすることができる。

20

【 0 0 5 4 】

本実施の形態の構成によれば、撮像素素 3 1 において、光電変換部 5 2 より上に高屈折率膜 5 5 を設け、位相差検出画素 3 2 において、光電変換部 5 2 より上に低屈折率膜 5 8 を設けるようにしたので、撮像素素 3 1 においては、マイクロレンズ 5 7 の集光ポイントを光電変換部 5 2 の受光面としつつ、位相差検出画素 3 2 においては、マイクロレンズ 5 7 の集光ポイントを遮光膜 5 4 a の上面とすることができる。すなわち、撮像素素の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【 0 0 5 5 】

また、撮像素素 3 1 および位相差検出画素 3 2 においては、マイクロレンズ 5 7 が一様に形成されるので、マイクロレンズの形成プロセスを容易にすることができる。

30

【 0 0 5 6 】

< 画素形成の流れについて >

次に、図 4 乃至図 6 を参照して、本実施の形態の画素形成の流れについて説明する。図 4 は、画素形成処理について説明するフローチャートであり、図 5 および図 6 は、画素形成の工程を示す断面図である。

【 0 0 5 7 】

以下においては、図 5 A に示されるように、配線層 5 4 が形成された後の処理について説明する。

【 0 0 5 8 】

ステップ S 1 1 において、図 5 B に示されるように、配線層 5 4 の上に、感光性を有する高屈折率材料 5 5 a が塗布される。高屈折率材料 5 5 a の膜厚は、例えば400nmとされるが、マイクロレンズ 5 7 の集光ポイントに応じて調整される。また、高屈折率材料 5 5 a の屈折率は、例えば1.8とされるが、後述する低屈折率材料の屈折率と比べて0.1以上高ければよい。

40

【 0 0 5 9 】

高屈折率材料 5 5 a が塗布された後、高屈折率材料 5 5 a の溶剤の除去および高屈折率材料 5 5 a の硬化のために、90 °での加熱が2分間行われる。

【 0 0 6 0 】

ステップ S 1 2 において、フォトリソグラフィにより、撮像素素 3 1 の領域の高屈折率材料 5 5 a がパターン形成される。高屈折率材料 5 5 a は、例えば、画素サイズと略同じ

50

サイズ（画素サイズの $\pm 15\%$ 以内の範囲のサイズ）でパターン形成される。これにより、図5Cに示されるように、高屈折率膜55が形成されるようになる。

【0061】

高屈折率膜55が形成された後、高屈折率膜55の硬化のために、200℃での加熱が5分間行われる。

【0062】

ステップS13において、図6Dに示されるように、感光性を有しない低屈折率材料58aが、スピンコートにより、高屈折率膜55を覆うように塗布される。低屈折率材料58aの膜厚は、例えば600nmとされるが、マイクロレンズ57の集光ポイントに応じて調整される。また、低屈折率材料58aの屈折率は、例えば1.2とされるが、上述した高屈折率材料55aの屈折率と比べて0.1以上低ければよい。

10

【0063】

これにより、位相差検出画素32の領域に、低屈折率膜58が形成されるようになる。なお、低屈折率材料58aは、高屈折率膜55を覆うように塗布されるので、低屈折率材料58aが、後段の処理で形成されるカラーフィルタ層56に対する平坦化膜として機能するようになる。

【0064】

低屈折率材料58aが塗布された後、低屈折率材料58aの溶剤の除去および低屈折率材料58aの硬化のために、230℃での加熱が5分間行われる。

【0065】

20

ステップS14において、図6Eに示されるように、カラーフィルタ層56が、画素毎に形成される。

【0066】

そして、ステップS15において、図6Fに示されるように、マイクロレンズ57が、撮像素素31か位相差検出画素32かによらず一様に形成される。マイクロレンズ57は、マイクロレンズ材料が、スピンコートにより成膜され、フォトリソグラフィ工程を経て、マイクロレンズ材料がエッチバックされることで形成される。

【0067】

このようにして、撮像素素31と位相差検出画素32とが形成される。

【0068】

30

以上の処理によれば、撮像素素31において、光電変換部52より上に高屈折率膜55が形成され、位相差検出画素32において、光電変換部52より上に低屈折率膜58が形成されるので、撮像素素31においては、マイクロレンズ57の集光ポイントを光電変換部52の受光面としつつ、位相差検出画素32においては、マイクロレンズ57の集光ポイントを遮光膜54aの上面とすることが可能となる。すなわち、撮像素素の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【0069】

また、上述した処理においては、マイクロレンズは一様に形成されるので、集光特性のばらつきによる画像の劣化を抑えることが可能となる。

【0070】

40

<画素の他の構成例>

なお、以上においては、撮像素素31における高屈折率膜55の断面形状は矩形であるものとしたが、フォトリソグラフィにより、図7に示されるように、高屈折率膜55の断面形状が、上凸型のレンズ形状に形成されるようにしてもよい。

【0071】

<第2の実施の形態の画素の構成例>

次に、図8を参照して、第2の実施の形態の画素の構成例について説明する。

【0072】

なお、図8に示される撮像素素31および位相差検出画素32と、図3に示される撮像素素31および位相差検出画素32とで、同様に形成される部分については、その説

50

明を省略する。

【0073】

図8に示されるように、撮像素子31において、配線層54とカラーフィルタ層56との間には、感光性を有しない高屈折率材料からなる高屈折率膜71が形成されている。感光性を有しない高屈折率材料としては、例えば、TiO₂、ZrO₂、ZnO等が挙げられる。この高屈折率膜71は、位相差検出画素32における低屈折率膜72を覆うように形成され、カラーフィルタ層56が形成される際の平坦化膜を兼ねている。

【0074】

また、位相差検出画素32において、配線層54とカラーフィルタ層56との間には、感光性を有する低屈折率材料からなる低屈折率膜72が形成されている。感光性を有する低屈折率材料としては、例えば、中空シリカ等が挙げられる。図8においては、低屈折率膜72は、断面形状が上凸型のレンズ形状となるように形成されているが、矩形形状となるように形成されるようにしてもよい。

10

【0075】

本実施の形態においても、撮像素子31および位相差検出画素32において、マイクロレンズ57は一樣に、すなわち、同一の形状、大きさで形成されており、同一の集光ポイントをもつものとするが、高屈折率膜71や低屈折率膜72の屈折率や膜厚が調整されることによって細かく設定されるようにすることができる。

【0076】

すなわち、撮像素子31において、マイクロレンズ57の集光ポイントは、高屈折率膜71によって、光電変換部52の受光面に設定され、位相差検出画素32において、マイクロレンズ57の集光ポイントは、低屈折率膜72によって、遮光膜54aの上面に設定されるようにすることができる。

20

【0077】

本実施の形態の構成によれば、撮像素子31において、光電変換部52より上に高屈折率膜71を設け、位相差検出画素32において、光電変換部52より上に低屈折率膜72を設けるようにしたので、撮像素子31においては、マイクロレンズ57の集光ポイントを光電変換部52の受光面としつつ、位相差検出画素32においては、マイクロレンズ57の集光ポイントを遮光膜54aの上面とすることができる。すなわち、撮像素子の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

30

【0078】

<画素形成の流れについて>

次に、図9乃至図11を参照して、本実施の形態の画素形成の流れについて説明する。図9は、画素形成処理について説明するフローチャートであり、図10および図11は、画素形成の工程を示す断面図である。

【0079】

なお、以下においても、図10Aに示されるように、配線層54が形成された後の処理について説明する。

【0080】

ステップS31において、図10Bに示されるように、配線層54の上に、感光性を有する低屈折率材料72aが塗布される。低屈折率材料72aの膜厚は、例えば400nmとされるが、マイクロレンズ57の集光ポイントに応じて調整される。また、低屈折率材料72aの屈折率は、例えば1.4とされるが、後述する高屈折率材料の屈折率と比べて0.1以上低ければよい。

40

【0081】

低屈折率材料72aが塗布された後、低屈折率材料72aの溶剤の除去および低屈折率材料72aの硬化のために、90°での加熱が2分間行われる。

【0082】

ステップS32において、フォトリソグラフィにより、図10Cに示されるように、位相差検出画素32の領域の低屈折率材料72aがパターン形成される。低屈折率材料72

50

a は、例えば、画素サイズと略同じサイズ（画素サイズの $\pm 15\%$ 以内の範囲のサイズ）でパターン形成される。

【0083】

ステップ S 3 3 において、加熱が行われ、低屈折率材料 7 2 a がリフローされることで、低屈折率材料 7 2 a がレンズ形状に形成される。ここでは、例えば、140 °での加熱が2分間、175 °での加熱が2分間と、段階的に加熱が行われるようにする。これにより、図 1 0 D に示されるように、断面形状が上凸型レンズ形状の低屈折率膜 7 2 が形成されるようになる。

【0084】

レンズ形状が形成された後、低屈折率材料 7 2 a に含まれる感光材の分解と低屈折率材料 7 2 a の硬化のために、UV (Ultra Violet) 光を照射させながら、250 °での加熱が行われる。

【0085】

ステップ S 3 4 において、図 1 1 E に示されるように、感光性を有しない高屈折率材料 7 1 a が、スピコートにより、低屈折率膜 7 2 を覆うように塗布される。高屈折率材料 7 1 a の膜厚は、例えば 600nm とされるが、マイクロレンズ 5 7 の集光ポイントに応じて調整される。また、高屈折率材料 7 1 a の屈折率は、例えば 1.8 とされるが、上述した低屈折率材料 7 2 a の屈折率と比べて 0.1 以上高ければよい。

【0086】

これにより、撮像素子 3 1 の領域に、高屈折率膜 7 1 が形成されるようになる。なお、高屈折率材料 7 1 a は、低屈折率膜 7 2 を覆うように塗布されるので、高屈折率材料 7 1 a が、後段の処理で形成されるカラーフィルタ層 5 6 に対する平坦化膜として機能するようになる。

【0087】

高屈折率材料 7 1 a が塗布された後、高屈折率材料 7 1 a の溶剤の除去および高屈折率材料 7 1 a の硬化のために、230 °での加熱が5分間行われる。

【0088】

ステップ S 3 5 において、図 1 1 F に示されるように、カラーフィルタ層 5 6 が、画素毎に形成される。

【0089】

そして、ステップ S 3 6 において、図 1 1 G に示されるように、マイクロレンズ 5 7 が、第 1 の実施の形態と同様に、撮像素子 3 1 か位相差検出画素 3 2 かによらず一様に形成される。

【0090】

このようにして、撮像素子 3 1 と位相差検出画素 3 2 とが形成される。

【0091】

以上の処理によれば、撮像素子 3 1 において、光電変換部 5 2 より上に高屈折率膜 7 1 が形成され、位相差検出画素 3 2 において、光電変換部 5 2 より上に低屈折率膜 7 2 が形成されるので、撮像素子 3 1 においては、マイクロレンズ 5 7 の集光ポイントを光電変換部 5 2 の受光面としつつ、位相差検出画素 3 2 においては、マイクロレンズ 5 7 の集光ポイントを遮光膜 5 4 a の上面とすることができ、すなわち、撮像素子の感度と位相差検出画素の AF 性能とを最適にすることが可能となる。

【0092】

また、上述した処理においても、マイクロレンズは一様に形成されるので、集光特性のばらつきによる画像の劣化を抑えることが可能となる。

【0093】

< 第 3 の実施の形態の画素の構成例 >

次に、図 1 2 を参照して、第 3 の実施の形態の画素の構成例について説明する。

【0094】

なお、図 1 2 に示される撮像素子 3 1 および位相差検出画素 3 2 と、図 3 に示される撮

10

20

30

40

50

像画素 3 1 および位相差検出画素 3 2 とで、同様に形成される部分については、その説明を省略する。

【 0 0 9 5 】

図 1 2 に示されるように、撮像画素 3 1 において、配線層 5 4 とカラーフィルタ層 5 6 との間には、感光性を有する高屈折率材料からなる高屈折率膜 8 1 が形成されている。感光性を有する高屈折率材料としては、例えば、TiO₂、ZrO₂、ZnO等が挙げられる。

【 0 0 9 6 】

また、位相差検出画素 3 2 において、配線層 5 4 とカラーフィルタ層 5 6 との間には、感光性を有する低屈折率材料からなる低屈折率膜 8 2 が形成されている。感光性を有する低屈折率材料としては、例えば、中空シリカ等が挙げられる。

10

【 0 0 9 7 】

本実施の形態においても、撮像画素 3 1 および位相差検出画素 3 2 において、マイクロレンズ 5 7 は一様に、すなわち、同一の形状、大きさで形成されており、同一の集光ポイントをもつものとするが、高屈折率膜 8 1 や低屈折率膜 8 2 の屈折率や膜厚が調整されることによって細かく設定されるようにすることができる。

【 0 0 9 8 】

すなわち、撮像画素 3 1 において、マイクロレンズ 5 7 の集光ポイントは、高屈折率膜 8 1 によって、光電変換部 5 2 の受光面に設定され、位相差検出画素 3 2 において、マイクロレンズ 5 7 の集光ポイントは、低屈折率膜 8 2 によって、遮光膜 5 4 a の上面に設定されるようにすることができる。

20

【 0 0 9 9 】

本実施の形態の構成によれば、撮像画素 3 1 において、光電変換部 5 2 より上に高屈折率膜 8 1 を設け、位相差検出画素 3 2 において、光電変換部 5 2 より上に低屈折率膜 8 2 を設けるようにしたので、撮像画素 3 1 においては、マイクロレンズ 5 7 の集光ポイントを光電変換部 5 2 の受光面としつつ、位相差検出画素 3 2 においては、マイクロレンズ 5 7 の集光ポイントを遮光膜 5 4 a の上面とすることができる。すなわち、撮像画素の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【 0 1 0 0 】

< 画素形成の流れについて >

次に、図 1 3 乃至図 1 5 を参照して、本実施の形態の画素形成の流れについて説明する。図 1 3 は、画素形成処理について説明するフローチャートであり、図 1 4 および図 1 5 は、画素形成の工程を示す断面図である。

30

【 0 1 0 1 】

なお、以下においても、図 1 4 A に示されるように、配線層 5 4 が形成された後の処理について説明する。

【 0 1 0 2 】

ステップ S 5 1 において、図 1 4 B に示されるように、配線層 5 4 の上に、感光性を有する低屈折率材料 8 2 a が、スピコートにより塗布される。低屈折率材料 8 2 a の膜厚は、例えば400nmとされるが、マイクロレンズ 5 7 の集光ポイントに応じて調整される。また、低屈折率材料 8 2 a の屈折率は、例えば1.4とされるが、後述する高屈折率材料の屈折率と比べて0.1以上低ければよい。なお、低屈折率材料 8 2 a は、ネガ型のレジストであってもよいし、ポジ型のレジストであってもよい。

40

【 0 1 0 3 】

ステップ S 5 2 において、フォトリソグラフィにより露光、現像することで、位相差検出画素 3 2 の領域の低屈折率材料 8 2 a がパターン形成される。これにより、図 1 4 C に示されるように、低屈折率膜 8 2 が形成されるようになる。

【 0 1 0 4 】

ここでは、現像後、低屈折率材料 8 2 a の溶剤の除去および低屈折率材料 8 2 a の硬化のために、200 °Cでの加熱が10分間行われる。

【 0 1 0 5 】

50

ステップS53において、図14Dに示されるように、感光性を有する高屈折率材料81aが、スピコートにより、低屈折率膜82を覆うように塗布される。高屈折率材料81aの膜厚は、例えば400nmとされるが、マイクロレンズ57の集光ポイントに応じて調整される。また、高屈折率材料81aの屈折率は、例えば1.8とされるが、上述した低屈折率材料82aの屈折率と比べて0.1以上高ければよい。なお、高屈折率材料81aは、ネガ型のレジストであってもよいし、ポジ型のレジストであってもよい。

【0106】

ステップS54において、フォトリソグラフィにより露光、現像することで、撮像素子31の領域の高屈折率材料81aがパターン形成される。これにより、図15Eに示されるように、高屈折率膜81が形成されるようになる。

10

【0107】

ここでは、現像後、高屈折率材料81aの溶剤の除去および高屈折率材料81aの硬化のために、200℃での加熱が10分間行われる。

【0108】

ステップS55において、図15Fに示されるように、カラーフィルタ層56が、画素毎に形成される。

【0109】

そして、ステップS56において、図15Gに示されるように、マイクロレンズ57が、第1の実施の形態と同様に、撮像素子31か位相差検出画素32かによらず一様に形成される。

20

【0110】

このようにして、撮像素子31と位相差検出画素32とが形成される。

【0111】

以上の処理によれば、撮像素子31において、光電変換部52より上に高屈折率膜81が形成され、位相差検出画素32において、光電変換部52より上に低屈折率膜82が形成されるので、撮像素子31においては、マイクロレンズ57の集光ポイントを光電変換部52の受光面としつつ、位相差検出画素32においては、マイクロレンズ57の集光ポイントを遮光膜54aの上面とすることができ、すなわち、撮像素子の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【0112】

30

また、上述した処理においても、マイクロレンズは一様に形成されるので、集光特性のばらつきによる画像の劣化を抑えることが可能となる。

【0113】

なお、上述した処理においては、低屈折率膜82が形成された後に、高屈折率膜81が形成されるようにしたが、高屈折率膜81が形成された後に、低屈折率膜82が形成されるようにしてもよい。

【0114】

<画素形成の流れの他の例>

ここで、図16乃至図18を参照して、本実施の形態の画素形成の流れについて説明する。図16は、画素形成処理について説明するフローチャートであり、図17および図18は、画素形成の工程を示す断面図である。

40

【0115】

なお、以下においても、図17Aに示されるように、配線層54が形成された後の処理について説明する。

【0116】

ステップS71において、図17Bに示されるように、配線層54の上に、感光性を有する高屈折率材料81aが、スピコートにより塗布される。高屈折率材料81aの膜厚は、例えば500nmとされるが、マイクロレンズ57の集光ポイントに応じて調整される。また、高屈折率材料81aの屈折率は、例えば1.8とされるが、後述する低屈折率材料の屈折率と比べて0.1以上高ければよい。なお、高屈折率材料81aは、ネガ型のレジスト

50

であってもよいし、ポジ型のレジストであってもよい。

【0117】

ステップS72において、フォトリソグラフィにより露光、現像することで、撮像素子31の領域の高屈折率材料81aがパターン形成される。これにより、図17Cに示されるように、高屈折率膜81が形成されるようになる。

【0118】

ここでは、現像後、高屈折率材料81aの溶剤の除去および高屈折率材料81aの硬化のために、200℃での加熱が10分間行われる。

【0119】

ステップS73において、図17Dに示されるように、感光性を有する低屈折率材料82aが、スピコートにより、高屈折率膜81を覆うように塗布される。低屈折率材料82aの膜厚は、例えば400nmとされるが、マイクロレンズ57の集光ポイントに応じて調整される。また、低屈折率材料82aの屈折率は、例えば1.2とされるが、上述した高屈折率材料81aの屈折率と比べて0.1以上低ければよい。なお、低屈折率材料82aは、ネガ型のレジストであってもよいし、ポジ型のレジストであってもよい。

10

【0120】

ステップS74において、フォトリソグラフィにより露光、現像することで、位相差検出画素32の領域の低屈折率材料82aがパターン形成される。これにより、図18Eに示されるように、低屈折率膜82が形成されるようになる。

【0121】

20

ここでは、現像後、低屈折率材料82aの溶剤の除去および低屈折率材料82aの硬化のために、200℃での加熱が10分間行われる。

【0122】

ステップS75において、図17Fに示されるように、カラーフィルタ層56が、画素毎に形成される。

【0123】

そして、ステップS76において、図17Gに示されるように、マイクロレンズ57が、第1の実施の形態と同様に、撮像素子31か位相差検出画素32かによらず一様に形成される。

【0124】

30

このようにしても、撮像素子31と位相差検出画素32とが形成される。

【0125】

<第4の実施の形態の画素の構成例>

次に、図19を参照して、第4の実施の形態の画素の構成例について説明する。

【0126】

なお、図19に示される撮像素子31および位相差検出画素32と、図3に示される撮像素子31および位相差検出画素32とで、同様に形成される部分については、その説明を省略する。

【0127】

図19に示されるように、撮像素子31において、配線層54とカラーフィルタ層56との間には、感光性を有しない高屈折率材料からなる高屈折率膜91が形成されている。感光性を有しない高屈折率材料としては、例えば、TiO₂、ZrO₂、ZnO等が挙げられる。

40

【0128】

また、位相差検出画素32において、配線層54とカラーフィルタ層56との間には、感光性を有する低屈折率材料からなる低屈折率膜92が形成されている。感光性を有する低屈折率材料としては、例えば、中空シリカ等が挙げられる。

【0129】

本実施の形態においても、撮像素子31および位相差検出画素32において、マイクロレンズ57は一様に、すなわち、同一の形状、大きさで形成されており、同一の集光ポイントをもつものとするが、高屈折率膜91や低屈折率膜92の屈折率や膜厚が調整される

50

ことによって細かく設定されるようにすることができる。

【0130】

すなわち、撮像素子31において、マイクロレンズ57の集光ポイントは、高屈折率膜91によって、光電変換部52の受光面に設定され、位相差検出画素32において、マイクロレンズ57の集光ポイントは、低屈折率膜92によって、遮光膜54aの上面に設定されるようにすることができる。

【0131】

本実施の形態の構成によれば、撮像素子31において、光電変換部52より上に高屈折率膜91を設け、位相差検出画素32において、光電変換部52より上に低屈折率膜92を設けるようにしたので、撮像素子31においては、マイクロレンズ57の集光ポイント
10
を光電変換部52の受光面としつつ、位相差検出画素32においては、マイクロレンズ57の集光ポイントを遮光膜54aの上面とすることができる。すなわち、撮像素子の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【0132】

<画素形成の流れについて>

次に、図20乃至図22を参照して、本実施の形態の画素形成の流れについて説明する。図20は、画素形成処理について説明するフローチャートであり、図21および図22は、画素形成の工程を示す断面図である。

【0133】

なお、以下においても、図21Aに示されるように、配線層54が形成された後の処理
20
について説明する。

【0134】

ステップS91において、図21Bに示されるように、配線層54の上に、感光性を有しない高屈折率材料91aが、スピンコートにより塗布される。高屈折率材料91aの膜厚は、例えば500nmとされるが、マイクロレンズ57の集光ポイントに応じて調整される。また、高屈折率材料91aの屈折率は、例えば1.8とされるが、後述する低屈折率材料の屈折率と比べて0.1以上高ければよい。

【0135】

高屈折率材料91aが塗布された後、高屈折率材料91aの溶剤の除去および高屈折率材料91aの硬化のために、200℃での加熱が10分間行われる。
30

【0136】

ステップS92において、図21Cに示されるように、高屈折率材料91a上の位相差検出画素32以外の領域（すなわち、撮像素子31の領域）に、フォトリソグ
ラフィにより形成される。

【0137】

ステップS93において、位相差検出画素32の領域の高屈折率材料91aが、ドライエッチングされる。これにより、図21Dに示されるように、高屈折率膜91が形成されるようになる。

【0138】

ステップS94において、図22Eに示されるように、感光性を有する低屈折率材料92aが、スピンコートにより、高屈折率膜91を覆うように塗布される。低屈折率材料92aの膜厚は、例えば400nmとされるが、マイクロレンズ57の集光ポイントに応じて調整される。また、低屈折率材料92aの屈折率は、例えば1.4とされるが、上述した高屈折率材料91aの屈折率と比べて0.1以上低ければよい。なお、低屈折率材料92aは、ネガ型のレジストであってもよいし、ポジ型のレジストであってもよい。
40

【0139】

ステップS95において、フォトリソグラフィにより露光、現像することで、位相差検出画素32の領域の低屈折率材料92aがパターン形成される。これにより、図22Fに示されるように、低屈折率膜92が形成されるようになる。

【0140】

ここでは、位相差検出画素 3 2 の領域のみに、露光量 5000J/m²、フォーカスオフセット 0 μm で i 線露光が行われ、現像後、低屈折率材料 9 2 a の溶剤の除去および低屈折率材料 8 2 a の硬化のために、200 °C での加熱が 10 分間行われるようにする。

【0141】

ステップ S 9 6 において、図 2 2 G に示されるように、カラーフィルタ層 5 6 が、画素毎に形成される。

【0142】

そして、ステップ S 9 7 において、図 2 2 H に示されるように、マイクロレンズ 5 7 が、第 1 の実施の形態と同様に、撮像素素 3 1 か位相差検出画素 3 2 かによらず一様に形成される。

10

【0143】

以上の処理によれば、撮像素素 3 1 において、光電変換部 5 2 より上に高屈折率膜 9 1 が形成され、位相差検出画素 3 2 において、光電変換部 5 2 より上に低屈折率膜 9 2 が形成されるので、撮像素素 3 1 においては、マイクロレンズ 5 7 の集光ポイントを光電変換部 5 2 の受光面としつつ、位相差検出画素 3 2 においては、マイクロレンズ 5 7 の集光ポイントを遮光膜 5 4 a の上面とすることができ、すなわち、撮像素素の感度と位相差検出画素の AF 性能とを最適にすることが可能となる。

【0144】

以上においては、本技術を表面照射型の CMOS イメージセンサに適用した構成について説明してきたが、以下においては、本技術を裏面照射型の CMOS イメージセンサに適用した構成について説明する。

20

【0145】

< 第 5 の実施の形態の画素の構成例 >

図 2 3 は、裏面照射型の CMOS イメージセンサ 1 0 における第 5 の実施の形態の画素の構成例を示す断面図である。図 2 3 においては、裏面照射型の CMOS イメージセンサ 1 0 における撮像素素 3 1 および位相差検出画素 3 2 の断面図が示されている。

【0146】

図 2 3 に示されるように、撮像素素 3 1 においては、半導体基板 1 5 1 に光電変換部 1 5 2 が形成され、半導体基板 1 5 1 の上層には、絶縁層 1 5 3 が形成されている。

【0147】

30

絶縁層 1 5 3 の上には、高屈折率材料からなる高屈折率膜 1 5 4 が形成されている。高屈折率膜 1 5 4 は、感光性を有する高屈折率材料からなるようにしてもよいし、感光性を有しない高屈折率材料からなるようにしてもよい。高屈折率膜 1 5 4 の上には、カラーフィルタ層 1 5 5 が形成され、カラーフィルタ層 1 5 5 の上には、マイクロレンズ 1 5 6 が形成されている。

【0148】

一方、位相差検出画素 3 2 においても、撮像素素 3 1 と同様に、半導体基板 1 5 1、光電変換部 1 5 2、絶縁層 1 5 3、カラーフィルタ層 1 5 5、およびマイクロレンズ 1 5 6 が形成されている。

【0149】

40

さらに、位相差検出画素 3 2 においては、絶縁層 1 5 3 上に、遮光膜 1 5 7 が、光電変換部 1 5 2 の受光領域の略半分の大きさの開口を有するように形成されている。そして、カラーフィルタ層 1 5 5 の下には、低屈折率材料からなる低屈折率膜 1 5 8 が形成されている。低屈折率膜 1 5 8 は、感光性を有する低屈折率材料からなるようにしてもよいし、感光性を有しない低屈折率材料からなるようにしてもよい。

【0150】

なお、位相差検出画素 3 2 においては、カラーフィルタ層 1 5 5 に代えて、カラーフィルタ層 1 5 5 と同程度に入射光量を低減させるための減光フィルタが形成されるようにしてもよい。

【0151】

50

また、裏面照射型のCMOSイメージセンサ10においては、マイクロレンズ156が形成される面とは逆の面に、配線層159が形成される。

【0152】

本実施の形態においても、撮像素素31および位相差検出画素32において、マイクロレンズ156は一樣に、すなわち、同一の形状、大きさと形成されており、同一の集光ポイントをもつものとするが、高屈折率膜154や低屈折率膜158の屈折率や膜厚が調整されることによって細かく設定されるようにすることができる。

【0153】

すなわち、撮像素素31において、マイクロレンズ156の集光ポイントは、高屈折率膜154によって、光電変換部152の受光面に設定され、位相差検出画素32において、マイクロレンズ156の集光ポイントは、低屈折率膜158によって、遮光膜157の上面に設定されるようにすることができる。

10

【0154】

本実施の形態の構成によれば、撮像素素31において、光電変換部152より上に高屈折率膜154を設け、位相差検出画素32において、光電変換部152より上に低屈折率膜158を設けるようにしたので、撮像素素31においては、マイクロレンズ156の集光ポイントを光電変換部152の受光面としつつ、位相差検出画素32においては、マイクロレンズ156の集光ポイントを遮光膜157の上面とすることができる。すなわち、撮像素素の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【0155】

20

上述した構成においては、撮像素素において、光電変換部より上に高屈折率膜を設け、位相差検出画素において、光電変換部より上に低屈折率膜を設けることで、撮像素素の感度を最適にしつつ、位相差検出画素の感度を低下させないようにしたが、他の構成によりこれを実現することも可能である。

【0156】

なお、以下においては、図24に示されるように、ベイア配列に従い規則的に配置されている撮像素素31としての、R画素31R、G画素31G、およびB画素31Bのうちの、G画素31Gの一部が、位相差検出画素32に置き換えられた構成について説明する。

【0157】

30

< 第6の実施の形態の画素の構成例 >

図25は、CMOSイメージセンサ10における第6の実施の形態の画素の構成例を示す断面図である。図25においては、CMOSイメージセンサ10における撮像素素31のうちのG画素31Gおよび位相差検出画素32の断面図が示されている。

【0158】

図25に示されるように、撮像素素31においては、半導体基板251に、入射した光を受光し光電変換を行う光電変換部252が形成され、半導体基板251の上層には、SiO₂等からなる絶縁層253が形成されている。絶縁層253の上には、CuやAlからなる複数の配線層254が形成されている。

【0159】

40

配線層254の上には、平坦化膜255が形成され、平坦化膜255の上には、G画素31Gに応じた分光特性を有する緑色のカラーフィルタ256Gが形成されている。カラーフィルタ256Gの上には、マイクロレンズ257が形成されている。なお、図25の例では、カラーフィルタ256Gと同じ層に、赤色のカラーフィルタ256Rが形成されているので、R画素31Rが、G画素31Gに隣接して形成されていることになる。

【0160】

一方、位相差検出画素32においても、G画素31Gと同様に、半導体基板251、光電変換部252、絶縁層253、配線層254、およびマイクロレンズ257が形成されている。

【0161】

50

さらに、位相差検出画素 3 2 においては、配線層 2 5 4 の一部が、光電変換部 2 5 2 に入射する光の一部を遮光する遮光膜 2 5 4 a として、光電変換部 2 5 2 の受光領域の略半分の大きさの開口を有するように形成されている。また、カラーフィルタ 2 5 6 G と同じ層には、カラーフィルタ 2 5 6 G' が形成されている。カラーフィルタ 2 5 6 G' は、その膜厚がカラーフィルタ 2 5 6 G より薄くなるように形成されている。

【0162】

従来、例えば、G 画素の一部を位相差検出画素に置き換えた固体撮像装置においては、G 画素（撮像画素）の感度を最適にするように、緑色のカラーフィルタの膜厚が決められていた。しかしながら、位相差検出画素においては、遮光膜により、その感度が G 画素の感度より低くなってしまっていた。

10

【0163】

本実施の形態の構成によれば、位相差検出画素 3 2 が有するカラーフィルタ 2 5 6 G' が、その膜厚が、G 画素 3 1 G が有するカラーフィルタ 2 5 6 G の膜厚より薄くなるように形成されるようにしたので、撮像画素の感度を最適にしつつ、位相差検出画素の感度を低下させないようにすることができる。すなわち、撮像画素の感度と位相差検出画素の AF 性能とを最適にすることが可能となる。

【0164】

なお、撮像画素 3 1 および位相差検出画素 3 2 において、マイクロレンズ 2 5 7 の形状や大きさは、カラーフィルタ 2 5 6 G やカラーフィルタ 2 5 6 G' の膜厚に応じて決定されるようにしてもよい。

20

【0165】

< 画素形成の流れについて >

次に、図 2 6 乃至図 2 8 を参照して、本実施の形態の画素形成の流れについて説明する。図 2 6 は、画素形成処理について説明するフローチャートであり、図 2 7 および図 2 8 は、画素形成の工程を示す断面図である。

【0166】

以下においては、配線層 2 5 4 が形成された後の処理について説明する。

【0167】

ステップ S 1 1 1 において、図 2 7 A に示されるように、配線層 2 5 4 の上に、平坦化膜 2 5 5 が形成される。

30

【0168】

ステップ S 1 1 2 において、図 2 7 B に示されるように、平坦化膜 2 5 5 の上に、緑色のカラーフィルタ（CF）材料 2 5 6 g が塗布される。ここでは、CF 材料 2 5 6 g として、ネガ型のフォトリソが用いられるものとする。なお、CF 材料 2 5 6 g として、ポジ型のフォトリソが用いられるようにすることもできるが、この場合、露光に用いられるレチクルの露光パターンは、後述するレチクルの露光パターンを反転させたものとなり、露光条件も逆にする必要がある。

【0169】

ステップ S 1 1 3 において、図 2 7 C に示されるように、レチクル 2 7 1 を用いることで、G 画素 3 1 G に対応する CF 材料 2 5 6 g が、所定の露光条件（露光量、露光照度等）で露光される。レチクル 2 7 1 は、図 2 9 に示されるように、G 画素 3 1 G が形成される画素領域のみを露光する露光パターン（図中白色の部分）を有している。これにより、図 2 7 C に示されるように、CF 材料 2 5 6 g における領域 H 1 のみが露光されるようになる。

40

【0170】

続いてステップ S 1 1 4 において、図 2 7 D に示されるように、レチクル 2 7 2 を用いることで、位相差検出画素 3 2 に対応する CF 材料 2 5 6 g が、ステップ S 1 1 3 における露光条件とは異なる露光条件、具体的には、より少ない露光量、より低い露光照度等で露光される。レチクル 2 7 2 は、図 3 0 に示されるように、位相差検出画素 3 2 が形成される画素領域のみを露光する露光パターン（図中白色の部分）を有している。これにより、

50

図 2 7 D に示されるように、CF 材料 2 5 6 g における領域 H 2 のみが露光されるようになる。

【 0 1 7 1 】

なお、ステップ S 1 1 3 の処理とステップ S 1 1 4 の処理は、中断されることなく連続して行われるものとする。

【 0 1 7 2 】

ステップ S 1 1 5 において、CF 材料 2 5 6 g が現像される。具体的には、CF 材料 2 5 6 g において、ステップ S 1 1 3 またはステップ S 1 1 4 で露光されなかった領域が現像液で除去される。このとき、CF 材料 2 5 6 g において、ステップ S 1 1 3 またはステップ S 1 1 4 で露光された領域のうち、領域 H 2 の膜厚は、領域 H 1 の膜厚と比較して薄くなる。

10

【 0 1 7 3 】

このようにして、図 2 8 E に示されるように、位相差検出画素 3 2 が有するカラーフィルタ 2 5 6 G' が、その膜厚が、G 画素 3 1 G が有するカラーフィルタ 2 5 6 G の膜厚より薄くなるように形成される。

【 0 1 7 4 】

ステップ S 1 1 6 において、平坦化膜 2 5 5 の上に、赤色の CF 材料 2 5 6 r (図示せず) が塗布される。

【 0 1 7 5 】

ステップ S 1 1 7 において、図示はしないが、R 画素 3 1 R が形成される画素領域のみを露光する露光パターンを有するレチクルを用いることで、R 画素 3 1 R に対応する CF 材料 2 5 6 r が、所定の露光条件で露光される。

20

【 0 1 7 6 】

ステップ S 1 1 8 において、CF 材料 2 5 6 r が現像される。これにより、図 2 8 F に示されるように、R 画素 3 1 R が有するカラーフィルタ 2 5 6 R が形成される。なお、カラーフィルタ 2 5 6 R の膜厚は、G 画素 3 1 G が有するカラーフィルタ 2 5 6 G の膜厚と同一とされる。

【 0 1 7 7 】

ステップ S 1 1 9 において、平坦化膜 2 5 5 の上に、青色の CF 材料 2 5 6 b (図示せず) が塗布される。

30

【 0 1 7 8 】

ステップ S 1 2 0 において、図示はしないが、B 画素 3 1 B が形成される画素領域のみを露光する露光パターンを有するレチクルを用いることで、B 画素 3 1 B に対応する CF 材料 2 5 6 b が、所定の露光条件で露光される。

【 0 1 7 9 】

ステップ S 1 2 1 において、CF 材料 2 5 6 b が現像される。これにより、B 画素 3 1 B が有するカラーフィルタ 2 5 6 B (図示せず) が形成される。なお、カラーフィルタ 2 5 6 B の膜厚もまた、G 画素 3 1 G が有するカラーフィルタ 2 5 6 G の膜厚と同一とされる。

【 0 1 8 0 】

40

以上のようにして、カラーフィルタが画素毎に形成された後、ステップ S 1 2 2 において、図 2 8 G に示されるように、マイクロレンズ 2 5 7 が、画素毎に形成される。マイクロレンズ 2 5 7 は、マイクロレンズ材料が、スピンコートにより成膜され、フォトリソグラフィ工程を経て、マイクロレンズ材料がエッチバックされることで形成される。

【 0 1 8 1 】

このようにして、撮像素素 3 1 と位相差検出画素 3 2 とが形成される。

【 0 1 8 2 】

以上の処理によれば、位相差検出画素 3 2 が有するカラーフィルタ 2 5 6 G' が、その膜厚が、G 画素 3 1 G が有するカラーフィルタ 2 5 6 G の膜厚より薄くなるように形成されるので、撮像素素の感度を最適にしつつ、位相差検出画素の感度を低下させないようす

50

ることができる。すなわち、撮像素子の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【0183】

また、ステップS113の処理とステップS114の処理が、中断されることなく連続して行われるようにしたので、CF材料の塗布、露光、現像の流れを1工程としてみた場合、R画素、G画素、およびB画素がベイア配列で配置される一般的な画素の形成処理と同じ3工程で、撮像素子31と位相差検出画素32とを形成することができ、工程数の増加を避けることが可能となる。

【0184】

なお、上述した処理においては、G画素31Gが形成される画素領域の露光と、位相差検出画素32が形成される画素領域の露光とが別個に行われるようにしたが、一括して行われるようにしてもよい。

10

【0185】

<画素形成の流れの他の例>

そこで、図31および図32を参照して、本実施の形態の画素形成の流れの他の例について説明する。図31は、画素形成処理について説明するフローチャートであり、図32は、画素形成の工程を示す断面図である。

【0186】

なお、以下においても、配線層254が形成された後の処理について説明する。

【0187】

20

ステップS131において、図32Aに示されるように、配線層254の上に、平坦化膜255が形成される。

【0188】

ステップS132において、図32Bに示されるように、平坦化膜255の上に、緑色のCF材料256gが塗布される。

【0189】

ステップS133において、図32Cに示されるように、グレースケールマスク281を用いることで、G画素31Gおよび位相差検出画素32に対応するCF材料256gが、所定の露光条件（露光量、露光照度等）で露光される。グレースケールマスク281は、図33に示されるように、G画素31Gが形成される画素領域を露光する第1の露光パターン（図中白色の部分）と、位相差検出画素32が形成される画素領域を露光する第2の露光パターン（図中薄い灰色の部分）とを有している。グレースケールマスク281において、第2の露光パターンの光透過率は、第1の露光パターンの光透過率と異なる（具体的には、第1の露光パターンの光透過率より低くなる）ようになされている。これにより、図32Cに示されるように、CF材料256gにおける領域H2は、領域H1より少ない露光量、少ない露光照度で露光されるようになる。

30

【0190】

ステップS134において、CF材料256gが現像される。具体的には、CF材料256gにおいて、ステップS133で露光されなかった領域が現像液で除去される。このとき、CF材料256gにおいて、ステップS133で露光された領域のうち、領域H2の膜厚は、領域H1の膜厚と比較して薄くなる。

40

【0191】

このようにして、図32Dに示されるように、位相差検出画素32が有するカラーフィルタ256G'が、その膜厚が、G画素31Gが有するカラーフィルタ256Gの膜厚より薄くなるように形成される。

【0192】

なお、ステップS135以降の処理については、図26のフローチャートのステップS116以降の処理と同様であるので、その説明は省略する。

【0193】

以上の処理によっても、位相差検出画素32が有するカラーフィルタ256G'が、そ

50

の膜厚が、G画素31Gが有するカラーフィルタ356Gの膜厚より薄くなるように形成されるので、撮像素子の感度を最適にしつつ、位相差検出画素の感度を低下させないようすることができる。すなわち、撮像素子の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【0194】

また、上述した処理においても、R画素、G画素、およびB画素がベイア配列で配置される一般的な画素の形成処理と同じ3工程で、撮像素子31と位相差検出画素32とを形成することができ、工程数の増加を避けることが可能となる。

【0195】

以上においては、本技術を表面照射型のCMOSイメージセンサに適用した構成について説明してきたが、以下においては、本技術を裏面照射型のCMOSイメージセンサに適用した構成について説明する。

【0196】

<第7の実施の形態の画素の構成例>

図34は、裏面照射型のCMOSイメージセンサ10における第7の実施の形態の画素の構成例を示す断面図である。図34においては、裏面照射型のCMOSイメージセンサ10における撮像素子31のうちのG画素31Gおよび位相差検出画素32の断面図が示されている。

【0197】

図34に示されるように、G画素31Gにおいては、半導体基板351に光電変換部352が形成され、半導体基板351の上層には、絶縁層353が形成されている。

【0198】

絶縁層353の上には、平坦化膜354が形成され、平坦化膜354の上には、G画素31Gに応じた分光特性を有する緑色のカラーフィルタ355Gが形成されている。カラーフィルタ355Gの上には、マイクロレンズ356が形成されている。なお、図34の例でも、カラーフィルタ355Gと同じ層に、赤色のカラーフィルタ355Rが形成されているので、R画素31Rが、G画素31Gに隣接して形成されていることになる。

【0199】

一方、位相差検出画素32においても、撮像素子31と同様に、半導体基板351、光電変換部352、絶縁層353、およびマイクロレンズ356が形成されている。

【0200】

さらに、位相差検出画素32においては、絶縁層353上に、遮光膜357が、光電変換部352の受光領域の略半分の大きさの開口を有するように形成されている。また、カラーフィルタ355Gと同じ層には、カラーフィルタ355G'が形成されている。カラーフィルタ355G'は、その膜厚がカラーフィルタ355Gより薄くなるように形成されている。

【0201】

また、裏面照射型のCMOSイメージセンサ10においては、マイクロレンズ356が形成される面とは逆の面に、配線層358が形成される。

【0202】

本実施の形態においても、位相差検出画素32が有するカラーフィルタ355G'が、その膜厚が、G画素31Gが有するカラーフィルタ355Gの膜厚より薄くなるように形成されるようにしたので、撮像素子の感度を最適にしつつ、位相差検出画素の感度を低下させないようすることができる。すなわち、撮像素子の感度と位相差検出画素のAF性能とを最適にすることが可能となる。

【0203】

<変形例>

以上においては、ベイア配列で配置されている撮像素子31であるR画素31R、G画素31G、およびB画素31Bのうちの、G画素31Gの一部が、位相差検出画素32に置き換えられた構成について説明してきたが、R画素31RやB画素31Bの一部が、位

10

20

30

40

50

相差検出画素 3 2 に置き換えられるようにしてもよい。

【 0 2 0 4 】

この場合、位相差検出画素 3 2 が有するカラーフィルタは、その膜厚が、R 画素 3 1 R が有するカラーフィルタ 2 5 6 R や、B 画素 3 1 B が有するカラーフィルタ 2 5 6 B の膜厚より薄くなるように形成されるようになる。

【 0 2 0 5 】

また、図 3 5 に示されるように、撮像素素 3 1 として、R 画素 3 1 R、G 画素 3 1 G、および B 画素 3 1 B に加えて、白画素 (W 画素) 3 1 W がベイヤ配列で配置されている場合、W 画素 3 1 W の一部が、位相差検出画素 3 2 に置き換えられるようにしてもよい。W 画素 3 1 W が有するカラーフィルタは、全可視光領域の光を透過する特性をもつため、位相差検出画素 3 2 の感度を向上させることができる。

10

【 0 2 0 6 】

なお、W 画素 3 1 W の一部を位相差検出画素 3 2 に置き換えた場合、W 画素 3 1 W が有するカラーフィルタがもつ特性により、位相差検出画素 3 2 が受光する光量が大きくなりすぎて、位相差検出画素 3 2 に隣接する撮像素素 3 1 への光の漏れ込みが発生するおそれがある。

【 0 2 0 7 】

このような光の漏れ込みが許容されない場合には、R 画素 3 1 R、G 画素 3 1 G、および B 画素 3 1 B のいずれかの一部を位相差検出画素 3 2 に置き換えることで、位相差検出画素 3 2 が有するカラーフィルタがもつ、特定の色の光のみを透過する特性により、位相差検出画素 3 2 に隣接する撮像素素 3 1 への光の漏れ込みを低減することが可能となる。

20

【 0 2 0 8 】

なお、位相差検出画素 3 2 が有するカラーフィルタは、上述した R 画素、G 画素、B 画素、および W 画素と同じ色に限らず、撮像素素 3 1 が有するカラーフィルタの色のうちのいずれか 1 つと同じ色であればよい。

【 0 2 0 9 】

< 電子機器の構成例 >

次に、図 3 6 を参照して、本技術を適用した電子機器の構成例について説明する。

【 0 2 1 0 】

図 3 6 に示される電子機器 5 0 0 は、光学レンズ 5 0 1、シャッタ装置 5 0 2、固体撮像素装置 5 0 3、駆動回路 5 0 4、および信号処理回路 5 0 5 を備えている。図 3 6 においては、固体撮像素装置 5 0 3 として、上述した実施の形態の画素を有する CMOS イメージセンサ 1 0 を電子機器 (例えばデジタルスチルカメラ) に設けた場合の構成を示す。

30

【 0 2 1 1 】

光学レンズ 5 0 1 は、被写体からの像光 (入射光) を固体撮像素装置 5 0 3 の撮像素面上に結像させる。これにより、固体撮像素装置 5 0 3 内に一定期間信号電荷が蓄積される。シャッタ装置 5 0 2 は、固体撮像素装置 5 0 3 に対する光照射期間および遮光期間を制御する。

【 0 2 1 2 】

駆動回路 5 0 4 は、固体撮像素装置 5 0 3 の信号転送動作およびシャッタ装置 5 0 2 のシャッタ動作を制御する駆動信号を供給する。駆動回路 5 0 4 から供給される駆動信号 (タイミング信号) により、固体撮像素装置 5 0 3 は信号転送を行う。信号処理回路 5 0 5 は、固体撮像素装置 5 0 3 から出力された信号に対して各種の信号処理を行う。信号処理が行われた映像信号は、メモリなどの記憶媒体に記憶されたり、モニタに出力される。

40

【 0 2 1 3 】

さらに、電子機器 5 0 0 は、光学レンズ 5 0 1 をその光軸方向に駆動するレンズ駆動部 (図示せず) を備えている。レンズ駆動部は、光学レンズ 5 0 1 とともに、焦点の調節を行うフォーカス機構を構成している。そして、電子機器 5 0 0 においては、図示せぬシステムコントローラにより、フォーカス機構の制御や、上述した各構成要素の制御等、種々の制御が行われる。

【 0 2 1 4 】

50

フォーカス機構の制御に関しては、本技術の固体撮像装置における位相差検出画素から出力される焦点検出信号に基づいて、例えば信号処理回路505において、焦点のずれ方向およびずれ量を算出する演算処理が行われる。この演算結果を受けて、システムコントローラは、レンズ駆動部を介して光学レンズ501をその光軸方向に移動させることによって焦点（ピント）が合った状態にするフォーカス制御を行う。

【0215】

本技術の実施の形態の電子機器500においては、固体撮像装置503において、撮像画素の感度と位相差検出画素のAF性能とを最適にすることができるため、結果として画質の向上が図られるようになる。

【0216】

なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

【0218】

また、上述した構成とは別に、本技術は以下のような構成をとることもできる。

(1)

入射した光を受光する光電変換部、および、前記光電変換部より上に形成されたカラーフィルタを有する撮像画素と、

前記光電変換部、前記カラーフィルタ、および、前記光電変換部に入射する光の一部を遮光する遮光部を有する位相差検出画素と

を備え、

前記位相差検出画素が有する前記カラーフィルタは、その膜厚が、前記撮像画素が有する前記カラーフィルタの膜厚より薄くなるように形成された

固体撮像装置。

(2)

前記位相差検出画素が有する前記カラーフィルタは、前記撮像画素が有する前記カラーフィルタの色のうちのいずれか1つと同色のカラーフィルタとして形成される

(1)に記載の固体撮像装置。

(3)

前記位相差検出画素が有する前記カラーフィルタは、赤色カラーフィルタ、緑色カラーフィルタ、青色カラーフィルタのいずれか1つとして形成される

(2)に記載の固体撮像装置。

(4)

前記位相差検出画素が有する前記カラーフィルタは、白色カラーフィルタとして形成される

(2)に記載の固体撮像装置。

(5)

入射した光を受光する光電変換部と、前記光電変換部より上に形成されたカラーフィルタを有する撮像画素と、

前記光電変換部、前記カラーフィルタ、および、前記光電変換部に入射する光の一部を遮光する遮光部を有する位相差検出画素とを備える固体撮像装置の製造方法であって、

前記位相差検出画素が有する前記カラーフィルタを、その膜厚が、前記撮像画素が有する前記カラーフィルタの膜厚より薄くなるように形成する

ステップを含む固体撮像装置の製造方法。

(6)

前記撮像画素が形成される領域を露光する第1の露光パターンを有する第1のレチクルを用いて、カラーフィルタ材料を露光し、

前記位相差検出画素が形成される領域を露光する第2の露光パターンを有する第2のレチクルを用いて、前記第1のレチクルを用いた場合とは異なる露光条件で、前記カラーフィルタ材料を露光するステップを含む

(5)に記載の固体撮像装置の製造方法。

10

20

30

40

50

(7)

前記撮像素が形成される領域を露光する第1の露光パターンと、前記位相差検出画素が形成される領域を露光する、前記第1の露光パターンと異なる光透過率の第2の露光パターンを有するグレースケールマスクを用いて、カラーフィルタ材料を露光するステップを含む

(5) に記載の固体撮像装置の製造方法。

(8)

入射した光を受光する光電変換部と、前記光電変換部より上に形成されたカラーフィルタを有する撮像素と、

前記光電変換部、前記カラーフィルタ、および、前記光電変換部に入射する光の一部を遮光する遮光部を有する位相差検出画素と

を備え、

前記位相差検出画素が有する前記カラーフィルタは、その膜厚が、前記撮像素が有する前記カラーフィルタの膜厚より薄くなるように形成された固体撮像装置

を備える電子機器。

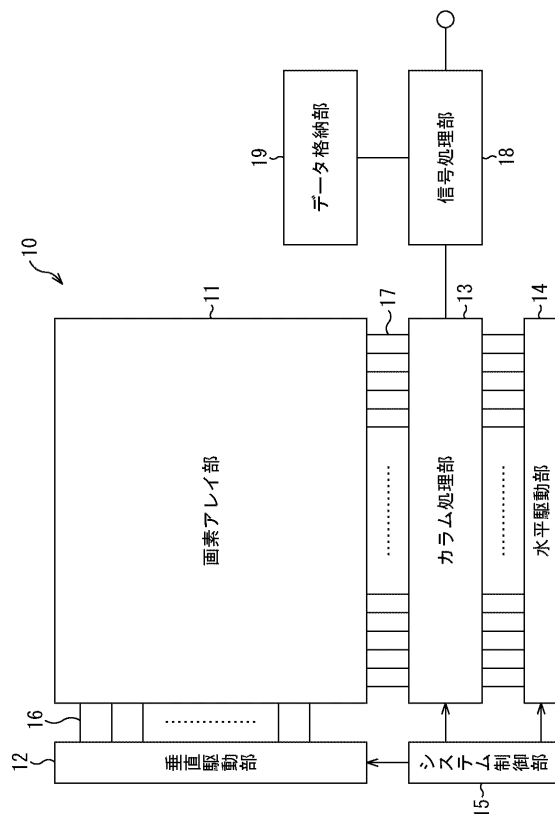
【符号の説明】

【 0 2 1 9 】

10 CMOSイメージセンサ, 11 画素アレイ部, 31 撮像素, 32 位相差検出画素, 51 半導体基板, 52 光電変換部, 54a 遮光膜, 55 高屈折率膜, 56 カラーフィルタ層, 57 マイクロレンズ, 58 低屈折率膜, 71 高屈折率膜, 72 低屈折率膜, 81 高屈折率膜, 82 低屈折率膜, 91 高屈折率膜, 92 低屈折率膜, 251 半導体基板, 252 光電変換部, 254a 遮光膜, 255 平坦化膜, 256G, 256G' カラーフィルタ, 257 マイクロレンズ, 500 電子機器, 503 固体撮像装置

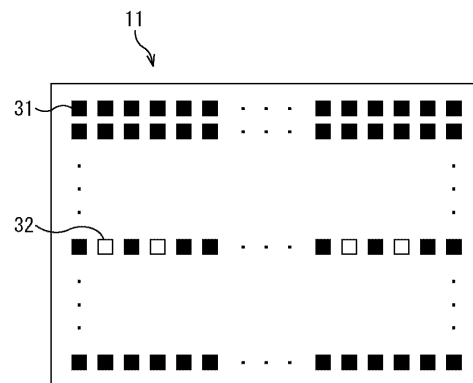
【 図 1 】

図1



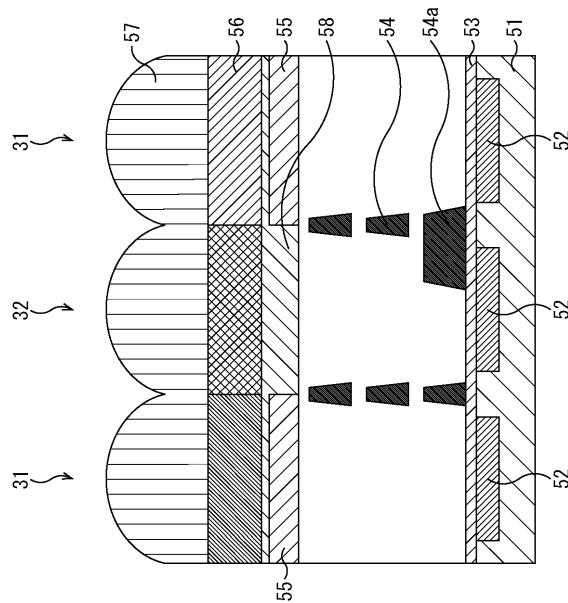
【 図 2 】

図2



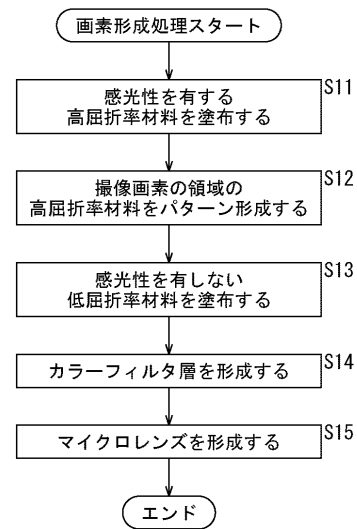
【図 3】

図3



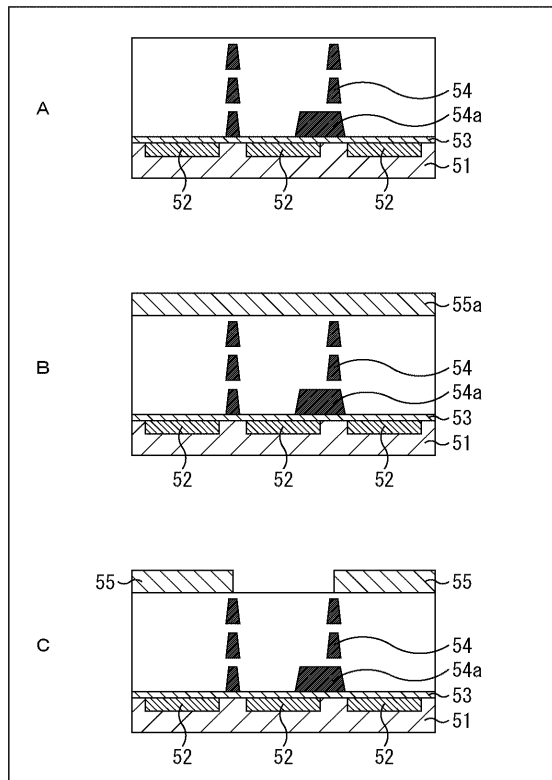
【図 4】

図4



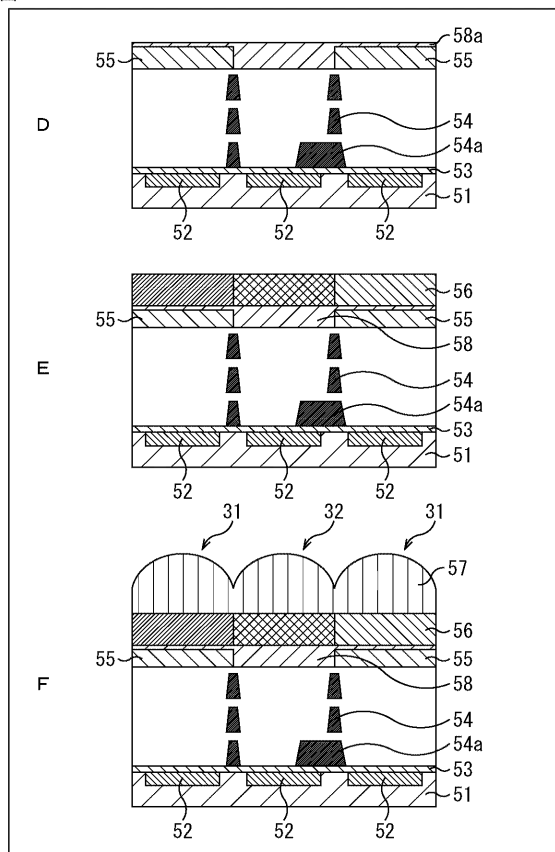
【図 5】

図5



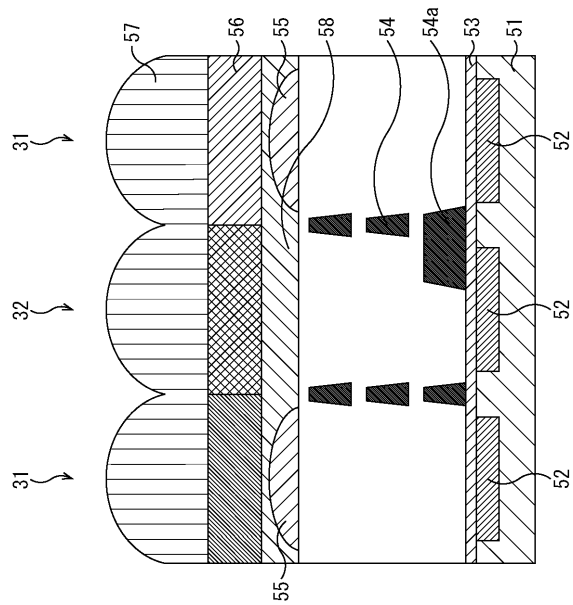
【図 6】

図6



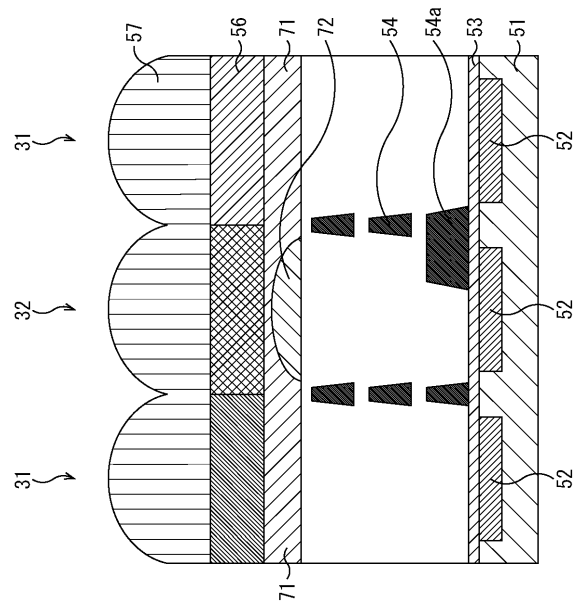
【図 7】

図7



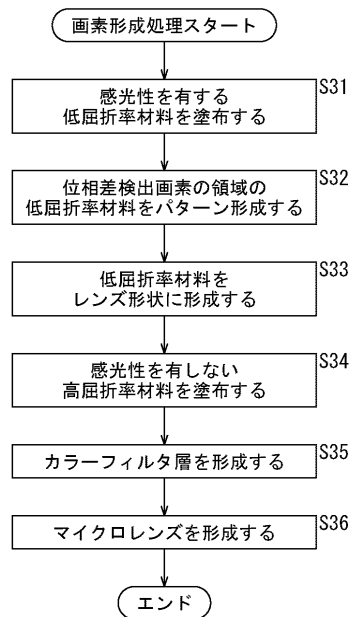
【図 8】

図8



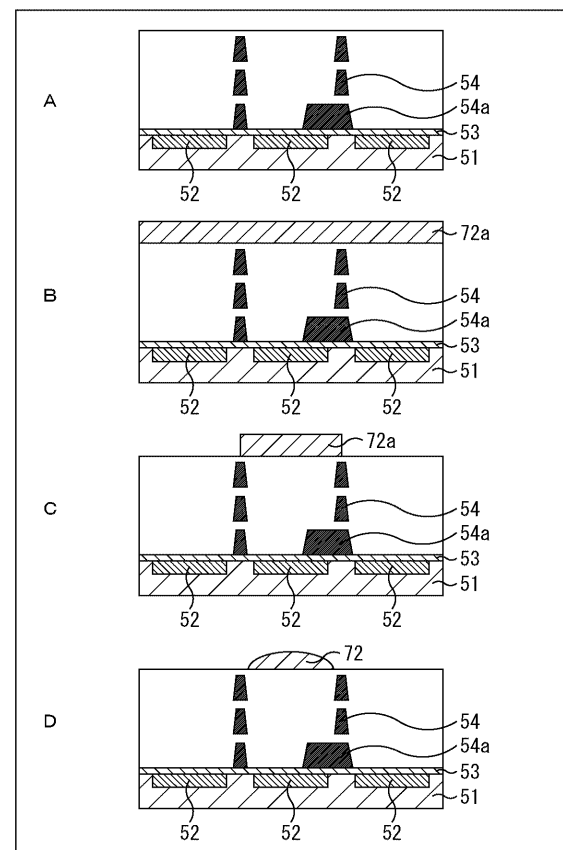
【図 9】

図9



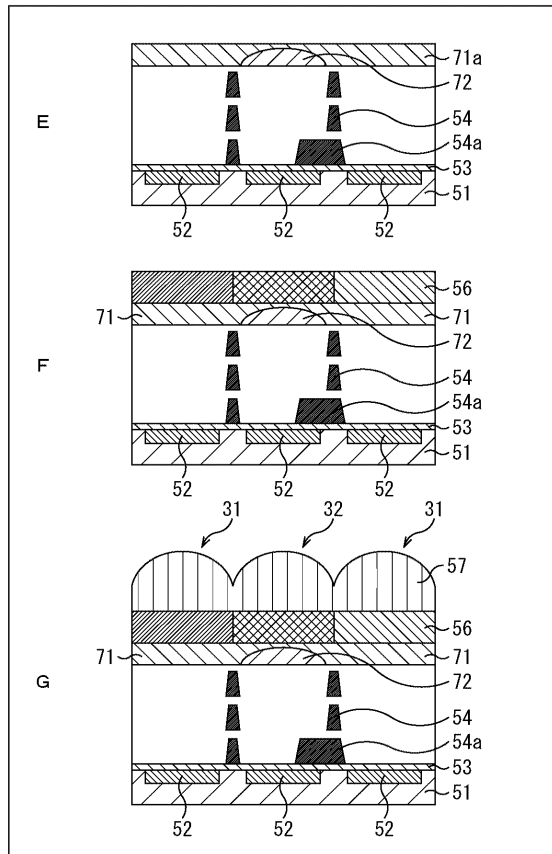
【図 10】

図10



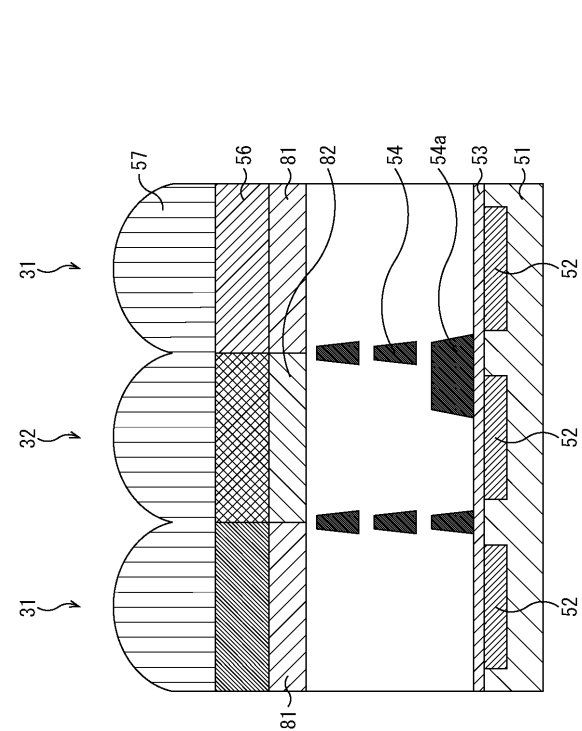
【図 1 1】

図11



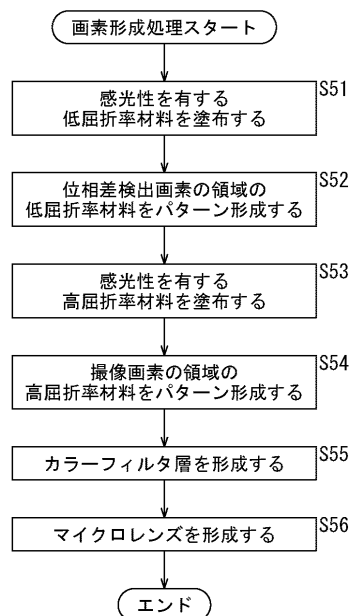
【図 1 2】

図12



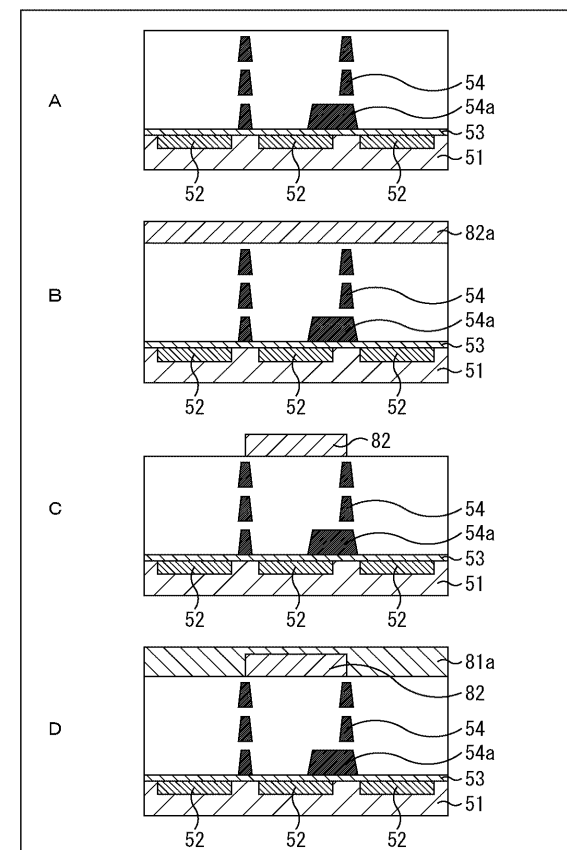
【図 1 3】

図13



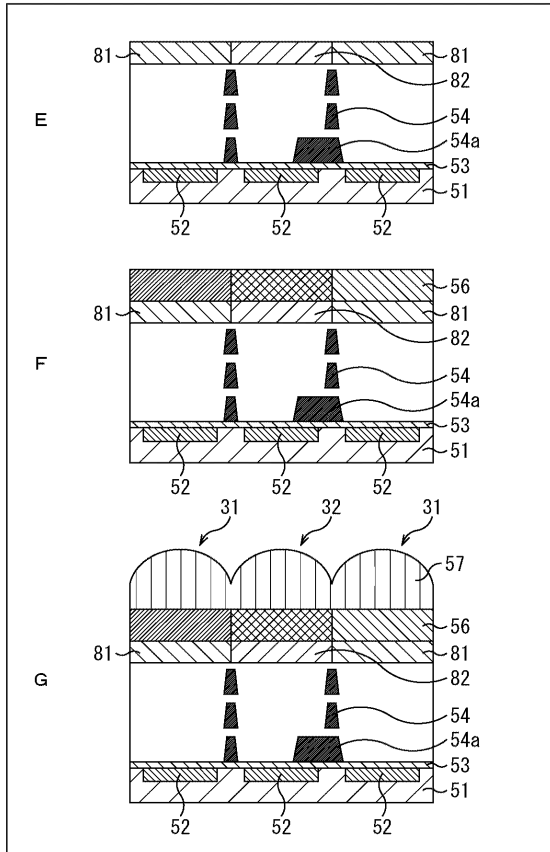
【図 1 4】

図14



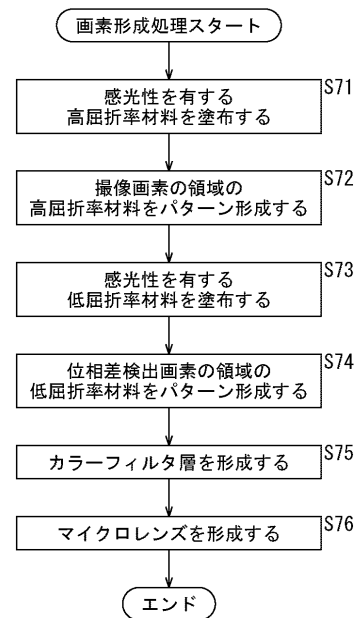
【図 15】

図15



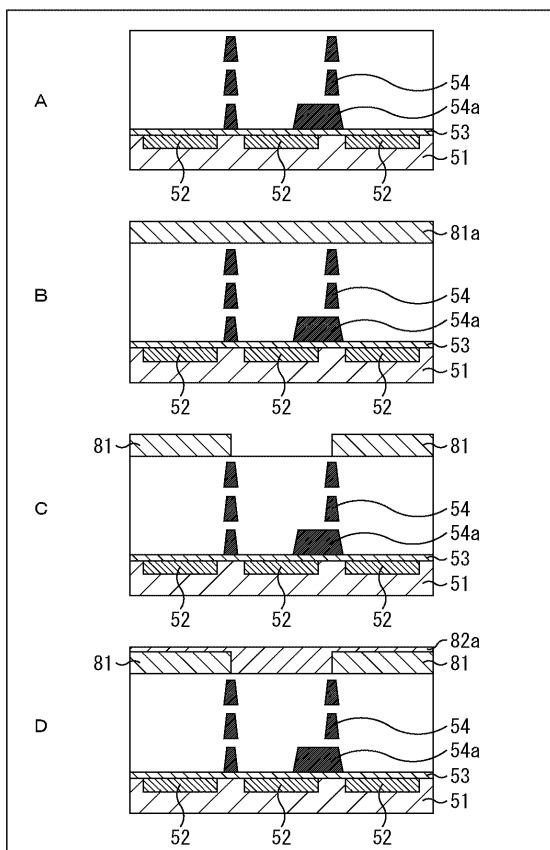
【図 16】

図16



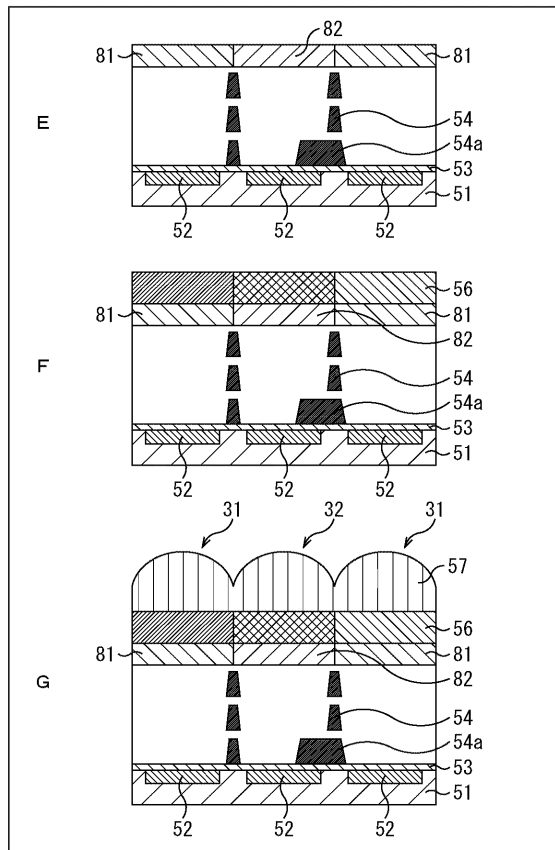
【図 17】

図17



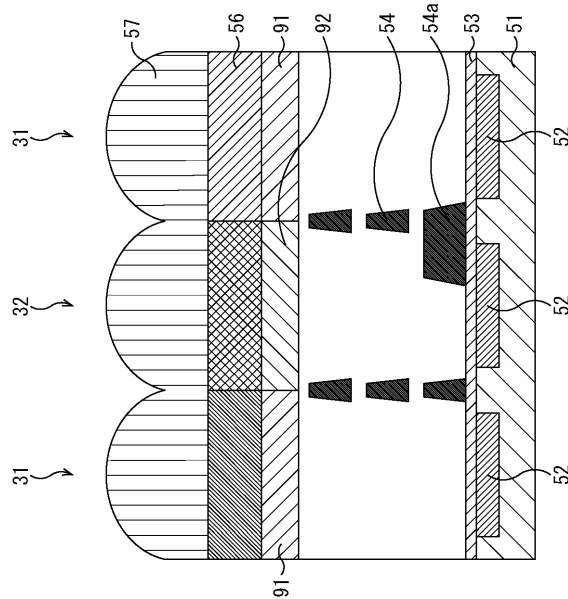
【図 18】

図18



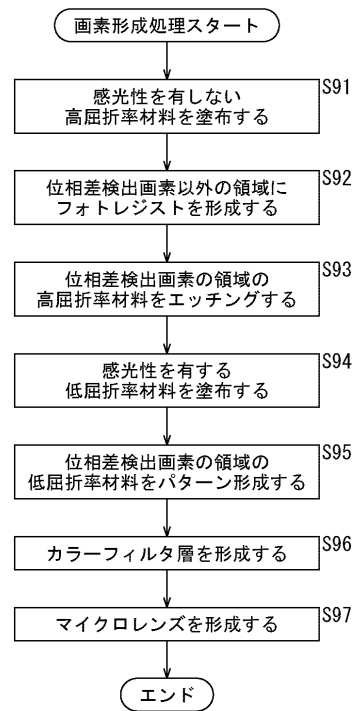
【図 19】

図19



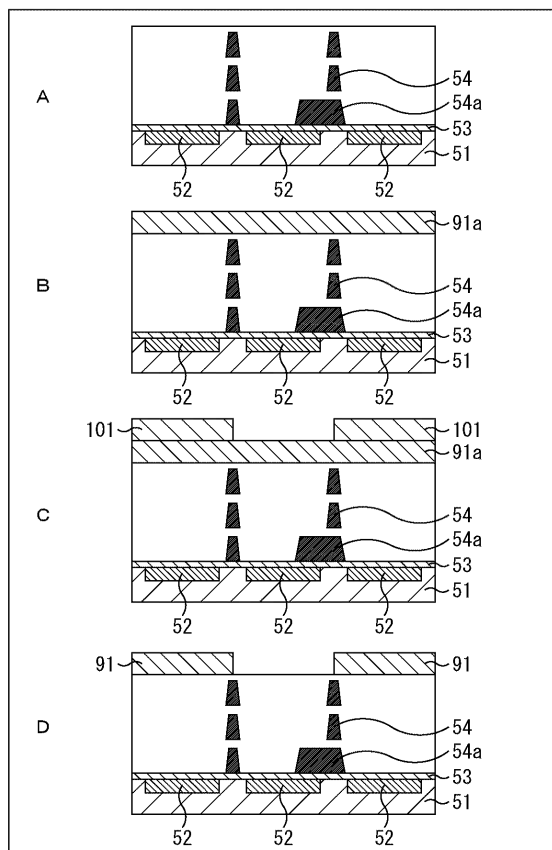
【図 20】

図20



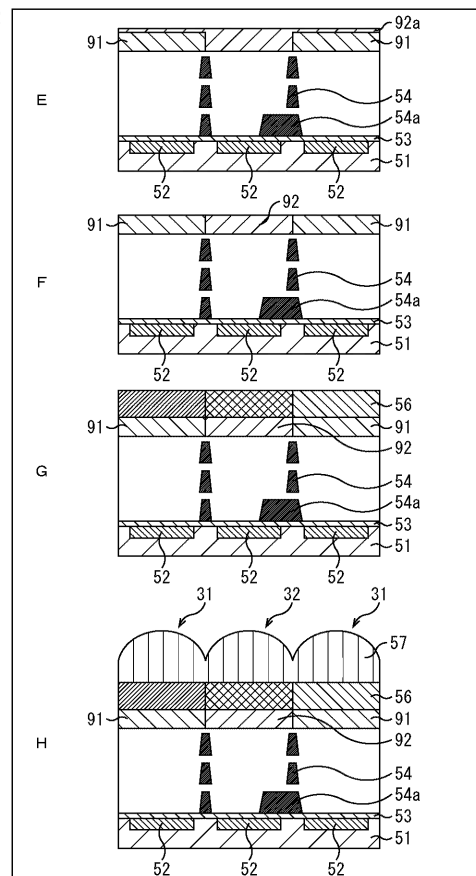
【図 21】

図21



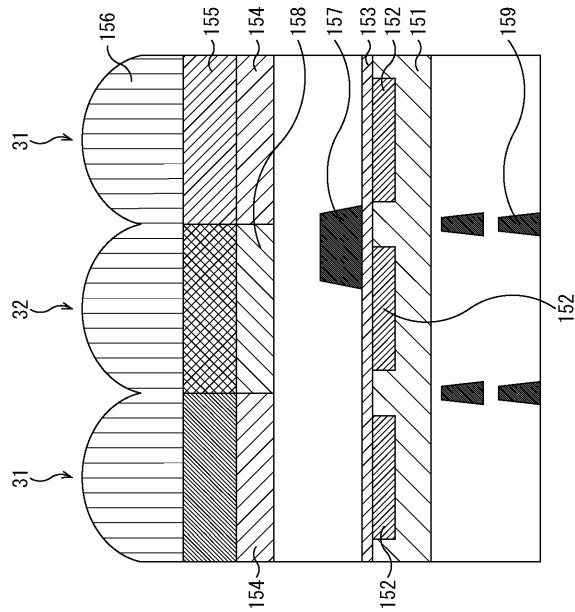
【図 22】

図22



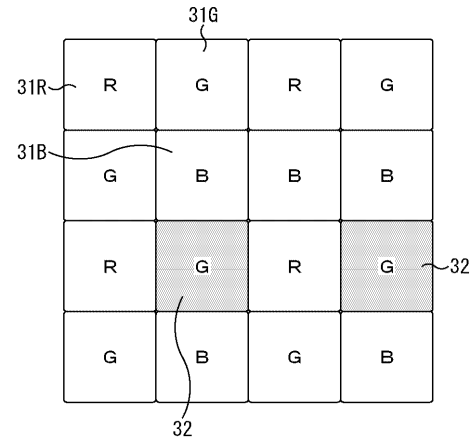
【図 23】

図23



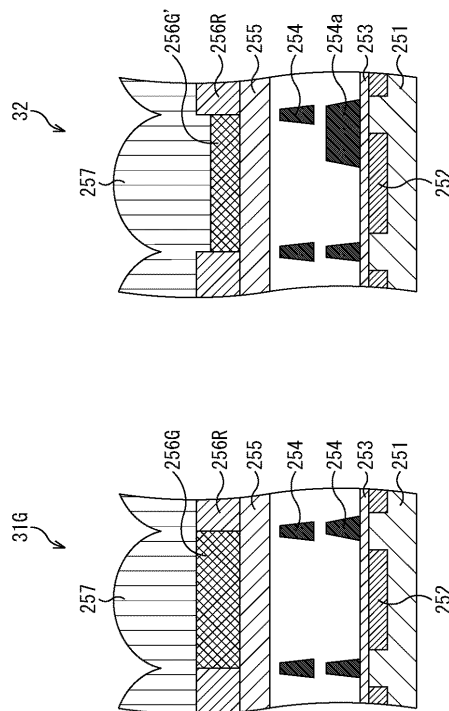
【図 24】

図24



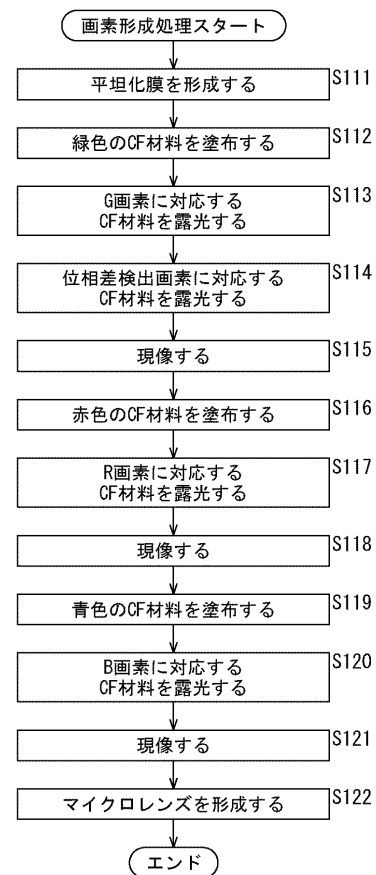
【図 25】

図25



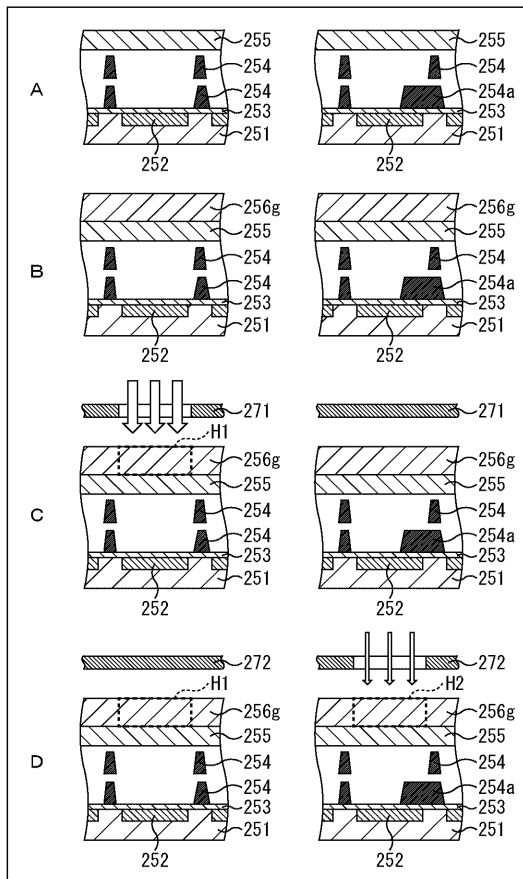
【図 26】

図26



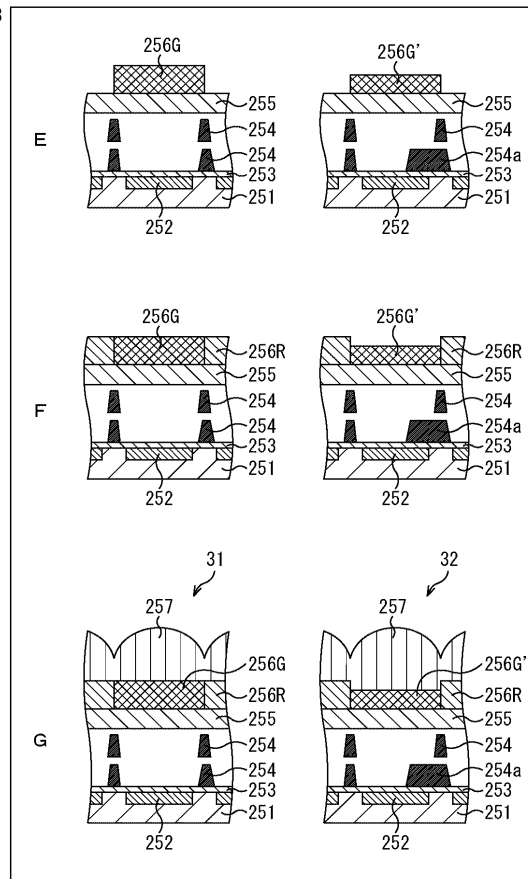
【図 27】

図27



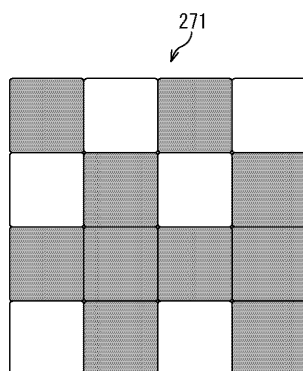
【図 28】

図28



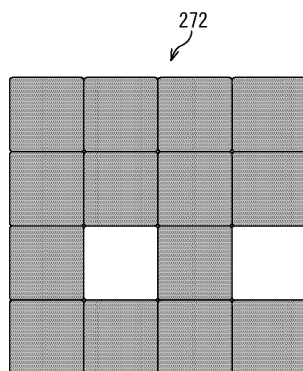
【図 29】

図29



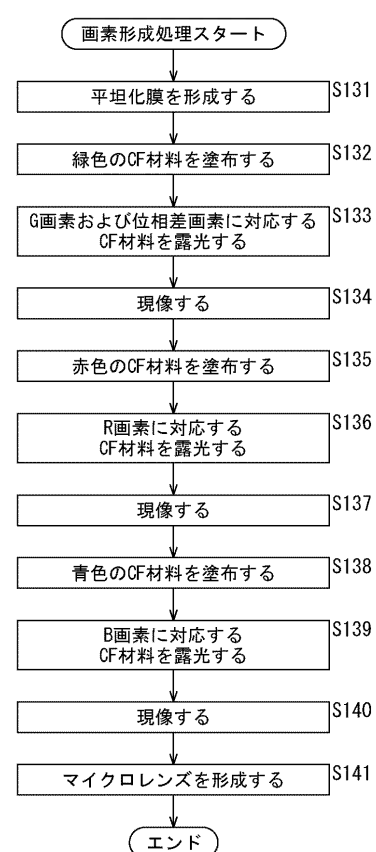
【図 30】

図30

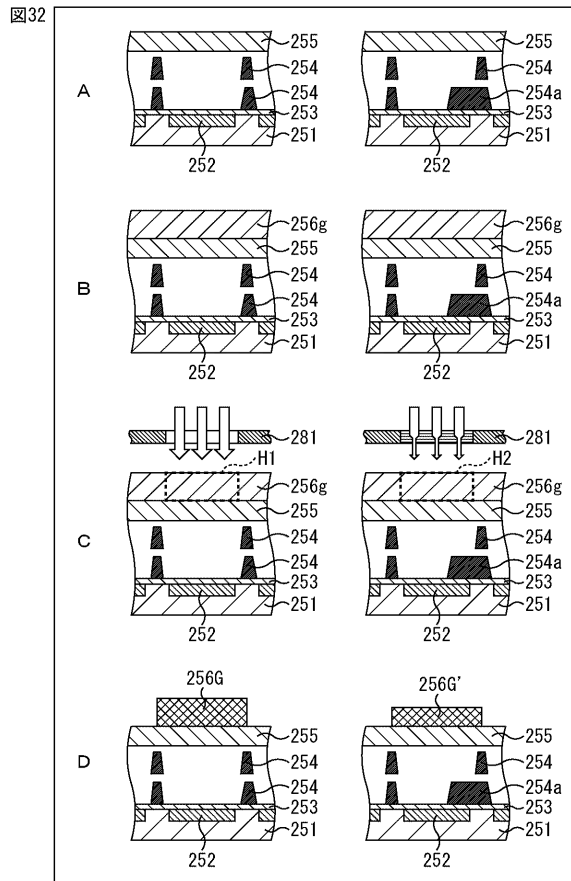


【図 31】

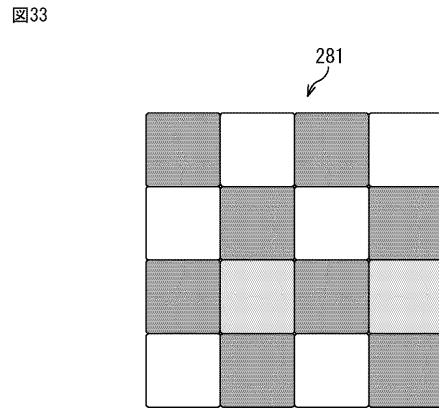
図31



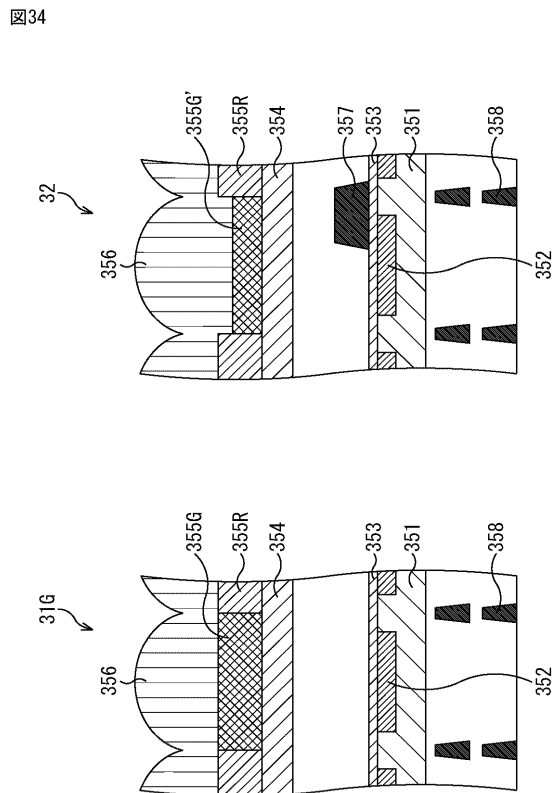
【図 3 2】



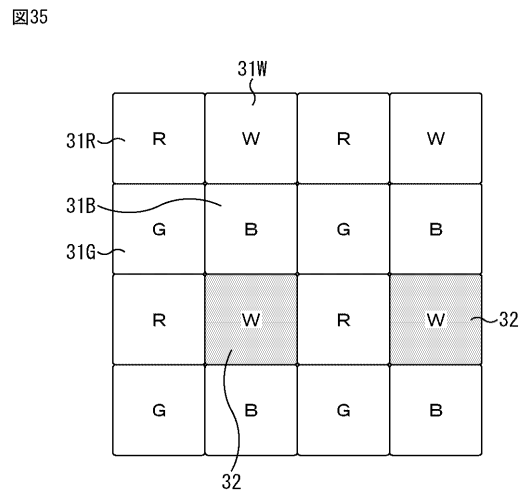
【図 3 3】



【図 3 4】

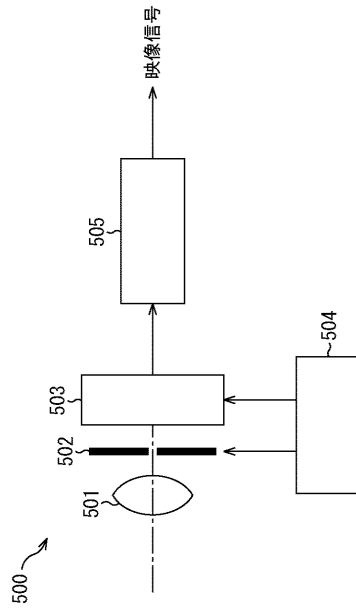


【図 3 5】



【図 36】

図36



フロントページの続き

(72)発明者 関 勇一

熊本県菊池郡菊陽町大字原水4000-1 ソニーセミコンダクタ株式会社内

(72)発明者 井上 俊徳

熊本県菊池郡菊陽町大字原水4000-1 ソニーセミコンダクタ株式会社内

審査官 今井 聖和

(56)参考文献 特開2015-005619(JP,A)

特開2009-109965(JP,A)

特開平06-132502(JP,A)

特開2007-281296(JP,A)

特開2012-151367(JP,A)

特開2008-071972(JP,A)

特開2011-210981(JP,A)

特開2015-015295(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/14

H04N 5/335