

(43) 国際公開日
2006年12月28日 (28.12.2006)

PCT

(10) 国際公開番号
WO 2006/137237 A1

- (51) 国際特許分類:
H01L 21/3205 (2006.01) H01L 23/52 (2006.01)
H01L 21/768 (2006.01)
- (21) 国際出願番号: PCT/JP2006/310253
- (22) 国際出願日: 2006年5月23日 (23.05.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-182645 2005年6月22日 (22.06.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 天野 真理 (AMANO, Mari) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 多田 宗弘 (TADA, Munehiro) [JP/JP]; 〒1088001 東京都港

区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 古武 直也 (FURUTAKE, Naoya) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 林 喜宏 (HAYASHI, Yoshihiro) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).

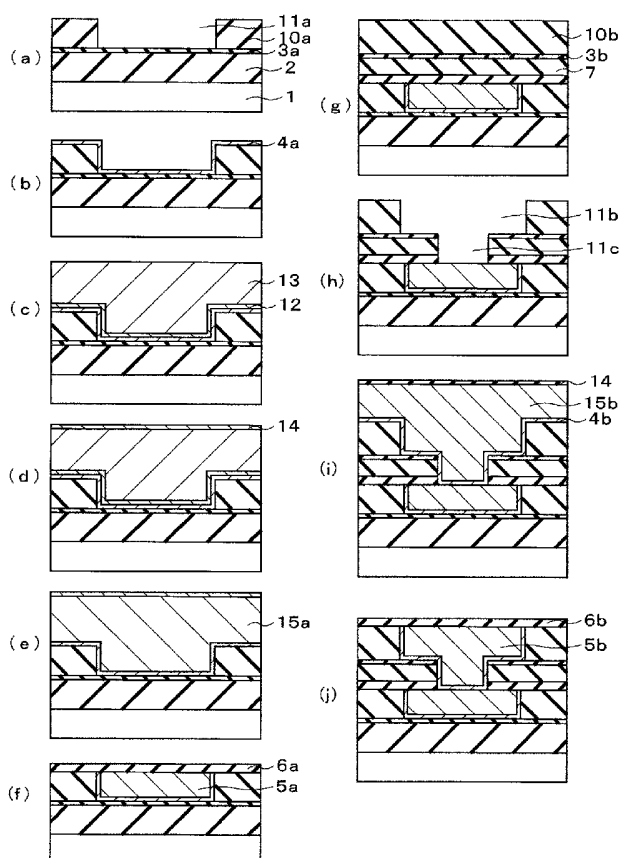
- (74) 代理人: 藤巻 正憲 (FUJIMAKI, Masanori); 〒1000011 東京都千代田区内幸町二丁目2番2号 富国生命ビル5階 Tokyo (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 半導体装置及びその製造方法



(57) Abstract: A groove for forming wiring is formed in a prescribed region in an insulating film formed above a semiconductor substrate, and a barrier metal film is formed on the surface of the groove. After forming a copper or copper alloy film on the barrier metal film, an oxygen absorbing film, which has negative standard formation energy of oxidizing reaction in a range from a room temperature to 400°C and has an absolute value of the standard formation energy larger than that of the barrier metal film, is formed on the copper or copper alloy film, and the oxygen absorbing film is heated at a temperature in a range of 200-400°C. Thus, adhesion between the barrier metal film and a copper interface is improved, generation of electromigration and stress migration is prevented by suppressing copper diffusion on the interface, and a semiconductor device having highly reliable wiring is provided.

(57) 要約: 半導体基板上方に形成された絶縁膜中の所定の領域に、配線を形成するための溝を形成し、その表面にバリアメタル膜を形成する。バリアメタル膜上に銅又は銅合金膜を形成した後、その膜上に室温から400°Cの範囲で酸化反応の標準生成エネルギーが負であり且つバリアメタル膜よりも標準生成エネルギーの絶対値が大きい酸素吸収膜を形成し、200乃至400°Cの範囲の温度で加熱する。これにより、バリアメタル膜と銅界面における密着性を向上させ、界面における銅拡散を抑制してエレクトロマイグレーション及びストレスマイグレーションの発生を防止し、信頼性の高い配線を有する半導体装置を提供することができる。



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

明 細 書

半導体装置及びその製造方法

技術分野

- [0001] 本発明は、配線を有する半導体装置に関し、特に、銅を主成分とする溝配線（ダマシン配線）構造で構成される半導体装置及び製造方法に関する。

背景技術

- [0002] シリコン半導体集積回路（LSI）において、従来、導電材料には、アルミニウム（Al）又はAl合金が広く用いられてきた。そして、LSIの微細化の進行に伴い、配線における配線抵抗の低減と高信頼化のために、導電材料に銅（Cu）が使用されるようになってきた。
- [0003] 銅配線を形成する際は、ドライエッチングによる加工が困難であるため、一般にダマシン法を用いる。ダマシン法は、半導体基板上の絶縁膜中に形成された配線溝及び／又はビアに銅を埋設し、余剰の銅を研磨して除去することによって配線を形成する方法である。
- [0004] 近年のLSIの微細化の進展に伴って配線寸法の微細化が進み、銅配線の断線不良が深刻な問題となっている。配線の断線不良の原因は、銅のマイグレーションである。銅のマイグレーションは、その駆動力によって二つに大別できる。ひとつは、配線に電流を流すことによって生じるエレクトロマイグレーション、他方は配線中の応力が原因となるストレスマイグレーションである。配線の微細化が進むと配線中を流れる電流密度が上昇し、電子風により銅がマイグレーションしやすくなる。また、微細なビアと配線の接続部には応力勾配が発生し、それを緩和するために銅のマイグレーションが発生する。
- [0005] 銅のマイグレーションは、銅の粒界部及び銅と周囲の膜との異種材料界面において発生しやすい。これは、銅の体積拡散よりもそれらの部位における銅拡散の活性化エネルギーが小さいためである。銅の拡散を防ぐには、銅粒界の安定化と銅とその周囲の膜との密着性を向上させることが必要である。
- [0006] 銅のマイグレーションを防ぐ方法として、銅配線に添加元素を加えて銅合金化する

手法が報告されている。特許文献1では、銅合金として、銅に対して銀等を添加したものが用いられている。これらを添加した銅合金膜の形成方法としては、その添加物が添加され合金となっているターゲットを用いたスパッタリング法、錫又はクロムと銅とのメッキによりそれら合金を形成する方法、及びCVD法等により形成する方法が挙げられている。

[0007] この他に、バリアメタル部に、銅との密着性を向上させるための機能を有する膜を設ける方法がある。特許文献2では、化学気相成長法又はALD法により形成したバリアメタル上に銅と密着性の良い材料からなる膜を形成することによってエレクトロマイグレーション不良等を防ぎ、配線の信頼性を向上させる技術が開示されている。

[0008] 特許文献1:特開平9-289214号公報

特許文献2:特開2003-332426号公報

発明の開示

発明が解決しようとする課題

[0009] 従来技術では、特許文献1に開示されているように配線自身を合金化する方法、及び特許文献2に開示されているように銅とその周囲のバリアメタル膜の密着性を向上させる方法が提案されている。しかしながら、従来の技術では以下に示すような問題を有していた。

[0010] 1)銅配線に対して他の金属元素を添加して銅合金配線とすると、銅粒界が安定化し、その部分での銅の拡散が抑制され、配線の信頼性を向上させることができる。しかし、銅と異種材料の界面における銅の拡散がより発生しやすい場合には、その部分での銅の拡散が優先的に発生してしまう。このため、銅とその周囲の材料との密着性を高め、銅のマイグレーションを防ぐ技術が望まれていた。特に、銅又は銅合金と酸化物との密着性が悪いため、該界面領域における界面酸化を抑制する必要があった。

[0011] 2)銅と密着性の高いバリアメタル膜を用いると、その界面での銅拡散が抑制され、信頼性を高めることができるが、ダマシン法により配線を形成する際、配線溝を埋設した銅表面の自然酸化膜から、熱工程中に銅膜中を拡散した酸素がバリアメタル膜を酸化してしまうという問題がある。特に銅粒界は酸素の拡散速度が速く、銅粒界と

バリアメタル膜表面が接する部分においてバリアメタル膜の酸化が顕著に観察される。銅膜表面の自然酸化速度は速く、熱工程前に一時的に表面酸化膜を除去しても、一般的に銅よりも酸化しやすい材料からなるバリアメタル膜の酸化を防ぐことは困難である。酸化されたバリアメタル膜と銅膜の密着性は劣化するため、銅表面の自然酸化膜からの熱工程中の酸素拡散によるバリアメタル膜の酸化を防ぐ技術が望まれていた。また、銅膜中に不純物として含まれる酸素も、熱工程によってより安定なポテンシャル場である界面に移動するため、銅膜中の酸素濃度を低減する技術が望まれていた。銅膜又は銅合金膜中の酸素は金属状態の銅原子(Cu)から電子を奪い酸素イオン(O^{2-})化するとともに、金属状態である銅原子をイオン状態(Cu^+ 、 Cu^{2+})に変化させる。これらイオンは、電界により移動するため配線信頼性を劣化させる要因となっていた。

- [0012] 本発明の目的は、バリアメタル膜と銅界面における密着性を向上させ、界面における銅拡散を抑制してエレクトロマイグレーション及びストレスマイグレーションの発生を防止し、信頼性の高い配線を有する半導体装置とその製造方法を提供することにある。

課題を解決するための手段

- [0013] 本発明に係る半導体装置の製造方法は、(a)半導体基板上方に形成された絶縁膜中の所定の領域に、配線を形成するための溝及び／又はビアを形成する工程と、(b)前記溝及び／又はビアが形成された前記絶縁膜上にバリアメタル膜を形成する工程と、(c)前記バリアメタル膜上に銅又は銅合金膜を形成する工程と、(d)前記銅又は銅合金膜上に、室温から400℃の範囲で酸化反応の標準生成エネルギーが負であり且つ前記(b)工程で形成されたバリアメタル膜よりも前記標準生成エネルギーの絶対値が大きい酸素吸収膜を形成する工程と、(e)前記バリアメタル膜、前記銅又は銅合金膜及び前記酸素吸収膜からなる積層膜を200乃至400℃の範囲の温度で加熱する工程と、(f)前記積層膜の上部を除去して、配線を形成する工程と、を有することを特徴とする。

- [0014] 前記(c)工程で形成する銅又は銅合金膜は、室温から400℃の範囲で酸化反応の標準生成エネルギーの絶対値が前記バリアメタル膜のそれよりも大きい添加元素を

固溶させた銅合金膜をシードとした銅メッキ膜とすることができる。

- [0015] 前記(c)工程で形成する銅又は銅合金膜は、前記添加元素を固溶させた銅合金膜をシードとした銅メッキ膜であり、前記添加元素の酸化反応の標準生成エネルギーの絶対値は、前記バリアメタル膜のそれよりも大きく、且つ、前記(d)工程において形成する酸素吸収膜を構成する金属のそれ以下とすることができる。
- [0016] 前記(d)工程において形成する前記酸素吸収膜の膜厚が100 Å以下とすることができる。
- [0017] 更には、前記バリアメタル膜がタンタル、窒化タンタル又はその積層膜であり、前記酸素吸収膜はアルミニウム、チタン、マグネシウム、カルシウム、ジルコニウム、ベリリウム、ハフニウム、又はシリコンを主成分として含む膜により形成されていてもよい。
- [0018] 本発明に係る半導体装置は、半導体基板上方に形成された絶縁膜中の所定の領域に形成された配線であって、少なくともひとつの層に位置する銅又は銅合金膜と、その周囲を被覆するバリアメタル膜とを有する半導体装置において、前記銅又は銅合金膜とバリアメタル膜が接する領域において、バリアメタル膜の酸化物が存在していないことを特徴とする。
- [0019] 更に、前記銅又は前記銅合金膜中に含有される酸素濃度が、前記バリアメタル膜との界面領域を除いた配線内部において $4 \times 10^{18} \text{ atoms/cm}^3$ 以下であることが望ましい。更に、前記銅合金膜中を、添加元素を固溶させた銅合金シード膜をシードとして形成した銅メッキ膜とする場合、前記銅又は銅合金膜とバリアメタル膜が接する領域において、バリアメタル膜の酸化物が存在していないことに加え、銅合金シード膜とメッキ膜界面で酸素濃度ピークが存在する。このとき、銅又は銅合金膜の銅合金シード膜領域で添加元素濃度が高く、銅メッキ膜領域では添加元素濃度が低い。
- [0020] 本発明において、「バリアメタルの酸化物」とは、バリアメタルと銅又は銅合金膜の界面領域において形成されるバリアメタルの酸化物のことを指す。バリアメタルは酸化することにより体積が増大することから、もともとのバリアメタルと銅又は銅合金界面領域を中心として、ある厚さを持って形成される。バリアメタルの酸化物有無の判定方法は、SIMS (Second Ion Mass Spectroscopy) 法による元素分析又はTEM (Transmission Electron Microscopy) 分析により行うことができる。SIMS分析の場合は、バリアメ

タルと銅又は銅合金界面領域を中心として酸素濃度分析を行う。バリア金属の酸化物が無い場合は、バリア金属と銅又は銅合金界面において、酸素濃度プロファイルにはピーク、又は変曲点が存在せず、単調に減少又は増加するプロファイルとなる。一方、バリア金属の酸化物が存在する場合には、バリア金属と銅又は銅合金界面において、酸素濃度プロファイルにピーク、又は変曲点が存在し、単調増加や単調減少するプロファイルではなくなる。SIMS分析による深さ方向分析においては、スパッタを行いながら測定を行うため、界面として検出される部分は実際の構造のように急峻な濃度勾配とならないため、上記のようにプロファイルの変化によって界面領域、及びバリア金属酸化物の有無を判定することができる。本発明における「バリア金属の酸化物が存在していない」状態とは、上記のSIMS分析による判定において、バリア金属と銅又は銅合金界面において、酸素濃度プロファイルにはピーク、又は変曲点が存在せず、単調に減少又は増加するプロファイルとなる状態を指す。「バリア金属との界面領域を除いた配線内部」とは、バリア金属膜に囲まれた銅又は銅合金膜において、バリア金属／銅(合金)界面から20nm以上離れた銅又は銅合金膜部分を指す。

[0021] 上述の本発明の構成、即ち、銅又は銅合金膜の粒界とバリア金属膜の表面が接する部分において、バリア金属膜の酸化膜が存在していない構造とすること、更には銅又は銅合金配線中の酸素濃度の平均値を $4 \times 10^{18} \text{ atoms/cm}^3$ 以下とすることにより、銅配線とバリア金属膜の密着性が向上し、配線の信頼性を高めることができる。銅配線膜中の酸素濃度を、少なくとも $4 \times 10^{18} \text{ atoms/cm}^3$ 以下とし、更にバリア金属と銅界面で酸素濃度のピークを消失させることにより、配線の信頼性が改善される。

[0022] 配線溝又はビア上に形成した銅膜を高温で加熱すると、図1に示すように銅膜表面に形成された自然酸化膜から銅膜中へ酸素(図中黒丸で表示)が拡散し、更にバリア金属と銅の界面に至ってバリア金属を酸化する。そこで、本発明では、図2に示すように、銅膜表面に室温から400℃の範囲で酸化反応の標準生成エネルギーの絶対値がバリア金属膜のそれよりも大きい酸素吸収膜を形成してから、銅膜を200℃以上の高温で加熱することとし、それによって、銅膜表面の自然酸化膜を前述の

酸素吸収膜を構成する金属と結合させることによって、銅膜中への酸素拡散を防ぎ、更に銅膜中に含有されている不純物としての酸素を吸収する。これにより、前述の配線構造を有する半導体装置を実現することができる。ここで、銅膜表面に酸素吸収膜を形成するに先立ち、200℃以下の低温で加熱することにより、予め銅の結晶粒を成長させて膜中の不純物と空孔を減少させておくことが望ましい。

[0023] 前述の銅膜を、室温から400℃の範囲で酸化反応の標準生成エネルギーの絶対値がバリアメタル膜のそれよりも大きい添加元素を固溶させた銅合金膜をシードとした銅メッキ膜とすることにより、バリアメタルと銅界面近傍の酸素を、シードとして用いた銅合金膜表面で捕捉することが可能となるため、更に界面の信頼性を高めることができる。但し、その場合には銅に固溶させる金属元素の酸化反応の標準生成エネルギー絶対値は、銅膜上に形成する酸素吸収膜のそれ以下である必要がある。これは、酸素の吸収は主に銅メッキ膜上面に形成した酸素吸収膜で行わせる必要があるためである。酸素吸収膜部分は、後のCMP工程において除去されるので、この方法により更に高純度な銅膜を得ることができる。酸素吸収膜の金属と同じ元素がシードに固溶している場合は、シード中の添加元素濃度は数ppmから数at. %と低いため、上面に形成した酸素吸収膜にて大部分の酸素を吸収することができ、やはり高純度な銅膜を得ることができる。

[0024] なお、銅膜表面に形成する酸素吸収膜の膜厚は、酸素吸収膜を構成する金属原子が表面酸素と化学反応して固定化する作用により銅膜表面の酸素を吸収させるに必要な厚さがあれば十分であり、その膜厚を100 Å以下の極薄膜とし、その大部分を酸素との結合に寄与させる。即ち、酸素吸収膜を構成する金属原子の銅膜中への拡散を極力避けることが望ましい。これは、酸素吸収膜を構成する金属原子の拡散により銅配線の抵抗を上昇させないためと、カーケンドール効果により銅膜中、特に微細ビア内にボイドが生じないようにするためである。また、銅膜中の添加元素濃度が高い場合には、銅合金膜中の添加元素と酸素の結合により、銅合金膜中の酸素濃度が高くなることも確認されている。この意味において、添加元素濃度が 10^{19} atoms/cm³以下とすることが望ましい。

発明の効果

- [0025] 本発明の半導体装置及びその製造方法を用いることにより、銅配線とバリア金属膜との密着性を向上させ、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させることが可能となる。

図面の簡単な説明

- [0026] [図1]従来技術における銅膜中の酸素の挙動を示した概要図である。
- [図2]本発明による銅膜中の酸素の挙動を示した概要図である。
- [図3]本発明の第1の実施形態における配線構造の一部の断面構造の概略を示す図である。
- [図4]本発明の第1の実施形態における製造方法を説明する断面図である。
- [図5]本発明の第2の実施形態における配線構造の一部の断面構造の概略を示す図である。
- [図6]本発明の第2の実施形態における製造方法を説明する断面図である。
- [図7]従来技術と本発明を適用した配線中の酸素、銅及びタンタルの濃度分布を表した図である。
- [図8]従来技術と本発明を適用した配線中のアルミニウムを含む金属濃度分布を表した図である。
- [図9]従来技術と本発明を適用した配線中の酸素及び添加元素濃度分布を表した模式図である。
- [図10]従来技術と本発明を適用した配線中の酸素、銅及びタンタルの濃度分布を表した図である。
- [図11]従来技術と本発明を適用した配線中のアルミニウムを含む金属濃度分布を表した図である。
- [図12]従来技術と本発明を適用した配線中の酸素及び添加元素濃度分布を表した模式図である。
- [図13]従来技術と本発明を適用した配線の恒温保管試験(150℃)におけるビッチチェーンパタンの不良発生率を示した図である。
- [図14]本発明を実施した半導体装置の断面図である。
- [図15]本発明を実施した半導体装置の断面図である。

[図16]本発明を実施した半導体装置の断面図である。

[図17]本発明を実施した半導体装置の断面図である。

[図18]本発明を実施した半導体装置の断面図である。

[図19]本発明を実施した半導体装置の断面図である。

[図20]本発明を実施した半導体装置の断面図である。

符号の説明

- [0027] 1;半導体基板
2;層間絶縁膜
3a・3b;エッチストップ膜
4a・4b・4c;バリアメタル膜
5a・5b;銅又は銅合金配線
5c;銅又は銅合金ビア
6a・6b;配線保護膜
7;ビア層間絶縁膜
9;ビア層ハードマスク
10a・10b;配線層間絶縁膜
11a・11b;配線溝
11c;ビアホール
12;銅又は銅合金シード膜
13;銅メッキ膜
14;酸素吸収膜
15a・15b・15c;低酸素濃度銅膜
16a・16b・16c;側壁保護膜
17a・17b;配線層ハードマスク

発明を実施するための最良の形態

- [0028] 本願発明を詳細に説明する前に、本願における用語の意味を説明する。本実施の形態において、合金とは、主成分に主成分以外の金属元素を添加したものを意図する。例えば、銅合金と表現した場合には、主成分は銅であり、銅以外の金属元素を添

加して合金化したものを示す。また、銅アルミニウム合金と表現した場合には、主成分は銅であり、アルミニウムを銅に添加して合金化したものを示す。更に、このような合金は、主成分に対して意図的に他の金属元素を添加したものを指し、プロセス上含まれる不可避の不純物が含まれることは排除しない。従って、銅にも不可避の不純物が含まれることはある。

- [0029] バリアメタル膜とは、配線を構成する金属元素が層間絶縁膜及び／又は下層へ拡散することを防止するために、配線の側面及び底面を被覆するバリア性を有する導電性膜を示す。例えば、配線が銅を主成分とする金属元素からなる場合には、タンタル(Ta)、窒化タンタル(TaN)、窒化チタン(TiN)、炭窒化タングステン(WCN)のような高融点金属若しくはその窒化物等、又はそれらの積層膜が使用される。
- [0030] 半導体基板とは、半導体装置が構成された基板であり、特に単結晶シリコン基板上に作られたものだけでなく、SOI(Silicon on Insulator)基板及びTFT(Thin film transistor)液晶製造用基板等の基板も含む。
- [0031] 層間絶縁膜とは、配線材を絶縁分離する膜であり、配線間の容量を低減するため、膜内に空孔を含む膜等であっても良い。例えば、 SiO_2 、HSQ(ハイドロゲンシルセスキオキサン(Hydrogen Silsesquioxane))膜(例えば、Type12TM)、MSQ(メチルシルセスキオキサン(Methyl Silsesquioxane))膜(例えば、JSR-LKDTM、ALCAPTM、NCSTM、IPSTM、HOSPTM)、有機ポリマー膜(SiLKTM、FlareTM)、SiOCH、SiOC(例えば、Black DiamondTM、CORALTM、AuroraULKTM、OrionTM等)若しくはそれらに有機物を含んだ絶縁薄膜、又は環状有機シリカ原料を用いた分子ポア膜をその典型例として挙げることができる。
- [0032] スパッタ法とは、通常のスパッタリング法でもよいが、埋め込み特性の向上、膜質の向上、及び膜厚のウェハ面内均一性を図る上では、例えばロングスロースパッタリング法、コリメートスパッタリング法、及びイオナイズドスパッタリング法等の指向性の高いスパッタリング法を用いることもできる。合金をスパッタする場合には、あらかじめ金属ターゲット内に主成分以外の金属を固溶限以下で含有させることで、成膜された金属膜を合金膜とすることができる。
- [0033] CMP(Chemical Mechanical Polishing)法とは、多層配線形成プロセス中に生じるウ

ェハ表面の凹凸を、研磨液をウェハ表面に流しながら回転させた研磨パッドに接触させて研磨することによって平坦化する方法である。ダマシン法による配線形成においては、特に、配線溝又はビアホールに対し金属を埋設した後に、余剰の金属部分を除去し、平坦な配線表面を得るために用いる。

[0034] ハードマスクとは、配線パターン形成の際のマスクとして利用する絶縁膜をさす。但し、本発明においては、層間絶縁膜の低誘電率化による強度低下により、直接CMPを行うことが困難な場合に、層間絶縁膜上に積層し、保護する役割の絶縁膜のことも示している。

[0035] (第1の実施形態)

本発明の第1の実施形態の配線構造について図3を用いて説明する。本発明の第1の実施形態は、本発明をデュアルダマシン配線に適用した形態である。

[0036] 図3に示すように、本発明の第1の実施形態の配線構造では、半導体素子が形成された(図示略)半導体基板1上に層間絶縁膜2、エッチストップ膜3a、が積層されており、その上部にダマシン法によりバリアメタル膜4aに囲まれた銅又は銅合金配線5aが形成され、配線上面を配線保護膜6aにより覆われた配線構造が形成されている。その上層には、ビア層間絶縁膜7、エッチストップ膜3bが積層されており、デュアルダマシン法によりビア及び配線が形成されている。ビア及び配線は、バリアメタル膜4bに囲まれた銅又は銅合金配線5bからなり、配線の表面を配線保護膜6bにより覆われた配線構造が形成されている。銅又は銅合金配線5a・5b中と、バリアメタル膜4a・4bの表面が接する部分において、バリアメタル膜4a・4bの酸化物が存在していない。更に、銅又は銅合金配線5a・5b中に含有される酸素濃度がバリアメタルとの界面領域を除いた配線内部において $4 \times 10^{18} \text{ atoms/cm}^3$ 以下である。

[0037] 銅合金配線が、添加元素を固溶させた銅合金シード膜をシードとして形成した銅メッキ膜により形成されている場合は、上記の特徴に加えて、銅合金シード膜とメッキ膜界面で酸素濃度にピークが存在し、更に、その界面を境界として、銅合金膜の銅合金シード膜領域で添加元素濃度が高く、銅メッキ膜領域では添加元素濃度が低い。

[0038] 以上の配線構造を用いると、銅又は銅合金配線5a・5bとバリアメタル膜4a・4bとの

密着性を向上させ、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させることが可能となる。即ち、銅又は銅合金配線5a・5b中と、バリアメタル膜4a・4bの表面が接する部分において、バリアメタル膜4a・4bの酸化物が存在していないため、銅合金配線5a・5bとバリアメタル膜4a・4bとの密着性が向上し、ストレスマイグレーションとエレクトロマイグレーションの原因となる界面における銅又は銅合金配線金属の拡散の活性化エネルギーを向上させることができ、配線信頼性の著しい向上が得られる。ストレスマイグレーションの原因となる応力を駆動力とした銅中の空孔拡散は、銅と他の材料の界面が経路となるため、密着性向上はストレスマイグレーション耐性向上につながる。また、銅又は銅合金配線5a・5b中の酸素濃度を下げることで、銅原子のイオン化が抑制される。これにより、イオンの電界ドリフト等による物質移動を抑制してエレクトロマイグレーション耐性が向上する。室温から400℃の範囲で酸化反応の標準生成エネルギーの絶対値がバリアメタル膜のそれよりも大きい添加元素を固溶させた銅合金膜をシードとした銅メッキを行うことで銅合金膜を得る場合には、銅合金シードの表面で酸素が捕捉される為、更に銅とバリアメタル界面における酸化を抑制する効果がある。このため、銅合金シード膜とメッキ膜界面で酸素濃度にピークが存在し、更に、その界面を境界として、銅合金膜の銅合金シード膜領域で添加元素濃度が高く、銅メッキ膜領域では添加元素濃度が低くなっている。但し、銅合金膜を用いた場合の膜中の金属添加元素は配線抵抗の上昇に大きく寄与し、更に、メッキ膜中へ拡散した金属添加元素は膜中で酸素原子と結合して、熱処理を加えてもメッキ膜中の酸素濃度低減を抑制する(実施例2参照)。これらの理由から、金属添加元素濃度を必要以上に高めないことが望まれる。

- [0039] 本構造は、製造物からも容易に確認できる。DRAM(Dynamic Random Access Memory)、SRAM(Static Random Access Memory)、フラッシュメモリ、FRAM(Ferro Electric Random Access Memory)、MRAM(Magnetic Random Access Memory)、若しくは抵抗変化型メモリ等のようなメモリ回路を有する半導体製品、マイクロプロセッサ等の論理回路を有する半導体製品、それらを同時に掲載した混載型の半導体製品、又はそれらの半導体装置を複数積層したSIP(Silicon in package)等において、少なくとも一部に多層配線を有する場合、金属配線中の不純物濃度を測定すること

で確認できる。具体的には、所定の箇所を選んでSIMS (Second Ion Mass Spectroscopy) 分析をすることで酸素元素濃度を測定することにより判定できる。バリア金属の酸化物が存在しない場合には、バリア金属と銅又は銅合金界面において、酸素濃度プロファイルにはピーク、又は変曲点が存在せず、単調に減少又は増加するプロファイルとなるが、バリア金属の酸化物が存在する場合には、バリア金属と銅又は銅合金界面において、酸素濃度プロファイルにピーク、又は変曲点が存在し、単調増加又は単調減少するプロファイルではなくなる。SIMS分析による深さ方向分析においては、スパッタをいながら測定を行うため、界面として検出される部分は実際の構造のように急峻な濃度勾配とならないため、上記のようにプロファイルの変化によって界面領域及び、バリア金属酸化の有無を判定する必要がある。又は、半導体製品を断面方向に切り出したTEMの観察像のコントラストにより、銅又は銅合金配線中の粒界とバリア金属膜の接する部分におけるバリア金属膜の酸化の有無を視認できる。これは、銅又は銅合金の表面から酸素が膜中を拡散する際、粒内よりも粒界における酸素の拡散係数が大きいためである。このため、銅粒界とバリア金属が接する部分ではバリア金属の酸化が早く進行するため、TEM観察像等において確認しやすい。

[0040] 次に、第1の実施形態の半導体装置の製造方法について、図4に示す配線断面図を参照しながら説明する。

[0041] まず、図4(a)に示すように、半導体素子が形成された(図示略)半導体基板1上に SiO_2 からなる層間絶縁膜2、 SiCN からなるエッチストップ膜3a、 SiO_2 からなる配線層間絶縁膜10aが積層されており、配線層間絶縁膜10a中にダマシン法により配線溝11aを形成する。

[0042] ここでエッチストップ膜3aは、例えば SiO_2 膜、 SiN 膜、 SiC 膜、 SiCN 膜、 SiOC 膜、 SiOCH 膜、又はそれらに有機物を含んだ膜、有機物を主成分とする膜、及び有機物を主成分とする膜に SiO を含む膜の少なくとも一つを用いることができる。これらの膜はデュアルダマシン形状の配線溝、及びビアホールの加工性を向上するために備えられた膜であり、加工したい材料に応じて、変更するのが良い。特に好ましくは、 SiO_2 、又はプラズマ重合法により作成したDVS-BCB(ジビニルシロキサン-ベンゾ

シクロブテン)を用いるのが良い。又は、エッチングに不用な場合は省略することも可能である。

[0043] ここで、配線層間絶縁膜10aは、例えば、 SiO_2 、 SiC 、 SiCN 、 HSQ (ハイドロゲンシルセスキオキサン(Hydrogen Silsesquioxane))膜(例えば、Type12TM)、 MSQ (メチルシルセスキオキサン(Methyl Silsesquioxane))膜(例えば、 $\text{JSR-LKD}^{\text{TM}}$ 、 $\text{ALC-AP}^{\text{TM}}$ 、 NCS^{TM} 、 IPS^{TM} 、 HOSP^{TM})、有機ポリマー膜(SiLK^{TM} 、 Flare^{TM})、 SiOCH 、 SiOC (例えば、 $\text{Black Diamond}^{\text{TM}}$ 、 CORAL^{TM} 、 $\text{AuroraULK}^{\text{TM}}$ 、 Orion^{TM} 等)若しくはそれらに有機物を含んだ絶縁薄膜、環状有機シリカ原料を用いた分子ポア膜、それらのいずれかを複数積層した膜、それらのいずれかの膜の組成や密度を膜厚方向に変化させた膜、又はこれらのビア層間絶縁膜をUV照射して高強度化させた膜、等をその典型例として挙げることができる。

[0044] 積層構造の例としては、 SiO_2 ／ $\text{AuroraULK}^{\text{TM}}$ (=上層／下層)からなる2層構造とし、 SiO_2 をCuCMP時の $\text{AuroraULK}^{\text{TM}}$ の保護膜として使用する構造、又は、配線間容量を低減するため、 $\text{Black Diamond}^{\text{TM}}$ ／ $\text{AuroraULK}^{\text{TM}}$ (=上層／下層)を使用する構造がある。

[0045] 積層構造の例としては、 SiO_2 ／ $\text{AuroraULK}^{\text{TM}}$ ／ SiO_2 ／(=上層／中層／下層)からなる3層構造とし、上層 SiO_2 をCuCMP時の $\text{AuroraULK}^{\text{TM}}$ の保護膜として使用し、下層の SiO_2 を密着層として使用する構造がある。

[0046] その後、図4(b)に示すように、配線溝11a上にバリアメタル膜4aを形成する。ここで、バリアメタル膜4aは、スパッタ法、CVD法、又はALCVD法等を用いて形成することができる。例えば、タンタル(Ta)、窒化タンタル(TaN)、窒化チタン(TiN)、炭窒化タングステン(WCN)のような高融点金属若しくはその窒化物等、又はそれらの積層膜が使用される。特に、 Ta/TaN (=上層／下層)の積層膜を用いることが好ましい。

[0047] 次に、図4(c)に示すように、バリアメタル膜4a上に銅又は銅合金シード膜12を形成し、その後、銅又は銅合金シード膜12を電極として、電解めっき法により銅メッキ膜13を配線溝11a上に埋め込む。次に、図4(d)に示すように、酸素吸収膜14を銅メッキ膜13上に形成する。次に、図4(d)の構造(バリアメタル膜4a、銅を主成分とす

る膜12、13、酸素吸収膜14)に対し、200乃至400℃の範囲の温度で熱処理を加えることにより、酸素吸収膜14が銅メッキ膜13表面及び膜中の酸素と反応し、図4(e)に示すように、低酸素濃度銅膜15aが、バリアメタル膜4a上に形成される。

[0048] ここで、銅又は銅合金シード膜12は、銅又は銅合金ターゲットを用いたスパッタ法、又はCVD法により形成することが出来る。銅合金ターゲットに含まれる金属元素としては、アルミニウム、錫、チタン、タングステン、銀、ジルコニウム、インジウム、及びマグネシウムの中から少なくともひとつを選択することができる。特に、銅ターゲット中にアルミニウムを0.1～4.0at. %含む銅アルミニウム合金ターゲットを用いたイオナイズドスパッタリング法により、銅アルミニウム合金シード層を形成し、それらを電極として電解めっき法により銅を埋め込んで作製するのが良い。言い換えると、銅又は銅合金膜である銅を主成分とする膜15aは、室温から400℃の範囲で酸化反応の標準生成エネルギーの絶対値がバリアメタル膜4aのそれよりも大きい添加元素を固溶させた銅合金膜12をシードとした銅メッキ膜13を用いることが好ましく、添加元素を固溶させた銅合金膜12をシードとした銅メッキ膜15aにおいて、該添加元素の酸化反応の標準生成エネルギーの絶対値は、バリアメタル膜4aのそれよりも大きく、且つ、前記工程において形成する酸素吸収膜14を構成する金属のそれ以下であることが好ましい。合金シード層と電解めっき法を組み合わせる場合は、合金配線中の銅以外の金属元素濃度は合金ターゲット中の濃度以下となる。

[0049] また、銅又は銅合金シード膜上に電解メッキを行う方法ではなく、スパッタ法、又はCVD法により配線溝を埋設する方法もある。

[0050] ここで、酸素吸収膜14は、室温から400℃の範囲で酸化反応の標準生成エネルギーが負であり且つ図4(c)工程で形成されたバリアメタル膜4aよりもその絶対値が大きい材料を用いる。

[0051] 銅又は銅合金膜表面にバリアメタル膜よりも酸化反応の標準生成エネルギーが小さい酸素吸収膜を形成すると、その後の熱工程の際に、銅又は銅合金膜表面に形成されていた自然酸化膜中の酸素は、表面に形成した酸素吸収膜を構成する金属と反応するため、酸素の膜中の拡散によるバリアメタル膜表面酸化が生じない。また、熱工程の際に、銅又は銅合金膜中に不純物として含まれている酸素成分も酸素吸

収膜を構成する金属と反応するため、銅又は銅合金膜中の酸素濃度を著しく低減することが可能となる。これにより、銅又は銅合金配線5a中に含まれる粒界と、バリアメタル膜4a・4bの表面が接する部分において、バリアメタル膜4a・4bの酸化物が存在していない状態が達成される。酸素成分と反応した酸素吸収膜は、その後のCMP工程において除去される。

[0052] Ta、又は、Taとその窒化膜を積層した構造をバリアメタルとして用いる場合には、アルミニウム、チタン、マグネシウム、カルシウム、ジルコニウム、ベリリウム、ハフニウム、又はシリコン膜等を酸素吸収膜として用いることができる。Ti、又は、Tiとその窒化膜を積層した構造をバリアメタルとして用いる場合には、アルミニウム、マグネシウム、カルシウム、ジルコニウム、ベリリウム、又はハフニウム膜等を酸素吸収膜として用いることができる。酸化反応の標準生成エネルギーが負であり且つその絶対値がバリアメタル膜よりも大きい金属からなる酸素吸収膜は、その構成金属が銅又は銅合金膜に対して固溶しても固溶しなくても同様のバリアメタル酸化抑止効果を得ることが出来る。

[0053] その後、図4(f)に示すように、CMP(化学機械研磨)法により酸素吸収膜14及び低酸素濃度銅膜15aを所定の量除去し、銅又は銅合金配線5aを形成し、その上面を配線保護膜6aにより被覆する。次に、図4(g)に示すように、配線保護膜6aの上面に、ビア層間絶縁膜7、エッチストップ膜3b、 SiO_2 からなる配線層間絶縁膜10bを順次形成する。

[0054] ここで、銅又は銅合金配線5aの上面を被覆する配線保護膜6aとしては、例えばSiN膜、SiC膜、SiCN膜、SiOC膜、SiOCH膜、又はそれらに有機物を含んだ膜、有機物を主成分とする膜、及び有機物を主成分とする膜にSiOを含む膜の少なくとも一つを用いることができる。例えば、プラズマ重合法により作成したDVS-BCB(ジビニルシロキサン-ベンゾシクロブテン)膜、又はDVS-BCB化合物等でも良い。BCB化合物とはBCBと複数の気体原料を混合して成膜することで形成された化合物を意味する。これらのBCB膜を用いることで配線間の比誘電率を低減することが可能となる。

[0055] ここで、ビア層間絶縁膜7は、例えば、 SiO_2 、SiC、SiCN、HSQ(ハイドロゲンシルセスキオキサン(Hydrogen Silsesquioxane))膜(例えば、Type12TM)、MSQ(メチル

シルセスキオキサン(Methyl Silsesquioxane))膜(例えば、JSR-LKDTM、ALCAPTM、NCSTM、IPSTM、HOSPTM)、有機ポリマー膜(SiLKTM、FlareTM)、SiOCH、SiOC(例えば、Black DiamondTM、CORALTM、AuroraULKTM、OrionTM等)若しくはそれらに有機物を含んだ絶縁薄膜、環状有機シリカ原料を用いた分子ポア膜、それらのいずれかを複数積層した膜、それらのいずれかの膜の組成や密度を膜厚方向に変化させた膜、又はこれらのビア層間絶縁膜をUV照射して高強度化させた膜、等をその典型例として挙げることができる。

[0056] ここでエッチストップ膜3bは、例えばSiO₂膜、SiN膜、SiC膜、SiCN膜、SiOC膜、SiOCH膜、又はそれらに有機物を含んだ膜、有機物を主成分とする膜、及び有機物を主成分とする膜にSiOを含む膜の少なくとも一つを用いることができる。これらの膜はデュアルダマシン形状の配線溝、及びビアホールの加工性を向上するために備えられた膜であり、加工したい材料に応じて、変更するのが良い。特に好ましくは、SiO₂、又はプラズマ重合法により作成したDVS-BCB(ジビニルシロキサン-ベンゾシクロブテン)を用いるのが良い。又は、エッチングに不用な場合は省略することも可能である。

[0057] ここで、層間絶縁膜10bは、例えば、SiO₂、SiC、SiCN、HSQ(ハイドロゲンシルセスキオキサン(Hydrogen Silsesquioxane))膜(例えば、Type12TM)、MSQ(メチルシルセスキオキサン(Methyl Silsesquioxane))膜(例えば、JSR-LKDTM、ALCAPTM、NCSTM、IPSTM、HOSPTM)、有機ポリマー膜(SiLKTM、FlareTM)、SiOCH、SiOC(例えば、Black DiamondTM、CORALTM、AuroraULKTM、OrionTM等)若しくはそれらに有機物を含んだ絶縁薄膜、環状有機シリカ原料を用いた分子ポア膜、それらのいずれかを複数積層した膜、それらのいずれかの膜の組成や密度を膜厚方向に変化させた膜、又はこれらのビア層間絶縁膜をUV照射して高強度化させた膜、等をその典型例として挙げることができる。

[0058] 積層構造の例としては、SiO₂/AuroraULKTM(=上層/下層)からなる2層構造とし、SiO₂をCuCMP時のAuroraULKTMの保護膜として使用する構造、又は、配線間容量を低減するため、Black DiamondTM/AuroraULKTM(=上層/下層)を使用する構造がある。

- [0059] 積層構造の例としては、 $\text{SiO}_2/\text{AuroraULK}^{\text{TM}}/\text{SiO}_2$ (=上層/中層/下層) からなる3層構造とし、上層 SiO_2 をCuCMP時のAuroraULKTMの保護膜として使用し、下層の SiO_2 を密着層として使用する構造がある。
- [0060] 次に、図4(h)に示すように、デュアルダマシン法によりビアホール11c及び配線溝11bを形成する。その後、図4(i)に示すように、ビアホール11c及び配線溝11bの上にバリアメタル膜4bを形成し、その上に低酸素濃度銅膜15bを形成する。低酸素濃度銅膜15b上には、低酸素濃度銅膜15bを形成するために用いた酸素吸収膜14が積層されている。以上の形成には下層配線(15a、14)と同様の方法、材料を用いる。
- [0061] 次に、CMPによって酸素吸収膜14及び低酸素濃度銅膜15bを所定の量除去し、銅又は銅合金配線5bを形成した後、上面を配線保護膜6bにより被覆する。
- [0062] ここで、銅又は銅合金配線5bの上面を被覆する配線保護膜6bとしては、例えばSiN膜、SiC膜、SiCN膜、SiOC膜、SiOCH膜、又はそれらに有機物を含んだ膜、有機物を主成分とする膜、及び有機物を主成分とする膜にSiOを含む膜の少なくとも一つを用いることができる。例えば、プラズマ重合法により作成したDVS-BCB(ジビニルシロキサン-ベンゾシクロブテン)膜、又はDVS-BCB化合物等でも良い。BCB化合物とはBCBと複数の気体原料を混合して成膜することで形成された化合物を意味する。これらのBCB膜を用いることで配線間の比誘電率を低減することが可能となる。
- [0063] 以上の配線構造を用いることにより、銅又は銅合金配線5a・5b中の粒界とバリアメタル膜4a・4bとの接する部分でのバリアメタルの酸化を防止することが可能となる。これにより、銅又は銅合金配線5a・5bとバリアメタル膜4a・4bとの密着性が向上するため、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させることができる。
- [0064] なお、本発明は、ダマシン配線溝の加工方法により限定されるものではない。
- [0065] (第2の実施形態)
- 本発明の第2の実施形態の配線構造について図5を参照して説明する。本発明の第2の実施形態は、本発明をシングルダマシン配線に適用した形態である。

[0066] 図5に示すように、本発明の第2の実施形態の配線構造では、半導体素子が形成された(図示略)半導体基板1上に層間絶縁膜2、エッチストップ膜3a、が積層されており、その上部にシングルダマシン法によりバリアメタル膜4aに囲まれた銅又は銅合金配線5aが形成され、配線上面を配線保護膜6aにより覆われた配線構造が形成されている。その上層には、ビア層間絶縁膜7、ビア層ハードマスク9が積層されており、その中にシングルダマシン法によりビアが形成されている。ビアは、バリアメタル膜4cに囲まれた銅又は銅合金ビア5cから成る。その上層には、シングルダマシン法により形成された配線があり、その配線は、バリアメタル膜4bに囲まれた銅又は銅合金配線5bで形成されている。銅又は銅合金配線5bの表面は、配線保護膜6bにより覆われている。銅又は銅合金配線5a・5b、銅又は銅合金ビア5c中に含まれる粒界と、バリアメタル膜4a・4b・4cの表面が接する部分において、バリアメタル膜4a・4b・4cの酸化物が存在していない。更に、銅又は銅合金配線5a・5b、銅又は銅合金ビア5c中に含有される酸素濃度がバリアメタルとの界面領域を除いた配線内部において $4 \times 10^{18} \text{ atoms/cm}^3$ 以下である。

[0067] 銅合金配線が、添加元素を固溶させた銅合金シード膜をシードとして形成した銅メッキ膜により形成されている場合は、上記の特徴に加えて、銅合金シード膜とメッキ膜界面で酸素濃度にピークが存在し、更に、その界面を境界として、銅合金膜の銅合金シード膜領域で添加元素濃度が高く、銅メッキ膜領域では添加元素濃度が低い。

[0068] 以上の配線構造を用いると、銅又は銅合金配線5a・5b、銅又は銅合金ビア5cとバリアメタル膜4a・4b・4cとの密着性を向上させ、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させることが可能となる。即ち、銅又は銅合金配線5a・5b、銅又は銅合金ビア5c中に含まれる粒界と、バリアメタル膜4a・4b・4cの表面が接する部分において、バリアメタル膜4a・4bの酸化物が存在していないため、銅合金配線5a・5b、銅又は銅合金ビア5cとバリアメタル膜4a・4b・4cとの密着性が向上し、ストレスマイグレーションとエレクトロマイグレーションの原因となる界面における銅又は銅合金配線金属の拡散の活性化エネルギーを向上させることができ、配線信頼性の著しい向上が得られる。ストレスマイグレーションの原因となる応力を駆動力とした

銅中の空孔拡散は、銅と他の材料の界面が経路となるため、密着性向上はストレスマイグレーション耐性向上につながる。また、銅又は銅合金配線5a・5b、銅又は銅合金ビア5c中の酸素濃度を下げること、銅原子のイオン化が抑制される。これにより、イオンの電界ドリフト等による物質移動を抑制してエレクトロマイグレーション耐性が向上する。室温から400℃の範囲で酸化反応の標準生成エネルギーの絶対値がバリアメタル膜のそれよりも大きい添加元素を固溶させた銅合金膜をシードとした銅メッキ膜を行うことで銅合金膜を得る場合には、銅合金シードの表面で酸素が捕捉される為、更に銅とバリアメタル界面における酸化を抑制する効果がある。このため、銅合金シード膜とメッキ膜界面で酸素濃度にピークが存在し、更に、その界面を境界として、銅合金膜の銅合金シード膜領域で添加元素濃度が高く、銅メッキ膜領域では添加元素濃度が低くなっている。但し、銅合金膜を用いた場合の膜中の金属添加元素は配線抵抗の上昇に大きく寄与し、更に、メッキ膜中へ拡散した金属添加元素は膜中で酸素原子と結合して、熱処理を加えてもメッキ膜中の酸素濃度低減を抑制する（実施例2参照）。これらの理由から、金属添加元素濃度を必要以上に高めないことが望まれる。

- [0069] 本構造は、製造物からも容易に確認できる。DRAM (Dynamic Random Access Memory)、SRAM (Static Random Access Memory)、フラッシュメモリ、FRAM (Ferro Electric Random Access Memory)、MRAM (Magnetic Random Access Memory)、若しくは抵抗変化型メモリ等のようなメモリ回路を有する半導体製品、マイクロプロセッサ等の論理回路を有する半導体製品、それらを同時に掲載した混載型の半導体製品、又はそれらの半導体装置を複数積層したSIP (Silicon in package) 等において、少なくとも一部に多層配線を有する場合、金属配線中の不純物濃度を測定することで確認できる。具体的には、所定の箇所を選んでSIMS (Second Ion Mass Spectroscopy) 分析をすることで酸素元素濃度を測定することにより判定できる。バリアメタルの酸化物が存在しない場合には、バリアメタルと銅又は銅合金界面において、酸素濃度プロファイルにはピーク、又は変曲点が存在せず、単調に減少又は増加するプロファイルとなるが、バリアメタルの酸化物が存在する場合には、バリアメタルと銅又は銅合金界面において、酸素濃度プロファイルにピーク、又は変曲点が存在し、単調

増加や単調減少するプロファイルではなくなる。SIMS分析による深さ方向分析においては、スパッタを行いながら測定を行うため、界面として検出される部分は実際の構造のように急峻な濃度勾配とならないため、上記のようにプロファイルの変化によって界面領域及び、バリアメタル酸化の有無を判定する必要がある。又は、半導体製品を断面方向に切り出したTEMの観察像のコントラストにより、銅又は銅合金配線中の粒界とバリアメタル膜の接する部分におけるバリアメタル膜の酸化の有無を視認できる。これは、銅又は銅合金の表面から酸素が膜中を拡散する際、粒内よりも粒界における酸素の拡散係数が大きいためである。このため、銅粒界とバリアメタルが接する部分ではバリアメタルの酸化が早く進行するため、TEM観察像等において確認しやすい。

[0070] 次に、第2の実施形態の半導体装置の製造方法について、図6に示す配線断面図を参照しながら説明する。

[0071] まず、図6(a)に示すように、半導体素子が形成された(図示略)半導体基板1上に SiO_2 からなる層間絶縁膜2、 SiCN からなるエッチストップ膜3a、 SiO_2 からなる配線層間絶縁膜10a、が積層されており、配線層間絶縁膜10a中にダマシン法により配線溝11aを形成する。

[0072] ここでエッチストップ膜3aは、例えば SiO_2 膜、 SiN 膜、 SiC 膜、 SiCN 膜、 SiOC 膜、 SiOCH 膜、又はそれらに有機物を含んだ膜、有機物を主成分とする膜、及び有機物を主成分とする膜に SiO を含む膜の少なくとも一つを用いることができる。これらの膜はデュアルダマシン形状の配線溝、及びビアホールの加工性を向上するために備えられた膜であり、加工したい材料に応じて、変更するのが良い。特に好ましくは、 SiO_2 、又はプラズマ重合法により作成したDVS-BCB(ジビニルシロキサン-ベンゾシクロブテン)を用いるのが良い。又は、エッチングに不用な場合は省略することも可能である。

[0073] ここで、配線層間絶縁膜10aは、例えば、 SiO_2 、 SiC 、 SiCN 、HSQ(ハイドロゲンシルセスキオキサン(Hydrogen Silsesquioxane))膜(例えば、Type12TM)、MSQ(メチルシルセスキオキサン(Methyl Silsesquioxane))膜(例えば、JSR-LKDTM、ALC APTM、NCSTM、IPSTM、HOSPTM)、有機ポリマー膜(SiLKTM、FlareTM)、 SiOCH

、SiOC(例えば、Black DiamondTM、CORALTM、AuroraULKTM、OrionTM等)若しくはそれらに有機物を含んだ絶縁薄膜、環状有機シリカ原料を用いた分子ポア膜、それらのいずれかを複数積層した膜、それらのいずれかの膜の組成や密度を膜厚方向に変化させた膜、又はこれらのビア層間絶縁膜をUV照射して高強度化させた膜、等をその典型例として挙げることができる。

[0074] 積層構造の例としては、 SiO_2 ／AuroraULKTM(=上層／下層)からなる2層構造とし、 SiO_2 をCuCMP時のAuroraULKTMの保護膜として使用する構造、又は配線間容量を低減するため、Black DiamondTM／AuroraULKTM(=上層／下層)を使用する構造がある。

[0075] 積層構造の例としては、 SiO_2 ／AuroraULKTM／ SiO_2 (=上層／中層／下層)からなる3層構造とし、上層 SiO_2 をCuCMP時のAuroraULKTMの保護膜として使用し、下層の SiO_2 を密着層として使用する構造がある。

[0076] その後、図6(b)に示すように、配線溝11a上にバリアメタル膜4aを形成する。ここで、バリアメタル膜4aは、スパッタ法、CVD法、又はALCVD法等を用いて形成することができる。例えば、タンタル(Ta)、窒化タンタル(TaN)、窒化チタン(TiN)、炭窒化タングステン(WCN)のような高融点金属若しくはその窒化物等、又はそれらの積層膜が使用される。特に、Ta／TaN(=上層／下層)の積層膜を用いることが好ましい。

[0077] 次に、図6(c)に示すように、バリアメタル膜4a上に銅又は銅合金シード膜12を形成し、その後、銅又は銅合金シード膜12を電極として、電解めっき法により銅メッキ膜13を配線溝11a上に埋め込む。次に、図6(d)に示すように、酸素吸収膜14を銅メッキ膜13上に形成する。次に、図6(d)の構造(バリアメタル膜4a、銅を主成分とする膜12、13、酸素吸収膜14)に対し、200乃至400℃の範囲の温度で熱処理を加えることにより、酸素吸収膜14が銅メッキ膜13表面及び膜中の酸素と反応し、図6(e)に示すように、低酸素濃度銅膜15aが、バリアメタル膜4a上に形成される。

[0078] ここで、銅又は銅合金シード膜12は、銅又は銅合金ターゲットを用いたスパッタ法、又はCVD法により形成することが出来る。銅合金ターゲットに含まれる金属元素としては、アルミニウム、錫、チタン、タングステン、銀、ジルコニウム、インジウム、及びマ

グネシウムの中から少なくともひとつを選択することができる。特に、銅ターゲット中にアルミニウムを0.1～4.0at. %含む銅アルミニウム合金ターゲットを用いたイオナイズドスパッタリング法により、銅アルミニウム合金シード層を形成し、それらを電極として電解めっき法により銅を埋め込んで作製するのが良い。言い換えると、銅を主成分とする膜15aは、室温から400℃の範囲で酸化反応の標準生成エネルギーの絶対値がバリアメタル膜4aのそれよりも大きい添加元素を固溶させた銅合金膜12をシードとした銅メッキ膜13を用いることが好ましく、添加元素を固溶させた銅合金膜12をシードとした銅メッキ膜15aにおいて、該添加元素の酸化反応の標準生成エネルギーの絶対値は、バリアメタル膜4aのそれよりも大きく、且つ、前記工程において形成する酸素吸収膜14を構成する金属のそれ以下であることが好ましい。合金シード層と電解めっき法を組み合わせる場合は、合金配線中の銅以外の金属元素濃度は合金ターゲット中の濃度以下となる。

- [0079] また、銅又は銅合金シード膜上に電解メッキを行う方法ではなく、スパッタ法、又はCVD法により配線溝を埋設する方法もある。
- [0080] ここで、酸素吸収膜14は、室温から400℃の範囲で酸化反応の標準生成エネルギーが負であり且つ図6(c)工程で形成されたバリアメタル膜4aよりもその絶対値が大きい材料を用いる。
- [0081] 銅又は銅合金膜表面にバリアメタル膜よりも酸化反応の標準生成エネルギーが小さい酸素吸収膜を形成すると、その後の熱工程の際に、銅又は銅合金膜表面に形成されていた自然酸化膜中の酸素は、表面に形成した酸素吸収膜を構成する金属と反応するため、酸素の膜中の拡散によるバリアメタル膜表面酸化が生じない。また、熱工程の際に、銅又は銅合金膜中に不純物として含まれている酸素成分も酸素吸収膜を構成する金属と反応するため、銅又は銅合金膜中の酸素濃度を著しく低減することが可能となる。これにより、銅又は銅合金配線5a中に含まれる粒界と、バリアメタル膜4a・4bの表面が接する部分において、バリアメタル膜4a・4bの酸化物が存在していない状態が達成される。酸素成分と反応した酸素吸収膜は、その後のCMP工程において除去される。
- [0082] Ta、又はTaとその窒化膜を積層した構造をバリアメタルとして用いる場合には、ア

ルミニウム、チタン、マグネシウム、カルシウム、ジルコニウム、ベリリウム、ハフニウム、又はシリコン膜等を酸素吸収膜として用いることができる。Ti、又はTiとその窒化膜を積層した構造をバリアメタルとして用いる場合には、アルミニウム、マグネシウム、カルシウム、ジルコニウム、ベリリウム、又はハフニウム膜等を酸素吸収膜として用いることができる。酸化反応の標準生成エネルギーが負であり且つバリアメタル膜よりもその絶対値が大きい金属からなる酸素吸収膜は、その構成金属が銅又は銅合金膜に対して固溶しても固溶しなくても同様のバリアメタル酸化抑止効果を得ることが出来る。

[0083] その後、図6 (f)に示すように、CMP (化学機械研磨) 法により酸素吸収膜14及び低酸素濃度銅膜15aを所定の量除去し、銅又は銅合金配線5aを形成し、その上面に配線保護膜6a、ビア層間絶縁膜7を順次形成する。

[0084] ここで、銅又は銅合金配線5aの上面を被覆する配線保護膜6aとしては、例えばSiN膜、SiC膜、SiCN膜、SiOC膜、SiOCH膜、又はそれらに有機物を含んだ膜、有機物を主成分とする膜、及び有機物を主成分とする膜にSiOを含む膜の少なくとも一つを用いることができる。例えば、プラズマ重合法により作成したDVS-BCB (ジビニルシロキサン-ベンゾシクロブテン) 膜、又はDVS-BCB化合物等でも良い。BCB化合物とはBCBと複数の気体原料を混合して成膜することで形成された化合物を意味する。これらのBCB膜を用いることで配線間の比誘電率を低減することが可能となる。

[0085] ここで、ビア層間絶縁膜7は、例えば、 SiO_2 、SiC、SiCN、HSQ (ハイドロゲンシルセスキオキサン (Hydrogen Silsesquioxane)) 膜 (例えば、Type12TM)、MSQ (メチルシルセスキオキサン (Methyl Silsesquioxane)) 膜 (例えば、JSR-LKDTM、ALCAPTM、NCSTM、IPSTM、HOSPTM)、有機ポリマー膜 (SiLKTM、FlareTM)、SiOCH、SiOC (例えば、Black DiamondTM、CORALTM、AuroraULKTM、OrionTM等) 若しくはそれらに有機物を含んだ絶縁薄膜、環状有機シリカ原料を用いた分子ポア膜、それらのいずれかを複数積層した膜、それらのいずれかの膜の組成や密度を膜厚方向に変化させた膜、又はこれらのビア層間絶縁膜をUV照射して高強度化させた膜、等をその典型例として挙げることができる。

[0086] 次に、図6 (g)に示すように、ビアホール11cを形成し、その内部に、バリアメタル膜

4cと、低酸素濃度銅膜15cを形成する。低酸素濃度銅膜15cは、下層配線と同様、酸素吸収膜を上面に形成した後に熱処理を加えて形成する。その後、図6(h)に示すように、CMP(化学機械研磨)法により酸素吸収膜14及び低酸素濃度銅膜15cを所定の量除去し、銅又は銅合金ビア5cを形成する。

[0087] 次に、図6(i)に示すように、エッチストップ膜3b、配線層間絶縁膜10bを順次形成し、その内部に、バリアメタル膜4bと、低酸素濃度銅膜15bを形成する。低酸素濃度銅膜15bは、下層配線と同様、酸素吸収膜を上面に形成した後に熱処理を加えて形成する。

[0088] ここで、層間絶縁膜10b、は、例えば、 SiO_2 、 SiC 、 SiCN 、 HSQ (ハイドロゲンシルセスキオキサン(Hydrogen Silsesquioxane))膜(例えば、Type12TM)、 MSQ (メチルシルセスキオキサン(Methyl Silsesquioxane))膜(例えば、 $\text{JSR-LKD}^{\text{TM}}$ 、 ALCAP^{TM} 、 NCS^{TM} 、 IPS^{TM} 、 HOSP^{TM})、有機ポリマー膜(SiLK^{TM} 、 Flare^{TM})、 SiOCH 、 SiOC (例えば、 $\text{Black Diamond}^{\text{TM}}$ 、 CORAL^{TM} 、 $\text{AuroraULK}^{\text{TM}}$ 、 Orion^{TM} 等)若しくはそれらに有機物を含んだ絶縁薄膜、環状有機シリカ原料を用いた分子ポーア膜、それらのいずれかを複数積層した膜、それらのいずれかの膜の組成や密度を膜厚方向に変化させた膜、又はこれらのビア層間絶縁膜をUV照射して高強度化させた膜、等をその典型例として挙げる事ができる。

[0089] 積層構造の例としては、 $\text{SiO}_2/\text{AuroraULK}^{\text{TM}}$ (=上層/下層)からなる2層構造とし、 SiO_2 をCuCMP時の $\text{AuroraULK}^{\text{TM}}$ の保護膜として使用する構造、又は配線間容量を低減するため、 $\text{Black Diamond}^{\text{TM}}/\text{AuroraULK}^{\text{TM}}$ (=上層/下層)を使用する構造がある。

[0090] 積層構造の例としては、 $\text{SiO}_2/\text{AuroraULK}^{\text{TM}}/\text{SiO}_2$ (=上層/中層/下層)からなる3層構造とし、上層 SiO_2 をCuCMP時の $\text{AuroraULK}^{\text{TM}}$ の保護膜として使用し、下層の SiO_2 を密着層として使用する構造がある。

[0091] 次に、CMPによって酸素吸収膜及び低酸素濃度銅膜15bを所定の量除去し、銅又は銅合金配線5bを形成した後、上面を SiCN からなる配線保護膜6bにより被覆する。

[0092] 以上の配線構造を用いることにより、銅又は銅合金配線5a・5b及び銅又は銅合金

ビア5c中の粒界とバリアメタル膜4a・4b・4cとの接する部分でのバリアメタルの酸化を防止することが可能となる。これにより、銅又は銅合金配線5a・5b及び銅合金ビア5cとバリアメタル膜4a・4b・4cとの密着性が向上するため、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させることができる。なお、ダマシン配線溝の加工方法は、本発明を限定するものではない。

実施例 1

[0093] 本発明の実施例について図7を用いて説明する。図7は、図4(e)及び図6(e)に示した製造工程において、バリアメタル膜としてTa/TaNの積層膜を形成し、銅シード膜、銅メッキ膜、厚さ3nmのAl薄膜から成る酸素吸収膜をその上面に順次形成し、350℃での加熱を実施した際の膜中の酸素濃度プロファイルを示している。また、比較例として、酸素吸収膜を形成せずに加熱を実施した従来構造における酸素濃度プロファイルも同時に示している。なお、深さ(Depth)の浅い方がCuメッキ膜側である。ここでは、シリコン基板上に形成したシリコン酸化膜上にバリアメタル膜を形成した場合であり、酸素濃度プロファイルは基板裏面側からSIMS分析法により求めた。このため、バリアメタル膜内部に酸素が検出されているが、これは下地シリコン酸化膜からのものであり、バリアメタル膜内部には酸素は存在しないことが、確認されている。

[0094] 従来構造の配線では、Ta膜とCu界面で、酸素濃度プロファイルに変曲点が存在し、界面部分での酸素濃度が増大している。即ち、Ta膜の酸化が確認されている。一方、本願発明による酸素吸収膜を用いた構造では、Ta膜とCu界面での酸素濃度プロファイルには変曲点が存在せず、単調な変化となっている。即ち、Ta膜が酸化していないことが確認された。なお、従来構造におけるTa膜とCu界面の酸素濃度プロファイルの変曲点では、酸素濃度が 10^{20} atom/cm³以上の値に増大している。図8に、図7と同様の構造における銅膜中のアルミニウム濃度プロファイルを裏面からのSIMS分析により分析した結果を示している。なお、深さ(Depth)の浅い方がCuメッキ膜側である。銅膜上面に形成した厚さ3nmのアルミニウムからなる酸素吸収膜は、350℃での加熱によってもバリアメタル膜近傍(バリアメタル膜から300nmの範囲)の銅膜中へ拡散しておらず、後の工程で行われるCMPで除去されずに配線として残

る銅部分にはアルミニウムが含有されない。このため、本実施例では、従来構造と比較して配線抵抗の上昇は認められなかった。図9は、図7及び図8に示したSIMSプロファイルから基板裏面酸素の影響を排除した場合の酸素及び添加元素のプロファイルを模式的に示したものである。アルミニウムの厚さが厚い場合は、酸素との結合に必要とされる以上のAlが存在するため、銅膜中へAlが拡散し、配線抵抗が上昇するほか、カーケンドール効果により銅膜中、特に微細ビア内にボイドが生じるため、本実施例のようにAlの厚さを10nm以下(100 Å (オングストローム) 以下)とすることが重要である。

- [0095] 以上の製造方法による配線構造を用いることによって、配線抵抗を上昇させることなくエレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させることができた。

実施例 2

- [0096] 本発明の実施例について図10を用いて説明する。図10は、図4(e)及び図6(e)に示した製造工程において、バリアメタル膜としてTa/TaNの積層膜を形成し、銅アルミニウム合金シード膜、銅メッキ膜、Alの薄膜から成る酸素吸収膜をその上面に順次形成し、350℃での加熱を実施した際の膜中の酸素濃度プロファイルを示している。また、比較例として、酸素吸収膜を形成せずに加熱を実施した従来構造における酸素濃度プロファイルも同時に示している。なお、深さ(Depth)の浅い方がCuメッキ膜側である。ここでは、シリコン基板上に形成したシリコン酸化膜上にバリアメタル膜を形成した場合であり、酸素濃度プロファイルは基板裏面側からSIMS分析法により求めた。このため、バリアメタル膜内部に酸素が検出されているが、これは下地シリコン酸化膜からのものであり、バリアメタル膜内部には酸素は存在しないことが、確認されている。図11に、図10と同様の構造における銅膜中のアルミニウム濃度プロファイルを、表面側からのSIMS分析により測定した結果を示している。なお、深さ(Depth)の浅い方がCuメッキ膜側である。図12は、図10及び図11に示したSIMSプロファイルから基板裏面酸素の影響を排除した場合の酸素及び添加元素のプロファイルを模式的に示したものである。

- [0097] 従来構造の配線では、図10から明らかなようにTa膜とCu界面で酸素濃度プロファ

イルに変曲点が存在し、界面部分での酸素濃度が増大している。即ち、Ta膜の酸化が確認されている。一方、本願発明による酸素吸収膜を用いた構造では、Ta膜とCu界面での酸素濃度プロファイルには変曲点が存在せず、単調な変化となっている。即ち、Ta膜が酸化していないことが確認された。また、本実施例では銅アルミニウム合金膜をシードとして用いていることから、従来構造でも本発明構造でもシード膜表面で酸素が捕捉されているが、従来構造における銅合金膜中の酸素濃度は、図7に示した銅膜を用いた場合の従来構造における銅膜中の酸素濃度と比較して高い値を示している。これは、銅合金膜中では、金属添加元素と酸素原子の結合により、熱処理を加えても銅膜中の酸素が減少しにくいためである。この銅メッキ膜中の酸素濃度は、従来構造の配線では $4 \times 10^{18} \text{ atom/cm}^3$ 以上の領域が存在するが、本願発明による酸素吸収膜を用いた構造では、 $4 \times 10^{18} \text{ atom/cm}^3$ 以下の酸素濃度と明らかに減少しており、銅アルミニウム合金膜中の酸素もアルミニウムからなる酸素吸収膜により吸収できることが明らかになった。本発明構造においては、図11から明らかに銅アルミニウム合金膜をシードとして用いているため、シード膜のあるバリア近傍の領域でアルミニウム濃度が高く、銅メッキ膜中でアルミニウム濃度が低い。この銅中の添加元素濃度の変化は、図10、図11及びそれらから導いた酸素若しくは添加元素の濃度プロファイルを示した図12から判断されるように、銅メッキ膜領域と銅合金シード膜領域の界面での酸素ピークを境に発生している。なお、本実施例においては、銅アルミニウムシード膜領域でのアルミニウム濃度は $10^{19} \text{ atom/cm}^3$ 台であり、銅メッキ膜領域においては、 $10^{18} \text{ atom/cm}^3$ 台である。この濃度は、銅配線の抵抗を必要以上に上昇させないためと、銅合金膜中の金属添加元素と酸素の結合により、銅合金膜中の酸素濃度が必要以上に高くない値として決めている。図13に、本発明構造と従来構造の配線を用いて行ったストレスマイグレーション試験(150℃保管)における100nm φ (直径)ビアチェーンパターン(上層配線及び下層配線幅3.0 μm)の不良発生率保管時間依存性を示す。初期抵抗よりも5%以上抵抗上昇したチップを不良とした。この結果が示すように、上記のような特徴を持つ本実施例における配線構造では、従来構造よりもストレスマイグレーション不良発生率を抑制することができた。

[0098] なお、合金シード膜より銅膜中に拡散させる添加元素と酸素吸収膜の原子種との組み合わせに関し、酸素吸収膜を構成する原子は室温から400℃の範囲で酸化反応の標準生成エネルギーが負であり且つバリアメタルを構成する原子よりもその絶対値が大きいことは必要条件であるが、更に添加元素よりもその絶対値が大きいか又は同等であることが望ましい。例えば、上記第2の実施例に記載したごとく添加元素をAlとした場合、酸素吸収膜としてはAl、Mg、Ca、Zr、Be、又はHf等が望ましい。また、添加元素をSn又はMnとした場合では、酸素吸収膜としてはAl、Ti、Mg、Ca、Zr、Be、又はHf等が望ましい。

実施例 3

[0099] 本発明を実施した半導体装置の例を、図14に示す配線断面図により説明する。第1の実施形態において記述した半導体装置において、図4(h)を用いて説明されるビアホール11c及び配線溝11bをデュアルダマシン法により加工する工程において、エッチストップ膜3bを用いずに加工することによって、図14に示す構造の半導体装置を得ることができた。

[0100] 以上の配線構造を用いることによって、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させると共に、配線の実効的な誘電率を低減し、配線間の寄生容量を低減することができた。

実施例 4

[0101] 第1の実施形態において記述した図4(j)の断面を有する半導体装置において、配線保護膜6a・6bとして、プラズマ重合法により作成したDVS-BCB(ジビニルシロキサン-ベンゾシクロブテン)膜を用いることにより、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させると共に、配線の実効的な誘電率を低減し、配線間の寄生容量を低減することができた。

[0102] DVS-BCB膜は、配線保護膜としては有機成分を多く含み、銅又は銅合金との密着性がSiを主成分とする膜よりも劣るため、配線上に形成する際、密着性を向上させるために銅又は銅合金表面をシリサイド化する処理を用いることがある。このとき、銅又は銅合金配線表面から内部を拡散したシリコンがバリアメタル膜表面まで拡散すると、従来技術ではバリアメタル表面においてシリコンの酸化物が形成され、これが配

線の信頼性を大きく損なうことが発明者らの検討により明らかになっている。このため、シリサイド化処理を用いたDVS-BCB膜に本発明を適用することにより、更に配線の信頼性を向上させることができた。

実施例 5

[0103] 本発明を実施した半導体装置の例を、図15に示す配線断面図により説明する。第1の実施形態において記述した半導体装置において、図4(a)及び(h)を用いて説明される配線溝11a、ビアホール11c及び配線溝11bをダマシン法により加工する工程において、プラズマ重合法により作成したDVS-BCB(ジビニルシロキサン-ベンゾシクロブテン)膜をそれらの側壁を保護する側壁保護膜16a、16c、16bとして形成することにより、図15に示す構造の半導体装置を得ることができた。

[0104] 以上の配線構造を用いることによって、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させると共に、層間絶縁膜側壁の保護による配線間リーク低減の効果を得ることができた。特に、配線層間膜10a、10b、及びビア層間膜7の少なくとも一部として、AuroraULKTMのような、ポーラス膜を用いる場合に、顕著な効果を得ることができた。

実施例 6

[0105] 本発明を実施した半導体装置の例を、図16に示す配線断面図により説明する。第1の実施形態又は実施例4において記述した図4(j)に示す配線構造の、配線層間絶縁膜10a及び10bとして、ポーラス膜であるAuroraULKTMと、配線層ハードマスクのSiO₂の積層構造(図16中では配線層ハードマスクを17a及び17bとで示す)を用い、ビア層間絶縁膜7には、Black DiamondTM又はAuroraULKTMを用いることにより、図16に示す構造の半導体装置を得ることができた。

[0106] 以上の配線構造を用いることによって、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させると共に、SiO₂よりも比誘電率の低い、AuroraULKTM又はBlack DiamondTMを用いることで、配線の実効的な誘電率を低減し、配線間の寄生容量を低減することができた。

実施例 7

[0107] 実施例6において記述した図16の、配線層ハードマスク17a及び17bとしてBlack

DiamondTM膜を用い、ビア層間絶縁膜7には、AuroraULKTMを用いることにより、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させると共に、配線の実効的な誘電率を低減し、配線間の寄生容量を低減することができた。

実施例 8

[0108] 本発明を実施した半導体装置の例を、図17に示す配線断面図により説明する。実施例3において記述した図14の、配線層間絶縁膜4a及び4bとして、ポーラス膜であるAuroraULKTMと、配線層ハードマスクのSiO₂の積層構造(図17中では配線層ハードマスクを17a及び17bと示す)を用い、ビア層間絶縁膜7にも、AuroraULKTMを用いることにより、図17に示す構造の半導体装置を得ることができた。

[0109] 以上の配線構造を用いることによって、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させると共に、配線の実効的な誘電率を低減し、配線間の寄生容量を低減することができた。

実施例 9

[0110] 本発明を実施した半導体装置の例を、図18に示す配線断面図により説明する。実施例6において記述した図16の配線構造の、配線及びビアの側壁に対し、プラズマ重合法により作成したDVS-BCB(ジビニルシロキサン-ベンゾシクロブテン)膜を、側壁保護膜16a、16c、16bとして形成することにより、図18に示す構造の半導体装置を得ることができた。

[0111] 以上の配線構造を用いることによって、エレクトロマイグレーション耐性及びストレス誘起ボイド耐性を向上させると共に、層間絶縁膜側壁及び、配線層間絶縁膜とハードマス界面の保護による配線間リーク低減の効果を得ることができた。

実施例 10

[0112] 本発明を実施した半導体装置の例を、図19に示す配線断面図により説明する。第2の実施の形態において記述した図6(j)の、配線層間絶縁膜10a及び10bとして、ポーラス膜であるAuroraULKTMと、配線層ハードマスクのSiO₂の積層構造(図19中では配線層ハードマスクを17a及び17bと示す)を用い、ビア層間絶縁膜7には、Black DiamondTMを用いることにより、図19に示す構造の半導体装置を得ることができた。

- [0113] 以上の配線構造を用いることによって、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させると共に、 SiO_2 よりも比誘電率の低い、AuroraULK™及びBlack Diamond™を用いることで、配線の実効的な誘電率を低減し、配線間の寄生容量を低減することができた。

実施例 11

- [0114] 本発明を実施した半導体装置の例を、図20に示す配線断面図により説明する。実施例10において記述した図19の配線構造の、配線側壁に対し、プラズマ重合により作成したDVS-BCB(ジビニルシロキサン-ベンゾシクロブテン)膜を、側壁保護膜16a、16bとして形成することにより、図20に示す構造の半導体装置を得ることができた。

- [0115] 以上の配線構造を用いることによって、エレクトロマイグレーション耐性及びストレスマイグレーション耐性を向上させると共に、層間絶縁膜側壁及び、配線層間絶縁膜とハードマスク界面の保護による配線間リーク低減の効果を得ることができた。

産業上の利用可能性

- [0116] 本発明は、銅を主成分とする銅合金を配線材に用いた配線構造で構成される多層配線の配線構造とその製造方法に関するものであれば、あらゆるものに適用することが可能であり、その利用の可能性において何ら限定するものではない。
- [0117] 幾つかの好適な実施の形態及び実施例に関連付けして本発明を説明したが、これら実施の形態及び実施例は単に実例を挙げて発明を説明するためのものであって、本発明を限定するものではない。
- [0118] 例えば本発明者によってなされた発明の背景となった利用分野であるCMOS回路を有する半導体製造装置技術に関して詳しく説明したが、本発明はそれに限定されるものではなく、例えば、DRAM(Dynamic Random Access Memory)、SRAM(Static Random Access Memory)、フラッシュメモリ、FRAM(Ferro Electric Random Access Memory)、MRAM(Magnetic Random Access Memory)、抵抗変化型メモリ等のようなメモリ回路を有する半導体製品、マイクロプロセッサ等の論理回路を有する半導体製品、又はそれらを同時に掲載した混載型の半導体製品にも適用することができる。また、本発明は少なくとも一部に埋め込み型合金配線構造を有する半導体装置

、電子回路装置、光回路装置、量子回路装置、及びマイクロマシン等にも適用することができる。

[0119] 本発明は、本願請求の範囲の記載に基づく技術的範囲において、種々の変形が可能であり、本発明の技術的範囲は、何ら本発明の実施形態及び実施例により限定されるものではない。

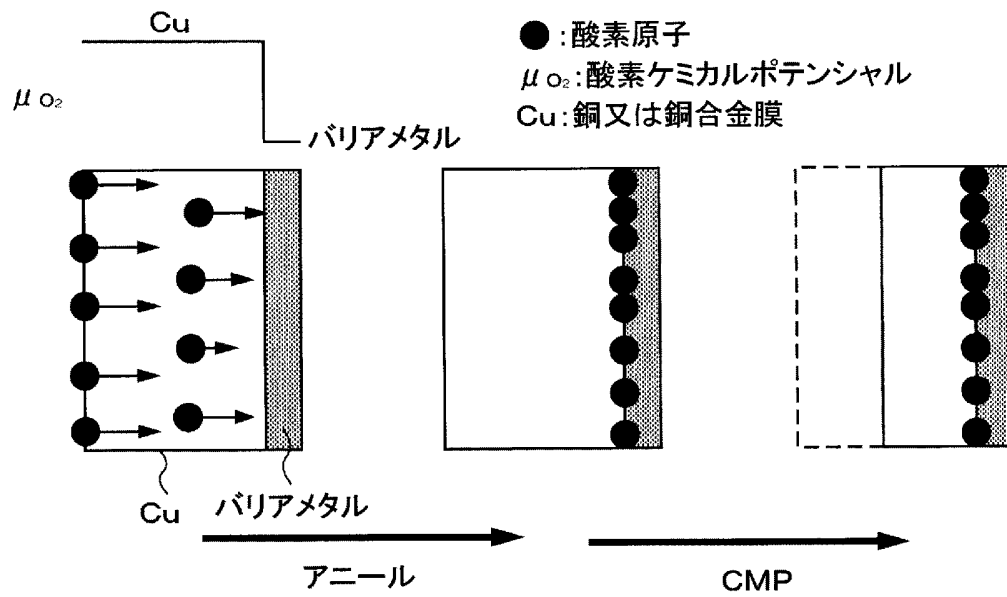
請求の範囲

- [1] (a)半導体基板上方に形成された絶縁膜中の所定の領域に、配線を形成するための溝及び／又はビアを形成する工程と、(b)前記溝及び／又はビアが形成された前記絶縁膜上にバリアメタル膜を形成する工程と、(c)前記バリアメタル膜上に銅又は銅合金膜を形成する工程と、(d)前記銅又は銅合金膜上に、室温から400℃の範囲で酸化反応の標準生成エネルギーが負であり且つ前記(b)工程で形成されたバリアメタル膜よりも前記標準生成エネルギーの絶対値が大きい酸素吸収膜を形成する工程と、(e)前記バリアメタル膜、前記銅又は銅合金膜及び前記酸素吸収膜からなる積層膜を200乃至400℃の範囲の温度で加熱する工程と、(f)前記積層膜の上部を除去して、配線を形成する工程と、を有することを特徴とする半導体装置の製造方法。
- [2] 前記(c)工程で形成する銅又は銅合金膜は、室温から400℃の範囲で酸化反応の標準生成エネルギーの絶対値が前記バリアメタル膜のそれよりも大きい添加元素を固溶させた銅合金膜をシードとした銅メッキ膜であることを特徴とする請求項1に記載の半導体装置の製造方法。
- [3] 前記(c)工程で形成する銅又は銅合金膜は、前記添加元素を固溶させた銅合金膜をシードとした銅メッキ膜であり、前記添加元素の酸化反応の標準生成エネルギーの絶対値は、前記バリアメタル膜のそれよりも大きく、且つ、前記(d)工程において形成する酸素吸収膜を構成する金属のそれ以下であることを特徴とする請求項2に記載の半導体装置の製造方法。
- [4] 前記(d)工程において形成する前記酸素吸収膜の膜厚が100 Å以下であることを特徴とする請求項1乃至3のいずれか1項に記載の半導体装置の製造方法。
- [5] 前記バリアメタル膜がタンタル、窒化タンタル又はその積層膜であり、前記酸素吸収膜はアルミニウム、チタン、マグネシウム、カルシウム、ジルコニウム、ベリリウム、ハフニウム、又はシリコンを主成分として含む膜により形成されていることを特徴とする請求項1乃至4のいずれか1項に記載の半導体装置の製造方法。
- [6] 半導体基板上方に形成された絶縁膜中の所定の領域に形成された配線であって、少なくともひとつの層に位置する銅又は銅合金膜と、その周囲を被覆するバリアメタル膜とを有する半導体装置において、前記銅又は銅合金膜とバリアメタル膜が接す

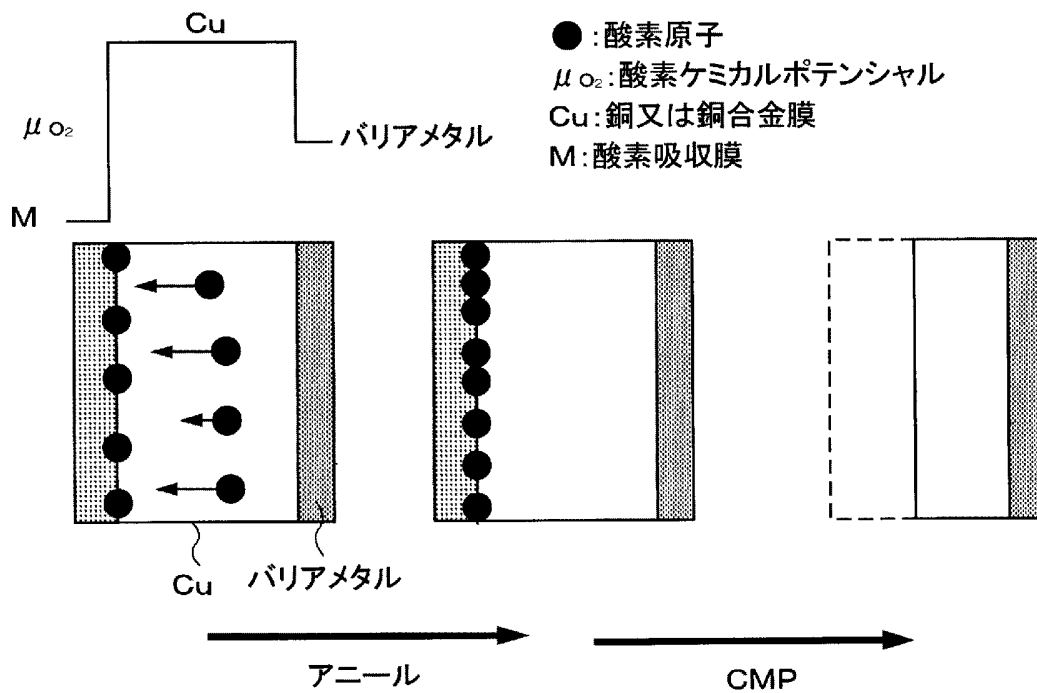
る領域において、バリアメタル膜の酸化物が存在していないことを特徴とする半導体装置。

- [7] 前記銅又は銅合金膜中に含有される酸素濃度が、前記バリアメタル膜との界面領域を除いた配線内部において $4 \times 10^{18} \text{ atoms/cm}^3$ 以下であることを特徴とする請求項6に記載の半導体装置。
- [8] 前記銅又は銅合金膜は、添加元素を固溶させた銅合金シード膜をシードとして形成した銅メッキ膜であり、銅合金シード膜とメッキ膜界面で酸素濃度ピークが存在することを特徴とする請求項6又は7に記載の半導体装置。
- [9] 前記銅又は銅合金膜は、添加元素を固溶させた銅合金シード膜をシードとして形成した銅メッキ膜であり、前記銅又は銅合金膜の銅合金シード膜領域で前記添加元素濃度が高く、銅メッキ膜領域では前記添加元素濃度が低いことを特徴とする請求項6乃至8のいずれか1項に記載の半導体装置。

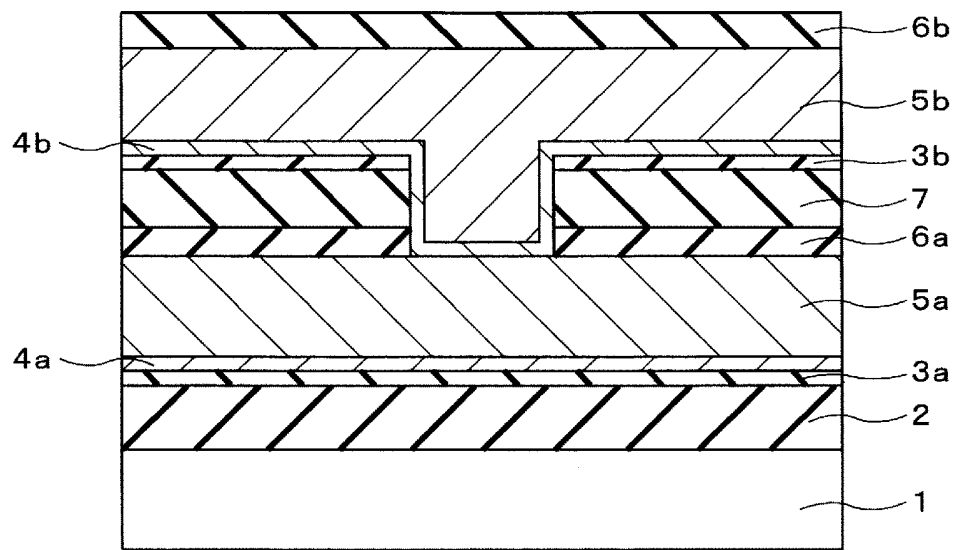
[図1]



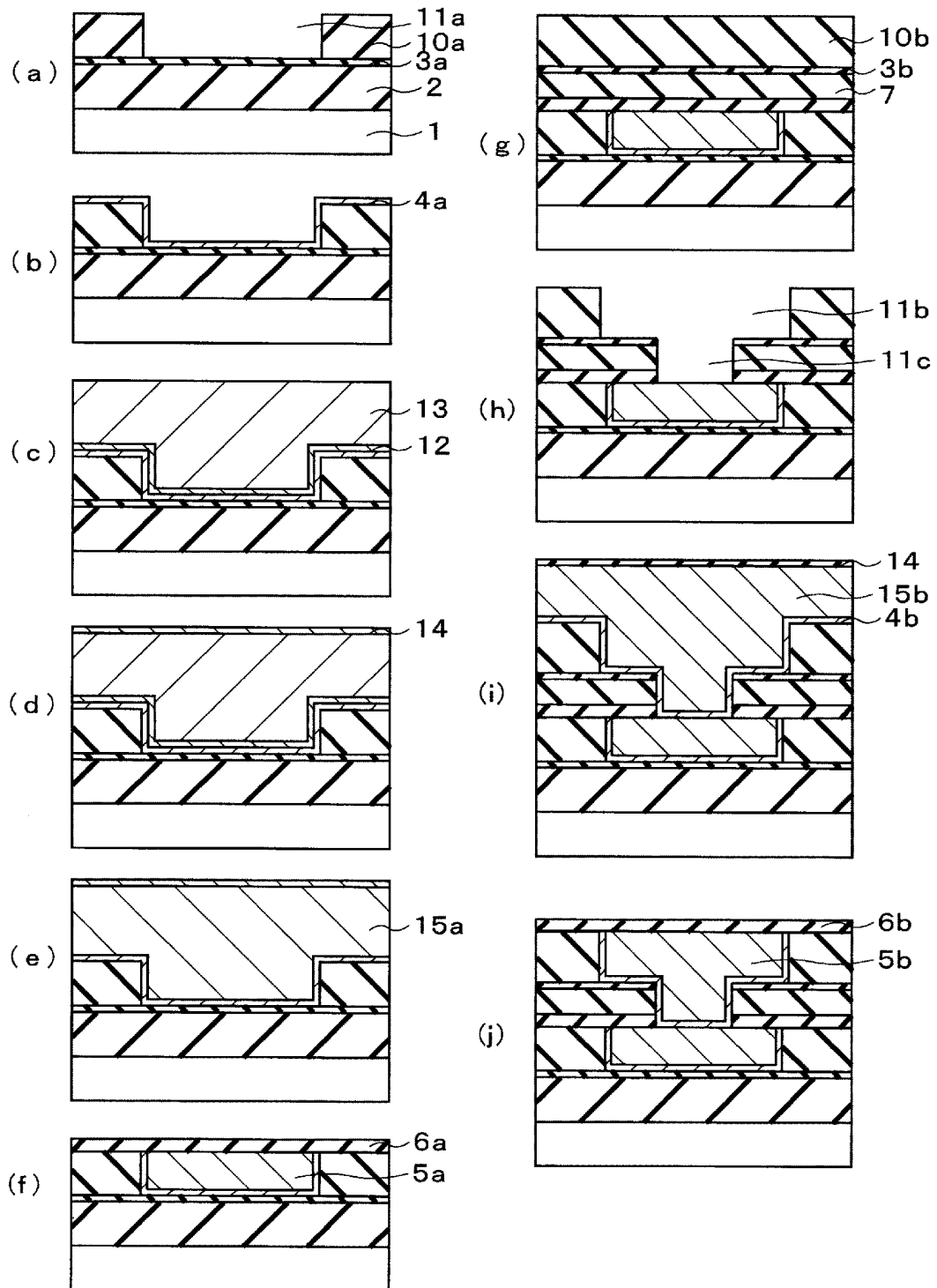
[図2]



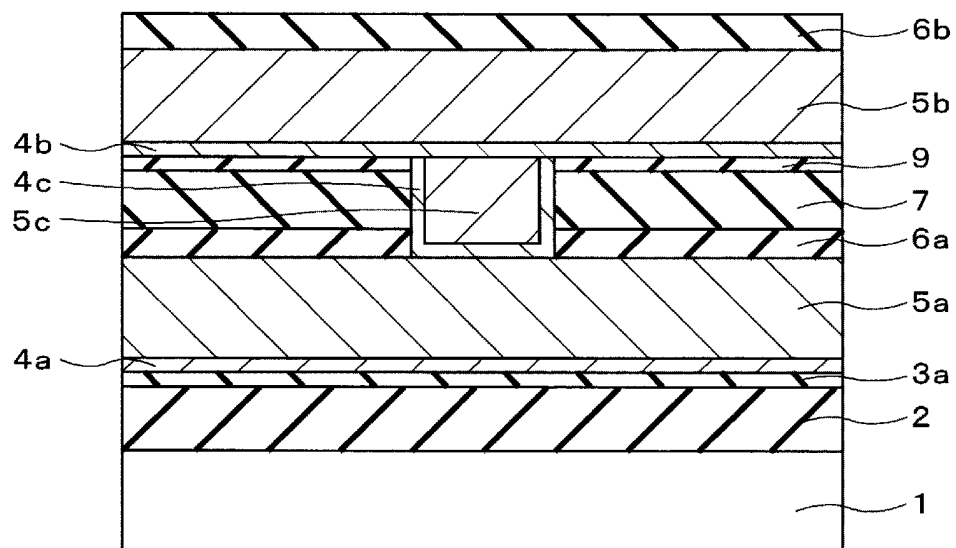
[図3]



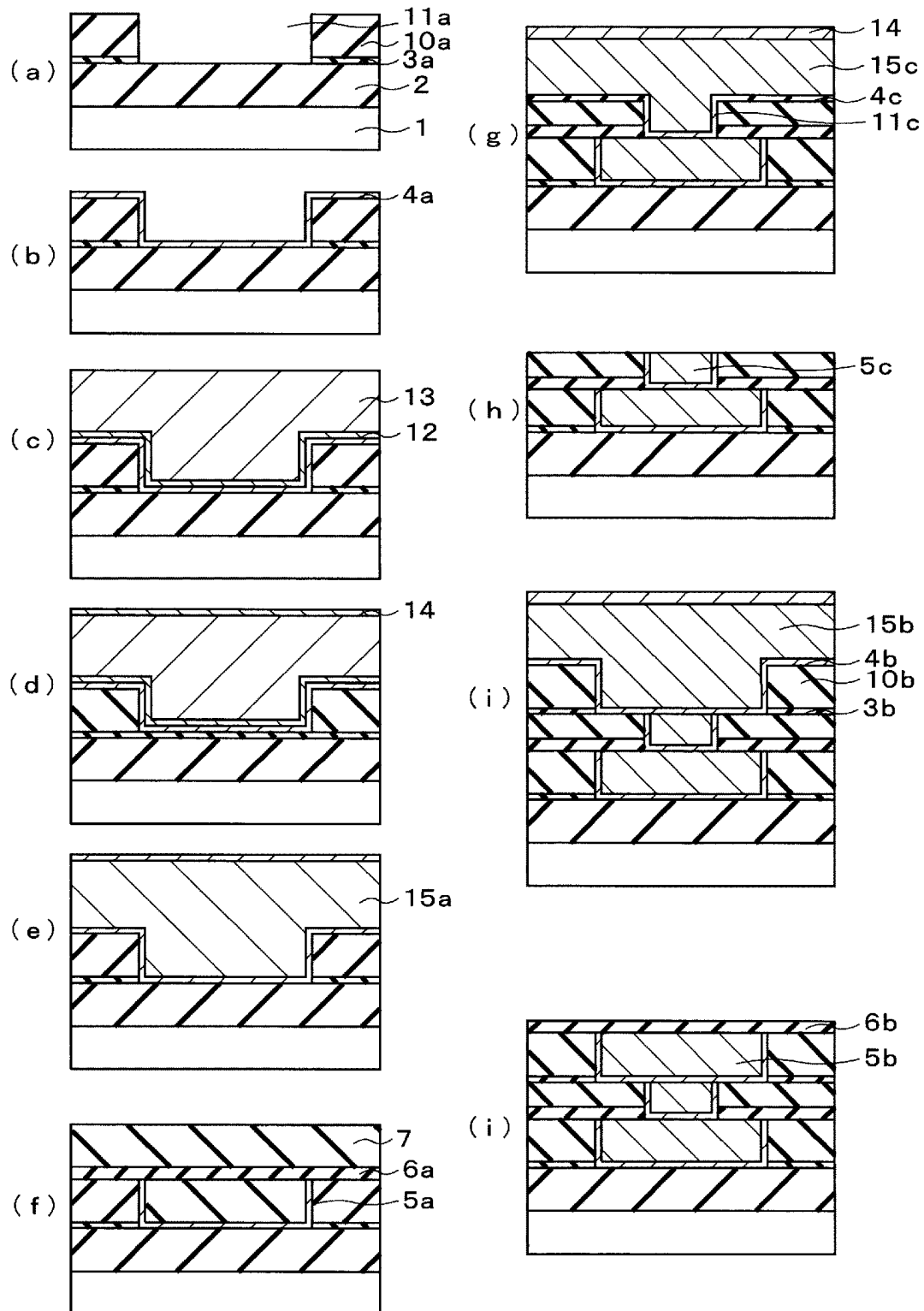
[図4]



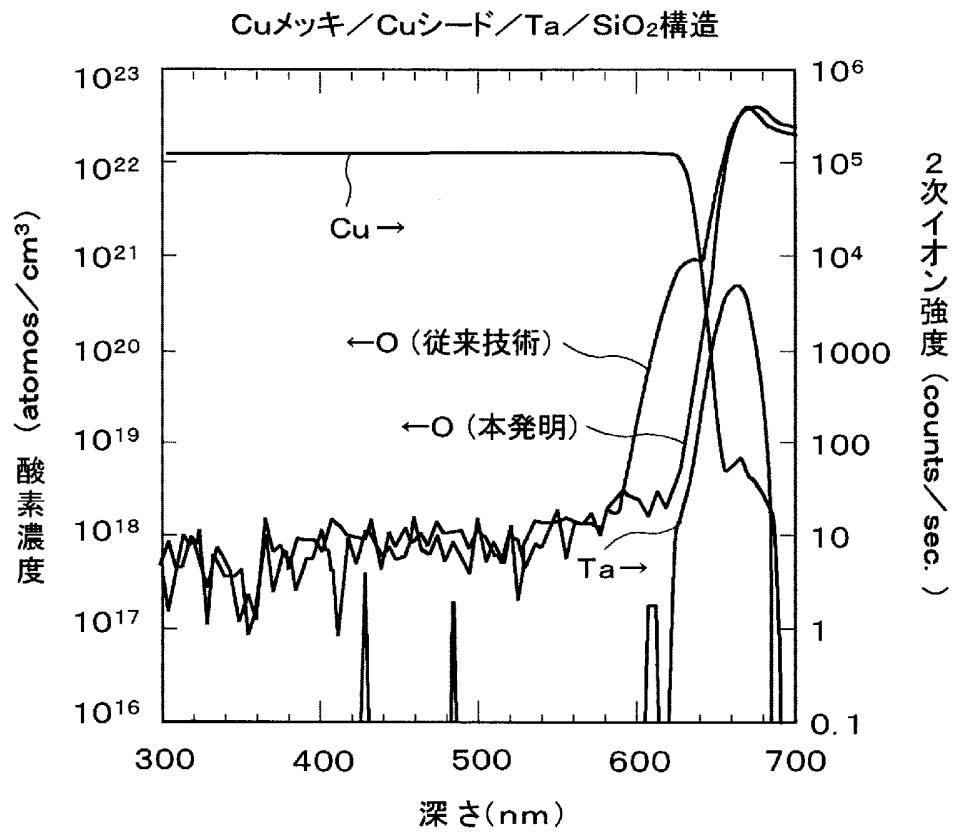
[図5]



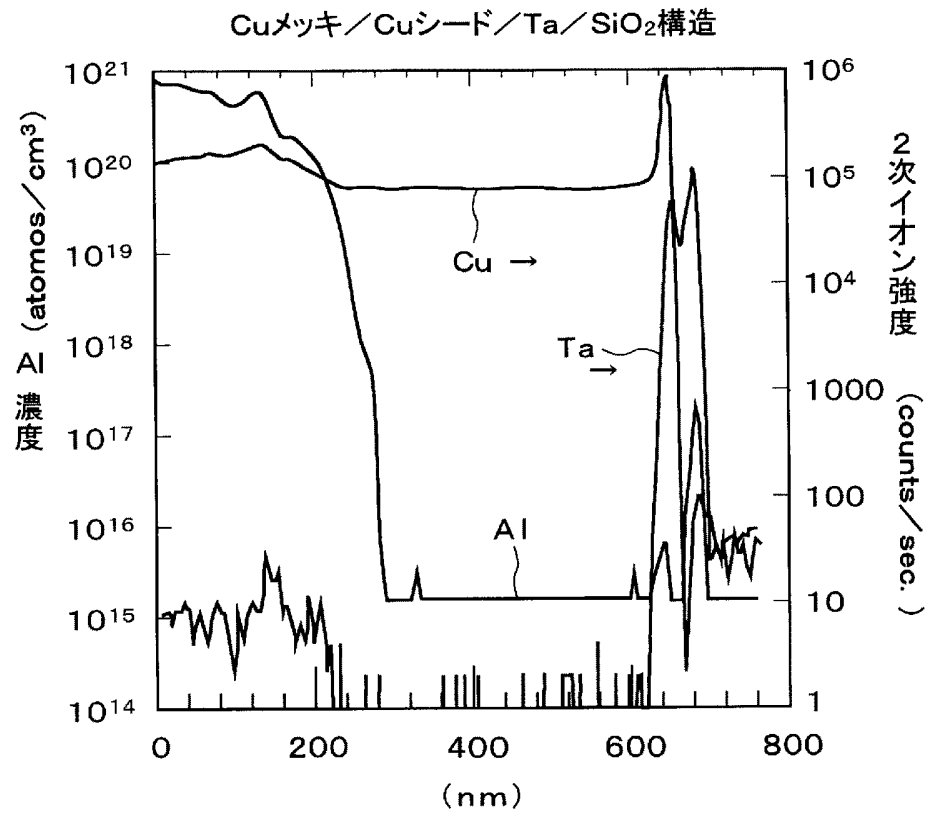
[図6]



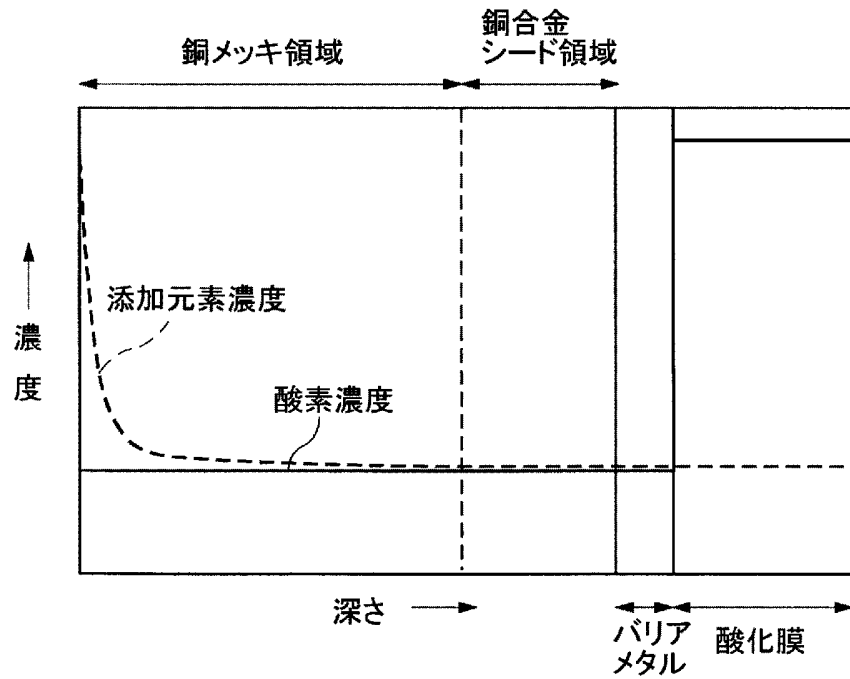
[図7]



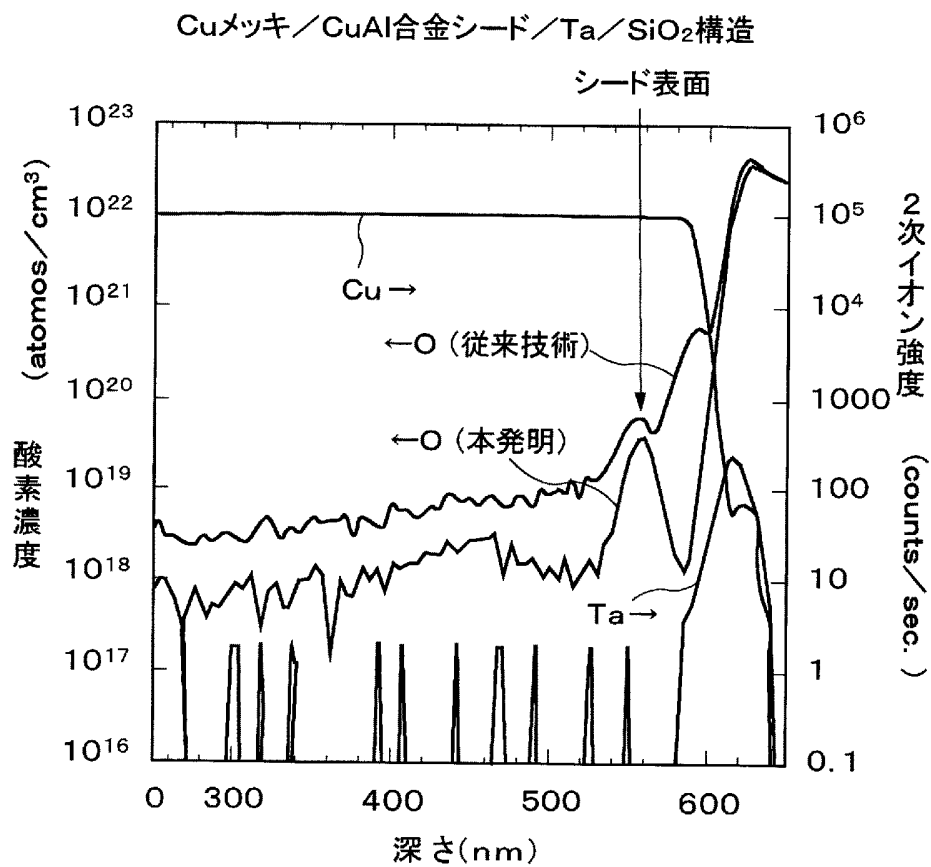
[図8]

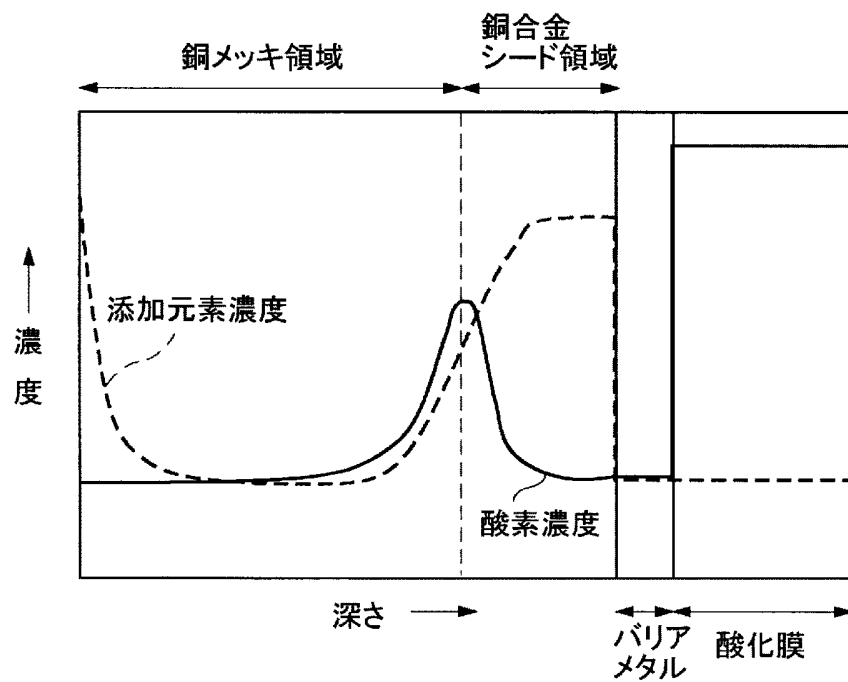
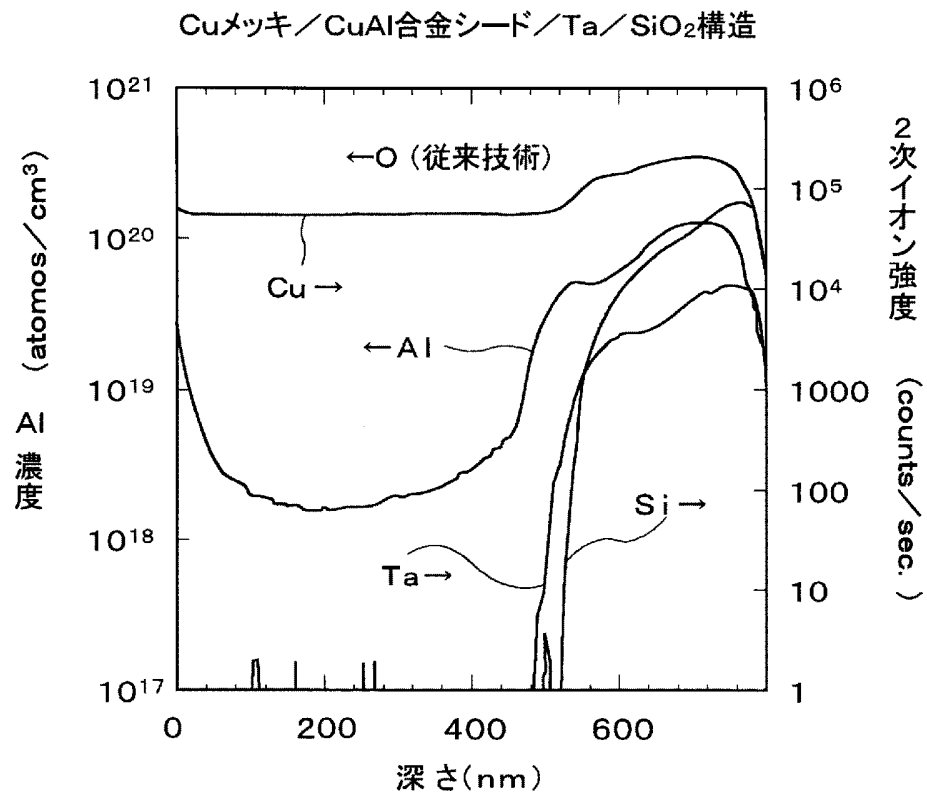


[図9]

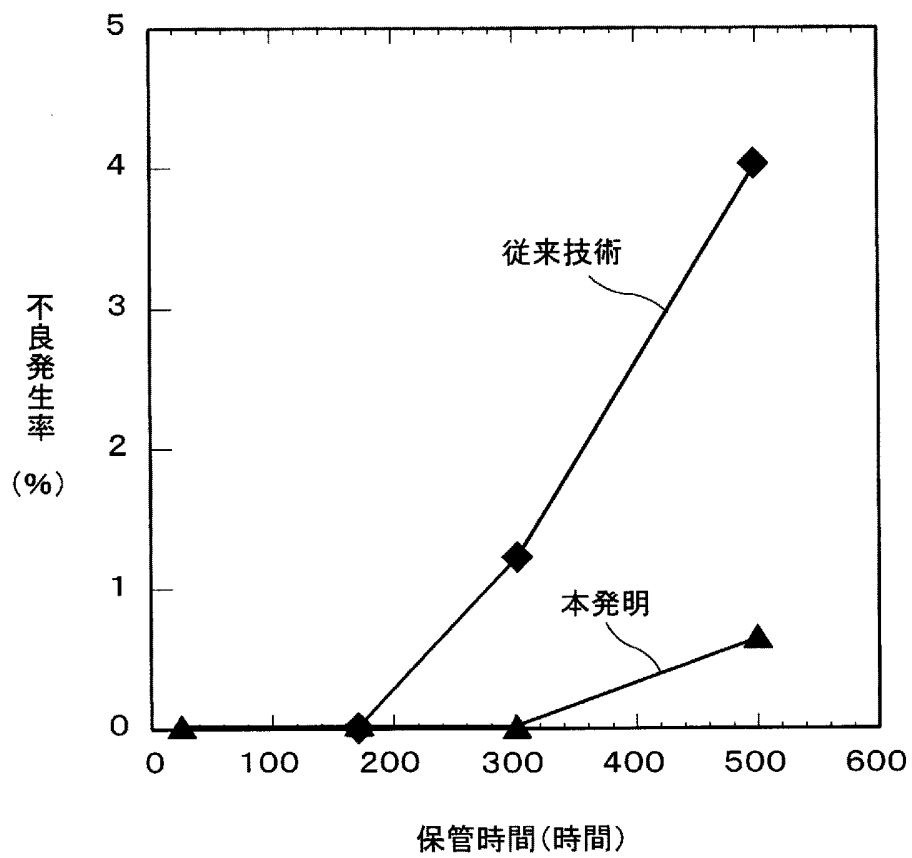


[図10]

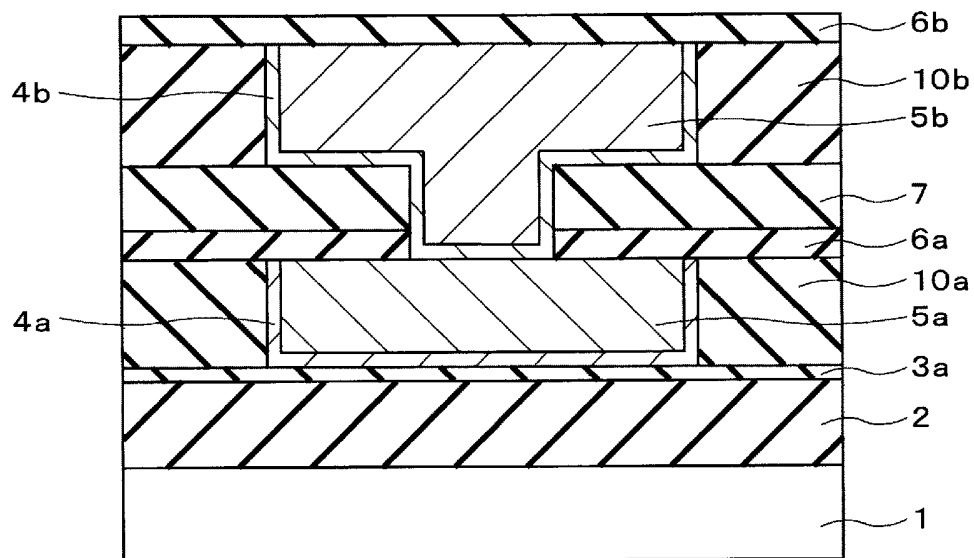




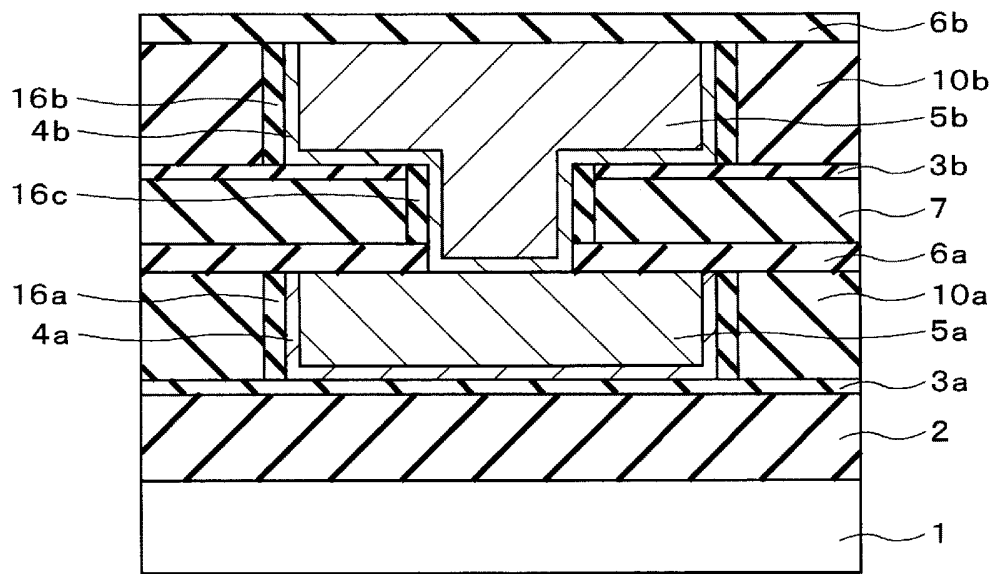
[図13]



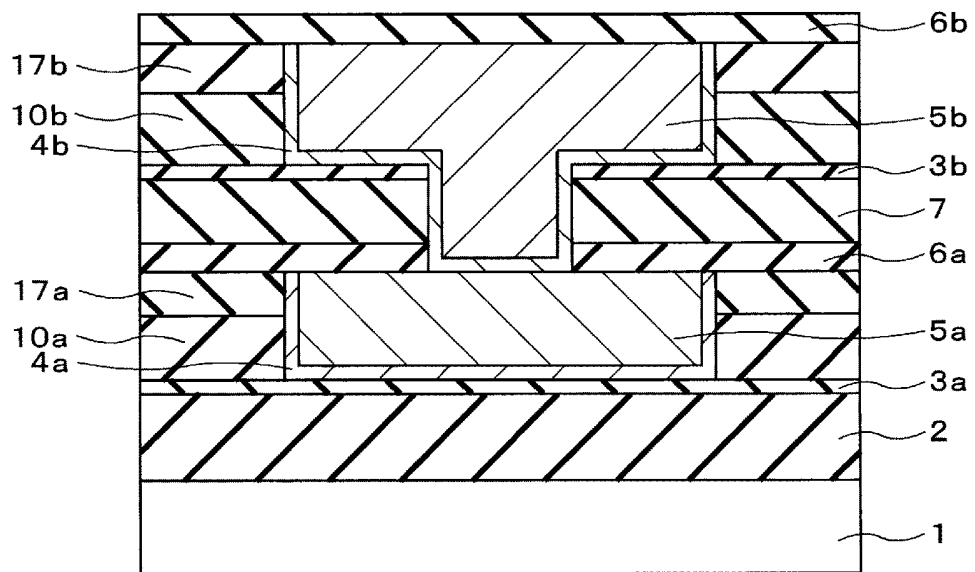
[図14]



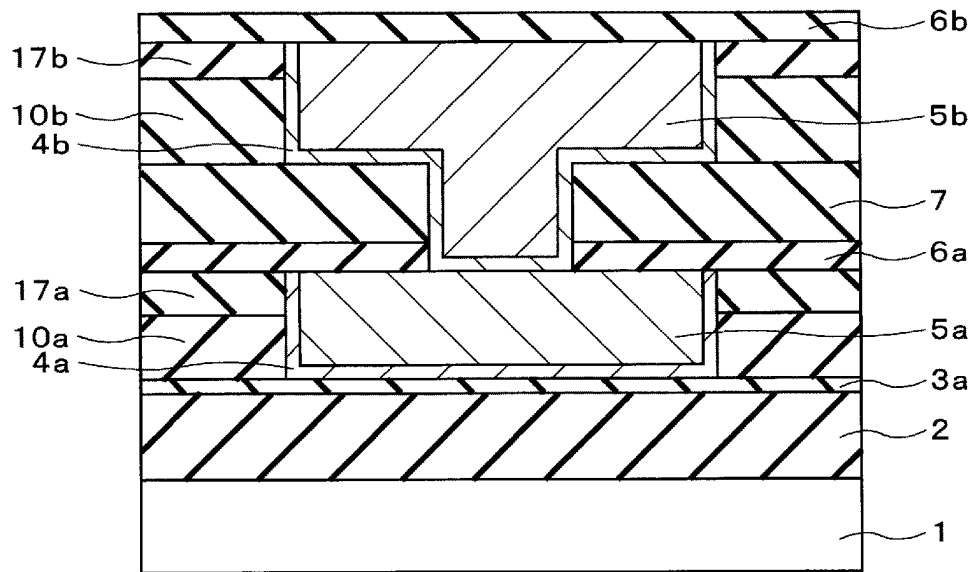
[図15]



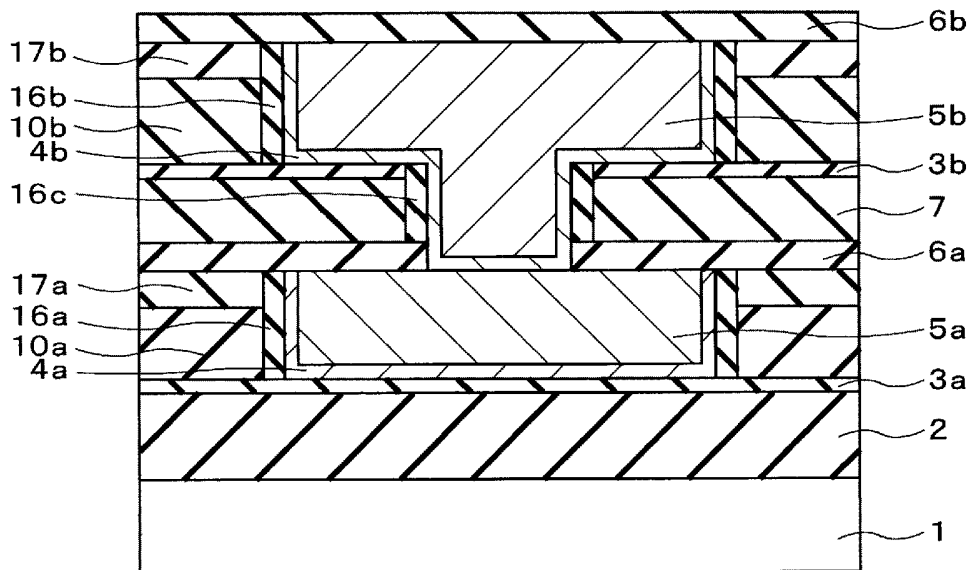
[図16]



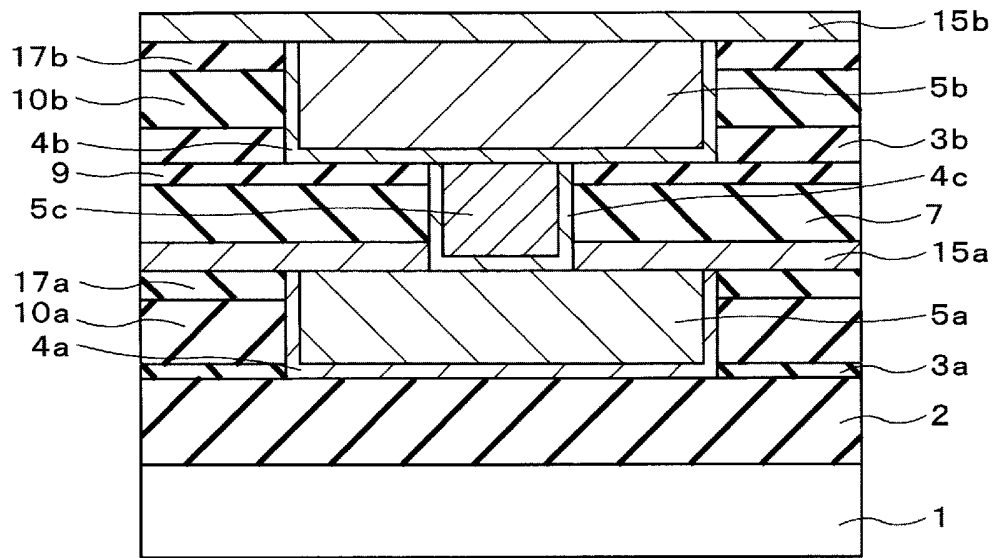
[図17]



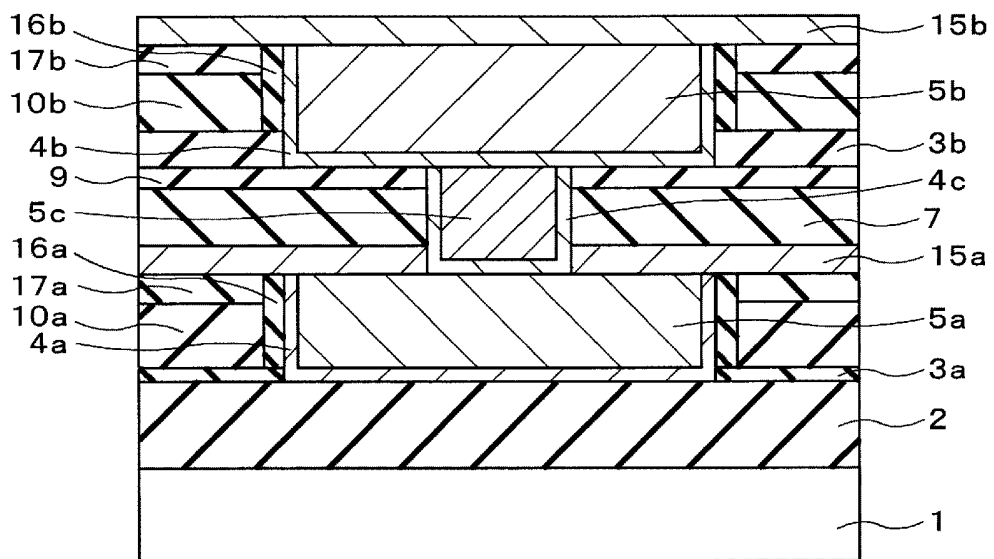
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/310253

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/3205(2006.01)i, H01L21/768(2006.01)i, H01L23/52(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/3205, H01L21/768, H01L23/52

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 2002/053971 A1 (NEC Corp.), 24 June, 2004 (24.06.04), Full text; all drawings (Family: none)	1-3, 5-7 4, 8, 9
A	JP 2004-031847 A (NEC Electronics Corp.), 29 January, 2004 (29.01.04), Full text; all drawings & US 2004/0000719 A1	1-9
A	WO 2004/061931 A1 (Fujitsu Ltd.), 22 July, 2004 (22.07.04), Full text; all drawings (Family: none)	1-9

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
09 August, 2006 (09.08.06)

Date of mailing of the international search report
22 August, 2006 (22.08.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

特許協力条約

P C T

国際調査報告

(法 8 条、法施行規則第 40、41 条)
〔P C T 18 条、P C T 規則 43、44〕

出願人又は代理人 の書類記号 06NPCT003	今後の手続きについては、様式 P C T / I S A / 2 2 0 及び下記 5 を参照すること。	
国際出願番号 P C T / J P 2 0 0 6 / 3 1 0 2 5 3	国際出願日 (日.月.年) 2 3 . 0 5 . 2 0 0 6	優先日 (日.月.年) 2 2 . 0 6 . 2 0 0 5
出願人 (氏名又は名称) 日本電気株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (P C T 18条) の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 2 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語に関し、この国際調査は以下のものに基づき行った。

☒ 出願時の言語による国際出願

☐ 出願時の言語から国際調査のための言語である _____ 語に翻訳された、
この国際出願の翻訳文 (P C T 規則12.3(a)及び23.1(b))

b. ☐ この国際出願は、ヌクレオチド又はアミノ酸配列を含んでいる (第 I 欄参照)。

2. ☐ 請求の範囲の一部の調査ができない (第 II 欄参照)。

3. ☐ 発明の単一性が欠如している (第 III 欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第IV欄に示されているように、法施行規則第47条 (P C T 規則38.2(b)) の規定により
国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこ
の国際調査機関に意見を提出することができる。

6. 図面に関して

a. 要約書とともに公表される図は、

第 4 図とする。 ☒ 出願人が示したとおりである。

☐ 出願人は図を示さなかったので、国際調査機関が選択した。

☐ 本図は発明の特徴を一層よく表しているので、国際調査機関が選択した。

b. ☐ 要約とともに公表される図はない。

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/3205(2006.01)i, H01L21/768(2006.01)i, H01L23/52(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/3205, H01L21/768, H01L23/52

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2006年
日本国実用新案登録公報	1996-2006年
日本国登録実用新案公報	1994-2006年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A	WO 2002/053971 A1 (日本電気株式会社) 2004.06.24, 全文, 全図 (ファミリーなし)	1-3, 5-7 4, 8, 9
A	J P 2004-031847 A (NECエレクトロニクス株式 会社), 2004.01.29, 全文, 全図 & US 2004/0000719 A1	1-9
A	WO 2004/061931 A1 (富士通株式会社) 2004.07.22, 全文, 全図 (ファミリーなし)	1-9

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

09.08.2006

国際調査報告の発送日

22.08.2006

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小野田 誠

4 L

8 4 2 7

電話番号 03-3581-1101 内線 3498