

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和1年12月12日(2019.12.12)

【公開番号】特開2019-46909(P2019-46909A)

【公開日】平成31年3月22日(2019.3.22)

【年通号数】公開・登録公報2019-011

【出願番号】特願2017-166883(P2017-166883)

【国際特許分類】

H 01 L 29/78 (2006.01)

H 01 L 29/12 (2006.01)

H 01 L 21/336 (2006.01)

H 01 L 21/205 (2006.01)

【F I】

H 01 L 29/78 6 5 2 B

H 01 L 29/78 6 5 3 C

H 01 L 29/78 6 5 2 T

H 01 L 29/78 6 5 2 H

H 01 L 29/78 6 5 8 E

H 01 L 21/205

【手続補正書】

【提出日】令和1年10月29日(2019.10.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

反転型の半導体素子を備えている炭化珪素半導体装置であって、炭化珪素で構成された第1または第2導電型の基板(1)と、前記基板の上に形成され、前記基板よりも低不純物濃度とされた第1導電型の炭化珪素からなるドリフト層(2、3、5)と、

前記ドリフト層の上に形成された第2導電型の炭化珪素からなるベース領域(6)と、前記ベース領域の上に形成され、前記ドリフト層よりも第1導電型不純物濃度が高くなれた第1導電型の炭化珪素からなるソース領域(8)と、

前記ソース領域の表面から前記ベース領域よりも深く形成されたゲートトレンチ(11)内に、該ゲートトレンチの内壁面を覆うゲート絶縁膜(12)と該ゲート絶縁膜の上に配置されたゲート電極(13)とを備えて構成され、一方向を長手方向として複数本がストライプ状に並べられたトレンチゲート構造と、

前記ゲート電極および前記ゲート絶縁膜を覆うと共にコンタクトホールが形成された層間絶縁膜(14)と、

前記コンタクトホールを通じて、前記ソース領域にオーミック接触させられたソース電極(15)と、

前記基板の裏面側に形成されたドレイン電極(16)と、を含む前記半導体素子を備え、

前記ソース領域は、前記ベース領域側の方が前記ソース電極にオーミック接触させられる表面側よりも低不純物濃度で構成されており、

前記ベース領域と前記ソース領域との間には、キャリア濃度が $5.0 \times 10^{15} / \text{cm}^3$

³ 以下とされたノンドープ層(7)が備えられている炭化珪素半導体装置。

【請求項2】

前記ソース領域は、前記ベース領域側に位置する第1ソース領域(8a)と前記ソース電極にオーミック接触させられる第2ソース領域(8b)とを有した構成とされている請求項1に記載の炭化珪素半導体装置。

【請求項3】

前記第2ソース領域は、厚さが0.1μm以上とされていると共に、第2導電型不純物濃度が $1.0 \times 10^{18} \sim 5.0 \times 10^{19} / \text{cm}^3$ とされている請求項2に記載の炭化珪素半導体装置。

【請求項4】

前記第1ソース領域は、厚さが0.2~0.5μmとされ、不純物濃度が $2.0 \times 10^{16} \sim 1.0 \times 10^{17} / \text{cm}^3$ とされている請求項2または3に記載の炭化珪素半導体装置。

【請求項5】

前記ノンドープ層は、厚さが0.05~0.2μmとされている請求項1ないし4のいずれか1つに記載の炭化珪素半導体装置。

【請求項6】

前記ノンドープ層および前記ソース領域の合計膜厚が0.8μm以下とされている請求項1ないし5のいずれか1つに記載の炭化珪素半導体装置。

【請求項7】

反転型の半導体素子を備えた炭化珪素半導体装置の製造方法であって、炭化珪素で構成された第1または第2導電型の基板(1)を用意することと、前記基板の上に、前記基板よりも低不純物濃度の第1導電型の炭化珪素からなるドリフト層(2、3、5)を形成することと、前記ドリフト層の上に、第2導電型の炭化珪素からなるベース領域(6)を形成することと、

前記ベース領域の上に、前記ドリフト層よりも第1導電型不純物濃度が高くされた第1導電型の炭化珪素からなるソース領域(8)を形成することと、

前記ソース領域の表面から前記ベース領域よりも深いゲートトレンチ(11)を、一方を長手方向としてストライプ状に複数本形成したのち、前記ゲートトレンチの内壁面にゲート絶縁膜(12)を形成すると共に、前記ゲート絶縁膜の上にゲート電極(13)を形成することでトレンチゲート構造を形成することと、

前記ソース領域に電気的に接続されるソース電極(15)を形成することと、前記基板の裏面側にドレイン電極(16)を形成することと、を含み、前記ベース領域を形成すること、および、前記ソース領域を形成することでは、前記ベース領域および前記ソース領域をエピタキシャル成長によって形成し、前記ソース領域を形成することでは、前記ベース領域側より第1導電型不純物濃度が異なる第1ソース領域(8a)と前記ソース電極にオーミック接触させられる第2ソース領域(8b)とを順にエピタキシャル成長によって形成し、前記第1ソース領域を前記第2ソース領域よりも低不純物濃度で形成する炭化珪素半導体装置の製造方法。

【請求項8】

前記ベース領域を形成すること、および、前記ソース領域を形成することの間に、炭化珪素で構成されるノンドープ層(7)を形成することを含み、

前記ベース領域を形成することと前記ノンドープ層を形成すること、および、前記ソース領域を形成することを連続的にエピタキシャル成長によって行い、

前記ノンドープ層を形成することでは、第1導電型ドーパントおよび第2導電型ドーパントのガス導入を停止した状態で前記エピタキシャル成長を行うことで、前記ノンドープ層を厚さ0.05~0.2μmで形成する請求項7に記載の炭化珪素半導体装置の製造方法。

【請求項9】

前記ノンドープ層を形成すること、および、前記ソース領域を形成することののち、前記ソース領域の表面側から第2導電型不純物をイオン注入することで、前記ベース領域に達して、該ベース領域と前記ソース電極とを連結する第2導電型の連結層(10)を形成することを含み、

前記連結層を形成することでは、前記連結層のうち前記第1ソース領域に対して前記第2導電型不純物をイオン注入する部分を第1領域(10a)とし、前記第2ソース領域に対して前記第2導電型不純物をイオン注入する部分を第2領域(10b)として、前記第2ソース領域の第1導電型不純物濃度の2~10倍のドーズ量で前記第2導電型不純物をイオン注入したのち、1500以上 の熱処理によって活性化することで前記第2領域を形成することを含んでいる請求項8に記載の炭化珪素半導体装置の製造方法。