

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

243264
(11) (B1)

(51) Int. Cl.⁴
G 08 B 1/08
H 02 B 15/00



(22) Přihlášeno 30 10 84
(21) (PV 8226-84)

(40) Zveřejněno 31 08 85

ÚRAD PRO VYNÁLEZY
A OBJEVY

(45) Vydáno 15 11 87

(75)

Autor vynálezu

CABICAR RUDOLF ing.; HUDEC FRANTIŠEK ing., PŘÍBRAM;
ČERVENÝ JINDŘICH ing.; ROČÁK JAROSLAV ing., PRAHA

(54) Zapojení skupinové signalizace poruchových hlášení

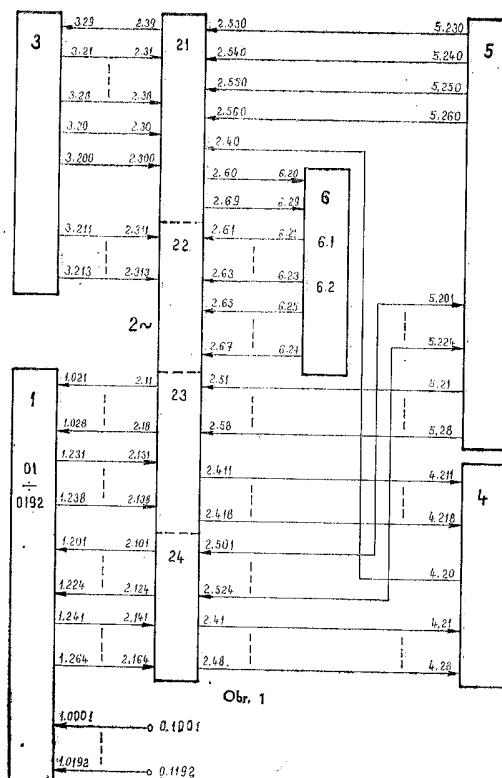
1

2

Řešení se týká signalizace poruchových hlášení, používané v elektrických stanicích, popřípadě jiných objektech bez trvalé obsluhy.

Zapojení skupinové signalizace poruchových hlášení je sestaveno ze šesti základních bloků, z nichž čtyři jsou nové a jsou předmětem vynálezu, zbývající dva nejsou předmětem vynálezu, pouze jejich připojení na čtyři bloky základní. Tyto čtyři základní bloky jsou sestaveny z jednoduchých logických a reléových obvodů běžně vyráběných.

Zapojení se využije při konstrukci stereotypních blokových sestav a jejich zapojení, zejména u distribučních elektrických stanic bez trvalé obsluhy, popřípadě u jiných objektů bez trvalé obsluhy.



Obr. 1

Předmětem vynálezu je zapojení skupinové signalizace poruchových hlášení, které řeší signalizaci poruchových hlášení v místě řízení po volitelných skupinách a dálkovou signalizaci také po volitelných skupinách, přičemž oba druhy skupin mohou, ale nemusí mít stejný rozsah.

Dosud se signalizace poruchových hlášení provádí pouze v místě řízení, a to pouze individuálně a dálková signalizace se buďto neprovádí vůbec, nebo se provádí pouze sumarizovaně a jen pro vybrané poruchy.

Nevýhodou těchto zařízení je jednak velký rozsah potřebné logiky pro záznam a signalizaci poruch, jednak velký počet potřebných návěštních prvků v místě řízení a jednak možnost provádět dálkovou signalizaci pouze sumárně a jen u vybraných poruch.

Uvedené nevýhody odstraňuje zapojení skupinové signalizace poruchových hlášení podle vynálezu, které je vhodné zejména pro objekty bez trvalé obsluhy, dálkově řízené, jako jsou například menší distribuční elektrické stanice, ale i jiné objekty. Zapojení skupinové signalizace poruchových hlášení sestává ze šesti dílčích bloků a jeho podstata spočívá v tom, že spouštěcí výstup signálního bloku je spojen se spouštěcím vstupem logického bloku, jehož každý signální výstup je spojen vždy s odpovídajícím signálním vstupem signálního bloku. Každý impulsní vstup signálního bloku je spojen vždy s odpovídajícím impulsním výstupem logického bloku, jehož mazací vstup je spojen s mazacím výstupem návěštního bloku. Blokovací výstup návěštního bloku je spojen s blokovacím vstupem logického bloku, jehož uvolňovací vstup je spojen s uvolňovacím výstupem návěštního bloku. Revizní výstup návěštního bloku je spojen s revizním vstupem logického bloku, jehož každý volicí vstup je spojen vždy s odpovídajícím volicím výstupem návěštního bloku. Každý návěštní vstup návěštního bloku je spojen vždy s odpovídajícím návěštním výstupem logického bloku, jehož kontrolní výstup je spojen s kontrolním vstupem zesilovacího bloku. Každý napájecí výstup zesilovacího bloku je spojen vždy s odpovídajícím napájecím vstupem logického bloku, jehož uvolňovací výstup je spojen s uvolňovacím vstupem zesilovacího bloku. Každý podmiňovací výstup zesilovacího bloku je spojen vždy s odpovídajícím podmiňovacím vstupem logického bloku, jehož každý návěštní vstup je spojen vždy s odpovídajícím návěštním výstupem paměťového bloku. Každý signální výstup paměťového bloku je spojen vždy s odpovídajícím signálním vstupem logického bloku, jehož každý přídržný výstup je spojen vždy s odpovídajícím přídržným vstupem paměťového bloku.

Každý řídicí vstup paměťového bloku je spojen vždy s odpovídajícím řídicím výstupem logického bloku, jehož kontrolní vstup je spojen s kontrolním výstupem povelového bloku. Každý řídicí výstup povelového bloku

je spojen vždy s odpovídajícím řídicím vstupem logického bloku, jehož napájecí výstup je spojen s napájecím vstupem povelového bloku. Kvitovací výstup povelového bloku je spojen s kvitovacím vstupem logického bloku, jehož každý výběrový vstup je spojen vždy s odpovídajícím výběrovým výstupem povelového bloku, přičemž každý poruchový vstup paměťového bloku je spojen vždy s odpovídajícím poruchovým vstupem zapojení.

Výhodou zapojení skupinové signalizace poruchových hlášení podle vynálezu je zejména podstatně menší rozsah potřebné logiky pro záznam a zpracování vstupních poruchových signálů, jednak podstatně menší počet potřebných návěštních prvků a potřebné kabeláže a jednak možnost jednoduchého připojení na stávající zařízení pro dálkový přenos povelů a zpětných signálů. Vzhledem k jednoduchosti zapojení je také poruchovost zapojení značně nižší, než u běžných zapojení a nároky na údržbu také nižší.

Příklad zapojení skupinové signalizace poruchových hlášení podle vynálezu je na připojeném blokovém schématu na obr. č. 1, a to pro běžný případ celkového počtu 192 poruchových hlášení, přičemž místní signalizace se provádí po 24 hlášeních, tedy v osmi skupinách a dálkový přenos se provádí po 8 hlášeních, tedy ve 24 skupinách, které jsou tedy v podstatě podskupinami, takže každá skupina pro místní signalizaci obsahuje tři tyto podskupiny pro signalizaci dálkovou. Volba počtu skupin i podskupin a počtu poruchových hlášení v nich je zcela libovolná, je ale výhodné, jestliže několik podskupin vytváří vždy jednu skupinu, protože potom je využití logiky optimální.

Jednotlivé dílčí bloky zapojení skupinové signalizace poruchových hlášení podle vynálezu, naznačené na přiloženém blokovém schématu na obr. č. 1 lze stručně charakterizovat takto:

Paměťový blok 1 je zcela stereotypní blok, obsahující nejméně tolik stejných paměťových obvodů 01/1 až 01/192, kolik činí celkový počet poruchových hlášení, tedy tolik, kolik má paměťový blok 1 poruchových vstupů 1.0001 až 1.0192. Všechny paměťové obvody 01/1 až 01/192 jsou stejné a v uvedeném příkladu zapojení je každý vytvořen vždy ze dvou součinů 1.1 a 1.2, jednoho impulsního obvodu 1.3, dvou oddělovačů 1.4, 1.5 a čtyřech přípojníc 1.6, 1.7, 1.8, 1.9, které slouží jednak k propojení jednotlivých paměťových obvodů 01/1 až 01/192 do skupin a podskupin, jejichž počet se navrhuje individuálně podle toho, jaký je k dispozici povelový blok 3 a signální blok 4, jednak slouží k napojení jednotlivých paměťových obvodů 01/1 až 01/192 na jednotlivé vstupy a výstupy paměťového bloku 1, konkrétně na přídržné vstupy 1.201 až 1.224, na řídicí vstupy 1.021 až 1.028, na návěštní výstupy 1.241

až **1.264** a na signální výstupy **1.231** až **1.238** paměťového bloku **1**. Popsané přípojnice **1.6** až **1.9** mohou být vytvořeny pouhými vícenásobnými propoji a nemusí být proto realizovány jako samotný dílčí prvek zapojení. Oba součiny **1.1**, **1.2** lze nejjednodušeji realizovat s použitím jazyčkových nebo elektromagnetických relé alespoň se dvěma spínacími kontakty, impulsní obvod **1.3** s použitím kondenzátoru s vybíjecí diodou, popřípadě i s vybíjecím odporem a oba oddělovače **1.4**, **1.5** pouhými diodami tak, jak se tyto obvody a prvky běžně vyrábí. Je možná i realizace s obvody ryze bezkontaktními, která bude sice poněkud složitější, ale méně náročná na prostor i spotřebu. Zapojení paměťového obvodu **01/1** až **01/192** je pro popsání příklad realizace s jazyčkovými relé naznačeno v logickém schématu na obr. číslo 2.

Logický blok **2** je blok, který zajišťuje veškeré společné logické funkce jako je volba skupiny nebo podskupiny, kvitování, zkoušení návěstních prvků a cest, vytváření impulsů pro dálkový přenos a také vazby mezi paměťovým blokem **1**, povelovým blokem **3**, signálním blokem **4**, návěstním blokem **5** a zesilovacím blokem **6**. Jeho základní části jsou naznačeny v blokovém schématu na obr. č. 1 a jsou to tyto části:

Rídicí blok **21**, záznamový blok **22/1** až **22/3**, impulsní blok **23/1** až **23/8** a přenosový blok **24/1** až **24/24**. Kromě uvedených dílčích bloků obsahuje logický blok **2** ještě soustavu přípojníc **2.01** až **2.04**, **2.011** až **2.018**, **2.051** až **2.053**, **2.061** až **2.063**, **2.065** až **2.067**, **2.071** až **2.073**, **2.081** až **2.088** a **2.091** až **2.098**, které slouží jednak k vzájemné vazbě uvedených jednotlivých dílčích bloků logického bloku **2** a dále k jejich propojení na vstupy a výstupy logického bloku **2**. Tyto přípojnice mohou být realizovány pouhými vícenásobnými propoji a nemusí tedy tvořit zvláštní konstrukční součást logického bloku **2**. Rídicí blok **21** je vždy pouze jediný a je naznačen v logickém schématu na obr. č. 3. Obsahuje čtyři součiny **21.1** až **21.4**, realizované stejně jako v případě paměťového obvodu **01/1** až **01/192**, jeden součet **21.5**, realizovaný pouhými diodami, jeden časovač **21.6**, realizovaný běžně vyráběným časovacím obvodem tranzistorovým s kontaktním výstupem, dva zesilovače **21.7**, **21.8**, realizované stejně jako součiny **21.1** až **21.4** s tím, že jeden vstup se připojí na zdroj trvalého jednotkového signálu a pět oddělovačů, **21.91** až **21.95**, realizovaných pouhými diodami. Záznamové bloky **22/1** až **22/3** jsou nejméně dva nebo i více, jsou naznačeny v logickém schématu na obr. č. 4 a skládá se každý vždy ze dvou součinů **22.1**, **22.2**, jednoho zesilovače **22.3** a tří oddělovačů **22.4** až **22.6**, realizovaných vždy stejně jako v případě řídicího bloku **21**.

Impulsní bloky **23/1** až **23/8** jsou také nejméně dva nebo i více a jsou zcela shodné a naznačeny na obr. č. 5 v logickém schématu.

Skládá se každý ze dvou součinů **23.1**, **23.2**, jednoho časovače **23.3**, čtyř oddělovačů **23.4** až **23.7** a jednoho invertoru **23.8**. Kromě invertoru **23.8** jsou všechny popsané prvky realizovány stejně jako v případě řídicího bloku **21**, inverter **23.8** se jednoduše realizuje s použitím inhibičního obvodu s jedním inverzním vstupem, což je běžný obvod v diodoreléové logice, realizovaný jedním jazyčkovým relé, jehož cívka je v sérii s odporem, kde přímý vstup tvoří volný vývod cívky, inhibiční vstup společný bod cívky a odporu a výstup je tvořen jedním pólem kontaktu, jehož druhý pól je připojen na trvalý jednotkový signál. Přenosové bloky **24/1** až **24/4** jsou stejné, naznačeny jsou v logické schématu na obr. č. 6 a jsou použity nejméně čtyři nebo více. Každý se skládá ze tří součinů **24.1** až **24.3**, jednoho invertoru **21.4** a dvou oddělovačů **21.5**, **21.6**, realizovaných stejně jako v předchozích případech. Přenosové bloky jsou rozděleny do skupin a podskupin, přičemž toto rozdělení je v podstatě libovolné a je především dáno možnostmi povelového bloku **3** a signálního bloku **4**.

Počet podskupin odpovídá potom počet výběrových přípojníc **2.071** až **2.073**, podmíňovacích přípojníc **2.065** až **2.067** a uvolňovacích přípojníc **2.051** až **2.053** logického bloku **2**, přičemž i počet napájecích přípojníc **2.061** až **2.063** s výhodou může, ale nemusí být stejný. Počet skupin odpovídá potom počet řídicích přípojníc **2.011** až **2.018**, volících přípojníc **2.081** až **2.088** a signálních přípojníc **2.091** až **2.098** logického bloku **2**.

Povelový blok **3** je běžně užívaný blok pro dálkový přenos povelů a jeho provedení a zapojení je pro dané použití nepodstatné a není předmětem vynálezu, pouze jeho připojení na logický blok **2**. Podmínkou je pouze, aby měl dostatečnou přenosovou kapacitu pro dálkový přenos povelů k řízení přenosu signálů postupně po jednotlivých podskupinách. Počet potřebných přenosových kanálů musí být minimálně roven součtu maximálního počtu skupin a podskupin, zvětšenému o dva kanály pro přenos signálu kvitovacího a revizního, pro daný případ tedy $8 + 3 + 2 = 13$ kanálů.

Signální blok **4** je také běžně užívaný blok pro dálkový přenos návěstí a jeho provedení a zapojení není pro dané použití podstatné a není předmětem vynálezu, pouze jeho připojení na logický blok **2**.

Podmínkou pouze je, aby měl dostatečnou volnou kapacitu pro dálkový přenos návěstí, která je rovna minimálně dvojnásobnému počtu návěstí v jedné podskupině, zvětšenému o jeden kanál pro přenos spouštěcího signálu, pro daný případ tedy $2 \times 8 + 1 = 17$ kanálů.

Návěstní blok **5** je předmětem vynálezu, jeho zapojení je naznačeno v blokovém schématu na obr. č. 7 a lze jej stručně charakterizovat takto: Obsahuje nejméně jeden

kvitovací blok **5.1**, realizovaný například tlačítkem se spínacím kontaktem, jeden přepínací blok **5.2**, realizovaný například s jedním spínacím a jedním rozpínacím kontaktem, jeden volicí blok **5.3**, realizovaný například vícemístným přepínačem s tolika polohami, kolik činí součet skupin, zvětšený o dvě polohy, jednu nulovou a jednu kontrolní, pro daný případ tedy $8 + 2 = 10$ poloh, nebo taká soustavou deseti tlačítek apod. a tolik návěstních obvodů **5.601** až **5.624**, kolik je poruchových hlášení ve skupině.

Zesilovací blok **6** je blok, zajišťující zesílení napájecích a podmiňovacích signálů. Lze jej nejjednodušeji realizovat s použitím dvou běžných elektromagnetických relé s tolika spínacími kontakty, kolik je podmiňovacích přípojníc **2.065** až **2.067** a napájecích přípojníc **2.061** až **2.063**. Jeho zapojení je naznačeno v blokovém schématu na obr. číslo 8. Je možné také použít zesilovačů polovodičových.

V uvedeném příkladu zapojení skupinové signalizace poruchových hlášení je propojení jednotlivých dílčích bloků provedeno takto: Spouštěcí výstup **4.20** signálního bloku **4** je spojen se spouštěcím vstupem **2.40** logického bloku **2**, jehož každý signální výstup **2.41** až **2.48** je spojen vždy s odpovídajícím signálním vstupem **4.21** až **4.28** signálního bloku **4**. Každý impulsní vstup **4.211** až **4.218** signálního bloku **4** je spojen vždy s odpovídajícím impulsním vstupem **2.411** až **2.418** logického bloku **2**, jehož mazací vstup **2.530** je spojen s mazacím výstupem **5.230** návěstního bloku **5**. Blokovací výstup **5.240** návěstního bloku **5** je spojen s blokovacím vstupem **2.540** logického bloku **2**, jehož uvolňovací vstup **2.550** je spojen s uvolňovacím vstupem **5.250** návěstního bloku **5**. Revizní výstup **5.260** návěstního bloku **5** je spojen s revizním vstupem **2.560** logického bloku **2**, jehož každý volicí vstup **2.51** až **2.58** je spojen vždy s odpovídajícím volicím výstupem **5.21** až **5.28** návěstního bloku **5**. Každý návěstní vstup **5.201** až **5.224** návěstního bloku **5** je spojen vždy s odpovídajícím návěstním výstupem **2.501** až **2.524** logického bloku **2**, jehož kontrolní výstup **2.60** je spojen s kontrolním vstupem **6.20** zesilovacího bloku **6**. Každý napájecí výstup **6.21** až **6.23** zesilovacího bloku **6** je spojen vždy s odpovídajícím napájecím vstupem **2.61** až **2.63** logického bloku **2**, jehož uvolňovací výstup **2.69** je spojen s uvolňovacím vstupem **6.29** zesilovacího bloku **6**. Každý podmiňovací výstup **6.25** až **6.27** zesilovacího bloku **6** je spojen vždy s odpovídajícím podmiňovacím vstupem **2.65** až **2.67** logického bloku **2**, jehož každý návěstní vstup **2.141** až **2.164** je spojen vždy s odpovídajícím návěstním výstupem **1.241** až **1.264** paměťového bloku **1**. Každý signální výstup **1.231** až **1.238** paměťového bloku **1** je spojen vždy s odpovídajícím signálním vstupem **2.131** až **2.138** logického bloku **2**, jehož každý přídržný výstup **2.101** až **2.124** je spojen vždy s odpo-

vídacím přídržným vstupem **1.201** až **1.224** paměťového bloku **1**. Každý řídicí vstup **1.021** až **1.028** paměťového bloku **1** je spojen vždy s odpovídajícím řídicím výstupem **2.11** až **2.18** logického bloku **2**, jehož kontrolní vstup **2.30** je spojen s kontrolním výstupem **3.20** povelového bloku **3**. Každý řídicí výstup **3.21** až **3.28** povelového bloku **3** je spojen vždy s odpovídajícím řídicím vstupem **2.31** až **2.38** logického bloku **2**, jehož napájecí výstup **2.39** je spojen s napájecím vstupem **3.29** povelového bloku **3**. Kvitovací výstup **3.200** povelového bloku **3** je spojen s kvitovacím vstupem **2.300** logického bloku **2**, jehož každý výběrový vstup **2.311** až **2.313** je spojen vždy s odpovídajícím výběrovým vstupem **3.211** až **3.213** povelového bloku **3** a každý poruchový vstup **1.0001** až **1.0192** paměťového bloku **1** je spojen vždy s odpovídajícím poruchovým vstupem **0.1001** až **0.1192** zapojení.

Funkce zapojení skupinové signalizace poruchových hlášení podle vynálezu je v podstatě dvojitá. Při dálkovém přenosu je ve funkci vždy paměťový blok **1**, logický blok **2**, povelový blok **3**, signální blok **4** a zesilovací blok **6**, při místní činnosti je ve funkci paměťový blok **1**, logický blok **2**, návěstní blok **5** a zesilovací blok **6**. Každý impulsní nebo trvalý signál o poruše, který přijde na kterýkoliv z poruchových vstupů **0.1001** až **0.1192** zapojení je zaveden vždy na odpovídající poruchový vstup **1.0001** až **1.0192** paměťového bloku **1**, kde je v odpovídajícím paměťovém obvodu jednak zaznamenán a jednak zkrácen vždy na stejnou časovou délku. Tento zkrácený impuls vystupuje ihned přes odpovídající signální výstup **1.231** až **1.238** paměťového bloku **1** vždy na odpovídající signální vstup **2.131** až **2.138** logického bloku **2**, odkud je po zesílení ihned předán na odpovídající impulsní výstup **2.411** až **2.418** logického bloku **2**, který je propojen vždy na odpovídající impulsní vstup **4.211** až **4.418** signálního bloku **4**. Odtud se bez zpoždění dálkově přenáší na dispečink nebo jiné nadřazené pracoviště s trvalou obsluhou, jako informace o vzniku nové poruchy v odpovídající skupině poruchových hlášení, přičemž těchto skupin je ve zvoleném příkladu zapojení celkem osm. Obsluha v řídicím centru je tedy ihned informována o nové poruše a může si pomoci povelového bloku **3** navolit příslušnou skupinu, což se děje vysláním řídicího signálu na odpovídající řídicí výstup **3.21** až **3.28** povelového bloku **3**. Po navolení určité skupiny je potom nutné přezkontrolovat stav všech podskupin v dané skupině, které jsou ve zvoleném příkladu zapojení v každé skupině vždy tři, což se provede postupným vysláním výběrových signálů na jednotlivé výběrové vstupy **3.211** až **3.213** povelového bloku **3**. Oba druhy signálů, tj. řídicí a výběrové, vstupují do logického bloku **2** na jeho řídicí vstupy **2.31** až **2.38** a na jeho výběrové vstupy **2.311** až

2.313, kde jednak řídí vyslání signálů na jeho odpovídající řídicí výstup **2.11** až **2.18** a jednak zajistí uvolnění jeho signálních výstupů **2.411** až **2.418**, na které se potom dostávají signály z jeho signálních vstupů **2.131** až **2.138**, kam přicházejí ze signálních výstupů **1.231** až **1.238** paměťového bloku **1**. Z tohoto bloku vystupují v závislosti na řídicích vstupech **1.021** až **1.028** paměťového bloku **1**, kam přichází z odpovídajících řídicích výstupů **2.11** až **2.18** logického bloku **2**. Tímto způsobem se v řízené skupině a vybrané podskupině signály o poruše, zaznamenané v paměťovém bloku **1** dostávají ze signálních výstupů logického bloku **2** postupně na jednotlivé podskupiny na odpovídající signální vstupy **4.21** až **4.28** signálního bloku **4**, který je přenáší na dálkové řídicí pracoviště. Začátek přenosu je podmíněn ještě vydáním spouštěcího signálu ze signálních výstupů **2.41** až **2.46** logického bloku **2**. Obdobně ukončením spouštěcího impulsu se přenosový proces ukončí. Po ukončení přenosu vyšle dálková obsluha kvitovací impuls na kvitovací výstup **3.200** povelového bloku **3**, který vstupuje na kvitovací vstup **2.300** logického bloku **2**, kde zrušením signálu na odpovídajícím přídržném výstupu **2.101** až **2.124** způsobí, že v odpovídající skupině paměťových obvodů v paměťovém bloku **1** se ztrátou signálu na odpovídajícím přídržném vstupu **1.201** až **1.224** paměťového bloku **1** zaznamenané poruchy smažou, pokud nejsou trvalé. Tím je cyklus dálkového přenosu ukončen. Obdobně probíhá i cyklus místního zjišťování stavu zaznamenaných poruchových hlášení s tím rozdílem, že namísto povelového bloku **3** a signálního bloku **4** je nyní ve funkci návěštní blok **5**. Funkce je stejná až na to, že přenos není řízen kombinací signálů výběrových a řídicích po jednotlivých podskupinách ve skupině, ale provádí se po celých skupinách pomocí volicího prvku v návěštním bloku **5** postupným vysíláním volicích signálů na jeho volicí výstupy **5.21** až **5.28**, které vstupují na odpovídající volicí vstupy **2.51** až **2.58** logického bloku **2**, kde plní stejnou funkci jako dříve řídicí a výběrové signály na jeho řídicích a výběrových vstupech **2.31** až **2.38** a **2.311** až **2.313** s tím rozdílem, že přenos se děje nyní vždy pro celou skupinu prostřednictvím návěštních výstupů **1.241** až **1.264** paměťového bloku **1** namísto jeho dříve používaných signálních výstupů **1.231** až **1.238**. Návěštní signály vstupují všechny současně na návěštní vstupy **2.141** až **2.164** logického bloku **2** a opět současně vystupují již výkonově zesílené na jeho návěštní výstupy **2.501** až **2.524** a odtud na návěštní vstupy **5.201** až **5.224** návěštního bloku **5**, kde jsou zobrazeny a občasnou obsluhou odečteny na návěštních prvcích, například svítidlech, svítivých diodách a podobně. Kvitování se děje v tomto případě s použitím mazacího výstupu **5.230** návěštního bloku **5** a vyslaný mazací impuls

vstupuje na mazací vstup **2.530** logického bloku **2**, kde způsobí jako dříve kvitovací impuls ztrátu signálu na odpovídajícím přídržném výstupu **2.101** až **2.124** logického bloku **2** a dále již probíhá mazací proces stejně jako při dálkové funkci. Obsluha v obou případech, tj. při dálkovém i místním přenosu má možnost občasné ještě vyzkoušet správnou funkci logických obvodů a spojuje tím, že před začátkem přenosu vyšle při dálkovém přenosu signál na kontrolní výstup **3.20** povelového bloku **3**, při místním přenosu na revizní výstup **5.260** návěštního bloku **5**. Tyto signály vstupují do logického bloku **2** buď na jeho kontrolní vstup **2.30**, nebo na jeho revizní vstup **2.560**, kde zajistí, aby na všechny jeho signální výstupy **2.41** až **2.48** byly vyslány signály v případě přenosu dálkového a obdobně v případě přenosu místního jsou vyslány signály na návěštní výstupy **2.501** až **2.525** logického bloku **2**. Toto se děje s využitím zesilovacího bloku **6**, kde na jeho kontrolní vstup **6.20** je přiveden kontrolní signál spolu s revizním signálem z kontrolního výstupu **2.61** logického bloku **2**. Tento signál na kontrolním vstupu **6.20** zesilovacího bloku **6** zajistí vydání napájecích signálů na jeho napájecí výstupy **6.21** až **6.23**, které vstupují do logického bloku **2** na jeho napájecí vstupy **2.61** až **2.63**, kde zajistí napájení vždy jedné ze třech podskupin, tedy celou skupinu. Takto lze provést kontrolu správné funkce jak všech částí přenosových obvodů v logickém bloku **2**, tak přenosových schopností povelového bloku **3**, signálního bloku **4** a zobrazovacích schopností návěštního bloku **5**. Propojením napájecího vstupu **3.29** přenosového bloku **3** s napájecím výstupem logického bloku **2** je ještě zajištěna možnost vyřazení dálkového přenosu při použití místního přenosu, který má prioritu. Signál na napájecím výstupu **2.39** logického bloku **2**, umožňující dálkový přenos je zrušen odejmutím signálu na jeho blokovacím vstupu **2.540**, což se děje přepnutím jednoduchého přepínacího prvku „dálkově — místně“ v návěštním bloku **5**. Současně se tím dává signál na uvolňovací výstup **5.250** návěštního bloku **5**, který je veden na uvolňovací vstup **2.550** logického bloku **2**, kde jednak uvolní logické obvody, určené pro místní přenos a dále přes zesilovací blok **6**, kam vstupuje přes uvolňovací výstup **2.69** logického bloku **2** na uvolňovací vstup **6.29** zesilovacího bloku **6** a kde zajistí vydání zesílených podmiňovacích signálů na jeho podmiňovací výstupy **6.25** až **6.27**, které vstupují zpět do logického bloku **2** na jeho podmiňovací vstupy **2.65** až **2.67**, kde zajistí napájení v případě místního přenosu.

Zapojení skupinové signalizace poruchových hlášení podle vynálezu se využije při konstrukci a zapojení stereotypních bloků a sestav v elektrických stanicích bez trvalé obsluhy a v jiných podobných objektech.

PŘEDMĚT VYNÁLEZU

1. Zapojení skupinové signalizace poruchových hlášení, sestávající ze šesti dílčích bloků, vyznačené tím, že spouštěcí výstup (4.20) signálního bloku (4) je spojen se spouštěcím vstupem (2.40) logického bloku (2), jehož každý signální výstup (2.41 až 2.48) je spojen vždy s odpovídajícím signálním vstupem (4.21 až 4.28) signálního bloku (4), jehož každý impulsní vstup (4.211 až 4.218) je spojen vždy s odpovídajícím impulsním výstupem (2.411 až 2.418) logického bloku (2), jehož mazací vstup (2.530) je spojen s mazacím výstupem (5.230) návěstního bloku (5), jehož blokovací výstup (5.240) je spojen s blokovacím vstupem (2.540) logického bloku (2), jehož uvolňovací vstup (2.550) je spojen s uvolňovacím výstupem (5.250) návěstního bloku (5), jehož revizní výstup (5.260) je spojen s revizním vstupem (2.560) logického bloku (2), jehož každý volicí vstup (2.51 až 2.58) je spojen vždy s odpovídajícím volicím výstupem (5.21 až 5.28) návěstního bloku (5), jehož každý návěstní vstup (5.201 až 5.224) je spojen vždy s odpovídajícím návěstním výstupem (2.501 až 2.524) logického bloku (2), jehož kontrolní výstup (2.60) je spojen s kontrolním vstupem (6.20) zesilovacího bloku (6), jehož každý napájecí výstup (6.21 až 6.23) je spojen vždy s odpovídajícím napájecím vstupem (2.61 až 2.63) logického bloku (2), jehož uvolňovací vstup (2.69) je spojen s uvolňovacím vstupem (6.29) zesilovacího bloku (6), jehož každý podmiňovací výstup (6.25 až 6.27) je spojen vždy s odpovídajícím podmiňovacím vstupem (2.65 až 2.67) logického bloku (2), jehož každý návěstní vstup (2.141 až 2.164) je spojen vždy s odpovídajícím návěstním výstupem (1.241 až 1.264) paměťového bloku (1), jehož každý signální výstup (1.231 až 1.238) je spojen vždy s odpovídajícím signálním vstupem (2.131 až 2.138) logického bloku (2), jehož každý přídržný vstup (2.101 až 2.124) je spojen vždy s odpovídajícím přídržným výstupem (1.201 až 1.224) paměťového bloku (1), jehož každý řídicí vstup (1.021 až 1.028) je spojen vždy s odpovídajícím řídicím výstupem (2.11 až 2.18) logického bloku (2), jehož kontrolní vstup (2.30) je spojen s kontrolním výstupem (3.20) povelového bloku (3), jehož každý řídicí výstup (3.21 až 3.28) je spojen vždy s odpovídajícím řídicím vstupem (2.31 až 2.38) logického bloku (2), jehož napájecí výstup (2.39) je spojen s napájecím vstupem (3.29) povelového bloku (3), jehož kvitovací výstup (3.200) je spojen s kvitovacím vstupem (2.300) logického bloku (2), jehož každý výběrový vstup (2.311 až 2.313) je spojen vždy s odpovídajícím výběrovým výstupem (3.211 až 3.213) povelového bloku (3), přičemž každý poruchový vstup (1.0001 až 1.0192) paměťového bloku

(1) je spojen vždy s odpovídajícím poruchovým vstupem (0.1001 až 0.1192) zapojení.

2. Zapojení podle bodu 1, vyznačené tím, že paměťový blok (1) obsahuje nejméně dvatřicet stejných paměťových obvodů (01), složených ze dvou součinů (1.1 a 1.2), jednoho impulsního obvodu (1.3), dvou oddělovačů (1.4 a 1.5) a čtyř přípojníc (1.6 až 1.9), přičemž přídržný vstup (1.02) paměťového obvodu (01) je spojen s přídržnou přípojnící (1.6) a se vstupem (1.41) prvního oddělovače (1.4), jehož výstup (1.42) je spojen s prvním vstupem (1.11) prvního součinu (1.1), jehož výstup (1.13) je spojen jednak s druhým vstupem (1.12) prvního součinu (1.1), jednak s prvním vstupem (1.21) druhého součinu (1.2), jednak se vstupem (1.31) impulsního obvodu (1.3) a jednak s poruchovým vstupem (1.01) paměťového obvodu (01), jehož řídicí vstup (1.03) je spojen s řídicí přípojnící (1.7) a s druhým vstupem (1.22) druhého součinu (1.2), jehož výstup (1.23) je spojen s návěstní přípojnící (1.8) a s návěstním výstupem (1.04) paměťového obvodu (01), jehož signální výstup (1.05) je spojen se signální přípojnící (1.9) a s výstupem (1.32) impulsního obvodu (1.3).

3. Zapojení podle bodů 1 a 2, vyznačené tím, že přídržné, řídicí, návěstní a signální přípojnice (1.6, 1.7, 1.8 a 1.9) všech paměťových obvodů (01/1 až 01/192) jsou vzájemně propojeny ve skupinách podle propojení přídržných a řídicích vstupů (1.02 a 1.03) a návěstních a signálních výstupů (1.04 a 1.05) jednotlivých paměťových obvodů (01/1 až 01/192) s přídržnými a řídicími vstupy (1.201 až 1.224 a 1.021 až 1.028) a s návěstními a signálními výstupy (1.241 až 1.264 a 1.231 až 1.238) paměťového bloku (1), jehož poruchové vstupy (1.0001 až 1.0192) jsou propojeny s poruchovými vstupy (1.01) vždy odpovídajícího paměťového obvodu (01/1 až 01/192), přičemž rozdělení paměťových obvodů (01/1 až 01/192) do skupin je volitelné podle potřeb a požadavků uživatele.

4. Zapojení podle bodu 1, vyznačené tím, že logický blok (2) obsahuje jeden řídicí blok (21), nejméně dva nebo více stejných záznamových bloků (22/1 až 22/3), nejméně dva nebo více stejných impulsních bloků (23/1 až 23/8), nejméně čtyři nebo více stejných přenosových bloků (24/1 až 24/24), jednu spouštěcí přípojnici (2.01), jednu časovou přípojnici (2.02), jednu zesilovací přípojnici (2.03), jednu kvitovací přípojnici (2.04), nejméně dvě nebo více řídicích přípojníc (2.011 až 2.018), nejméně jednu nebo více uvolňovacích přípojníc (2.051 až 2.053), nejméně jednu nebo více napájecích přípojníc (2.061 až 2.063), nejméně jednu nebo více podmiňovacích přípojníc (2.065

až 2.067), nejméně dvě nebo více výběrových přípojníc (2.071 až 2.073), nejméně dvě nebo více volicích přípojníc (2.081 až 2.088) a nejméně dvě nebo více signálních přípojníc (2.091 až 2.098), přičemž jednotlivé přenosové bloky (24/1 až 24/24) jsou rozděleny do dvou nebo více skupin a nejméně do dvou nebo více podskupin, které jsou volitelné podle potřeb a požadavků uživatele.

5. Zapojení podle bodů 1 a 4, vyznačené tím, že řídicí blok (21) je složen ze čtyř součinů (21.1 až 21.4), jednoho součtu (21.5), jednoho časovače (21.6), dvou zesilovačů (21.7, 21.8) a pěti oddělovačů (21.91 až 21.95), přičemž výstup (21.82) druhého zesilovače (21.8) je spojen s uvolňovacím výstupem (2.69) logického bloku (2), jehož blokovací vstup (2.540) je spojen jednak s druhým vstupem (21.22) druhého součinu (21.2), jednak s druhým vstupem (21.42) čtvrtého součinu (21.4) a jednak s napájecím výstupem (2.39) logického bloku (2), jehož kontrolní výstup (2.60) je spojen s výstupem (21.942) čtvrtého oddělovače (21.94) a s výstupem (21.952) pátého oddělovače (21.95), jehož vstup (21.951) je spojen s revizním vstupem (2.560) logického bloku (2), jehož uvolňovací vstup (2.550) je spojen se vstupem (21.81) druhého zesilovače (21.8) a se zesilovací přípojníc (2.04) logického bloku (2), jehož kvitovací přípojnice (2.03) je spojena s výstupem (21.33) třetího součinu (21.3) a s mazacím vstupem (2.530) logického bloku (2), jehož spouštěcí vstup (2.40) je spojen s prvním vstupem (21.11) prvního součinu (21.1), jehož výstup (21.13) je spojen se spouštěcí přípojníc (2.01) logického bloku (2), jehož časová přípojnice (2.02) je spojena s výstupem (21.43) čtvrtého součinu (21.4), jehož první vstup (21.41) je spojen s výstupem (21.62) časovače (21.6), jehož vstup (21.61) je spojen s výstupem (21.23) druhého součinu (21.2), jehož první vstup (21.21) je spojen s výstupem (21.932) třetího oddělovače (21.93) a s výstupem (21.922) druhého oddělovače (21.92), jehož vstup (21.921) je spojen s kvitovacím vstupem (2.300) logického bloku (2) a se vstupem (21.911) prvního oddělovače (21.91), jehož výstup (21.922) je spojen s druhým vstupem (21.32) třetího součinu (21.3), jehož první vstup (21.31) je spojen s výstupem (21.72) prvního zesilovače (21.7), jehož vstup (21.71) je spojen s druhým vstupem (21.12) prvního součinu (21.1) a s výstupem (21.59) součtu (21.5), jehož kontrolní vstup (21.50) je spojen jednak se vstupem (21.931) třetího oddělovače (21.93), jednak se vstupem (21.941) čtvrtého oddělovače (21.94) a jednak s kontrolním vstupem (2.30) logického bloku (2), jehož každý řídicí vstup (2.31 až 2.38) je spojen vždy s odpovídající řídicí přípojníc (2.011 až 2.018) logického bloku (2) a vždy s odpovídajícím řídicím vstupem (21.51 až 21.58) součtu (21.5).

6. Zapojení podle bodů 1 a 4, vyznačené

tím, že každý záznamový blok (22/1 až 22/3) je složen nejméně ze dvou součinů (22.1, 22.2), jednoho zesilovače (22.3) a tří oddělovačů (22.4 až 22.6), přičemž každý výběrový vstup (2.311 až 2.313) logického bloku (2) je spojen u každého odpovídajícího záznamového bloku (22/1 až 22/3) vždy se vstupem (22.61) třetího oddělovače (22.6), jehož výstup (22.62) je spojen jednak s prvním vstupem (22.21) druhého součinu (22.2), jednak s druhým vstupem (22.12) prvního součinu (22.1) a jednak s výstupem (22.42) čtvrtého oddělovače (22.4), jehož vstup (22.41) je spojen se vstupem (22.51) pátého oddělovače (22.5) a s výstupem (22.13) prvního součinu (22.1), jehož první vstup (22.11) je spojen s časovou přípojníc (2.02) logického bloku (2), jehož zesilovací přípojnice (2.04) je u každého záznamového bloku (22/1 až 22/3) spojena vždy se vstupem (22.31) zesilovače (22.3), jehož výstup (22.32) je spojen s výstupem (22.52) pátého oddělovače (22.5) a u každého záznamového bloku (22/1 až 22/3), vždy s odpovídající uvolňovací přípojníc (2.051 až 2.053) logického bloku (2), jehož spouštěcí přípojnice (2.01) je u každého záznamového bloku (22/1 až 22/3) spojena vždy s druhým vstupem (22.22) druhého součinu (22.2), jehož výstup (22.23) je spojen u každého záznamového bloku (22/1 až 22/3) vždy s odpovídající výběrovou přípojníc (2.071 až 2.073) logického bloku (2), jehož každá napájecí přípojnice (2.061 až 2.063) je spojena vždy s odpovídajícím napájecím vstupem (2.61 až 2.63) logického bloku (2), jehož každý podmiňovací vstup (2.65 až 2.67) je spojen vždy s odpovídající podmiňovací přípojníc (2.065 až 2.067) logického bloku (2).

7. Zapojení podle bodů 1 a 4, vyznačené tím, že každý impulsní blok (23/1 až 23/8) je složen vždy ze dvou součinů (23.1, 23.2), jednoho časovače (23.3), jednoho zesilovače (23.4), tří oddělovačů (23.5 až 23.7) a invertoru (23.8), přičemž každý signální vstup (2.131 až 2.138) logického bloku (2) je u každého odpovídajícího impulsního bloku (23/1 až 23/8) spojen vždy se vstupem (23.71) třetího oddělovače (23.7), jehož výstup (23.72) je spojen se vstupem (23.51) prvního oddělovače (23.5) a s prvním vstupem (23.21) druhého součinu (23.2), jehož druhý vstup (23.22) je spojen s výstupem (23.82) invertoru (23.8), jehož vstup (23.81) je spojen s výstupem (23.32) časovače (23.3), jehož vstup (23.31) je spojen jednak s výstupem (23.23) druhého součinu (23.2), jednak s výstupem (23.52) prvního oddělovače (23.5) a jednak se vstupem (23.41) zesilovače (23.4), jehož výstup (23.42) je u každého impulsního bloku (23/1 až 23/8) spojen vždy s odpovídající uvolňovací přípojníc (2.411 až 2.418) logického bloku (2), jehož každý volicí vstup (2.51 až 2.58) je u každého odpovídajícího impulsního obvodu (23/1 až 23/8) spojen jednak vždy s druhým vstu-

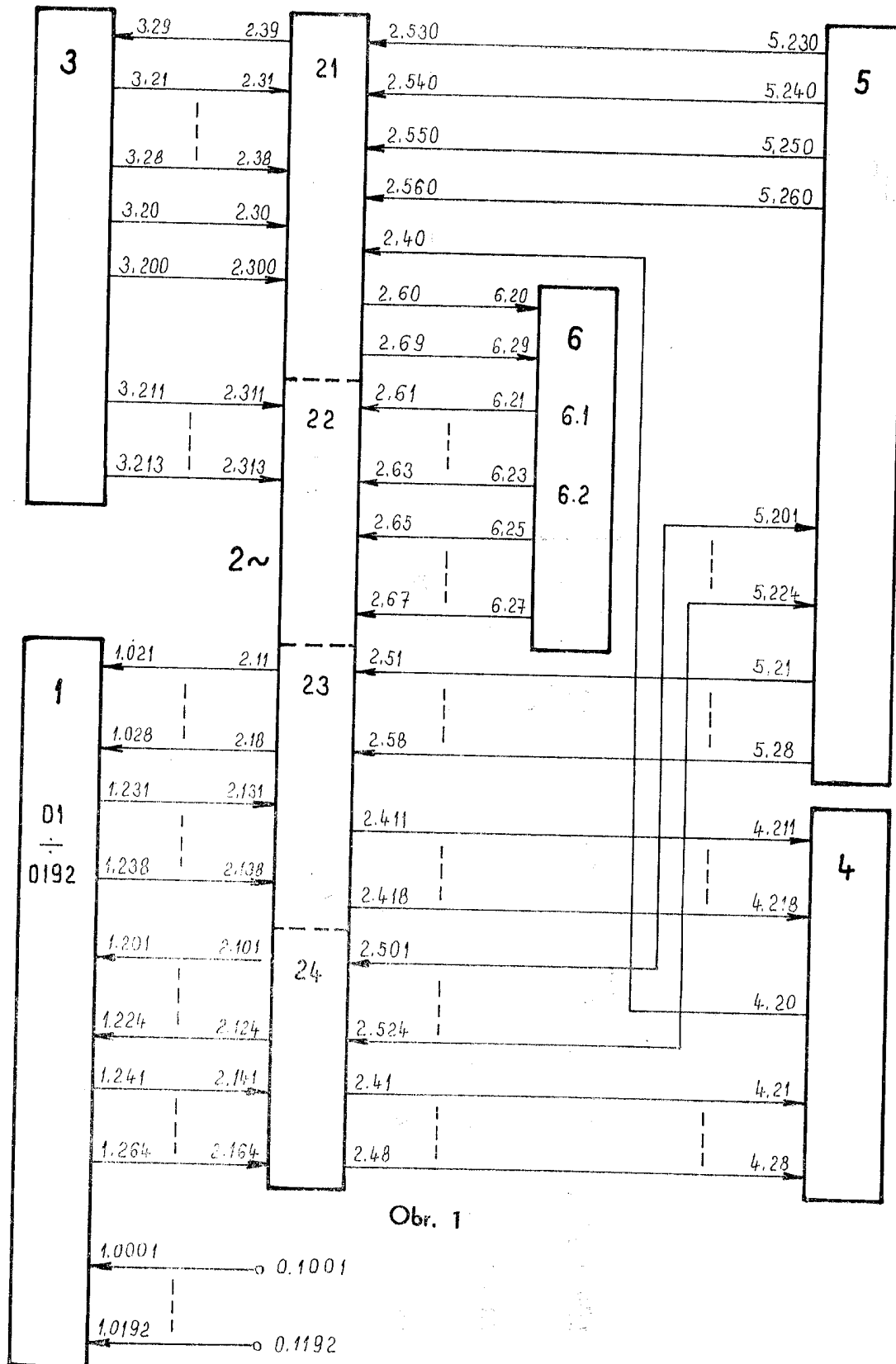
pem (23.12) prvního součinu (23.1), jednak vždy s odpovídajícím řídicím vstupem (2.11 až 2.18) logického bloku (2) a jednak vždy s výstupem (23.62) druhého oddělovače (23.6), jehož vstup (23.61) je spojen u každého impulsního obvodu (23/1 až 23/8) vždy s odpovídající řídicí přípojnici (2.011 až 2.018) logického bloku (2), jehož kvitovací přípojnice (2.03) je u každého impulsního obvodu (23/1 až 23/8) spojena vždy s prvním vstupem (23.11) prvního součinu (23.1), jehož výstup (23.13) je u každého impulsního bloku (23/1 až 23/8) spojen vždy s odpovídající volicí přípojnici (2.081 až 2.088) logického bloku (2).

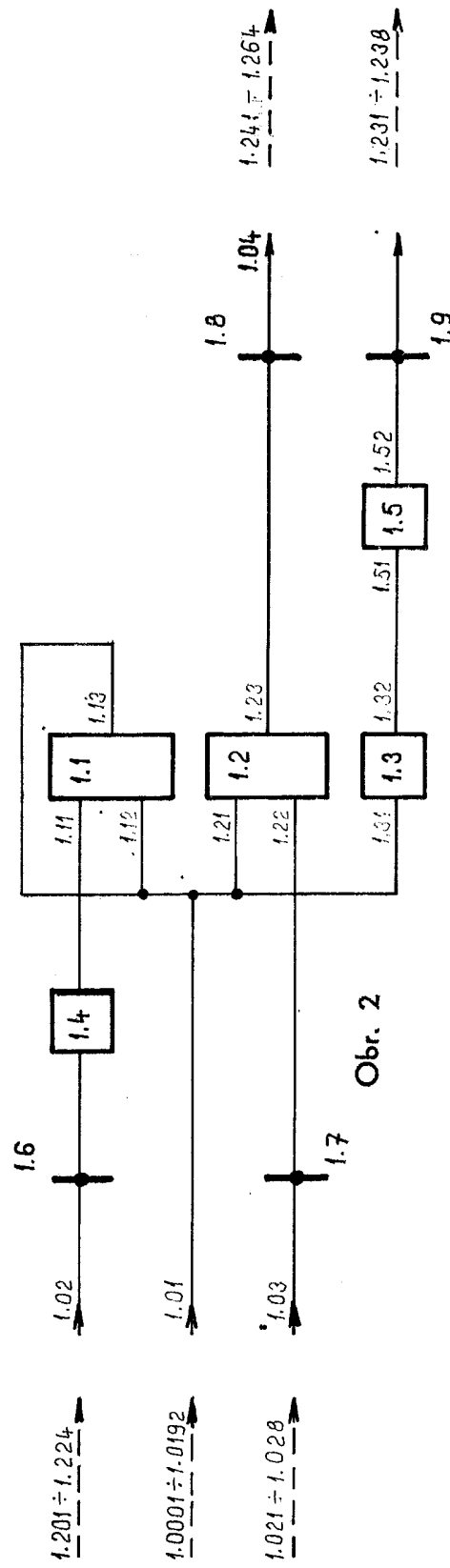
8. Zapojení podle bodů 1 a 4, vyznačené tím, že každý přenosový blok (24/1 až 24/24) obsahuje tři součiny (24.1 až 24.3), jeden invertor (24.4) a dva oddělovače (24.5, 24.6), přičemž každý návětní vstup (2.141 až 2.164) logického bloku (2) je u každého odpovídajícího přenosového bloku (24/1 až 24/24) spojen vždy jednak s druhým vstupem (24.22) druhého součinu (24.2), jednak s prvním vstupem (24.31) třetího součinu (24.3) a jednak s výstupem (24.62) druhého oddělovače (24.6), jehož vstup (24.61) je u každé odpovídající skupiny přenosových bloků (24/1 až 24/24) spojen vždy s odpovídající napájecí přípojnici (2.061 až 2.063) logického bloku (2), jehož každá podmiňovací přípojnice (2.065 až 2.067) je u každé odpovídající skupiny přenosových bloků (24/1 až 24/24) spojena vždy s druhým vstupem (24.32) třetího součinu (24.3), jehož výstup (24.33) je u každého přenosového bloku (24/1 až 24/24) spojen vždy s odpovídajícím návětním výstupem (2.501 až 2.524) logického bloku (2), jehož každý signální výstup (2.541 až 2.548) je u každé odpovídající podskupiny přenosových bloků (24/1 až 24/24) spojen vždy s odpovídající signální přípojnici (2.091 až 2.098) logického bloku (2) a vždy s výstupem (24.23) druhého součinu (24.2), jehož první vstup (24.21) je u každé odpovídající skupiny přenosových bloků (24/1 až 24/24) spojen vždy s odpovídající výběrovou přípojnici (2.071 až 2.073) logického bloku (2), jehož každá volicí přípojnice (2.081 až 2.088) je u každé odpovídající podskupiny přenosových bloků (24/1 až 24/24) spojena vždy s prvním vstupem (24.11) prvního součinu (24.1), jehož druhý vstup (24.12) je u každé odpovídající podskupiny přenosových bloků (24/1 až 24/24) spojen vždy s odpovídající uvolňovací přípojnici (2.051 až 2.058) logického bloku (2),

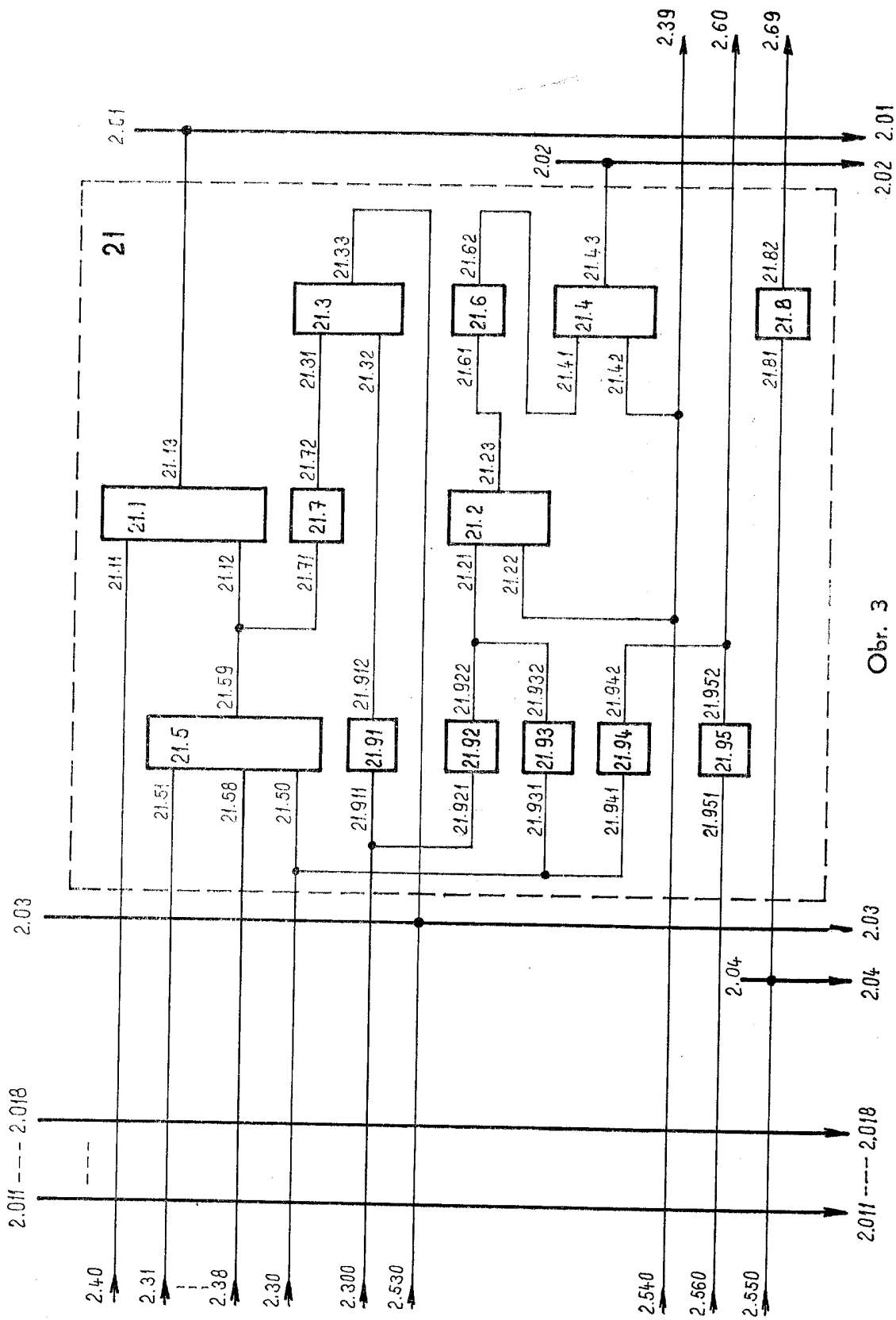
jehož každý přídržný výstup (2.101 až 2.124) je spojen u každého odpovídajícího přenosového bloku (24/1 až 24/24) vždy s výstupem (24.42) invertoru (24.4), jehož vstup (24.41) je spojen s výstupem (24.52) prvního oddělovače (24.5), jehož vstup (24.51) je spojen s výstupem (24.13) prvního součinu (24.1).

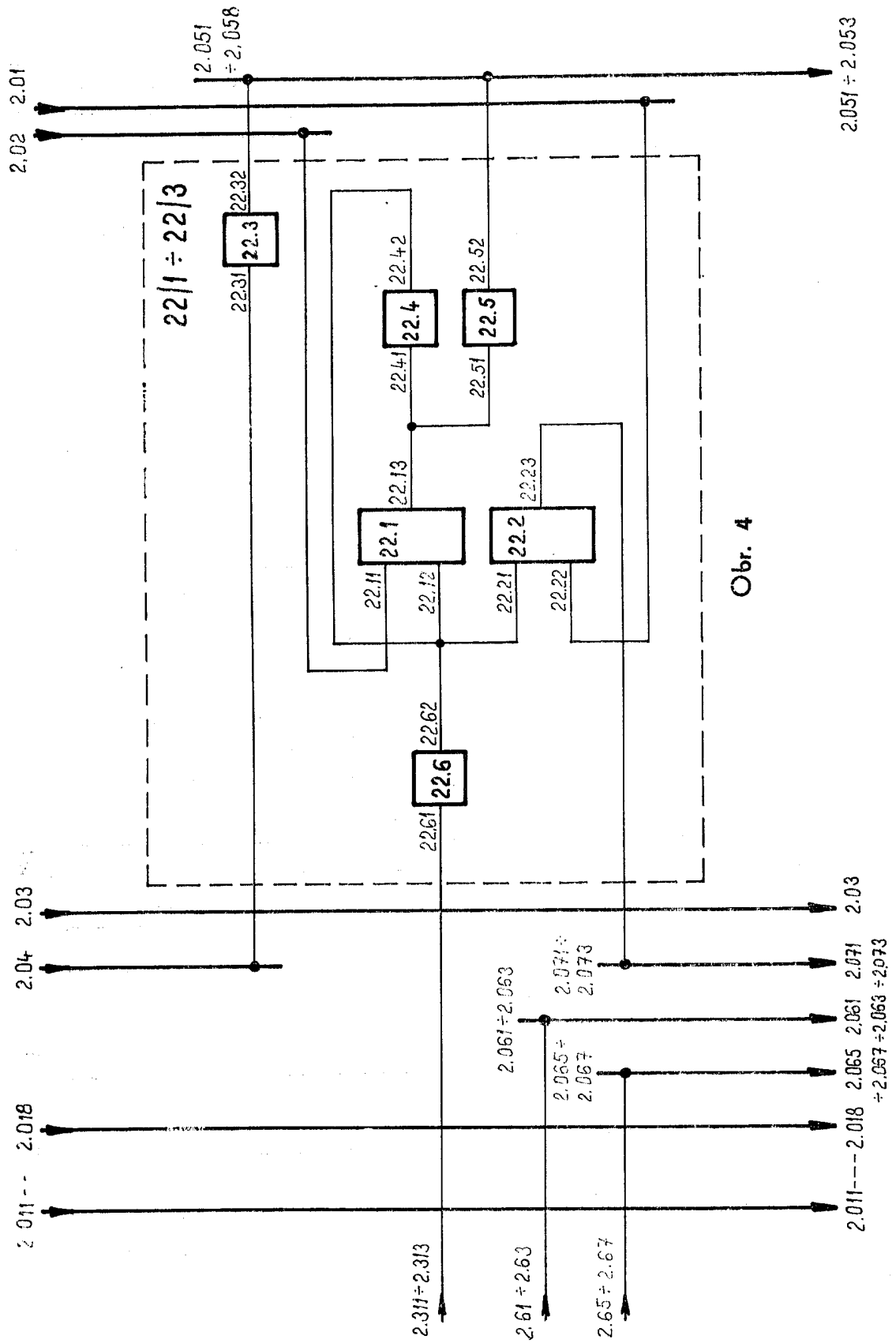
9. Zapojení podle bodu 1, vyznačené tím, že návětní blok (5) obsahuje nejméně jeden kvitovací blok (5.3), jeden přepínací blok (5.4), jeden volicí blok (5.5), čtyřiadvačet návětních obvodů (5.601 až 5.624) a dvě napájecí svorky (5.7 a 5.8), přičemž revizní výstup (5.50) volicího bloku (5.5) je spojen s revizním výstupem (5.260) návětního bloku (5), jehož každý volicí výstup (5.21 až 5.28) je spojen vždy s odpovídajícím volicím výstupem (5.51 až 5.58) volicího bloku (5.5), jehož napájecí vstup (5.59) je spojen jednak s druhou napájecí svorkou (5.8), jednak se vstupem (5.49) přepínacího bloku (5.4) a jednak se vstupem (5.39) kvitovacího bloku (5.3), jehož výstup (5.30) je spojen s mazacím výstupem (5.230) logického bloku (2), jehož blokovací výstup (5.240) je spojen s blokovacím výstupem (5.40) přepínacího bloku (5.4), jehož uvolňovací výstup (5.41) je spojen s blokovacím výstupem (5.250) logického bloku (2), jehož každý návětní vstup (5.501 až 5.524) je spojen vždy s odpovídajícím vstupem (5.6011 až 5.6024) vždy odpovídajícího návětního obvodu (5.601 až 5.624), jehož výstup (5.6012 až 5.6242) je spojen vždy s první napájecí svorkou (5.7).

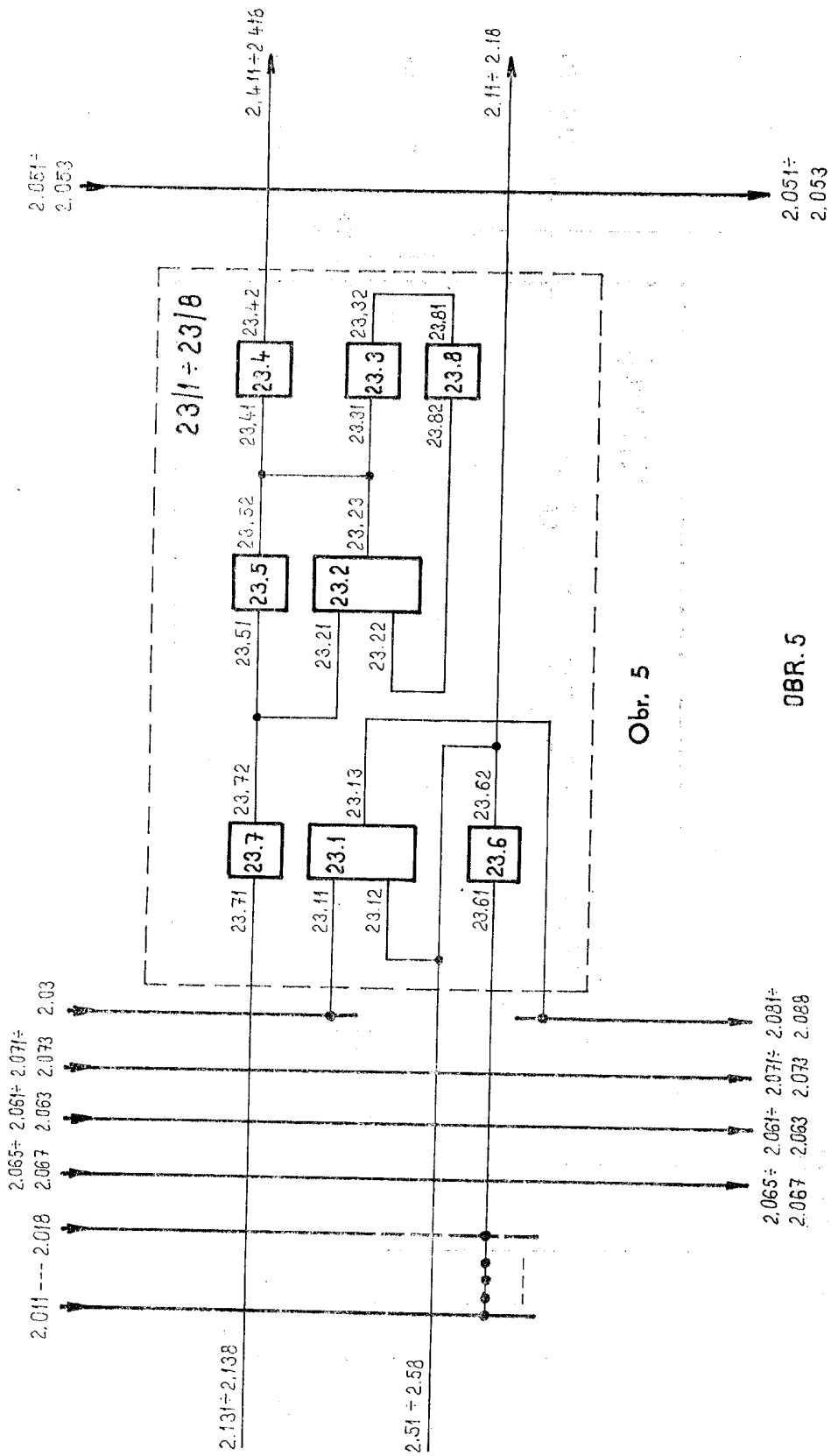
10. Zapojení podle bodu 1, vyznačené tím, že zesilovací blok (6) obsahuje nejméně dva zesilovače se třemi výstupy, přičemž kontrolní vstup (6.20) zesilovacího bloku (6) je spojen s budícím vstupem (6.10) prvního zesilovače (6.1), jehož první napájecí vstup (6.01) je spojen s prvním napájecím pólem (6.00) a s druhým napájecím vstupem (6.02) druhého zesilovače (6.2), jehož budící vstup (6.19) je spojen s podmiňovacím vstupem (6.29) zesilovacího bloku (6), jehož každý podmiňovací výstup (6.25 až 6.27) je spojen vždy s odpovídajícím napájecím výstupem (6.15 až 6.17) druhého zesilovače (6.2), jehož druhý napájecí vstup (6.04) je spojen s druhým napájecím pólem (6.09) a s druhým napájecím vstupem (6.03) prvního zesilovače (6.1), jehož každý napájecí výstup (6.11 až 6.13) je spojen vždy s odpovídajícím napájecím výstupem (6.21 až 6.23) zesilovacího bloku (6).

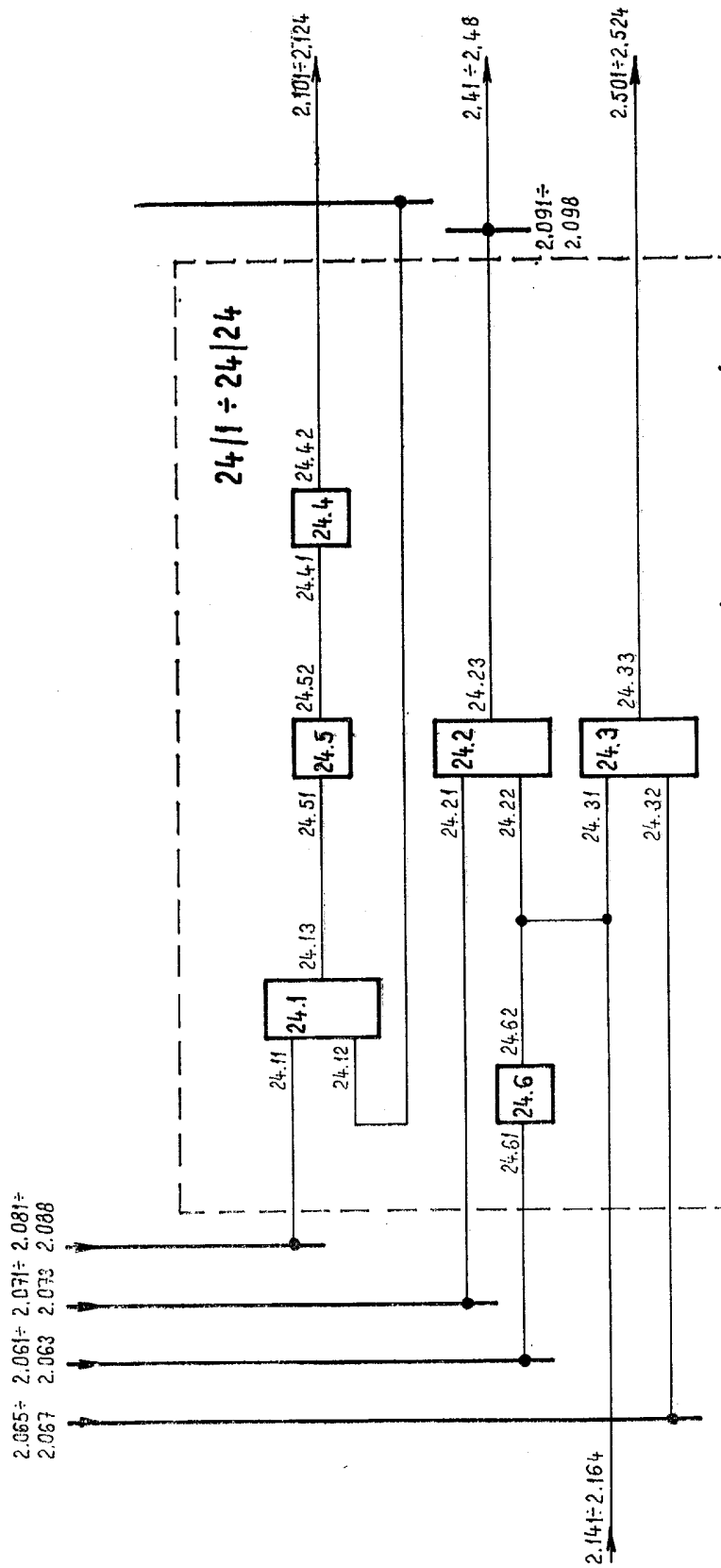




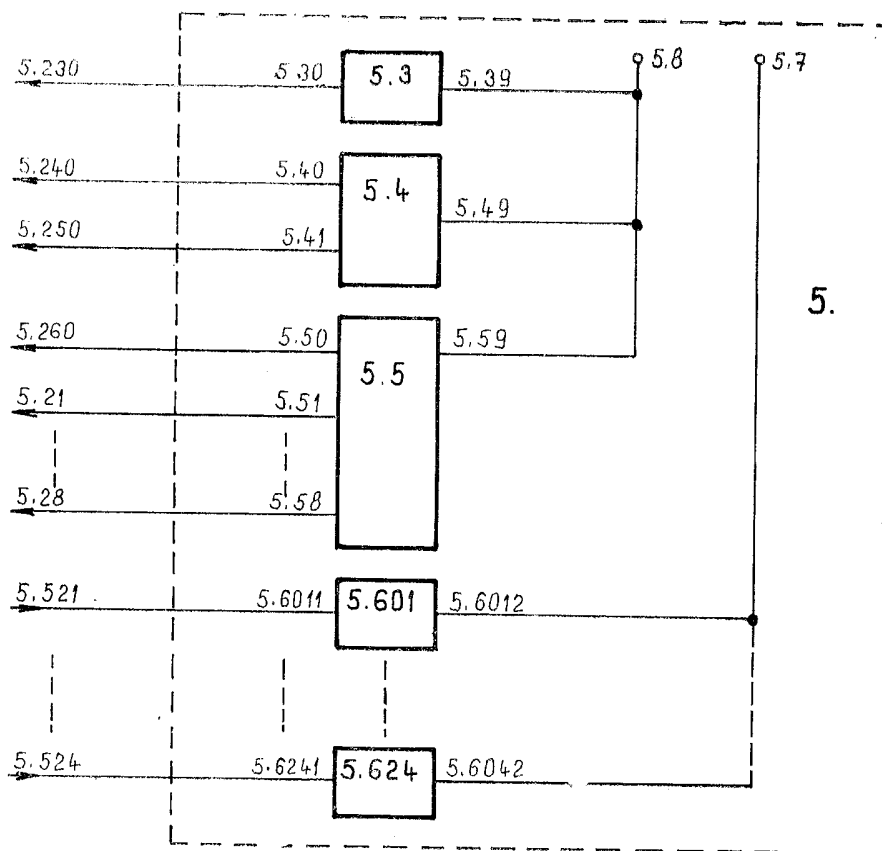




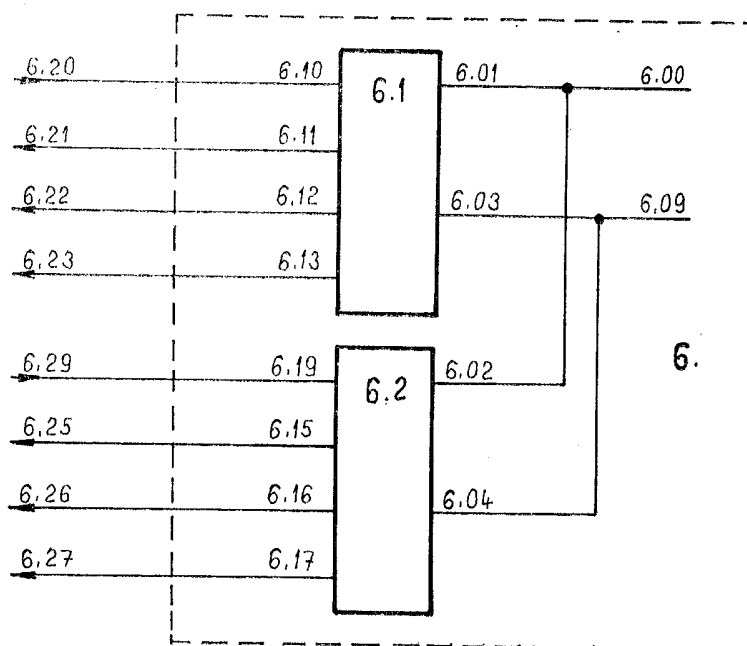




Obr. 6



Obr. 7



Obr. 8