

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第6部門第3区分
【発行日】平成19年6月7日(2007.6.7)

【公表番号】特表2007-506203(P2007-506203A)
【公表日】平成19年3月15日(2007.3.15)
【年通号数】公開・登録公報2007-010
【出願番号】特願2006-527564(P2006-527564)
【国際特許分類】

G 0 5 B 19/05 (2006.01)

【F I】

G 0 5 B 19/05 L

【手続補正書】

【提出日】平成19年4月11日(2007.4.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

構成可能なコントローラであって、
同期制御モジュールと、
前記同期制御モジュールに接続された複数の構成可能な信号取得モジュールと、
前記複数の構成可能な信号取得モジュールに接続された制御論理と、
前記複数の構成可能な信号取得モジュールにそれぞれ接続され、さらに前記構成可能なコントローラのそれぞれの入力ピンに各々が接続された複数の同一入力セルと、
前記同期制御モジュールおよび前記複数の同一入力セルに接続された同期信号発生器とを備えた構成可能なコントローラであって、
前記複数の同一入力セルの各々が入力信号パラメータを時間ベースパラメータに変換可能であり、かつ前記構成可能な信号取得モジュールの各々が前記時間ベースパラメータを要求されるデジタル形式に変換するように構成されている、構成可能なコントローラ。

【請求項2】

前記複数の同一入力セルの各々が比較器を備え、前記比較器は、前記構成可能なコントローラのそれぞれの入力ピンからの入力信号、および前記同期信号発生器からの同期信号を受け取り、かつ信号を出力するように適応される請求項1に記載の構成可能なコントローラ。

【請求項3】

前記同期信号はのこぎり波形を含む請求項2に記載の構成可能なコントローラ。

【請求項4】

前記制御論理に接続された複数の構成可能な出力制御論理モジュールと、前記構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能なコントローラの複数の出力ピンにも接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバとをさらに備える請求項1に記載の構成可能なコントローラ。

【請求項5】

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは前記複数のハイサイド出力ドライバおよびローサイド出力ドライバからの一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは前記構成可能なコントローラのそれぞれの出力ピンを通して負荷の一

方の側に接続され、前記複数の構成可能な出力制御論理モジュールは、前記負荷の第二の側の接続に応じて、前記一对のハイサイド出力ドライバおよびローサイド出力ドライバから一つだけのハイサイド出力ドライバおよびローサイド出力ドライバを駆動するように構成される請求項 4 に記載の構成可能なコントローラ。

【請求項 6】

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、前記複数のハイサイド出力ドライバおよびローサイド出力ドライバからの前記ローサイドドライバの一つまたは前記ハイサイドドライバの一つに接続され、前記ローサイドドライバの一つまたは前記ハイサイドドライバの一つは前記構成可能なコントローラのそれぞれの出力ピンを通して負荷に接続され、前記複数の構成可能な出力制御論理モジュールは前記ローサイドドライバの一つまたは前記ハイサイドドライバの一つを駆動するように構成される請求項 4 に記載の構成可能なコントローラ。

【請求項 7】

第一の構成可能な出力制御論理モジュールおよび第二の構成可能な出力制御論理モジュールはそれぞれ、前記複数のハイサイド出力ドライバおよびローサイド出力ドライバからの一对のハイサイドドライバおよびローサイドドライバに接続され、前記一对のハイサイドドライバおよびローサイドドライバは前記構成可能なコントローラの二つのそれぞれの出力ピンを通して負荷の両側に接続され、前記第一の構成可能な出力制御論理モジュールおよび前記第二の構成可能な出力制御論理モジュールは、二つの独立した信号源によって前記一对のハイサイドドライバおよびローサイドドライバを制御するように構成される請求項 4 に記載の構成可能なコントローラ。

【請求項 8】

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは前記複数のハイサイド出力ドライバおよびローサイド出力ドライバからの二つのハイサイドドライバに接続され、前記二つのハイサイドドライバは前記構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、前記複数の構成可能な出力制御論理モジュールは、前記二つのハイサイドドライバを同時に制御するように構成される請求項 4 に記載の構成可能なコントローラ。

【請求項 9】

前記複数のハイサイド出力ドライバおよびローサイド出力ドライバからの少なくとも一つのハイサイドドライバまたはローサイドドライバは前記入力セルの一つに接続される請求項 4 に記載の構成可能なコントローラ。

【請求項 10】

前記入力セルは、前記複数のハイサイド出力ドライバおよびローサイド出力ドライバからの前記少なくとも一つのハイサイドドライバまたはローサイドドライバの電流を測定可能である請求項 9 に記載の構成可能なコントローラ。

【請求項 11】

前記入力セルは、前記複数のハイサイド出力ドライバおよびローサイド出力ドライバからの前記少なくとも一つのハイサイドドライバまたはローサイドドライバの接続性を検出可能である請求項 10 に記載の構成可能なコントローラ。

【請求項 12】

前記入力セルは、前記複数のハイサイド出力ドライバおよびローサイド出力ドライバからの前記少なくとも一つのハイサイドドライバまたはローサイドドライバの切替えを確認可能である請求項 10 に記載の構成可能なコントローラ。

【請求項 13】

複数の信号を取得する方法であって、

- (a) 同期制御モジュールを提供するステップと、
- (b) 前記同期制御モジュールに接続された複数の構成可能な信号取得モジュールを構成するステップと、
- (c) 前記複数の構成可能な信号取得モジュールに接続された制御論理を提供するステッ

ブと、

(d) 前記複数の構成可能な信号取得モジュールにそれぞれ接続された複数の同一入力セルを提供するステップと、

(e) 前記同期制御モジュールおよび前記複数の同一入力セルに接続された同期信号発生器を提供するステップと、

(f) 前記複数の同一入力セルの一つによって各々取得される複数の入力信号を取得するステップと、

(g) 前記複数の入力信号を複数の時間ベースパラメータに変換するステップと、

(h) 前記複数の時間ベースパラメータを要求されるデジタル形式に変換するステップとを含む方法。

【請求項 14】

ステップ (g) は、(g1) 前記同期信号発生器から同期信号を受け取るステップと、(g2) 前記複数の入力信号を前記同期信号と比較するステップとを含む請求項 13 に記載の方法。

【請求項 15】

前記同期信号はのこぎり波形を含む請求項 14 に記載の方法。

【請求項 16】

構成可能なコントローラであって、

制御論理と、

前記制御論理に接続された複数の構成可能な出力制御論理モジュールと、

前記複数の構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能なコントローラの複数の出力ピンにも接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバとを備えた構成可能なコントローラであって、

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、

前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは、前記構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、

前記複数の構成可能な出力制御論理モジュールは、前記負荷の第二の側の接続に応じて、前記一対のハイサイド出力ドライバおよびローサイド出力ドライバの一つだけを駆動するように構成される構成可能なコントローラ。

【請求項 17】

構成可能なコントローラであって、

制御論理と、

前記制御論理に接続された複数の構成可能な出力制御論理モジュールと、

前記複数の構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能なコントローラの複数の出力ピンにも接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバとを備えた構成可能なコントローラであって、

第一の構成可能な出力制御論理モジュールおよび第二の構成可能な出力制御論理モジュールは、それぞれ一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、

前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは、前記構成可能なコントローラの二つのそれぞれの出力ピンを通して負荷の両側に接続され、

前記第一の構成可能な出力制御論理モジュールおよび第二の構成可能な出力制御論理モジュールは、二つの独立した信号源によって前記一対のハイサイド出力ドライバおよびローサイド出力ドライバを制御するように構成される構成可能なコントローラ。

【請求項 18】

構成可能なコントローラであって、

制御論理と、

前記制御論理に接続された複数の構成可能な出力制御論理モジュールと、

前記複数の構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能な

コントローラの複数の出力ピンにも接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバとを備えた構成可能なコントローラであって、

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、二つのハイサイド出力ドライバに接続され、

前記二つのハイサイド出力ドライバは、構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、

前記複数の構成可能な出力制御論理モジュールは、二つのハイサイド出力ドライバを同時に制御するように構成される構成可能なコントローラ。

【請求項 19】

複数の負荷を制御する方法であって、

(a) 制御論理を提供するステップと、

(b) 前記制御論理に接続された複数の構成可能な出力制御論理モジュールを提供するステップと、

(c) 前記複数の構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能なコントローラの複数の出力ピンに接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバを提供するステップと、

(d) 前記複数の負荷と前記複数のハイサイド出力ドライバおよびローサイド出力ドライバの間の接続に応じて、前記複数のハイサイド出力ドライバおよびローサイド出力ドライバの少なくとも一つを駆動するように前記複数の構成可能な出力制御論理モジュールの各々を構成するステップとを含み、

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、

前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは、前記構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、

前記複数の構成可能な出力制御論理モジュールは、負荷の第二の側の接続に応じて、前記ハイサイド出力ドライバおよびローサイド出力ドライバの一つだけを駆動するように構成される方法。

【請求項 20】

複数の負荷を制御する方法であって、

(a) 制御論理を提供するステップと、

(b) 前記制御論理に接続された複数の構成可能な出力制御論理モジュールを提供するステップと、

(c) 前記複数の構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能なコントローラの複数の出力ピンに接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバを提供するステップと、

(d) 前記複数の負荷と前記複数のハイサイド出力ドライバおよびローサイド出力ドライバの間の接続に応じて、前記複数のハイサイド出力ドライバおよびローサイド出力ドライバの少なくとも一つを駆動するように前記複数の構成可能な出力制御論理モジュールの各々を構成するステップとを含み、

第一の構成可能な出力制御論理モジュールおよび第二の構成可能な出力制御論理モジュールは、それぞれ一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、

前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは、前記構成可能なコントローラの二つのそれぞれの出力ピンを通して負荷の両側に接続され、

前記第一の構成可能な出力制御論理モジュールおよび前記第二の構成可能な出力制御論理モジュールは、二つの独立した信号源によって前記一対のハイサイド出力ドライバおよびローサイド出力ドライバを制御するように構成される方法。

【請求項 21】

複数の負荷を制御する方法であって、

(a) 制御論理を提供するステップと、

(b) 前記制御論理に接続された複数の構成可能な出力制御論理モジュールを提供するステップと、

(c) 前記複数の構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能なコントローラの複数の出力ピンに接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバを提供するステップと、

(d) 前記複数の負荷と前記複数のハイサイド出力ドライバおよびローサイド出力ドライバの間の接続に応じて、前記複数のハイサイド出力ドライバおよびローサイド出力ドライバの少なくとも一つを駆動するように複数の構成可能な出力制御論理モジュールの各々を構成するステップとを含み、

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、二つのハイサイド出力ドライバに接続され、

前記二つのハイサイド出力ドライバは、前記構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、

前記複数の構成可能な出力制御論理モジュールは、前記二つのハイサイド出力ドライバを同時に制御するように構成される方法。

【請求項 2 2】

複数の負荷を制御するための構成可能なコントローラであって、

制御論理と、

前記制御論理に接続された複数の構成可能な出力制御論理モジュールと、

前記複数の構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能なコントローラの複数の出力ピンにも接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバとを備えた構成可能なコントローラであって、

前記複数の負荷の各々は前記構成可能なコントローラの出力ピンの少なくとも一つに接続され、前記構成可能なコントローラの出力ピンの各々はハイサイド出力ドライバまたはローサイド出力ドライバに接続され、

前記複数の構成可能な出力制御論理モジュールは、

前記複数の負荷の各々に接続された前記構成可能なコントローラの出力ピンの数と、

前記構成可能なコントローラの出力ピンに接続されたハイサイド出力ドライバの数と、

前記構成可能なコントローラの出力ピンに接続されたローサイド出力ドライバの数と

に応じて前記複数の負荷の各々を制御するように適応される構成可能なコントローラ。

【請求項 2 3】

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、

前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは、前記構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、

前記複数の構成可能な出力制御論理モジュールは、負荷の第二の側の接続に応じて、前記一対のハイサイド出力ドライバおよびローサイド出力ドライバの一つだけを駆動するように構成される請求項 2 2 に記載の構成可能なコントローラ。

【請求項 2 4】

第一の構成可能な出力制御論理モジュールおよび第二の構成可能な出力制御論理モジュールは、それぞれ一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、

前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは、前記構成可能なコントローラの二つのそれぞれの出力ピンを通して負荷の両側に接続され、

前記第一の構成可能な出力制御論理モジュールおよび前記第二の構成可能な出力制御論理モジュールは、二つの独立した信号源によって前記一対のハイサイド出力ドライバおよびローサイド出力ドライバを制御するように構成される請求項 2 2 に記載の構成可能なコントローラ。

【請求項 2 5】

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、二つのハイサイド

出力ドライバに接続され、

前記二つのハイサイド出力ドライバは、前記構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、

前記複数の構成可能な出力制御論理モジュールは、前記二つのハイサイド出力ドライバを同時に制御するように構成される請求項 22 に記載の構成可能なコントローラ。

【請求項 26】

複数の負荷を制御する方法であって、

(a) 制御論理を提供するステップと、

(b) 前記制御論理に接続された複数の構成可能な出力制御論理モジュールを提供するステップと、

(c) 前記複数の構成可能な出力制御論理モジュールに接続され、かつさらに前記構成可能なコントローラの複数の出力ピンに接続された複数のハイサイド出力ドライバおよびローサイド出力ドライバを提供するステップとを含み、

前記複数の負荷の各々は前記構成可能なコントローラの出力ピンの少なくとも一つに接続され、前記構成可能なコントローラの出力ピンの各々はハイサイド出力ドライバまたはローサイド出力ドライバに接続され、

前記複数の構成可能な出力制御論理モジュールは、

前記複数の負荷の各々に接続された前記構成可能なコントローラの出力ピンの数と、

前記構成可能なコントローラの出力ピンに接続されたハイサイド出力ドライバの数と、

前記構成可能なコントローラの出力ピンに接続されたローサイド出力ドライバの数と

に応じて前記複数の負荷の各々を制御するように適応される方法。

【請求項 27】

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、

前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは、前記構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、

前記複数の構成可能な出力制御論理モジュールは、前記負荷の第二の側の接続に応じて、前記一対のハイサイド出力ドライバおよびローサイド出力ドライバの一つだけを駆動するように構成される請求項 26 に記載の方法。

【請求項 28】

第一の構成可能な出力制御論理モジュールおよび第二の構成可能な出力制御論理モジュールは、それぞれ一対のハイサイド出力ドライバおよびローサイド出力ドライバに接続され、

前記一対のハイサイド出力ドライバおよびローサイド出力ドライバは、前記構成可能なコントローラの二つのそれぞれの出力ピンを通して負荷の両側に接続され、

前記第一の構成可能な出力制御論理モジュールおよび第二の構成可能な出力制御論理モジュールは、二つの独立した信号源によって前記一対のハイサイド出力ドライバおよびローサイド出力ドライバを制御するように構成される請求項 26 に記載の方法。

【請求項 29】

前記複数の構成可能な出力制御論理モジュールの少なくとも一つは、二つのハイサイド出力ドライバに接続され、

前記二つのハイサイド出力ドライバは、構成可能なコントローラのそれぞれの出力ピンを通して負荷の一方の側に接続され、

前記複数の構成可能な出力制御論理モジュールは、前記二つのハイサイド出力ドライバを同時に制御するように構成される請求項 26 に記載の方法。