

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4659807号
(P4659807)

(45) 発行日 平成23年3月30日 (2011.3.30)

(24) 登録日 平成23年1月7日 (2011.1.7)

(51) Int. Cl.

F I

H02M 3/00 (2006.01)

H02M 3/00 C

G09G 3/30 (2006.01)

H02M 3/00 G

G09G 3/20 (2006.01)

H02M 3/00 H

G09G 3/30 J

G09G 3/20 612D

請求項の数 15 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2007-275362 (P2007-275362)
 (22) 出願日 平成19年10月23日 (2007.10.23)
 (65) 公開番号 特開2009-55774 (P2009-55774A)
 (43) 公開日 平成21年3月12日 (2009.3.12)
 審査請求日 平成19年10月23日 (2007.10.23)
 (31) 優先権主張番号 10-2007-0086511
 (32) 優先日 平成19年8月28日 (2007.8.28)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 308040351
 三星モバイルディスプレイ株式会社
 大韓民国京畿道龍仁市器興区農書洞山2 4
 (74) 代理人 100146835
 弁理士 佐伯 義文
 (74) 代理人 100089037
 弁理士 渡邊 隆
 (74) 代理人 100108453
 弁理士 村山 靖彦
 (72) 発明者 嚴 基明
 大韓民国京畿道水原市靈通區▲シン▼洞5
 7 5
 審査官 槻木澤 昌司

最終頁に続く

(54) 【発明の名称】 DC-DCコンバータ及びこれを用いた有機電界発光表示装置

(57) 【特許請求の範囲】

【請求項 1】

入力端を介して受けた入力電圧から第1電圧と前記第1電圧より低い第2電圧とを生成し、生成した前記第1電圧を第1出力端から出力し、生成した前記第2電圧を第2出力端から出力すると共に、制御信号を受信して動作の可否が決定される電圧生成部と、

前記第1出力端に接続されるキャパシタと、

前記制御信号により、前記キャパシタに格納された電荷を放電するスイッチ部と、を含み、

前記電圧生成部が制御信号により動作をする場合に前記スイッチはオフ状態になり、前記電圧生成部が制御信号により動作を停止する場合に前記スイッチはオン状態になって前記キャパシタの電荷を放電させる

ことを特徴とするDC-DCコンバータ。

【請求項 2】

前記電圧生成部は、

前記第1電圧を生成するブースト回路と、

前記第2電圧を生成するインバータ回路と、をさらに含む

ことを特徴とする請求項1に記載のDC-DCコンバータ。

【請求項 3】

前記スイッチ部は、前記制御信号により、オンオフ状態が決定されるトランジスタをさらに含む

10

20

ことを特徴とする請求項 1 に記載の D C - D C コンバータ。

【請求項 4】

前記キャパシタに充電された電荷を放電し、前記トランジスタによって接続される抵抗をさらに含む

ことを特徴とする請求項 3 に記載の D C - D C コンバータ。

【請求項 5】

前記制御信号を受信し、一定時間遅延して前記トランジスタのゲートに伝達する遅延回路をさらに含む

ことを特徴とする請求項 3 に記載の D C - D C コンバータ。

【請求項 6】

前記トランジスタは、アースに接続される

ことを特徴とする請求項 3 に記載の D C - D C コンバータ。

【請求項 7】

前記トランジスタは、前記第 2 電圧に接続される

ことを特徴とする請求項 3 に記載の D C - D C コンバータ。

【請求項 8】

入力端を介して受けた入力電圧から第 1 電圧と前記第 1 電圧より低い第 2 電圧とを生成し、生成した前記第 1 電圧を第 1 出力端から出力し、生成した前記第 2 電圧を第 2 出力端から出力すると共に、制御信号を受信して動作の可否が決定される電圧生成部と、

前記第 1 出力端に接続されるキャパシタと、

前記出力端、前記第 2 電圧、及びアースのいずれか 1 つに接続され、前記キャパシタに格納されている電荷を消耗する抵抗と、を含み、

前記電圧生成部が制御信号により動作をする場合に前記スイッチはオフ状態になり、前記電圧生成部が制御信号により動作を停止する場合に前記スイッチはオン状態になって前記キャパシタの電荷を放電させる

ことを特徴とする D C - D C コンバータ。

【請求項 9】

データ信号、走査信号、第 1 電圧及び第 2 電圧を受けて画像を表現する画素部と、

前記データ信号を生成するデータ駆動部と、

前記走査信号を生成する走査駆動部と、

前記第 1 電圧及び前記第 2 電圧を生成する D C - D C コンバータと、を備え、

前記 D C - D C コンバータは、

入力端を介して受けた入力電圧から前記第 1 電圧と前記第 1 電圧より低い前記第 2 電圧とを生成し、生成した前記第 1 電圧を第 1 出力端から出力し、生成した前記第 2 電圧を第 2 出力端から出力すると共に、制御信号を受信して動作の可否が決定される電圧生成部と

前記第 1 出力端に接続されるキャパシタと、

前記制御信号により、前記キャパシタに格納された電荷を放電するスイッチ部と、を含み、

前記電圧生成部が制御信号により動作をする場合に前記スイッチはオフ状態になり、前記電圧生成部が制御信号により動作を停止する場合に前記スイッチはオン状態になって前記キャパシタの電荷を放電させる

ことを特徴とする有機電界発光表示装置。

【請求項 10】

前記電圧生成部は、

前記第 1 電圧を生成するブースト回路と、

前記第 2 電圧を生成するインバータ回路と、をさらに含む

ことを特徴とする請求項 9 に記載の有機電界表示装置。

【請求項 11】

前記スイッチ部は、前記制御信号により、オンオフ状態が決定されるトランジスタをさ

10

20

30

40

50

らに含む

ことを特徴とする請求項 9 に記載の有機電界表示装置。

【請求項 1 2】

前記制御信号を受信し、一定時間遅延して前記トランジスタのゲートに伝達する遅延回路をさらに含む

ことを特徴とする請求項 1 1 に記載の有機電界表示装置。

【請求項 1 3】

前記トランジスタは、アースに接続される

ことを特徴とする請求項 1 1 に記載の有機電界表示装置。

【請求項 1 4】

前記トランジスタは、前記第 2 電圧に接続される

ことを特徴とする請求項 1 1 に記載の有機電界表示装置。

【請求項 1 5】

データ信号、走査信号、第 1 電圧及び第 2 電圧を受けて画像を表現する画素部と、

前記データ信号を生成するデータ駆動部と、

前記走査信号を生成する走査駆動部と、

前記第 1 電圧及び前記第 2 電圧を生成する DC - DC コンバータと、を備え、

前記 DC - DC コンバータは、

入力端を介して受けた入力電圧から前記第 1 電圧と前記第 1 電圧より低い前記第 2 電圧とを生成し、生成した前記第 1 電圧を第 1 出力端から出力し、生成した前記第 2 電圧を第 2 出力端から出力すると共に、制御信号を受信して動作の可否が決定される電圧生成部と

、

前記第 1 出力端に接続されるキャパシタ

前記出力端と前記第 2 電圧またはアースとの間に接続され、前記キャパシタに格納されている電荷を消耗する抵抗と、を含み、

前記電圧生成部が制御信号により動作をする場合に前記キャパシタが充電され、前記電圧生成部が制御信号により動作を停止する場合に前記抵抗を介して前記キャパシタの電荷を放電させる

ことを特徴とする有機電界発光表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、DC - DC コンバータ及びこれを用いた有機電界発光表示装置に関し、より詳細には、有機電界発光表示装置において異常なディスプレイを防止する DC - DC コンバータ及びこれを用いた有機電界発光表示装置に関する。

【背景技術】

【0002】

近年、陰極線管 (Cathode Ray Tube) の短所である重量及び体積を減少させることができる各種平板表示装置が開発されている。平板表示装置には、液晶表示装置 (Liquid Crystal Display)、電界放出表示装置 (Field Emission Display)、プラズマ表示パネル (Plasma Display Panel)、及び有機電界発光表示装置 (Organic Light Emitting Display) などがある。

【0003】

平板表示装置のうち、有機電界発光表示装置は、電子と正孔との再結合により発光する有機発光ダイオード (OLED : Organic Light Emitting Diode) を用いて画像を表示する。

【0004】

このような前記有機電界発光表示装置は、優れた色再現性や薄肉性などの様々なメリットにより、応用分野において、携帯電話のほか、PDA、MP3、DSC などへ、市場が大

10

20

30

40

50

きく拡大している。

【 0 0 0 5 】

図 1 は、従来の有機電界発光表示装置で採用した画素の構造を示す回路図である。同図を参照して説明すると、画素は、第 1 トランジスタ M 1 と、第 2 トランジスタ M 2 と、キャパシタ C s t と、有機発光ダイオード O L E D とを含む。

【 0 0 0 6 】

第 1 トランジスタ M 1 は、ソースが第 1 電圧 E L V D D に接続され、ドレインが有機発光ダイオード O L E D に接続され、ゲートがノード N 1 に接続される。第 2 トランジスタ M 2 は、ソースがデータ線 D m に接続され、ドレインがノード N 1 に接続され、ゲートが走査線 S n に接続される。キャパシタ C s t は、第 1 電極が第 1 電圧 E L V D D に接続され、第 2 電極がノード N 1 に接続される。そして、有機発光ダイオード O L E D は、アノード電極、カソード電極、及び発光層を備え、アノード電極は第 1 トランジスタ M 1 のドレインに接続され、カソード電極は第 2 電圧 E L V S S に接続される。このような有機発光ダイオード O L E D のアノード電極からカソード電極に電流が流れると、その流れる電流量に対応して発光層で光を発光する。下記式 1 は、第 1 トランジスタ M 1 のドレインに流れる電流を示す。

【 0 0 0 7 】

【数 1】

$$I_d = \frac{\beta}{2} (ELVDD - V_{data} - V_{th})^2 \quad \dots \quad (1)$$

【 0 0 0 8 】

ここで、I d は第 1 トランジスタ M 1 のドレインに流れる電流、V d a t a はデータ信号の電圧、E L V D D は第 1 トランジスタ M 1 のソースに伝達される第 1 電圧の電圧、V t h は第 1 トランジスタ M 1 の閾値電圧、β は定数を表す。

【 0 0 0 9 】

このように構成された有機電界発光表示装置の画素は、データ信号が伝達されない場合も、第 1 電圧 E L V D D 及び第 2 電圧 E L V S S が画素に供給され続けると、キャパシタ C s t によって所定の電圧が第 1 トランジスタ M 1 のゲートに印加される。これにより、有機発光ダイオード O L E D に電流が流れて画素が発光する。しかし、このときの発光は、不要な発光であり、これにより、画素の寿命が短縮する問題がある。

【特許文献 1】韓国特許出願公開第 2 0 0 7 - 0 0 0 3 8 1 2 号公報

【特許文献 2】韓国特許出願公開第 2 0 0 1 - 0 0 8 0 9 6 0 号公報

【特許文献 3】特開 2 0 0 4 - 2 9 5 1 3 5 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 0 】

本発明の目的は、電源オフ時における異常発光を防止する D C - D C コンバータ及びこれを用いた有機電界発光表示装置を提供することである。

【課題を解決するための手段】

【 0 0 1 1 】

上記目的を達成するための本発明の第 1 の態様は、入力端を介して入力電圧を受けて第 1 電圧及び当該第 1 電圧より電圧の低い第 2 電圧を生成し、出力端を介して前記第 1 電圧及び前記第 2 電圧を出力し、制御信号を受信して動作の可否が決定される電圧生成部と、前記出力端に接続されるキャパシタと、前記制御信号により、前記キャパシタに格納された電荷を放電するスイッチ部と、を含む D C - D C コンバータを提供する。

【 0 0 1 2 】

上記目的を達成するための本発明の第 2 の態様は、入力端を介して入力電圧を受けて第 1 電圧及び当該第 1 電圧より低い第 2 電圧を生成し、出力端を介して前記第 1 電圧及び前

10

20

30

40

50

記第 2 電圧を出力し、制御信号を受信して動作の可否が決定される電圧生成部と、前記出力端に接続されるキャパシタと、前記出力端、前記第 2 電圧、及びアースのいずれか 1 つに接続され、前記キャパシタに格納されている電荷を消耗する抵抗と、を含む DC - DC コンバータを提供する。

【 0 0 1 3 】

上記目的を達成するための本発明の第 3 の態様は、データ信号、走査信号、第 1 電圧及び第 2 電圧を受けて画像を表現する画素部と、前記データ信号を生成するデータ駆動部と、前記走査信号を生成する走査駆動部と、前記第 1 電圧及び前記第 2 電圧を生成する DC - DC コンバータと、を備え、前記 DC - DC コンバータは、入力端を介して入力電圧を受けて前記第 1 電圧及び当該第 1 電圧より低い前記第 2 電圧を生成し、出力端を介して前記第 1 電圧及び前記第 2 電圧を出力し、制御信号を受信して動作の可否が決定される電圧生成部と、前記出力端に接続されるキャパシタと、前記制御信号により、前記キャパシタに格納された電荷を放電するスイッチ部と、を含む有機電界発光表示装置を提供する。

10

【 0 0 1 4 】

上記目的を達成するための本発明の第 4 の態様は、データ信号、走査信号、第 1 電圧及び第 2 電圧を受けて画像を表現する画素部と、前記データ信号を生成するデータ駆動部と、前記走査信号を生成する走査駆動部と、前記第 1 電圧及び前記第 2 電圧を生成する DC - DC コンバータと、を備え、前記 DC - DC コンバータは、入力端を介して入力電圧を受けて前記第 1 電圧の電圧及び当該第 1 電圧の電圧より低い前記第 2 電圧の電圧を生成し、出力端を介して前記第 1 電圧の電圧及び前記第 2 電圧の電圧を出力し、制御信号を受信して動作の可否が決定される電圧生成部と、前記出力端に接続されるキャパシタと、前記出力端と前記第 2 電圧またはアースとの間に接続され、前記キャパシタに格納されている電荷を消耗する抵抗と、を含む有機電界発光表示装置を提供する。

20

【発明の効果】

【 0 0 1 5 】

本発明に係る DC - DC コンバータ及びこれを用いた有機電界発光表示装置によると、DC - DC コンバータをオフにしても、キャパシタに充電された電荷による画素への第 1 電圧及び第 2 電圧の伝達によって発生する異常発光現象を防止することができる。

【発明を実施するための最良の形態】

【 0 0 1 6 】

以下、本発明の実施形態を、添付された図面を参照して説明する。

30

【 0 0 1 7 】

図 2 は、本発明に係る有機電界発光表示装置の構造を示す構造図である。同図を参照して説明すると、有機電界発光表示装置は、画素部 100 と、データ駆動部 200 と、走査駆動部 300 と、DC - DC コンバータ 400 とを含む。

【 0 0 1 8 】

画素部 100 には、複数の画素 101 が配列され、各画素 101 は、電流の流れに対応して光を発光する有機発光ダイオード（図示せず）を含む。そして、行方向に形成され、走査信号を伝達する n 個の走査線 $S_1, S_2, \dots, S_{n-1}, S_n$ と、列方向に形成され、データ信号を伝達する m 個のデータ線 $D_1, D_2, \dots, D_{m-1}, D_m$ が配列される。また、画素部 100 は、第 1 電圧 $ELVD$ 及び第 2 電圧 $ELVS$ を外部から受けて駆動される。このため、画素部 100 は、走査信号、データ信号、第 1 電圧 $ELVD$ 及び第 2 電圧 $ELVS$ により、有機発光ダイオードが発光して映像を表示する。

40

【 0 0 1 9 】

データ駆動部 200 は、画素部 100 にデータ信号を印加する手段であって、赤色、青色、及び緑色の成分を有するビデオデータを受信してデータ信号を生成する。そして、データ駆動部 200 は、画素部 100 のデータ線 $D_1, D_2, \dots, D_{m-1}, D_m$ に接続され、生成されたデータ信号を画素部 100 に印加する。

【 0 0 2 0 】

走査駆動部 300 は、画素部 100 に走査信号を印加する手段であって、走査線 $S_1,$

50

$S_2, \dots, S_{n-1}, S_n$ に接続され、走査信号を画素部100の特定の行に伝達する。走査信号が伝達された画素101には、データ駆動部200から出力されたデータ信号が伝達され、画素101で駆動電流が生成されて有機発光ダイオードに流れる。

【0021】

DC-DCコンバータ400は、画素部100に第1電圧 $ELVDD$ 及び第2電圧 $ELVSS$ を伝達する手段である。このようなDC-DCコンバータ400は、所定の電圧を外部から受けて電圧レベルを変更し、画素部100に好適な第1電圧 $ELVDD$ 及び第2電圧 $ELVSS$ を生成して伝達する。DC-DCコンバータ400は、レギュレータを用いて形成され、第1電圧 $ELVDD$ を生成するためのブースト回路と、第2電圧 $ELVSS$ を生成するためのインバータ回路とで構成される。

10

【0022】

図3は、本発明に係るDC-DCコンバータの第1実施形態を示す構造図である。同図を参照して説明すると、DC-DCコンバータ400aは、ブースト回路410aと、インバータ回路420aと、キャパシタ Cch と、スイッチ部 Rch 、 Mch とを含む。

【0023】

ブースト回路410aは、入力電圧を受けて第1電圧 $ELVDD$ を生成する手段であって、入力電圧を昇圧して第1電圧 $ELVDD$ を生成する。入力電圧は、携帯電話のバッテリーなどから伝達される。

【0024】

インバータ回路420aは、入力電圧を受けて第2電圧 $ELVSS$ を生成する手段であって、入力電圧を反転して低電圧を有する第2電圧 $ELVSS$ を生成する。

20

【0025】

そして、ブースト回路410a及びインバータ回路420aは、制御信号 CS を受信して動作の可否を決定する。

【0026】

キャパシタ Cch は、DC-DCコンバータ400aの第1電圧 $ELVDD$ を出力する出力端に接続され、DC-DCコンバータ400aの出力を安定して出力できるようにする。

【0027】

スイッチ部 Rch 、 Mch は、DC-DCコンバータ400aの内部に位置し、制御信号 CS の動作に対応して、キャパシタ Cch に接続され、キャパシタ Cch に充電されている電荷を放電または保持させる。ブースト回路410aが駆動途中で制御信号 CS によって停止すると、キャパシタ Cch には、第1電圧 $ELVDD$ の電荷が充電される。これにより、キャパシタ Cch に充電された電荷により、第1電圧 $ELVDD$ の電圧が図2に示されている画素部に伝達され、画素部のそれぞれの画素は、第1電圧 $ELVDD$ を受けて発光する。このような画素の発光は、ブースト回路410aの動作が停止した状態で発生するものであり、画素の寿命を短縮させる結果をもたらす。

30

【0028】

したがって、このような発光を防止するため、スイッチ部 Rch 、 Mch をキャパシタ Cch に接続し、キャパシタ Cch に格納された電荷を放電する経路を生成する。

40

【0029】

スイッチ部 Rch 、 Mch は、抵抗 Rch 及びトランジスタ Mch を含む。抵抗 Rch は、一端がブースト回路410aの出力端に接続され、他端がトランジスタ Mch のソースに接続される。トランジスタ Mch は、ソースが抵抗 Rch に接続され、ドレインがインバータ回路420aで生成された第2電圧 $ELVSS$ を出力する出力端に接続され、ゲートは、DC-DCコンバータ400aを動作させる制御信号 CS を受信してスイッチング動作を行う。

【0030】

すなわち、制御信号 CS により、DC-DCコンバータ400aが動作をすると、トランジスタ Mch はオフ状態になり、DC-DCコンバータ400aが動作を停止すると、

50

トランジスタM c hはオン状態になる。このため、トランジスタM c hがオン状態になると、抵抗R c hの一端に第2電圧E L V S Sが伝達され、キャパシタC c hに格納された電荷が抵抗R c hを介して第2電圧E L V S Sに流れ、キャパシタC c hに格納された電荷が抵抗R c hで消費される。そして、トランジスタM c hがオフ状態になると、抵抗R c hに電流が流れなくなり、ブースト回路4 1 0 aの出力端の電圧への影響はない。

【0031】

したがって、DC-DCコンバータ400aがオフ状態になったとき、キャパシタC c hに充電された電荷が放電される。これにより、DC-DCコンバータ400aがオフ状態になっているとき、第1電圧E L V D Dが、所定時間、図2の画素部に伝達されることを防止し、画素部のそれぞれの画素が異常発光する現象を防止することができる。

10

【0032】

図4は、本発明に係るDC-DCコンバータの第2実施形態を示す構造図である。同図を参照して説明すると、DC-DCコンバータ400bは、ブースト回路410bと、インバータ回路420bと、キャパシタC c hと、スイッチ部R c h、M c hとを含む。

【0033】

同図に示すDC-DCコンバータ400bは、図3に示すDC-DCコンバータ400aとは異なり、スイッチ部R c h、M c hにおいて、トランジスタM c hの一端がインバータ回路420bの出力端に接続されるのではなく、アースに接続される。このため、制御信号C Sに対応して、ブースト回路410bが停止した場合、キャパシタC c hに格納された電荷がトランジスタM c hを介してアースに流れる。

20

【0034】

したがって、DC-DCコンバータ400bがオフ状態になったとき、キャパシタC c hに充電された電荷が放電される。これにより、DC-DCコンバータ400bがオフ状態になっているとき、第1電圧E L V D Dが、所定時間、図2の画素部に伝達されることを防止し、画素部のそれぞれの画素が異常発光する現象を防止することができる。

【0035】

図5は、本発明に係るDC-DCコンバータの第3実施形態を示す構造図である。同図を参照して説明すると、DC-DCコンバータ400cは、ブースト回路410cと、インバータ回路420cとを含み、DC-DCコンバータ400cの出力端には、キャパシタC c h及びスイッチ部M c hが接続される。

30

【0036】

図5に示すDC-DCコンバータ400cと、図3に示すDC-DCコンバータ400aとの相違点は、DC-DCコンバータ400cの外部にトランジスタM c hが接続されることにある。

【0037】

トランジスタM c hは、ソースが第1電圧E L V D Dの出力端に接続され、ドレインがアースに接続される。このとき、インバータ回路420cの出力端は、アースに接続されない。これにより、制御信号C Sに対応して、ブースト回路410cが停止した場合、キャパシタC c hに格納された電荷がトランジスタM c hを介してアースに流れる。

【0038】

したがって、DC-DCコンバータ400cがオフ状態になったとき、キャパシタC c hに充電された電荷が放電される。これにより、DC-DCコンバータ400cがオフ状態になっているとき、第1電圧E L V D Dが、所定時間、図2の画素部に伝達されることを防止し、画素部のそれぞれの画素が異常発光する現象を防止することができる。

40

【0039】

図6は、本発明に係るDC-DCコンバータの第4実施形態を示す構造図である。同図を参照して説明すると、DC-DCコンバータ400dは、ブースト回路410dと、インバータ回路420dとを含み、DC-DCコンバータ400dの出力端には、キャパシタC c h及びスイッチ部が接続され、制御信号C Sの入力端とスイッチ部との間には、遅延回路430が接続される。

50

【0040】

ブースト回路410dは、入力電圧を受けて第1電圧 E_{LVDD} を生成する手段であって、入力電圧を昇圧して第1電圧 E_{LVDD} を生成する。入力電圧は、携帯電話のバッテリーなどから伝達される。

【0041】

インバータ回路420dは、入力電圧を受けて第2電圧 E_{LVSS} を生成する手段であって、入力電圧を反転して低電圧を有する第2電圧 E_{LVSS} を生成する。

【0042】

そして、ブースト回路410d及びインバータ回路420dは、制御信号CSを受信して動作の可否を決定する。

10

【0043】

キャパシタCchは、DC-DCコンバータ400dの出力端に接続され、DC-DCコンバータ400dの出力を安定して出力できるようにする。

【0044】

スイッチ部は、DC-DCコンバータ400dの外部に形成され、キャパシタCchに充電されている電荷を放電させる。キャパシタCchに充電された電荷が放電されない状態で、DC-DCコンバータ400dが動作途中で停止すると、キャパシタCchには、第1電圧 E_{LVDD} の電荷が充電されるようになる。キャパシタCchに充電された電荷により、第1電圧 E_{LVDD} の電荷が、インバータ回路420dを介して、図2に示されている画素部に伝達され、画素部のそれぞれの画素は、第1電圧 E_{LVDD} を受けて発光する。このような画素の発光は、DC-DCコンバータ400dの動作が停止した状態で発生するものであり、画素の寿命が短縮する結果をもたらす。したがって、このような発光を防止するため、スイッチ部において、キャパシタCchに格納された電荷を放電する経路を生成する。スイッチ部は、トランジスタMchを含み、トランジスタMchは、ソースがブースト回路410dの出力端に接続され、ドレインがアースに接続され、ゲートは、DC-DCコンバータ400dを動作させる制御信号CSを受信してスイッチング動作を行う。すなわち、制御信号CSにより、DC-DCコンバータ400dが動作をすると、トランジスタMchはオフ状態になり、DC-DCコンバータ400dが動作を停止すると、トランジスタMchはオン状態になる。このため、トランジスタMchがオン状態になると、キャパシタCchに格納されている電荷がトランジスタMchを介してアースに流れ、キャパシタCchに格納された電荷が放電される。そして、トランジスタMchがオフ状態になると、アースに電流が流れなくなり、ブースト回路410dの出力端の電圧への影響はない。

20

30

【0045】

すなわち、DC-DCコンバータ400dがオフ状態になったとき、キャパシタCchに充電された電荷が放電される。これにより、DC-DCコンバータ400cがオフ状態になっているとき、第1電圧 E_{LVDD} が、所定時間、図2の画素部に伝達されることを防止し、画素部のそれぞれの画素が異常発光する現象を防止することができる。

【0046】

遅延回路430は、DC-DCコンバータ400dの駆動を決定する制御信号CSを一定時間の経過後にトランジスタMchに伝達させる手段である。このような遅延回路430は、DC-DCコンバータ400dが停止した後、所定時間の経過後に、トランジスタMchがオン状態になるようにし、キャパシタCchに格納された電荷がトランジスタMchを介してアースに流れるようにする。このため、DC-DCコンバータ400dの制御信号CSによる駆動停止後、キャパシタCchに充電された電荷は、直ちにトランジスタMchを介してアースに流れるのではなく、時間差をおいて、トランジスタMchを介してアースに流れ、第1電圧 E_{LVDD} が直ちに遮断されないようにする。

40

【0047】

図7は、本発明に係るDC-DCコンバータの第5実施形態を示す構造図である。同図を参照して説明すると、DC-DCコンバータ400eは、ブースト回路410eと、イ

50

ンバータ回路 4 2 0 e とを含み、D C - D C コンバータ 4 0 0 e の出力端には、キャパシタ C c h 及び抵抗 R c h が接続される。

【 0 0 4 8 】

ブースト回路 4 1 0 e は、入力電圧を受けて第 1 電圧 E L V D D を生成する手段であって、入力電圧を昇圧して第 1 電圧 E L V D D を生成する。入力電圧は、携帯電話のバッテリーなどから伝達される。

【 0 0 4 9 】

インバータ回路 4 2 0 e は、入力電圧を受けて第 2 電圧 E L V S S を生成する手段であって、入力電圧を反転して低電圧を有する第 2 電圧 E L V S S を生成する。

【 0 0 5 0 】

そして、ブースト回路 4 1 0 e 及びインバータ回路 4 2 0 e は、制御信号 C S を受信して動作の可否を決定する。

【 0 0 5 1 】

キャパシタ C c h は、D C - D C コンバータ 4 0 0 e の出力端に接続され、D C - D C コンバータ 4 0 0 e の出力を安定して出力できるようにする。

【 0 0 5 2 】

抵抗 R c h は、D C - D C コンバータ 4 0 0 e の外部に形成され、キャパシタ C c h に充電されている電荷を放電させる。キャパシタ C c h に充電された電荷を放電させなくなると、D C - D C コンバータ 4 0 0 e が動作途中で動作を停止し、キャパシタ C c h には、第 1 電圧 E L V D D の電荷が充電されるようになる。キャパシタ C c h に充電された電荷により、第 1 電圧 E L V D D の電荷が、ブースト回路 4 1 0 e を介して、図 2 に示されている画素部に伝達され、画素部のそれぞれの画素は、第 1 電圧 E L V D D を受けて発光する。このような画素の発光は、D C - D C コンバータ 4 0 0 e が動作を停止した状態で発生するものであり、画素の寿命などに悪い影響を及ぼす。したがって、このような発光を防止するため、抵抗 R c h を介してキャパシタ C c h に格納された電荷を放電する経路を生成する。抵抗 R c h の一端は、D C - D C コンバータ 4 0 0 e の出力端に接続され、他端は、アースに接続される。このため、キャパシタ C c h に充電された電荷が抵抗 R c h を介して消費される。キャパシタ C c h に充電された電荷が放電する時間は、キャパシタ C c h の大きさ及び抵抗 R c h の大きさに対応するため、キャパシタ C c h 及び抵抗 R c h の大きさを調整し、キャパシタ C c h に充電された電荷が非常に早く消費されることを防止する。

【 0 0 5 3 】

したがって、D C - D C コンバータ 4 0 0 e の出力端に格納されている電荷が放電され、D C - D C コンバータ 4 0 0 e がオフ状態になった後、第 1 電圧 E L V D D の電圧が、図 2 の画素部に伝達されることを防止し、画素部のそれぞれの画素が異常発光する現象を防止することができる。

【 0 0 5 4 】

図 8 は、本発明に係る D C - D C コンバータの第 6 実施形態を示す構造図である。同図を参照して説明すると、D C - D C コンバータ 4 0 0 f は、ブースト回路 4 1 0 f と、インバータ回路 4 2 0 f とを含み、D C - D C コンバータ 4 0 0 f の出力端には、キャパシタ C c h 1、C c h 2 及び抵抗 R c h が接続される。

【 0 0 5 5 】

ブースト回路 4 1 0 f は、入力電圧を受けて第 1 電圧 E L V D D を生成する手段であって、入力電圧を昇圧して第 1 電圧 E L V D D を生成する。入力電圧は、携帯電話のバッテリーなどから伝達される。

【 0 0 5 6 】

インバータ回路 4 2 0 f は、入力電圧を受けて第 2 電圧 E L V S S を生成する手段であって、入力電圧を反転して低電圧を有する第 2 電圧 E L V S S を生成する。

【 0 0 5 7 】

そして、ブースト回路 4 1 0 f 及びインバータ回路 4 2 0 f は、制御信号 C S を受信し

10

20

30

40

50

て動作の可否を決定する。

【 0 0 5 8 】

キャパシタ C c h 1、C c h 2 は、ブースト回路 4 1 0 f 及びインバータ回路 4 2 0 f の出力端にそれぞれ接続され、第 1 電圧 E L V D D の電圧及び第 2 電圧 E L V S S の電圧を安定して出力できるようにする。

【 0 0 5 9 】

抵抗 R c h は、D C - D C コンバータ 4 0 0 f の外部に形成され、キャパシタ C c h 1、C c h 2 に充電されている電荷を放電させる。キャパシタ C c h 1、C c h 2 に充電された電荷を放電させなくなると、D C - D C コンバータ 4 0 0 f が動作途中に動作を停止し、キャパシタ C c h 1、C c h 2 には、第 1 電圧 E L V D D の電荷が充電される。キャパシタ C c h 1、C c h 2 に充電された電荷により、第 1 電圧 E L V D D の電圧が、ブースト回路 4 1 0 f を介して、図 2 に示されている画素部に伝達され、画素部のそれぞれの画素は、第 1 電圧 E L V D D を受けて発光する。このような画素の発光は、D C - D C コンバータ 4 0 0 f が動作を停止した状態で発生するものであり、画素の寿命などに悪い影響を及ぼす。したがって、このような発光を防止するため、抵抗 R c h を介してキャパシタ C c h 1、C c h 2 に格納された電荷を放電する経路を生成する。抵抗 R c h の一端は、ブースト回路 4 1 0 f の出力端に接続され、他端は、インバータ回路 4 2 0 f の出力端に接続される。このため、抵抗 R c h が第 1 電圧 E L V D D の電圧と第 2 電圧 E L V S S の電圧との間に位置し、キャパシタ C c h 1、C c h 2 に充電された電荷が抵抗 R c h を介して消費される。キャパシタ C c h 1、C c h 2 に充電された電荷が放電する時間は、キャパシタ C c h 1、C c h 2 の大きさ及び抵抗 R c h の大きさに対応するため、キャパシタ C c h 1、C c h 2 及び抵抗 R c h の大きさを調整し、キャパシタ C c h 1、C c h 2 に充電された電荷が非常に早く消費されることを防止する。

【 0 0 6 0 】

したがって、D C - D C コンバータ 4 0 0 f の出力端に格納されている電荷が放電され、D C - D C コンバータ 4 0 0 f の出力端に格納されていた電荷が、D C - D C コンバータ 4 0 0 f がオフ状態になった後、図 2 の画素部に伝達されることを防止し、画素部のそれぞれの画素が異常発光する現象を防止することができる。

【図面の簡単な説明】

【 0 0 6 1 】

【図 1】従来の有機電界発光表示装置で採用した画素の構造を示す回路図である。

【図 2】本発明に係る有機電界発光表示装置の構造を示す構造図である。

【図 3】本発明に係る D C - D C コンバータの第 1 実施形態を示す構造図である。

【図 4】本発明に係る D C - D C コンバータの第 2 実施形態を示す構造図である。

【図 5】本発明に係る D C - D C コンバータの第 3 実施形態を示す構造図である。

【図 6】本発明に係る D C - D C コンバータの第 4 実施形態を示す構造図である。

【図 7】本発明に係る D C - D C コンバータの第 5 実施形態を示す構造図である。

【図 8】本発明に係る D C - D C コンバータの第 6 実施形態を示す構造図である。

【符号の説明】

【 0 0 6 2 】

1 0 0 画素部

1 0 1 画素

2 0 0 データ駆動部

3 0 0 走査駆動部

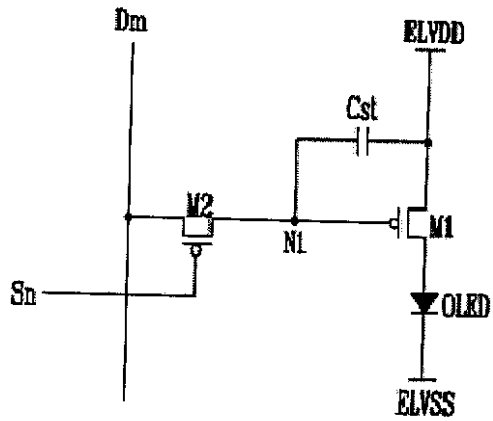
4 0 0 D C - D C コンバータ

4 1 0 a、4 1 0 b、4 1 0 c、4 1 0 d、4 1 0 e、4 1 0 f ブースト回路

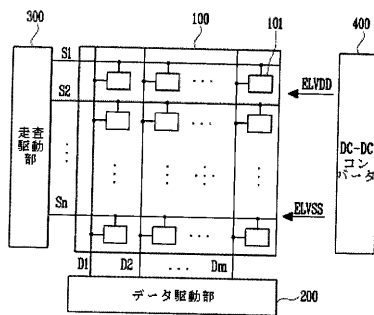
4 2 0 a、4 2 0 b、4 2 0 c、4 2 0 d、4 2 0 e、4 2 0 f インバータ回路

4 3 0 遅延回路

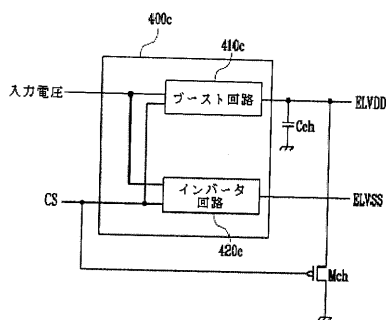
【図 1】



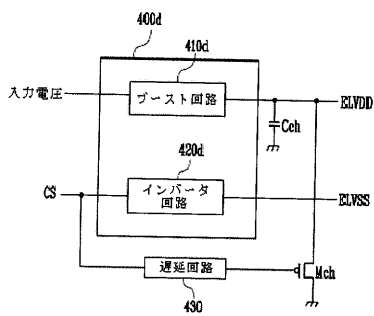
【図 2】



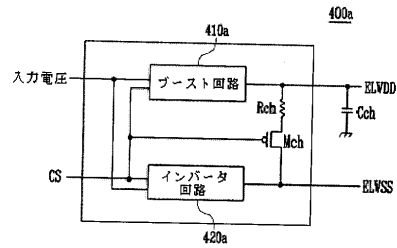
【図 5】



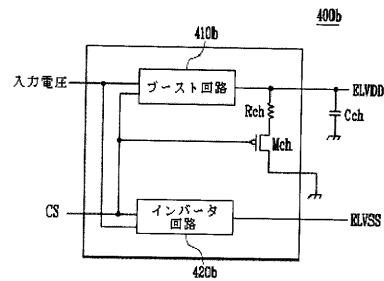
【図 6】



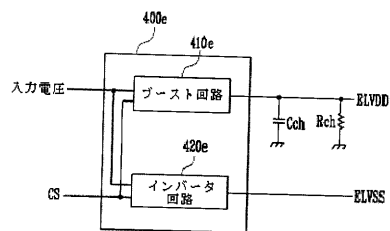
【図 3】



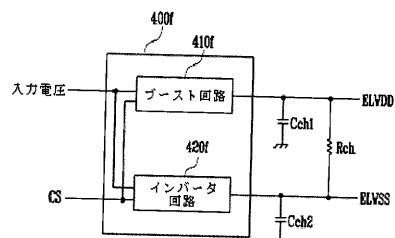
【図 4】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 7 0 D

(56)参考文献 特開 2 0 0 6 - 1 8 9 7 1 4 (J P , A)
特開 2 0 0 5 - 3 1 5 9 1 9 (J P , A)
特開平 0 5 - 2 3 6 7 4 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
H 0 2 M 3 / 0 0 - 3 / 2 8
G 0 9 G 3 / 2 0
G 0 9 G 3 / 3 0