

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6130638号
(P6130638)

(45) 発行日 平成29年5月17日 (2017.5.17)

(24) 登録日 平成29年4月21日 (2017.4.21)

(51) Int. Cl.	F I
HO 1 L 27/148 (2006.01)	HO 1 L 27/14 B
HO 4 N 5/369 (2011.01)	HO 4 N 5/335 6 9 0
HO 4 N 5/3728 (2011.01)	HO 4 N 5/335 7 2 8

請求項の数 8 外国語出願 (全 14 頁)

(21) 出願番号	特願2012-211184 (P2012-211184)	(73) 特許権者	300057230
(22) 出願日	平成24年9月25日 (2012.9.25)		セミコンダクター・コンポーネンツ・イン
(65) 公開番号	特開2013-74296 (P2013-74296A)		ダストリーズ・リミテッド・ライアビリテ
(43) 公開日	平成25年4月22日 (2013.4.22)		ィ・カンパニー
審査請求日	平成27年9月11日 (2015.9.11)		アメリカ合衆国 アリゾナ州 85008
(31) 優先権主張番号	61/539,088		フェニックス イースト・マクドウェル
(32) 優先日	平成23年9月26日 (2011.9.26)		・ロード5005
(33) 優先権主張国	米国 (US)	(74) 代理人	100078282
(31) 優先権主張番号	13/623,317		弁理士 山本 秀策
(32) 優先日	平成24年9月20日 (2012.9.20)	(74) 代理人	100113413
(33) 優先権主張国	米国 (US)		弁理士 森下 夏樹
		(74) 代理人	100181674
			弁理士 飯田 貴敏
		(74) 代理人	100181641
			弁理士 石川 大輔

最終頁に続く

(54) 【発明の名称】 メタルストラップ型CCD画像センサ

(57) 【特許請求の範囲】

【請求項 1】

画像センサであって、該画像センサは、

列状に配列された感光性領域の撮像アレイであって、該撮像アレイは、上辺と、右辺と、底辺と、左辺とを有する、撮像アレイと、

複数の垂直電荷結合デバイス (VCCD) であって、各垂直電荷結合デバイス (VCCD) は、感光性領域の列と関連付けられている、複数の垂直電荷結合デバイス (VCCD) と、

該複数のVCCDから電荷を受け取るための水平CCDと、

該複数のVCCD内の電荷の移送を制御するためのゲート導電体の複数のグループであって、該ゲート導電体の複数のグループは、該複数のVCCDの上に配置され、各グループは、異なる相制御信号に応答し、各ゲート導電体は、第1の固有抵抗を有している、ゲート導電体の複数のグループと、

複数のバスラインであって、各バスラインは、異なる相制御信号を異なるゲート導電体のグループに伝え、該撮像アレイの2つ以上の隣接する辺に沿って延びている、複数のバスラインと、

複数の垂直ストラッピングラインであって、該複数の垂直ストラッピングラインは、該複数のゲート導電体の上に第1の方向に配置され、各垂直ストラッピングラインは、(i) 該撮像アレイの第1の辺において該バスラインのうちの1つに電氣的に接続され、かつ (ii) 該第1の固有抵抗よりも小さい第2の固有抵抗を有しており、各垂直ストラッピ

10

20

ングラインは、メタルである、複数の垂直ストラッピングラインと、

複数の水平ストラッピングラインであって、該複数の水平ストラッピングラインは、該複数のゲート導電体の上で該第 1 の方向と平行ではない第 2 の方向に延びており、各水平ストラッピングラインは、(i) 該撮像アレイの第 2 の辺において該バスラインのうちの 1 つに電氣的に接続され、かつ (i i) 該第 1 の固有抵抗よりも小さい第 3 の固有抵抗を有しており、各水平ストラッピングラインは、メタルである、複数の水平ストラッピングラインと、

複数の接触部であって、各接触部は、垂直ストラッピングラインを水平ストラッピングラインに電氣的に接続することにより、複数のストラッピンググリッドを形成し、各ストラッピンググリッドは、(i) 1 つ以上の垂直ストラッピングラインと 1 つ以上の水平ストラッピングラインとを備え、(i i) 異なるバスラインに電氣的に接続され、かつ (i i i) ゲート導電体の異なるグループに電氣的に接続されている、複数の接触部とを備えている、画像センサ。

【請求項 2】

各ゲート導電体は、ポリシリコンを含む、請求項 1 に記載の画像センサ。

【請求項 3】

前記複数の垂直ストラッピングラインおよび前記複数の水平ストラッピングラインは、複数のアパーチャを共同して画定し、各感光性領域は、アパーチャ内に配置されている、請求項 1 に記載の画像センサ。

【請求項 4】

各感光性領域は、光ダイオード、光検出器、フォトキャパシタ、または光導電体を含む、請求項 1 に記載の画像センサ。

【請求項 5】

前記垂直ストラッピングラインの各々および前記水平ストラッピングラインの各々は、実質的に不透明である、請求項 1 に記載の画像センサ。

【請求項 6】

前記複数の水平ストラッピングラインは、前記複数の垂直ストラッピングラインの上に配置されている、請求項 1 に記載の画像センサ。

【請求項 7】

画像センサであって、該画像センサは、
列状に配列された感光性領域の撮像アレイであって、該撮像アレイは、上辺と、右辺と、底辺と、左辺とを有する、撮像アレイと、
複数の垂直電荷結合デバイス (V C C D) であって、各垂直電荷結合デバイス (V C C D) は、該感光性領域の列と関連付けられている、複数の垂直電荷結合デバイス (V C C D) と、

該複数の V C C D から電荷を受け取るための水平 C C D (1 3 0) と、

該複数の V C C D 内の電荷の移送を制御するためのゲート導電体の複数のグループであって、該ゲート導電体の複数のグループは、該複数の V C C D の上に配置され、各グループは、異なる相制御信号に応答し、各ゲート導電体は、第 1 の固有抵抗を有している、ゲート導電体の複数のグループと、

複数のバスラインであって、各バスラインは、異なる相制御信号を伝え、該撮像アレイの 2 つ以上の隣接する辺に沿って延びている、複数のバスラインと、

複数の垂直ストラッピングラインであって、該複数の垂直ストラッピングラインの各々は、該撮像アレイの第 1 の辺において該複数のバスラインのうちの対応する 1 つに電氣的に接続されており、各垂直ストラッピングラインは、メタルである、複数の垂直ストラッピングラインと、

複数の水平ストラッピングラインであって、該複数の水平ストラッピングラインの各々は、該撮像アレイの第 2 の辺において該複数のバスラインのうちの対応する 1 つに電氣的に接続されており、各水平ストラッピングラインは、メタルである、複数の水平ストラッピングラインと、

10

20

30

40

50

複数の接触部であって、各接触部は、垂直ストラッピングラインを水平ストラッピングラインに電氣的に接続することにより、複数のストラッピンググリッドを形成し、ゲート導電体の異なるグループに電氣的に接続されている、複数の接触部とを備える、画像センサ。

【請求項 8】

画像センサであって、該画像センサは、
列状に配列された感光性領域の撮像アレイであって、該撮像アレイは、上辺と、右辺と、底辺と、左辺とを有する、撮像アレイと、

複数の垂直電荷結合デバイス（VCCD）であって、各垂直電荷結合デバイス（VCCD）は、該感光性領域の列と関連付けられている、複数の垂直電荷結合デバイス（VCCD）と、

該複数のVCCDから電荷を受け取るための水平CCDと、

複数のバスラインであって、各バスラインは、該複数のVCCDと関連付けられた異なる相制御信号を伝え、該撮像アレイの2つ以上の隣接する辺に沿って延びている、複数のバスラインと、

該撮像アレイの上のストラッピングラインのグリッドであって、該グリッドは、複数の垂直ストラッピングラインであって、各々が該撮像アレイの第1の辺において該複数のバスラインのうちの対応する1つに電氣的に接続されている、複数の垂直ストラッピングラインと、複数の水平ストラッピングラインであって、各々が該撮像アレイの第2の辺において該複数のバスラインのうちの対応する1つに電氣的に接続されている、複数の水平ストラッピングラインとを備え、該複数の水平ストラッピングラインは、該複数の垂直ストラッピングラインのうちの対応する1つに結合されることにより、関連付けられた相制御信号のためのストラッピンググリッドを形成し、各垂直ストラッピングラインは、メタルであり、各水平ストラッピングラインは、メタルである、グリッドと

を備える、画像センサ。

【発明の詳細な説明】

【技術分野】

【0001】

（関連出願）

本出願は、2011年9月26日に出願され、その開示全体が参考として本明細書に援用された米国仮特許出願第61/539,088号の利益および優先権を主張する。

【0002】

（技術分野）

本発明は、様々な実施形態において、電荷結合デバイス（CCD）画像センサの構造、作成、および使用に関する。

【背景技術】

【0003】

（背景）

電荷結合デバイス（CCD）画像センサは通常、照明に応答して電荷キャリアを集める感光性エリアのアレイを含む。集められた電荷は次に、感光性エリアのアレイから移送され、そして電圧に変換され、画像がこの電圧から関連する回路によって再構成され得る。図1は従来のインタラインCCD画像センサ100を示し、従来のインタラインCCD画像センサ100は、列状に配列された感光性エリア110（これらの各々は、光ダイオード、光検出器、フォトキャパシタ（photocapacitor）、または光導電体を含み得るか、または本質的にこれらから成り得る）のアレイを含む。垂直CCD（VCCD）120は、感光性エリア110の各列の隣に配置され、VCCD120は、水平CCD（HCCD）130に接続される。露光期間に続いて、電荷は、感光性エリア110からVCCD120の中に移送され、VCCD120は次に、並列に行ごとに、電荷をHCCD130の中にシフトする。HCCDは次に、画素電荷を、例えば出力電荷感知増幅器140のような出力回路網に連続して移送する。結果として生じるデータは次に、通常デ

デジタル化され、そしてデジタル化された画像は、ディスプレイ上に表示されるか、または格納ユニットに格納される。

【0004】

電圧信号をインタラインCCD画像センサの中央に伝えるために必要とされる時間の量は、センササイズの増加と共に増加する。なぜならば、各垂直クロックに対する総ゲートキャパシタンス(C_{V1}, C_{V2}, \dots)と各垂直クロックに対する有効内部抵抗(R_{V1}, R_{V2}, \dots)との両方は、画像センサの面積の関数として増加する傾向があるからである。垂直クロック信号は、VCCD(図1には示されず、図2を参照のこと)を横断して走るゲート上で運ばれ、これらのゲートには、VCCD内の画素電荷の流れを制御するために順にバイアスがかけられる。電圧信号を画像センサの中央に伝えるための特性時間は、 V_1, V_2, \dots と表現され得、ここで、 $V_x = R_{Vx} C_{Vx}$ であり、 x は、イメージャ(imager)の中央近くでの時変信号を説明するために使用される画像センサレイアウトおよび関数形式の詳細に依存する数値定数である。(V1、V2、その他は、垂直ゲート1、垂直ゲート2、その他を指す。)

少なくとも信号が有意な距離を移動する必要がない小さな画像センサに対しては、垂直クロックゲートは通常、ポリシリコンで形成され、ポリシリコンは、ドーピングされたとき、適度に低い固有抵抗(すなわち、長さおよび断面積に依存しない電流に対する抵抗の測定値)を有する。各垂直クロックに対する有効内部抵抗を低減する1つの従来の技術は、メタル光シールドでポリシリコンゲートを列パターンに「ストラップ」すること、すなわち、ゲートに沿って移動する信号がより低い抵抗に遭遇し、より迅速に伝わるように、各ゲートを(より低い固有抵抗を有する)メタルラインに電氣的に接続することである。図2に示されるように、標準的な構成において、光シールドは、画素アレイの上部および底部の近くでメタルラインに電氣的に接続される。

【0005】

図2は、インタラインCCD画像センサ200に対する垂直クロックに対する内部抵抗を低減する従来の光シールドストラッピングパターンを示す。図は、「単一ワイヤ」レイアウトを示し、この「単一ワイヤ」レイアウトにおいては、VCCDゲートの抵抗を低減するメタルストラッピングラインは、イメージャの周辺、例えば上部または底部で(VCCDの相を操作するための制御信号を運ぶ)バスラインに接続される。例示的な目的のために、画像センサ200は、3相VCCD205を特徴とするが、しかし、同じストラッピングパターンが、1つの画素につき異なる数の相を備えたCCDに適用され得る。(3「相」または段階の電流によってVCCD205の光電荷の動きを制御する)外部V1、V2およびV3バイアスが、それぞれバスライン210、215、220上の画素アレイに供給され、バスライン210、215、220は通常、例えばアルミニウムまたは銅のような金属で形成される。V1、V2およびV3バイアスは、接触部240を介して相ストラッピングライン225、230、235に電氣的に接続される(すなわち、各個のストラッピングラインは、ただ1つの相バイアスだけしか運ばないVCCD205に対するストラッピングライン)。接触部240は、単体接触部として示されている一方、より小さな離散的接触部のアレイとしても形成され得る。

【0006】

相ストラッピングライン225、230、235は通常、タングステン、TiW、またはアルミニウムで形成され、低抵抗の電気伝導を提供することに加えて、実質的に不透明であり、従って、望まれない光がVCCD205に入ることを遮る(従って、「光シールド」とも称され得る)。そのような光は、VCCD205内に有害なさらなる光信号を生成し得る(「スミア」とも称される現象)。図示されるように、相ストラッピングライン225、230、235は、「バイアスグループ」にグループ分けされ得、同じ相信号を伝達する複数のラインが互いに隣接し合う。図2は、2本を擁するバイアスグループを示す。バイアスグループ内の相ストラッピングラインの数を増加させる1つの利点は、(例えば、処理上の欠陥または漂遊粒子による)特定の相ストラッピングライン内の物理的短絡回路が、画像センサ自体における電氣的短絡回路を結果として生じる可能性の低減であ

る。

【 0 0 0 7 】

図示されるように、相ストラッピングライン 2 2 5、2 3 0、2 3 5 は、接触部 2 6 0 によって、（通常ポリシリコンで形成される）V 1、V 2 および V 3 ゲート 2 4 5、2 5 0、2 5 5 に接続される。一部の従来のセンサは、相ストラッピングライン 2 2 5、2 3 0、2 3 5 を利用せず、その代わり、画素アレイの左辺および右辺において、ポリシリコンゲート 2 4 5、2 5 0、2 5 5 とそれらの末端で電氣的に接触する。しかしながら、ポリシリコンゲート 2 4 5、2 5 0、2 5 5 の抵抗は通常、相ストラッピングライン 2 2 5、2 3 0、2 3 5 の抵抗よりも 1 ~ 2 のオーダー大きく、この非常に増加した抵抗は、フレームレート（すなわち、画像が捕捉され、デバイスから読み出されることが出来るレート）を有意に低減する。

10

【 0 0 0 8 】

図 2 に示された設計は大抵の場合、制御信号が短い距離だけを移動すればよい小さな画像センサに対しては十分である。なぜならば、ポリシリコンゲートおよび制御ラインの比較的高い固有抵抗は、フレームレートに対して小さな影響を与えるだけであるからである。しかしながら、画像センササイズが増大するにつれて、相ストラッピングライン 2 2 5、2 3 0、2 3 5 の抵抗は増加し、特性応答時間に影響を与え、デバイス動作を遅らせ、そしてフレームレートを低減する。従って、特にセンササイズが増大し続けるにつれて、CCD 画像センサにおける内部抵抗の減少をさらに可能にするための技術に対する必要性がある。

20

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 9 】

本発明の実施形態は、（VCCD を通る光電荷の流れを制御するゲート導電体の上に配置された）水平ストラッピングラインと垂直ストラッピングラインとの両方の使用によって CCD 画像センサにおける内部抵抗を減少させ、これら水平ストラッピングラインと垂直ストラッピングラインとは両方とも、電氣的制御信号を伝えるバスラインに選択的に接続されている。選択的な電氣的接続は、特定のバイアスグループに対する総抵抗が、画像センサ画素アレイのサイズから実質的に独立することを可能にする。本発明の実施形態による画像センサは通常、複数のバスラインを特徴とし、これら複数のバスラインの各々は、異なる相制御信号を異なるゲート導電体のグループに伝える。すなわち、バスライン 1 は、相制御信号 1 をゲート導電体のグループ 1 に伝え、バスライン 2 は、相制御信号 2 をゲート導電体のグループ 2 に伝えるなどであり、ここで、相制御信号 1 は、相制御信号 2 とは異なり、ゲート導電体のグループ 1 は、ゲート導電体のグループ 2 とは異なり、かつ、ゲート導電体のグループ 2 と重ならない。

30

【 0 0 1 0 】

一局面において、本発明の実施形態は、列状に配列された感光性領域の撮像アレイと、複数の垂直 CCD（VCCD）であって、各垂直 CCD（VCCD）は、感光性領域の列と関連する、複数の垂直 CCD（VCCD）と、該複数の VCCD から電荷を受け取るための水平 CCD とを含む画像センサを特徴とする。該 VCCD 内の電荷の移送を制御するためのゲート導電体の複数のグループは、該複数の VCCD の上に配置され、各グループは、異なる相制御信号に応答し、各ゲート導電体は、第 1 の固有抵抗を有している。画像センサはまた、複数のバスラインであって、各バスラインは、異なる相制御信号を異なるゲート導電体のグループに伝える、複数のバスラインと、複数の垂直ストラッピングラインであって、該複数の垂直ストラッピングラインは、該複数のゲート導電体の上に第 1 の方向に配置され、各垂直ストラッピングラインは、（i）該バスラインのうちの 1 つに電氣的に接続され、かつ（ii）該第 1 の固有抵抗よりも小さい第 2 の固有抵抗を有している、複数の垂直ストラッピングラインとを含む。各水平ストラッピングラインが、（i）該バスラインのうちの 1 つに電氣的に接続され、かつ（ii）該第 1 の固有抵抗よりも小さい第 3 の固有抵抗を有している複数の水平ストラッピングラインは、該複数のゲート導

40

50

電体の上で該第 1 の方向と平行ではない第 2 の方向に延びている。複数の接触部は、各接触部が、垂直ストラッピングラインを水平ストラッピングラインに電氣的に接続させて、複数のストラッピンググリッドを形成し、各ストラッピンググリッドは、(i) 1 つ以上の垂直ストラッピングラインと 1 つ以上の水平ストラッピングラインとを含み、(i i) 異なるバスラインに電氣的に接続され、かつ(i i i) ゲート導電体の異なるグループに電氣的に接続されている。

【 0 0 1 1 】

本発明の実施形態は、以下のうちの 1 つ以上を様々な組み合わせのうちの任意の組み合わせで含み得る。各ゲート導電体は、ポリシリコンを含み得るか、または本質的にこれから成り得る。各垂直ストラッピングラインは、メタルを含み得るか、または本質的にこれから成り得る。各水平ストラッピングラインは、メタルを含み得るか、または本質的にこれから成り得る。前記複数の垂直ストラッピングラインおよび前記複数の水平ストラッピングラインは、複数のアパーチャを共同して画定し得、各感光性領域は、アパーチャ内に配置され得る。各感光性領域は、光ダイオード、光検出器、フォトキャパシタ、または光導電体を含み得るか、または本質的にこれから成り得る。各バスラインは、前記撮像アレイの 2 つ以上の隣接する辺に沿って延び得る。前記垂直ストラッピングラインの各々および前記水平ストラッピングラインの各々は、実質的に不透明であり得る。前記複数の水平ストラッピングラインは、前記複数の垂直ストラッピングラインの上に配置され得る。

【 0 0 1 2 】

これらの目的および他の目的は、本明細書に開示された本発明の利点および特徴と共に、以下の説明、添付の図面、および請求項を参照することによってより明らかとなる。さらに、本明細書に説明された様々な実施形態の特徴は、相互に排他的ではなく、様々な組み合わせおよび置換により存在し得ることが理解されるべきである。本明細書に使用される場合、用語「約」および「実質的に」は、 $\pm 10\%$ を意味しており、一部の実施形態では、 $\pm 5\%$ を意味している。用語「本質的に～から成る」は、本明細書において別に規定されない限り、機能に寄与する他の材料を除外することを意味する。

【 0 0 1 3 】

例えば、本発明は以下の項目を提供する。

(項目 1)

画像センサであって、該画像センサは、

列状に配列された感光性領域の撮像アレイと、

複数の垂直 C C D (V C C D) であって、各垂直 C C D (V C C D) は、感光性領域の列と関連付けられている、複数の垂直 C C D (V C C D) と、

該複数の V C C D から電荷を受け取るための水平 C C D と、

該 V C C D 内の電荷の移送を制御するためのゲート導電体の複数のグループであって、該ゲート導電体の複数のグループは、該複数の V C C D の上に配置され、各グループは、異なる相制御信号に応答し、各ゲート導電体は、第 1 の固有抵抗を有している、ゲート導電体の複数のグループと、

複数のバスラインであって、各バスラインは、異なる相制御信号を異なるゲート導電体のグループに伝える、複数のバスラインと、

複数の垂直ストラッピングラインであって、該複数の垂直ストラッピングラインは、該複数のゲート導電体の上に第 1 の方向に配置され、各垂直ストラッピングラインは、(i) 該バスラインのうちの 1 つに電氣的に接続され、かつ(i i) 該第 1 の固有抵抗よりも小さい第 2 の固有抵抗を有している、複数の垂直ストラッピングラインと、

複数の水平ストラッピングラインであって、該複数の水平ストラッピングラインは、該複数のゲート導電体の上で該第 1 の方向と平行ではない第 2 の方向に延びており、各水平ストラッピングラインは、(i) 該バスラインのうちの 1 つに電氣的に接続され、かつ(i i) 該第 1 の固有抵抗よりも小さい第 3 の固有抵抗を有している、複数の水平ストラッピングラインと、

複数の接触部であって、各接触部は、垂直ストラッピングラインを水平ストラッピング

10

20

30

40

50

ラインに電氣的に接続することにより、複数のストラッピンググリッドを形成し、各ストラッピンググリッドは、(i) 1 つ以上の垂直ストラッピングラインと 1 つ以上の水平ストラッピングラインとを備え、(i i) 異なるバスラインに電氣的に接続され、かつ(i i i) ゲート導電体の異なるグループに電氣的に接続されている、複数の接触部とを備えている、画像センサ。

(項目 2)

各ゲート導電体は、ポリシリコンを含む、上記項目のいずれか一項に記載の画像センサ

(項目 3)

各垂直ストラッピングラインは、メタルを含む、上記項目のいずれか一項に記載の画像センサ。

10

(項目 4)

各水平ストラッピングラインは、メタルを含む、上記項目のいずれか一項に記載の画像センサ。

(項目 5)

上記複数の垂直ストラッピングラインおよび上記複数の水平ストラッピングラインは、複数のアパーチャを共同して画定し、各感光性領域は、アパーチャ内に配置されている、上記項目のいずれか一項に記載の画像センサ。

(項目 6)

各感光性領域は、光ダイオード、光検出器、フォトキャパシタ、または光導電体を含む、上記項目のいずれか一項に記載の画像センサ。

20

(項目 7)

各バスラインは、上記撮像アレイの 2 つ以上の隣接する辺に沿って延びる、上記項目のいずれか一項に記載の画像センサ。

(項目 8)

上記垂直ストラッピングラインの各々および上記水平ストラッピングラインの各々は、実質的に不透明である、上記項目のいずれか一項に記載の画像センサ。

(項目 9)

上記複数の水平ストラッピングラインは、上記複数の垂直ストラッピングラインの上に配置されている、上記項目のいずれか一項に記載の画像センサ。

30

【 0 0 1 4 】

(摘要)

様々な実施形態において、画像センサは、垂直および水平ストラッピングラインのストラッピンググリッドを含み、これら垂直および水平ストラッピングラインは、画像センサ内の電荷の移送を制御する下にあるゲート導電体に相制御信号を伝える。

【 図面の簡単な説明 】

【 0 0 1 5 】

図面において、同様な参照文字は概して、様々な図面全体にわたって、同じ部品を指す。また、図面は必ずしも一定比率ではなく、概して、本発明の原理を例示することに重点が置かれている。以下の説明において、本発明の様々な実施形態が、次の図面を参照して説明される。

40

【 図 1 】 図 1 は、従来の C C D 画像センサのブロック図である。

【 図 2 】 図 2 は、V C C D 上にメタルストラッピングラインを備えた従来の C C D 画像センサの概略的な平面図である。

【 図 3 】 図 3 は、本発明の様々な実施形態による水平ストラッピングラインと垂直ストラッピングラインとの両方を有している C C D 画像センサの概略的な平面図である。

【 図 4 】 図 4 は、本発明の様々な実施形態による C C D 画像センサを組み込む画像捕捉デバイスのブロック図である。

【 発明を実施するための形態 】

【 0 0 1 6 】

50

(詳細な説明)

図3は、CCD画像センサ300の簡略化された平面図を示し、CCD画像センサ300は、本発明の実施形態による配線パターンを有している。画像センサ300は、3相VCCD205を利用するが、しかし、同じストラッピング原理が、1つの画素につき様々な数の相を備えたCCDに適用され得る。外部V1、V2およびV3バイアスが、それぞれ、バスライン310、315および320上の画素アレイに供給される。バスライン310、315、320が画素アレイの底部および左の部分に沿って延びているとして示されている一方、バスラインは、様々な実施形態において、画素アレイ周辺の4つの辺の様々な組み合わせ、例えば上辺および右辺、または4つの辺すべてに沿って走り得る。

【0017】

図示されるように、画像センサ300は、2つの異なる組のストラッピングラインを組み込み、これら2つの異なる組のストラッピングラインは、例えば金属のような、ポリシリコンよりも低い固有抵抗を有する材料を通常含むか、または本質的にこれから成る。垂直ストラッピングライン225、230、235は、VCCD205に沿って垂直に相バイアスV1、V2およびV3を伝え、実質的に不透明であり、それによって、迷光がVCCD205に到達することを実質的に遮る。接触部240は、垂直ストラッピングライン225、230、235をバスライン310、315、320と電氣的に接触させる。水平ストラッピングライン325、330、335は、画素アレイおよびVCCD205を横切って水平に相バイアスV1、V2、V3を伝え、接触部340、345、350を介してバスライン310、315、320と電氣的に接続される。接触部240、340、345、350は、単体接触部として示されている一方、より小さな離散的接触部のアレイとしても形成され得る。通常、接触部240、340、345、350の接触抵抗が、画像センサ300内における総内部抵抗に対してなす寄与は、無視することができる。

【0018】

相信号V1、V2およびV3に対する内部抵抗は、同じ相信号を伝える水平および垂直ストラッピングラインと電氣的に接触する接触部の利用を介して、撮像アレイサイズから実質的に独立し得る。図示されるように、画素アレイの内部には、V1水平ストラッピングライン325をV1垂直ストラッピングライン225に電氣的に接続する接触部355が存在する。同様に、接触部360は、V2水平ストラッピングライン330をV2垂直ストラッピングライン230に電氣的に接続し、そして、接触部365は、V3水平ストラッピングライン335をV3垂直ストラッピングライン235に電氣的に接続する。(画像センサにわたって水平ストラッピングラインと垂直ストラッピングラインとの間の電氣的接触を可能にする接触部355、360、365は、實際上「接触シート」を作成し、この「接触シート」は、水平ストラッピングラインと垂直ストラッピングラインとを含み、画素アレイにわたって延び、画素アレイの面積の関数として実質的に一定の抵抗を有する。) 同じ相信号を伝え、かつ接触部355、360または365を介して電氣的に接続された水平ストラッピングラインおよび垂直ストラッピングラインは、各々が低い抵抗によって異なる相信号を伝える「ストラッピンググリッド」を形成し、それによって画像センサ300に対するより高いフレームレートを可能にする。

【0019】

通常、接触部325、330、335に対する設計パターンは、接触部325、330、335を備えている画素とこれらを備えていない画素との間の非常にわずかな応答差による知覚可能な画像アーティファクトの形成を最小とするために、画素アレイ全体にわたって実質的にランダム化される。例えば、接触部325、330、335は、2010年7月29日に出願され、その全開示が本明細書に参考として援用されている米国特許出願公開第2012/0025275号に説明されている原理を利用することによって実質的にランダムに、または様々な異なるパターンで配置され得る。図3には簡明さのために示されていないが、垂直ストラッピングライン225、230、235は、(図2に示されているように)接触部260を介してV1、V2およびV3ゲート245、250および255と電氣的に接続される。

【 0 0 2 0 】

図 3 に示されるように、垂直ストラッピングライン 2 2 5、2 3 0、2 3 5 および水平ストラッピングライン 3 2 5、3 3 0、3 3 5 はまた、画素アレイにおける各画素に対する光検出器 1 1 0 に対するアパーチャを協働して画定し得る。ストラッピングラインは、通常、（例えば金属のような）実質的に光学的に不透明な材料を含むか、または本質的にこれから成るので、入って来る光は光検出器 1 1 0 にのみ入り、ストラッピングラインは、いかなるスミア信号をも多大に低減する。（ストラッピングラインは、簡明さのために、部分的にまたは実質的に透明として図 2 および図 3 に示されているが、通常、ストラッピングラインは不透明である。）本発明の一部の実施形態において、垂直ストラッピングライン 2 2 5、2 3 0、2 3 5 は、（覆われない場合、入って来る光に応答して光電荷を生成し得る V C C D 2 0 5 を覆うので）、スミア低減に対してより大きな寄与をなす。従って、垂直ストラッピングライン 2 2 5、2 3 0、2 3 5 は、ゲート 2 4 5、2 5 0、2 5 5（図 2 に示されるようなゲート）のすぐ上に位置決めされる。そのような実施形態においては、水平ストラッピングライン 3 2 5、3 3 0、3 3 5 が、垂直ストラッピングライン 2 2 5、2 3 0、2 3 5 の上に（例えば、誘電体層が、電氣的絶縁のためにそれらの間に配置された状態で）配置され得、そして、バスライン 3 1 0、3 1 5、3 2 0 が、水平ストラッピングライン 3 2 5、3 3 0、3 3 5 の上に（例えば、誘電体層が、電氣的絶縁のためにそれらの間に配置された状態で）配置され得る。

10

【 0 0 2 1 】

本発明の実施形態は、例えばデジタルカメラ、デジタルビデオカメラ、スキャナ、およびテレスコープを含む様々に異なるシステムおよびデバイスに利用され得る。図 4 は、本発明の実施形態による例示的な画像捕捉デバイス 4 0 0 を示す。画像捕捉デバイス 4 0 0 は、図 4 においてデジタルカメラとして実装される。

20

【 0 0 2 2 】

撮像対象場面からの光 4 0 2 が、撮像段階 4 0 4 に入力され、撮像段階 4 0 4 において、光は、レンズ 4 0 6 によって焦点が合わされて、C C D 画像センサ 4 0 8（図 3 に示された特徴）上に画像を形成する。画像センサ 4 0 8 は、入射光を、その各画素に対する電気信号に変換する。当該技術分野で公知のとおり、画像センサ 4 0 8 の画素は、その上に適用されるカラーフィルタアレイ（図示されず）を有し得、それによって、各画素は、撮像スペクトルの一部分を感知する。

30

【 0 0 2 3 】

光は、画像センサ 4 0 8 によって感知される前に、レンズ 4 0 6 およびフィルタ 4 1 0 を通過する。随意的に、光 4 0 2 は、制御可能なアイリス 4 1 2 および機械的なシャッター 4 1 4 を通過する。フィルタ 4 1 0 は、明るく照らされた場面を撮像するための随意的な減光フィルタを含み得るか、または本質的にこれから成り得る。露光コントローラ 4 1 6 は、輝度センサブロック 4 1 8 によって計測されるとおりの、場面において利用可能な光の量に応答し、フィルタ 4 1 0、アイリス 4 1 2、シャッター 4 1 4 の動作、および、画像センサ 4 0 8 の積分時間（または露光時間）を調節して、画像センサ 4 0 8 によって感知される画像の輝度を制御する。

【 0 0 2 4 】

特定のカメラ構成についてのこの説明は、当業者によく知られており、多くの変更およびさらなる特徴が存在し、または存在し得ることは明らかである。例えば、オートフォーカスシステムが追加され得るか、またはレンズは分離可能および互換性があり得る。本発明の実施形態は、任意のタイプのデジタルカメラに適用され得、この場合、同様な機能性が代替のコンポーネントによって提供されることが理解される。例えば、デジタルカメラは、比較的単純な全自動のデジタルカメラであり得、この場合、シャッター 4 1 4 は、デジタル一眼レフカメラに見られ得るようなより複雑なフォーカルプレーン構成である代わりに、比較的単純な可動式ブレイドシャッター（blade shutter）などである。本発明の実施形態はまた、単純なカメラデバイスに含まれる撮像コンポーネント内に組み込まれ得るが、この単純なカメラデバイスの例としては、例えば携帯電話および自走

40

50

車両に見られるようなものがあり、これらは、制御可能なアイリス 4 1 2 および / または機械的なシャッター 4 1 4 なしで操作され得る。レンズ 4 0 6 は、固定された焦点距離レンズまたはズームレンズであり得る。

【 0 0 2 5 】

図示されるように、(1 つ以上の画素から集められた電荷の量に対応する) 画像センサ 4 0 8 からのアナログ信号は、アナログ信号プロセッサ 4 2 0 によって処理され、そして 1 つ以上のアナログデジタル (A / D) 変換器 4 2 2 に適用される。タイミング発生器 4 2 4 は、画像センサ 4 0 8 における行、列、または画素を選択するための様々なクロック信号を生成し、画像センサ 4 0 8 の外へ電荷を移送し、そしてアナログ信号プロセッサ 4 2 0 および A / D 変換器 4 2 2 の動作を同期させる。画像センサ段階 4 2 6 は、画像センサ 4 0 8 と、アナログ信号プロセッサ 4 2 0 と、A / D 変換器 4 2 2 と、タイミング発生器 4 2 4 とを含み得る。結果として生じる、A / D 変換器 4 2 2 からのデジタル画素値のストリームは、デジタル信号プロセッサ (D S P) 4 3 0 と関連するメモリ 4 2 8 に格納される。

10

【 0 0 2 6 】

D S P 4 3 0 は、例示される実施形態における 3 つのプロセッサまたはコントローラのうちの 1 つであり、これらには、システムコントローラ 4 3 2 および露光コントローラ 4 1 6 も含まれる。複数のコントローラおよびプロセッサの間でカメラ機能の制御をこのように分割することは通常のことであるが、これらのコントローラまたはプロセッサは、カメラの機能的動作および本発明の実施形態の適用に影響を与えることなく、様々な方法で組み合わせられる。これらのコントローラまたはプロセッサは、1 つ以上の D S P デバイス、マイクロコントローラ、プログラム可能な論理デバイス、または他のデジタル論理回路を含み得るか、またはこれらから本質的に成り得る。このようなコントローラまたはプロセッサの組み合わせが説明されたが、1 つのコントローラまたはプロセッサが、必要とされる機能のすべてを実行するように指定され得ることは明らかである。これらの変更のすべてが同じ機能を実行し得、そして、本発明の様々な実施形態の範囲内にあり、用語「処理段階」は、本明細書においては、例えば、図 4 の処理段階 4 3 4 における局面のような 1 つの局面内のこの機能性の全てを包含するように使用される。

20

【 0 0 2 7 】

例示される実施形態において、D S P 4 3 0 は、ソフトウェアプログラムに従ってメモリ 4 2 8 におけるデジタル画像データを操作するが、このソフトウェアプログラムは、プログラムメモリ 4 3 6 に格納されており、そして、画像捕捉中の実行のためにメモリ 4 2 8 にコピーされる。D S P 4 3 0 は、本発明の実施形態において、画像処理のために必要なソフトウェアを実行する。メモリ 4 2 8 は、例えば S D R A M のような任意のタイプのランダムアクセスメモリを含み得るか、または本質的にこれから成り得る。アドレスおよびデータ信号のための経路であるバス 4 3 8 は、D S P 4 3 0 を、それと関連するメモリ 4 2 8、A / D 変換器 4 2 2、および他の関連デバイスに接続する。

30

【 0 0 2 8 】

システムコントローラ 4 3 2 は、プログラムメモリ 4 3 6 に格納されたソフトウェアプログラムに基づいて画像捕捉デバイス 4 0 0 の全体的動作を制御し、プログラムメモリ 4 3 6 は、例えばフラッシュ E E P R O M または他の不揮発性メモリを含み得るか、またはこれらから本質的に成り得る。このメモリはまた、画像捕捉デバイス 4 0 0 がパワーダウンしたとき保存される、画像センサ較正データ、ユーザ設定選択、および / または他のデータを格納するために使用され得る。システムコントローラ 4 3 2 は、既に説明されたようにレンズ 4 0 6、フィルタ 4 1 0、アイリス 4 1 2、およびシャッター 4 1 4 を操作するように露光コントローラ 4 1 6 を指示することによって、画像センサ 4 0 8 および関連する素子を操作するようにタイミング発生器 4 2 4 を指示することによって、および捕捉された画像データを処理するように D S P 4 3 0 を指示することによって、画像捕捉のシーケンスを制御する。画像が捕捉され、処理された後、メモリ 4 2 8 に格納された最終的な画像ファイルは、インターフェース 4 4 0 を介してホストコンピュータに移送され得、

40

50

取り外し可能なメモリカード 442 または他の格納デバイスに格納され得、および / または画像ディスプレイ 444 にユーザのために表示され得る。

【0029】

バス 446 は、アドレス、データおよび制御信号のための経路を含み、そして、システムコントローラ 432 を DSP 430、プログラムメモリ 436、システムメモリ 448、ホストインターフェース 440、メモリカードインターフェース 450、および / または他の関連デバイスに接続する。ホストインターフェース 440 は、表示、格納、操作、および / またはプリンティングのために画像データを移送するために、パーソナルコンピュータまたは他のホストコンピュータへの高速接続を提供する。このインターフェースは、IEEE 1394 もしくは USB 2.0 シリアルインターフェースまたは任意の他の適切なデジタルインターフェースを含み得るか、または本質的にこれらから成り得る。メモリカード 442 は通常、ソケット 452 の中に挿入され、およびメモリカードインターフェース 450 を介してシステムコントローラ 432 に接続されるコンパクトフラッシュ（登録商標）カードである。利用され得る他のタイプの格納には、限定するものではないが、PC カード、マルチメディアカード、および / または SD (Secure Digital) カードが含まれる。

【0030】

処理された画像は、システムメモリ 448 におけるディスプレイバッファへコピーされ得、そして、ビデオ符号化器 454 を介して連続的に読み出されて、ビデオ信号を生成する。この信号は、外部のモニタ上での表示のために画像捕捉デバイス 400 から直接的に出力され得るか、またはディスプレイコントローラ 456 によって処理されて、そして画像ディスプレイ 444 上に提示され得る。このディスプレイは通常、アクティブマトリクスカラー液晶ディスプレイであるが、しかし、他のタイプのディスプレイが利用され得る。

【0031】

ビューファインダディスプレイ 460、露光ディスプレイ 462、ステータスディスプレイ 464、画像ディスプレイ 444、およびユーザ入力部 466 の全てを含むか、またはこれらの任意の組み合わせを含むユーザインターフェース 458 は、露光コントローラ 416 およびシステムコントローラ 432 上で実行される 1 つ以上のソフトウェアプログラムによって制御され得る。ユーザ入力部 466 は通常、ボタン、ロックスイッチ、ジョイスティック、回転式ダイヤル、および / またはタッチスクリーンの何らかの組み合わせを含む。露光コントローラ 416 は、光計測、露光モード、オートフォーカスおよび他の露光機能を実行する。システムコントローラ 432 は、例えば画像ディスプレイ 444 上のような、1 つ以上のディスプレイ上に提示されるグラフィカルユーザインターフェース (GUI) を管理する。この GUI は通常、様々に選択枝を選択すること、および捕捉された画像を検討するための見直しモードに対するメニューを含む。

【0032】

露光コントローラ 416 は、露光モード、レンズ口径、露光時間（シャッタ速度）、および露光指数または ISO 感度レーティング (rating) を選択するユーザ入力を受け入れ得、そして、次の捕捉に対してユーザ入力に従ってレンズおよびシャッターに指示する。随意的な輝度センサ 418 が、場面の輝度を測定するために使用され得、そして、手動で ISO 感度レーティング、口径、およびシャッター速度を設定する場合に、ユーザが参照すべき露光計機能を提供し得る。この場合、ユーザが 1 つ以上の設定を変更するにつれて、ビューファインダディスプレイ 460 上に提示される明度計インジケータが、どの程度に画像が過度に露光されるか、または露光が不足するかをユーザに告げる。代替の場合においては、輝度情報は、画像ディスプレイ 444 上での表示に対するプリビューストリームにおいて捕捉される画像から取得される。自動露光モードにおいては、ユーザが 1 つの設定を変更すると、露光コントローラ 416 が別の設定を自動的に変更して、正しい露光を維持する。例えば、所与の ISO 感度レーティングに対して、ユーザがレンズ口径を低減すると、露光コントローラ 416 が露光時間を自動的に増加させて、同じ全体的

露光を維持する。

【 0 0 3 3 】

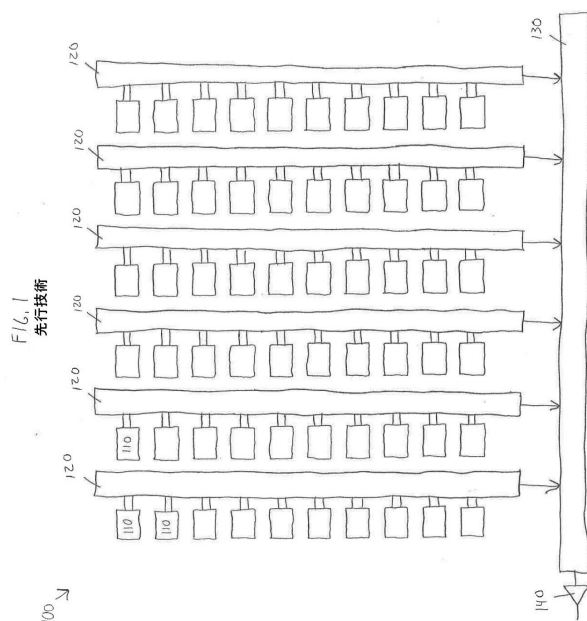
画像捕捉デバイスの以上の説明は、当業者にはよく知られている。可能な多くの変更が存在し、それらは、コストを低減し、特徴を付加し、またはそれらの性能を向上させるために選択され得ることが明らかである。

【 0 0 3 4 】

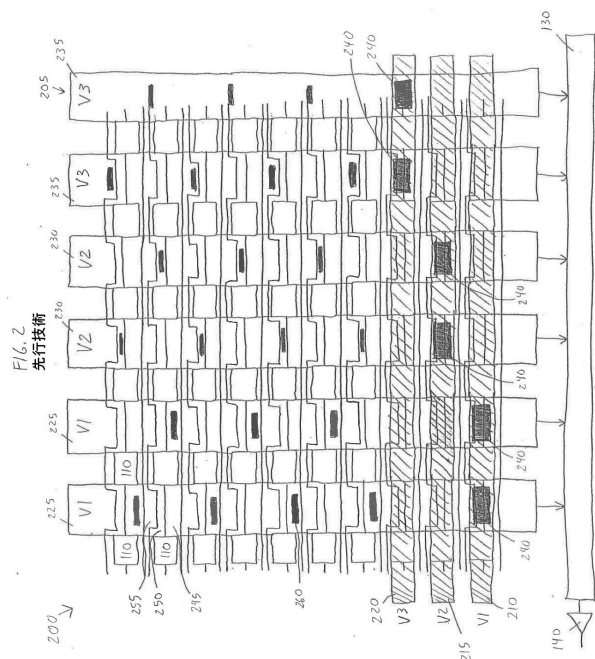
本明細書に使用された用語および表現は、説明の用語および表現として使用され、限定の用語および表現としては使用されておらず、そして、そのような用語および表現の使用において、提示および説明された特徴またはその部分のいかなる均等物をも除外する意図はない。さらに、本発明の特定の実施形態が説明されたが、本明細書に開示された概念を組み込む他の実施形態が、本発明の精神および範囲から逸脱することなく使用され得ることが当業者には明らかである。従って、説明された実施形態は、あらゆる点において、例示するのみであり、限定するものではないとして考えられるべきである。

10

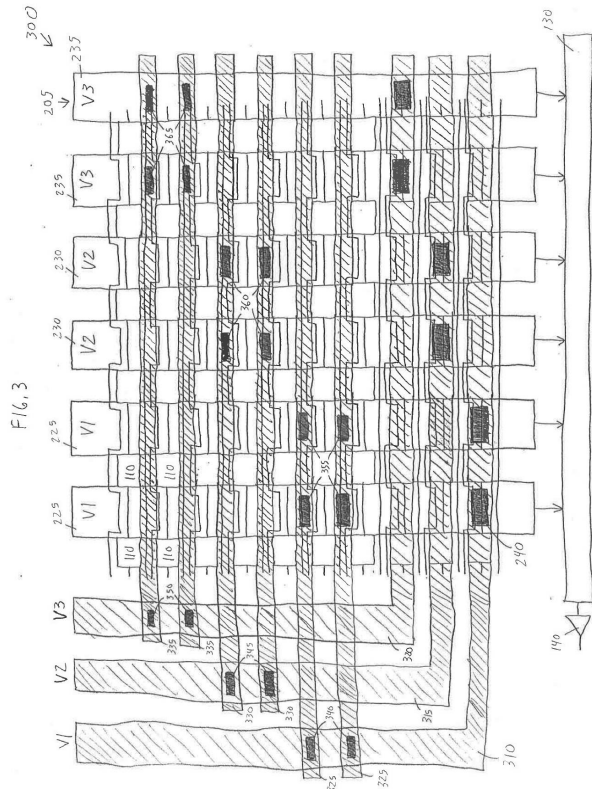
【 図 1 】



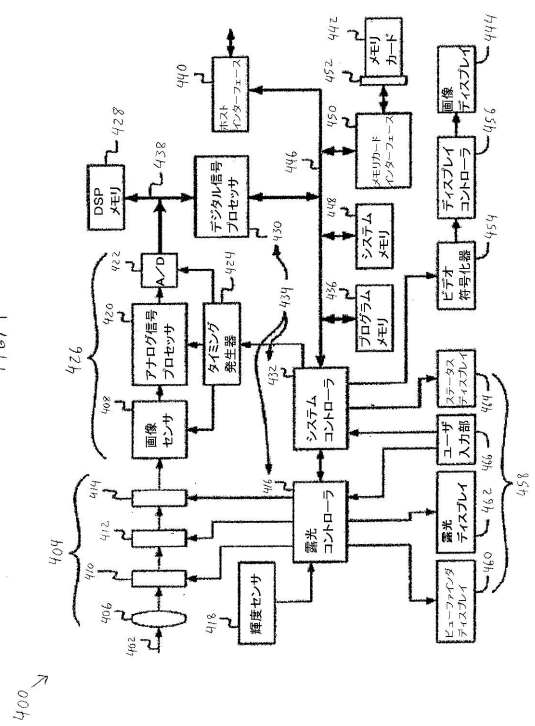
【 図 2 】



【圖 4】



F16, 4



フロントページの続き

(74)代理人 230113332

弁護士 山本 健策

(72)発明者 ジョン ピー・ マッカーテン

アメリカ合衆国 ニューヨーク 14615, ロチェスター, レイク アベニュー 1964
, トゥルーセンス イメージング, インコーポレイテッド 気付

審査官 梶尾 誠哉

(56)参考文献 特開平5 - 145855 (JP, A)

特開2002 - 76319 (JP, A)

特開平9 - 219506 (JP, A)

特開平4 - 343272 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/148

H04N 5/369

H04N 5/3728