



(12) 发明专利申请

(10) 申请公布号 CN 113906169 A

(43) 申请公布日 2022. 01. 07

(21) 申请号 202080040338.3

(74) 专利代理机构 北京市柳沈律师事务所
11105

(22) 申请日 2020.05.28

代理人 杨薇

(30) 优先权数据

2019-101183 2019.05.30 JP

2019-113569 2019.06.19 JP

(51) Int. Cl.

G30B 7/10 (2006.01)

G30B 25/20 (2006.01)

H01L 21/205 (2006.01)

G30B 29/38 (2006.01)

(85) PCT国际申请进入国家阶段日

2021.11.30

(86) PCT国际申请的申请数据

PCT/JP2020/021132 2020.05.28

(87) PCT国际申请的公布数据

W02020/241760 JA 2020.12.03

(71) 申请人 三菱化学株式会社

地址 日本东京都

(72) 发明人 矶宪司 江夏悠贵 下山谦司

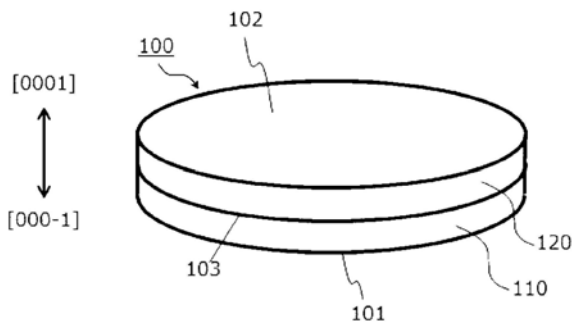
权利要求书5页 说明书19页 附图5页

(54) 发明名称

GaN基板晶片及其制造方法

(57) 摘要

本发明提供具有适宜作为半导体器件用的基板的结晶性和得到了改善的生产性的GaN基板晶片及其制造方法。该GaN基板晶片为发生了(0001)取向的GaN基板晶片,其夹着再生长界面具有设置于N极性侧的第一区域、和设置于Ga极性侧的第二区域,该第二区域的最小厚度为20 μm以上,该第一区域中的选自Li、Na、K、F、Cl、Br及I的元素中的至少一种元素的浓度为 1×10^{15} atoms/cm³以上,并且,该第二区域满足选自以下(a)~(c)中的一个以上条件:(a) Si浓度为 5×10^{16} atoms/cm³以上;(b) O浓度为 3×10^{16} atoms/cm³以下;(c) H浓度为 1×10^{17} atoms/cm³以下。



1. 一种GaN基板晶片,其是发生了(0001)取向的GaN基板晶片,
该GaN基板晶片夹着再生长界面具有设置于N极性侧的第一区域、和设置于Ga极性侧的第二区域,
该第二区域的最小厚度为20 μm 以上,
该第一区域中的选自Li、Na、K、F、Cl、Br及I的元素中的至少一种元素的浓度为 1×10^{15} atoms/cm³以上,并且,
该第二区域满足选自以下(a)~(c)中的一个以上条件:
(a) Si浓度为 5×10^{16} atoms/cm³以上;
(b) O浓度为 3×10^{16} atoms/cm³以下;
(c) H浓度为 1×10^{17} atoms/cm³以下。
2. 根据权利要求1所述的GaN基板晶片,其满足选自以下(1)~(3)中的任意条件,
(1) 具有50mm以上且55mm以下的直径和250 μm 以上且450 μm 以下的厚度,
(2) 具有100mm以上且105mm以下的直径和350 μm 以上且750 μm 以下的厚度,
(3) 具有150mm以上且155mm以下的直径和450 μm 以上且800 μm 以下的厚度。
3. 根据权利要求1或2所述的GaN基板晶片,其中,
所述第二区域的最小厚度为300 μm 以下。
4. 根据权利要求1~3中任一项所述的GaN基板晶片,其中,
Ga极性侧的主面为平坦面。
5. 根据权利要求4所述的GaN基板晶片,其中,
所述再生长界面相对于Ga极性侧的主面倾斜。
6. 根据权利要求5所述的GaN基板晶片,其中,
所述第二区域中所述再生长界面发生了倾斜的方向上的一端与另一端之间的厚度差不超过200 μm 。
7. 根据权利要求1~6中任一项所述的GaN基板晶片,其中,
所述第一区域中,H浓度为 1×10^{17} atoms/cm³以上。
8. 根据权利要求1~7中任一项所述的GaN基板晶片,其中,
所述第一区域中,O浓度为 1×10^{17} atoms/cm³以上。
9. 根据权利要求1~8中任一项所述的GaN基板晶片,其中,
所述第一区域中,F浓度为 1×10^{15} atoms/cm³以上。
10. 根据权利要求1~9中任一项所述的GaN基板晶片,其中,
在所述第二区域的至少一部分中,补偿杂质的总浓度为 1×10^{17} atoms/cm³以上。
11. 根据权利要求10所述的GaN基板晶片,其中,
所述第二区域具有至少包含Ga极性侧的主面的主掺杂区域,并且,该主掺杂区域中补偿杂质的总浓度为 1×10^{17} atoms/cm³以上。
12. 根据权利要求11所述的GaN基板晶片,其中,
所述主掺杂区域中补偿杂质的总浓度为 1×10^{18} atoms/cm³以上。
13. 根据权利要求11或12所述的GaN基板晶片,其中,
所述主掺杂区域中补偿杂质的总浓度为施主杂质的总浓度的2倍以上。
14. 根据权利要求11~13中任一项所述的GaN基板晶片,其中,

所述主掺杂区域含有选自碳及过渡金属元素中的一种以上元素。

15. 根据权利要求11~14中任一项所述的GaN基板晶片,其中,所述主掺杂区域中以最高浓度含有的杂质为Fe、Mn或C。

16. 根据权利要求11~15中任一项所述的GaN基板晶片,其中,所述主掺杂区域为自GaN极性侧的主面起特定长度以内的区域,该特定长度为20 μ m以上。

17. 根据权利要求11~16中任一项所述的GaN基板晶片,其中,所述主掺杂区域中,沿c轴方向的补偿杂质的总浓度的变动在中央值起的 $\pm 25\%$ 的范围内。

18. 根据权利要求11~17中任一项所述的GaN基板晶片,其中,所述主掺杂区域为自GaN极性侧的主面起特定长度以内的区域,该特定长度为所述第二区域的最小厚度的50%以上。

19. 根据权利要求10~18中任一项所述的GaN基板晶片,其中,所述第二区域中补偿杂质的总浓度为 5×10^{19} atoms/cm³以下。

20. 根据权利要求1~9中任一项所述的GaN基板晶片,其中,在所述第二区域的至少一部分中,施主杂质的总浓度为 1×10^{18} atoms/cm³以上。

21. 根据权利要求20所述的GaN基板晶片,其中,所述第二区域具有至少包含Ga极性侧的主面的主掺杂区域,并且,该主掺杂区域中施主杂质的总浓度为 1×10^{18} atoms/cm³以上。

22. 根据权利要求21所述的GaN基板晶片,其中,所述主掺杂区域中施主杂质的总浓度为 2×10^{18} atoms/cm³以上。

23. 根据权利要求21或22所述的GaN基板晶片,其中,所述主掺杂区域中以最高浓度含有的杂质为Si或Ge。

24. 根据权利要求21或22所述的GaN基板晶片,其中,所述主掺杂区域中,除Si以外的施主杂质的总浓度为Si浓度的10%以下。

25. 根据权利要求24所述的GaN基板晶片,其中,所述主掺杂区域中,除Si及O以外的施主杂质元素的浓度独立地小于 1×10^{15} atoms/cm³。

26. 根据权利要求23所述的GaN基板晶片,其中,所述主掺杂区域中,Ge浓度为 1×10^{18} atoms/cm³以上,并且,Si浓度为 4×10^{17} atoms/cm³以上。

27. 根据权利要求21~26中任一项所述的GaN基板晶片,其中,所述主掺杂区域为自GaN极性侧的主面起特定长度以内的区域,该特定长度为20 μ m以上。

28. 根据权利要求27所述的GaN基板晶片,其中,所述主掺杂区域中,沿c轴方向的补偿杂质的总浓度的变动在中央值起的 $\pm 25\%$ 的范围内。

29. 根据权利要求21~28中任一项所述的GaN基板晶片,其中,所述主掺杂区域为自GaN极性侧的主面起特定长度以内的区域,该特定长度为所述第

二区域的最小厚度的50%以上。

30. 根据权利要求20~29中任一项所述的GaN基板晶片,其中,所述第二区域中施主杂质的总浓度为 5×10^{19} atoms/cm³以下。

31. 一种外延晶片,其具有:

权利要求1~30中任一项所述的GaN基板晶片、和

在该GaN基板晶片的Ga极性侧的主面上外延生长而成的氮化物半导体层。

32. 一种外延晶片的制造方法,该方法具有:

准备权利要求1~30中任一项所述的GaN基板晶片的工序;和

使该GaN基板晶片的Ga极性侧的主面上外延生长出氮化物半导体层的工序。

33. 一种氮化物半导体器件的制造方法,该方法具有:

准备权利要求1~30中任一项所述的GaN基板晶片的工序;

使该GaN基板晶片的Ga极性侧的主面上生长出氮化物半导体层而得到外延晶片的工序;以及

将所述GaN基板晶片的所述第一区域的至少一部分除去的工序。

34. 一种GaN基板晶片的制造方法,其是制造夹着再生长界面具有N极性侧的区域和Ga极性侧的区域的GaN基板晶片的方法,

其中,该方法具有:

准备包含经氨热法生长而成的GaN晶体的c面GaN晶片的第一工序;和

在该c面GaN晶片上通过HVPE使发生了(0001)取向的厚度20 μ m以上的GaN膜生长而得到层叠结构晶片的第二工序。

35. 根据权利要求34所述的GaN基板晶片的制造方法,其中,

所述GaN基板晶片满足选自以下(1)~(3)中的任意条件,

(1) 具有50mm以上且55mm以下的直径和250 μ m以上且450 μ m以下的厚度,

(2) 具有100mm以上且105mm以下的直径和350 μ m以上且750 μ m以下的厚度,

(3) 具有150mm以上且155mm以下的直径和450 μ m以上且800 μ m以下的厚度。

36. 根据权利要求34或35所述的GaN基板晶片的制造方法,其中,

所述c面GaN晶片中,选自Li、Na、K、F、Cl、Br及I的元素中的至少一种元素的浓度为 1×10^{15} atoms/cm³以上。

37. 根据权利要求34~36中任一项所述的GaN基板晶片的制造方法,其中,c面GaN晶片以 1×10^{17} atoms/cm³以上的浓度含有H。

38. 根据权利要求34~37中任一项所述的GaN基板晶片的制造方法,其中,所述c面GaN晶片中,O的浓度为 1×10^{17} atoms/cm³以上。

39. 根据权利要求34~38中任一项所述的GaN基板晶片的制造方法,其中,所述c面GaN晶片中,F的浓度为 1×10^{15} atoms/cm³以上。

40. 根据权利要求34~39中任一项所述的GaN基板晶片的制造方法,其中,所述GaN膜的至少一部分中,补偿杂质的总浓度为 1×10^{17} atoms/cm³以上。

41. 根据权利要求40所述的GaN基板晶片的制造方法,其中,所述GaN膜具有c轴方向的区域长度为1 μ m以上、并且区域内的补偿杂质的总浓度为 1×10^{17} atoms/cm³以上的特定掺杂区域。

42. 根据权利要求41所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中补偿杂质的总浓度为 1×10^{18} atoms/cm³以上。

43. 根据权利要求41或42所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中,补偿杂质的总浓度为施主杂质的总浓度的2倍以上。

44. 根据权利要求41~43中任一项所述的GaN基板晶片的制造方法,其中,沿c轴方向的所述特定掺杂区域内的补偿杂质的总浓度的变动在中央值起的±25%的范围内。

45. 根据权利要求41~44中任一项所述的GaN基板晶片的制造方法,其中,所述区域长度为所述GaN膜的厚度的50%以上。

46. 根据权利要求41~45中任一项所述的GaN基板晶片的制造方法,其中,自所述特定掺杂区域的下端起到所述GaN膜与所述第二c面GaN晶片的界面为止的长度为1μm以上。

47. 根据权利要求41~46中任一项所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域含有选自碳及过渡金属元素中的一种以上元素。

48. 根据权利要求47所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中以最高浓度含有的杂质为Fe、Mn或C。

49. 根据权利要求40~48中任一项所述的GaN基板晶片的制造方法,其中,所述GaN膜中补偿杂质的总浓度为 5×10^{19} atoms/cm³以下。

50. 根据权利要求34~49中任一项所述的GaN基板晶片的制造方法,其中,所述GaN膜的至少一部分中,施主杂质的总浓度为 1×10^{18} atoms/cm³以上。

51. 根据权利要求50所述的GaN基板晶片的制造方法,其中,所述GaN膜中,在沿c轴方向具有20μm以上的区域长度的特定掺杂区域中,施主杂质的总浓度为 1×10^{18} atoms/cm³以上。

52. 根据权利要求51所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中施主杂质的总浓度为 2×10^{18} atoms/cm³以上。

53. 根据权利要求51或52所述的GaN基板晶片的制造方法,其中,沿c轴方向的所述特定掺杂区域内的施主杂质的总浓度的变动在中央值起的±25%的范围内。

54. 根据权利要求51~53中任一项所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域的c轴方向区域长度为所述GaN膜的厚度的50%以上。

55. 根据权利要求51~54中任一项所述的GaN基板晶片的制造方法,其中,自所述特定掺杂区域的下端起到所述GaN膜与所述第二c面GaN晶片的界面为止的长度为1μm以上。

56. 根据权利要求51~55中任一项所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中,以最高浓度含有的掺杂剂为Si或Ge。

57. 根据权利要求51~55中任一项所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中,除Si以外的施主杂质的总浓度为Si浓度的10%以下。

58. 根据权利要求57所述的GaN基板晶片的制造方法,其中,除Si及O以外的施主杂质元素的浓度独立地小于 1×10^{15} atoms/cm³。

59. 根据权利要求56所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中,Ge浓度为 1×10^{18} atoms/cm³以上、并且Si浓度为 4×10^{17} atoms/cm³以上。

60. 根据权利要求50~59中任一项所述的GaN基板晶片的制造方法,其中,所述GaN膜中施主杂质的总浓度为 5×10^{19} atoms/cm³以下。

61. 根据权利要求34~60中任一项所述的GaN基板晶片的制造方法,其中,该方法在所

述第二工序之后,具有将所述层叠结构体薄化的薄化工序。

62. 根据权利要求61所述的GaN基板晶片的制造方法,其中,所述GaN膜在所述薄化工序前后的厚度差为50 μm 以上。

63. 根据权利要求61或62所述的GaN基板晶片的制造方法,其中,所述GaN膜在所述薄化工序前后的厚度差为200 μm 以下。

64. 根据权利要求61~63中任一项所述的GaN基板晶片的制造方法,其中,所述GaN基板晶片的晶向偏离方位与所述c面GaN晶片的晶向偏离方位不同。

GaN基板晶片及其制造方法

技术领域

[0001] 本发明涉及由GaN(氮化镓)形成的基板晶片及其制造方法。基板晶片是指在制造半导体器件时作为基板使用的晶片。

背景技术

[0002] 已尝试了使用通过氨热法生长而成的GaN晶体作为晶种,使并非有意掺杂的大块GaN晶体、以各种杂质掺杂的大块GaN晶体通过HVPE(Hydride Vapor Phase Epitaxy,氢化物气相外延)而生长(非专利文献1)。

[0003] 对于GaN基板,出于提高导电性或是载流子浓度的目的,或者,出于提高电阻率的目的,常常会要求以 1×10^{18} atoms/cm³以上的浓度添加掺杂剂。

[0004] 现有技术文献

[0005] 非专利文献

[0006] 非专利文献1:M.Bockowski,et al.,Journal of Crystal Growth 499(2018)1-7

发明内容

[0007] 发明要解决的问题

[0008] 利用氨热法时,由于生长环境接近平衡状态,因此能够生长出具有高结晶性的GaN晶体。

[0009] 然而,从生产效率的观点来看,将由在氨热法中生长出的大块GaN晶体切片出的GaN晶片直接作为基板晶片而用于半导体器件的制造并非上策。

[0010] 例如,在氨热法中生长出的大块GaN晶体多数情况下会由于意图外的掺杂而具有高杂质浓度,因此,各个生长批次间的掺杂剂浓度容易出现大幅偏差。

[0011] 另外,在氨热法中,由于是在密闭的容器内边消耗原料边发生GaN晶体的生长,因此,生长环境中的GaN原料浓度与掺杂剂原料浓度的比率并不是从晶体生长开始直到结束为止都是恒定的,因此,不易生长出内部的掺杂剂浓度分布均匀的大块GaN晶体。

[0012] 出于这些原因,在将在氨热法中生长出的大块GaN晶体进行切片而制造的GaN晶片中,晶片间的电气特性的偏差变大,其结果,电气特性不能满足给定的规格,因此会产生大量的对于目标半导体器件的制造而言不被容许的制品、即不良品。

[0013] 另一方面,利用HVPE时,除了能够生长出与氨热法相比杂质浓度低的GaN晶体之外,还能够在GaN晶体的生长中,始终将各原料以恒定的供给速率自外部持续供给至生长容器内,因此,能够生长出以给定浓度均匀性良好地添加有掺杂剂的大块GaN晶体。

[0014] 因此,可认为:在将由在氨热法中生长出的大块GaN晶体经切片而成的GaN晶片用作晶种、并通过HVPE使大块GaN晶体生长时,从其切片出的GaN晶片的结晶性良好,而且电气特性的不均也小,特别适合作为半导体器件用的基板晶片。

[0015] 然而,该基板晶片是经过将通过HVPE生长出的大块GaN晶体进行切片的工序而制造的,因此生产效率未必可以认为是良好的。由于GaN晶体硬,因此为了不产生裂纹而必须

要花费长时间进行切片。并且,在切片加工中切口损耗的产生是不可避免的。

[0016] 解决问题的方法

[0017] 本发明人等注意到,通常,由于在半导体器件的制造过程中所使用的基板晶片的大部分要通过加工而被除去,因此,GaN基板晶片只要仅在表面侧局部地具有由电气特性的偏差小的晶体所形成的区域就足够了。

[0018] 本发明是基于上述设想而完成的,其实施方式包括以下。

[0019] [1]一种GaN基板晶片,其是发生了(0001)取向的GaN基板晶片,该GaN基板晶片夹着再生长界面具有设置于N极性侧的第一区域、和设置于Ga极性侧的第二区域,其中,

[0020] 该第二区域的最小厚度为20 μm 以上,

[0021] 该第一区域中的选自Li、Na、K、F、Cl、Br及I的元素中的至少一种元素的浓度为 1×10^{15} atoms/cm³以上,并且,

[0022] 该第二区域满足选自以下(a)~(c)中的一个以上条件:

[0023] (a) Si浓度为 5×10^{16} atoms/cm³以上,

[0024] (b) O浓度为 3×10^{16} atoms/cm³以下,

[0025] (c) H浓度为 1×10^{17} atoms/cm³以下。

[0026] [2]根据上述[1]所述的GaN基板晶片,其满足选自以下(1)~(3)中的任意条件,

[0027] (1)具有50mm以上且55mm以下的直径和250 μm 以上且450 μm 以下的厚度,

[0028] (2)具有100mm以上且105mm以下的直径和350 μm 以上且750 μm 以下的厚度,

[0029] (3)具有150mm以上且155mm以下的直径和450 μm 以上且800 μm 以下的厚度。

[0030] [3]根据上述[1]或[2]所述的GaN基板晶片,其中,

[0031] 所述第二区域的最小厚度为300 μm 以下。

[0032] [4]根据上述[1]~[3]中任一项所述的GaN基板晶片,其中,

[0033] Ga极性侧的主面为平坦面。

[0034] [5]根据上述[4]所述的GaN基板晶片,其中,

[0035] 所述再生长界面相对于Ga极性侧的主面倾斜。

[0036] [6]根据上述[5]项所述的GaN基板晶片,其中,

[0037] 所述第二区域中所述再生长界面发生了倾斜的方向上的一端与另一端之间的厚度差不超过200 μm 。

[0038] [7]根据上述[1]~[6]中任一项所述的GaN基板晶片,其中,

[0039] 所述第一区域中,H浓度为 1×10^{17} atoms/cm³以上。

[0040] [8]根据上述[1]~[7]中任一项所述的GaN基板晶片,其中,

[0041] 所述第一区域中,O浓度为 1×10^{17} atoms/cm³以上。

[0042] [9]根据上述[1]~[8]中任一项所述的GaN基板晶片,其中,

[0043] 所述第一区域中,F浓度为 1×10^{15} atoms/cm³以上。

[0044] [10]根据上述[1]~[9]中任一项所述的GaN基板晶片,其中,

[0045] 在所述第二区域的至少一部分中,补偿杂质的总浓度为 1×10^{17} atoms/cm³以上。

[0046] [11]根据上述[10]所述的GaN基板晶片,其中,

[0047] 所述第二区域具有至少包含Ga极性侧的主面的主掺杂区域,并且,该主掺杂区域中补偿杂质的总浓度为 1×10^{17} atoms/cm³以上。

- [0048] [12]根据上述[11]所述的GaN基板晶片,其中,
- [0049] 所述主掺杂区域中补偿杂质的总浓度为 1×10^{18} atoms/cm³以上。
- [0050] [13]根据上述[11]或[12]所述的GaN基板晶片,其中,
- [0051] 所述主掺杂区域中补偿杂质的总浓度为施主杂质的总浓度的2倍以上。
- [0052] [14]根据上述[11]~[13]中任一项所述的GaN基板晶片,其中,
- [0053] 所述主掺杂区域含有选自碳及过渡金属元素中的一种以上元素。
- [0054] [15]根据上述[11]~[14]中任一项所述的GaN基板晶片,其中,
- [0055] 所述主掺杂区域中以最高浓度含有的杂质为Fe、Mn或C。
- [0056] [16]根据上述[11]~[15]中任一项所述的GaN基板晶片,其中,
- [0057] 所述主掺杂区域为自GaN极性侧的主面起特定长度以内的区域,该特定长度为20μm以上。
- [0058] [17]根据上述[11]~[16]中任一项所述的GaN基板晶片,其中,
- [0059] 所述主掺杂区域中,沿c轴方向的补偿杂质的总浓度的变动在中央值起的±25%的范围内。
- [0060] [18]根据上述[11]~[17]中任一项所述的GaN基板晶片,其中,
- [0061] 所述主掺杂区域为自GaN极性侧的主面起特定长度以内的区域,该特定长度为所述第二区域的最小厚度的50%以上。
- [0062] [19]根据上述[10]~[18]中任一项所述的GaN基板晶片,其中,
- [0063] 所述第二区域中补偿杂质的总浓度为 5×10^{19} atoms/cm³以下。
- [0064] [20]根据上述[1]~[9]中任一项所述的GaN基板晶片,其中,
- [0065] 在所述第二区域的至少一部分中,施主杂质的总浓度为 1×10^{18} atoms/cm³以上。
- [0066] [21]根据上述[20]所述的GaN基板晶片,其中,
- [0067] 所述第二区域具有至少包含Ga极性侧的主面的主掺杂区域,并且,该主掺杂区域中施主杂质的总浓度为 1×10^{18} atoms/cm³以上。
- [0068] [22]根据上述[21]所述的GaN基板晶片,其中,
- [0069] 所述主掺杂区域中施主杂质的总浓度为 2×10^{18} atoms/cm³以上。
- [0070] [23]根据上述[21]或[22]所述的GaN基板晶片,其中,
- [0071] 所述主掺杂区域中以最高浓度含有的杂质为Si或Ge。
- [0072] [24]根据上述[21]或[22]所述的GaN基板晶片,其中,
- [0073] 所述主掺杂区域中,除Si以外的施主杂质的总浓度为Si浓度的10%以下。
- [0074] [25]根据上述[24]所述的GaN基板晶片,其中,
- [0075] 所述主掺杂区域中,除Si及O以外的施主杂质元素的浓度独立地小于 1×10^{15} atoms/cm³。
- [0076] [26]根据上述[23]所述的GaN基板晶片,其中,
- [0077] 所述主掺杂区域中,Ge浓度为 1×10^{18} atoms/cm³以上,并且,Si浓度为 4×10^{17} atoms/cm³以上。
- [0078] [27]根据上述[21]~[26]中任一项所述的GaN基板晶片,其中,
- [0079] 所述主掺杂区域为自GaN极性侧的主面起特定长度以内的区域,该特定长度为20μm以上。

- [0080] [28]根据上述[27]所述的GaN基板晶片,其中,
- [0081] 所述主掺杂区域中,沿c轴方向的补偿杂质的总浓度的变动在中央值起的±25%的范围内。
- [0082] [29]根据上述[21]~[28]中任一项所述的GaN基板晶片,其中,
- [0083] 所述主掺杂区域为自GaN极性侧的主面起特定长度以内的区域,该特定长度为所述第二区域的最小厚度的50%以上。
- [0084] [30]根据上述[20]~[29]中任一项所述的GaN基板晶片,其中,
- [0085] 所述第二区域中施主杂质的总浓度为 5×10^{19} atoms/cm³以下。
- [0086] [31]一种外延晶片,其具有上述[1]~[30]中任一项所述的GaN基板晶片、和在该GaN基板晶片的Ga极性侧的主面上外延生长而成的一层以上的氮化物半导体层。
- [0087] [32]一种外延晶片的制造方法,该方法具有:准备上述[1]~[30]中任一项所述的GaN基板晶片的工序、和使该GaN基板晶片的Ga极性侧的主面上外延生长出氮化物半导体层的工序。
- [0088] [33]一种氮化物半导体器件的制造方法,该方法具有:准备上述[1]~[30]中任一项所述的GaN基板晶片的工序、使该GaN基板晶片的Ga极性侧的主面上生长出氮化物半导体层而得到外延晶片的工序、以及将所述GaN基板晶片的所述第一区域的至少一部分除去的工序。
- [0089] [34]一种GaN基板晶片的制造方法,其是制造夹着再生长界面具有N极性侧的区域和Ga极性侧的区域的GaN基板晶片的方法,
- [0090] 其中,该方法具有:
- [0091] 准备包含经氨热法生长而成的GaN晶体的c面GaN晶片的第一工序;和
- [0092] 在该c面GaN晶片上通过HVPE使发生了(0001)取向的厚度20μm以上的GaN膜生长而得到层叠结构晶片的第二工序。
- [0093] [35]根据上述[34]所述的GaN基板晶片的制造方法,其中,
- [0094] 所述GaN基板晶片满足选自以下(1)~(3)中的任意条件,
- [0095] (1)具有50mm以上且55mm以下的直径和250μm以上且450μm以下的厚度,
- [0096] (2)具有100mm以上且105mm以下的直径和350μm以上且750μm以下的厚度,
- [0097] (3)具有150mm以上且155mm以下的直径和450μm以上且800μm以下的厚度。
- [0098] [36]根据上述[34]或[35]所述的GaN基板晶片的制造方法,其中,
- [0099] 所述c面GaN晶片中,选自Li、Na、K、F、Cl、Br及I的元素中的至少一种元素的浓度为 1×10^{15} atoms/cm³以上。
- [0100] [37]根据上述[34]~[36]中任一项所述的GaN基板晶片的制造方法,其中,c面GaN晶片以 1×10^{17} atoms/cm³以上的浓度含有H。
- [0101] [38]根据上述[34]~[37]中任一项所述的GaN基板晶片的制造方法,其中,所述c面GaN晶片中,O的浓度为 1×10^{17} atoms/cm³以上。
- [0102] [39]根据上述[34]~[38]中任一项所述的GaN基板晶片的制造方法,其中,所述c面GaN晶片中,F的浓度为 1×10^{15} atoms/cm³以上。
- [0103] [40]根据上述[34]~[39]中任一项所述的GaN基板晶片的制造方法,其中,所述GaN膜的至少一部分中,补偿杂质的总浓度为 1×10^{17} atoms/cm³以上。

[0104] [41]根据上述[40]所述的GaN基板晶片的制造方法,其中,所述GaN膜具有c轴方向的区域长度为 $1\mu\text{m}$ 以上、并且区域内的补偿杂质的总浓度为 $1\times 10^{17}\text{atoms/cm}^3$ 以上的特定掺杂区域。

[0105] [42]根据上述[41]所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中补偿杂质的总浓度为 $1\times 10^{18}\text{atoms/cm}^3$ 以上。

[0106] [43]根据上述[41]或[42]所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中,补偿杂质的总浓度为施主杂质的总浓度的2倍以上。

[0107] [44]根据上述[41]~[43]中任一项所述的GaN基板晶片的制造方法,其中,沿c轴方向的所述特定掺杂区域内的补偿杂质的总浓度的变动在中央值起的 $\pm 25\%$ 的范围内。

[0108] [45]根据上述[41]~[44]中任一项所述的GaN基板晶片的制造方法,其中,所述区域长度为所述GaN膜的厚度的50%以上。

[0109] [46]根据上述[41]~[45]中任一项所述的GaN基板晶片的制造方法,其中,自所述特定掺杂区域的下端起到所述GaN膜与所述第二c面GaN晶片的界面为止的长度为 $1\mu\text{m}$ 以上。

[0110] [47]根据上述[41]~[46]中任一项所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域含有选自碳及过渡金属元素中的一种以上元素。

[0111] [48]根据上述[47]所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中以最高浓度含有的杂质为Fe、Mn或C。

[0112] [49]根据上述[40]~[48]中任一项所述的GaN基板晶片的制造方法,其中,所述GaN膜中补偿杂质的总浓度为 $5\times 10^{19}\text{atoms/cm}^3$ 以下。

[0113] [50]根据上述[34]~[49]中任一项所述的GaN基板晶片的制造方法,其中,所述GaN膜的至少一部分中,施主杂质的总浓度为 $1\times 10^{18}\text{atoms/cm}^3$ 以上。

[0114] [51]根据上述[50]所述的GaN基板晶片的制造方法,其中,所述GaN膜中,在沿c轴方向具有 $20\mu\text{m}$ 以上的区域长度的特定掺杂区域中,施主杂质的总浓度为 $1\times 10^{18}\text{atoms/cm}^3$ 以上。

[0115] [52]根据上述[51]所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中施主杂质的总浓度为 $2\times 10^{18}\text{atoms/cm}^3$ 以上。

[0116] [53]根据上述[51]或[52]所述的GaN基板晶片的制造方法,其中,沿c轴方向的所述特定掺杂区域内的施主杂质的总浓度的变动在中央值起的 $\pm 25\%$ 的范围内。

[0117] [54]根据上述[51]~[53]中任一项所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域的c轴方向区域长度为所述GaN膜的厚度的50%以上。

[0118] [55]根据上述[51]~[54]中任一项所述的GaN基板晶片的制造方法,其中,自所述特定掺杂区域的下端起到所述GaN膜与所述第二c面GaN晶片的界面为止的长度为 $1\mu\text{m}$ 以上。

[0119] [56]根据上述[51]~[55]中任一项所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中,以最高浓度含有的掺杂剂为Si或Ge。

[0120] [57]根据上述[51]~[55]中任一项所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中,除Si以外的施主杂质的总浓度为Si浓度的10%以下。

[0121] [58]根据上述[57]所述的GaN基板晶片的制造方法,其中,除Si及O以外的施主杂质元素的浓度独立地小于 $1\times 10^{15}\text{atoms/cm}^3$ 。

[0122] [59]根据上述[56]所述的GaN基板晶片的制造方法,其中,所述特定掺杂区域中,

Ge浓度为 1×10^{18} atoms/cm³以上、并且Si浓度为 4×10^{17} atoms/cm³以上。

[0123] [60]根据上述[50]~[59]中任一项所述的GaN基板晶片的制造方法,其中,所述GaN膜中施主杂质的总浓度为 5×10^{19} atoms/cm³以下。

[0124] [61]根据上述[34]~[60]中任一项所述的GaN基板晶片的制造方法,其中,该方法在所述第二工序之后,具有将所述层叠结构体薄化的薄化工序。

[0125] [62]根据上述[61]所述的GaN基板晶片的制造方法,其中,

[0126] 所述GaN膜在所述薄化工序前后的厚度差为50 μ m以上。

[0127] [63]根据上述[61]或[62]所述的GaN基板晶片的制造方法,其中,

[0128] 所述GaN膜在所述薄化工序前后的厚度差为200 μ m以下。

[0129] [64]根据上述[61]~[63]中任一项所述的GaN基板晶片的制造方法,其中,所述GaN基板晶片的晶向偏离方位与所述c面GaN晶片的晶向偏离方位不同。

[0130] 发明的效果

[0131] 本发明可提供具有作为半导体器件用基板适宜的结晶性和得到改善的生产性的GaN基板晶片及其制造方法。

附图说明

[0132] 图1是示出了实施方式的GaN基板晶片的立体图。

[0133] 图2是示出了实施方式的GaN基板晶片的剖面图。

[0134] 图3是示出了实施方式的GaN基板晶片的剖面图。

[0135] 图4是用于说明使用实施方式的GaN基板晶片的氮化物半导体器件的制造工序的工序剖面图。

[0136] 图5是用于说明实施方式的GaN基板晶片制造方法的工序剖面图。

[0137] 图6是示出了氨热法中使用的晶体生长装置的基本构成的示意图。

[0138] 图7是示出了HVPE装置的基本构成的示意图。

[0139] 符号说明

[0140] 1 c面GaN晶片

[0141] 2 GaN膜

[0142] 2a 特定掺杂区域

[0143] 10 HVPE装置

[0144] 11 反应器

[0145] 12 镓储存器

[0146] 13 基座

[0147] 14 第一加热器

[0148] 15 第二加热器

[0149] 100 GaN基板晶片

[0150] 101 N极性面

[0151] 102 Ga极性面

[0152] 103 再生长界面

[0153] 110 第一区域

- [0154] 120 第二区域
[0155] 120a 主掺杂区域
[0156] 200 外延膜
[0157] 210 第一氮化物半导体层
[0158] 220 第二氮化物半导体层

具体实施方式

[0159] 以下对本发明的实施方式进行详细说明。以下记载的构成要件的说明是本发明的实施方式的一例(代表例),本发明只要不超过其要旨,则并不限于这些内容。

[0160] 在本说明书中,表示为“X~Y”(X、Y为任意数字)的情况下,只要没有特别说明则包括“X以上且Y以下”的含义、同时包括“优选大于X”以及“优选小于Y”的含义。

[0161] 另外,在本说明书中,在对两个以上对象合并进行说明时所使用的“独立地”用于表示该两个以上对象既可以相同也可以不同的含义。

[0162] 1. GaN基板晶片

[0163] 本发明的一个实施方式涉及GaN基板晶片。

[0164] 实施方式的GaN基板晶片为发生了(0001)取向的GaN基板晶片,其夹着再生长界面具有设置于N极性侧的第一区域、和设置于Ga极性侧的第二区域。第二区域的最小厚度为20 μm 以上。第一区域以 10^{15} atoms/ cm^3 以上的浓度含有Li(锂)、Na(钠)、K(钾)、F(氟)、Cl(氯)、Br(溴)及I(碘)中的至少一种。关于第二区域的杂质浓度,满足选自以下(a)~(c)中的一个以上条件:

[0165] (a) Si(硅)浓度为 5×10^{16} atoms/ cm^3 以上;

[0166] (b) O(氧)浓度为 3×10^{16} atoms/ cm^3 以下;

[0167] (c) H(氢)浓度为 1×10^{17} atoms/ cm^3 以下。

[0168] 发生了(0001)取向的GaN晶片是指,具有与(0001)晶体面即c面平行或基本平行的主面(大面积面)的GaN晶片,也称为c面GaN晶片。

[0169] 需要说明的是,在本说明书中,“杂质”是指GaN基板中含有的除Ga元素及N元素以外的成分。

[0170] 图1及图2中示出了实施方式的GaN基板晶片的一例。图1为立体图,图2为剖面图。

[0171] 图1及图2中示出的GaN基板晶片100是仅由GaN晶体构成的自支撑的基板晶片,其两个主面中的一者为N极性面101、另一者为Ga极性面102。N极性面101与Ga极性面102相互平行。

[0172] GaN基板晶片100发生了(0001)取向,Ga极性面102相对于(0001)晶体面的倾斜为10度以下、优选为5度以下、更优选为2.5度以下。该倾斜可以为0.2度以上且小于1度、1度以上且2.5度以下等。

[0173] GaN基板晶片100的直径通常为45mm以上、也可以为95mm以上、或者145mm以上。典型地,为50~55mm(约2英寸)、100~105mm(约4英寸)、150~155mm(约6英寸)等。

[0174] GaN基板晶片100的厚度的优选范围根据直径而变化。直径为约2英寸时,厚度优选为250 μm 以上、更优选为300 μm 以上,另外,优选为450 μm 以下、更优选为400 μm 以下。直径为约4英寸时,厚度优选为350 μm 以上、更优选为400 μm 以上,另外,优选为750 μm 以下、更优选为

650 μm 以下。直径为约6英寸时,厚度优选为450 μm 以上、更优选为550 μm 以上,另外,优选为800 μm 以下、更优选为700 μm 以下。

[0175] 如上所述,GaN基板晶片100通常为圆盘形,但在变形例中,主面的形状也可以为正方形、长方形、六边形、八边形、椭圆形等,还可以为不规则形状。在这样的变形例的情况下,上述的直径可以替换地解读为“主面中通过重心的直线的最短长度”。

[0176] GaN基板晶片100的N极性面101为“背面”,可以经过了镜面抛光,也可以经过了粗面或者消光处理。

[0177] GaN基板晶片100的Ga极性面102为“表面”,在使用GaN基板晶片100制造氮化物半导体器件时,通常,使半导体层在Ga极性面102上发生外延生长。

[0178] Ga极性面102可以是保持了晶体生长后的状态(as-grown)的表面,但通常通过加工而发生了平坦化。为了将Ga极性面102平坦化而制成平坦面而进行的加工可以包括选自抛光及CMP(Chemical Mechanical Polishing,化学机械研磨)中的一种以上。除这些加工以外,还可以进行以除去损伤层为目的的蚀刻。平坦面的粗糙度没有限定,例如,作为利用原子力显微镜(AFM)测定的Ga极性面102的均方根(RMS)粗糙度,在测定范围2 μm \times 2 μm 内优选小于5nm、更优选小于2nm、进一步优选小于1nm、也可以小于0.5 μm 。

[0179] Ga极性面102也可以为通过切削而形成的面,但优选为不进行切削而仅实施了抛光、CMP、蚀刻等平坦化的面。

[0180] GaN基板晶片100在其两个主面之间具有再生长界面103,并夹着再生长界面103在N极性侧具有第一区域110、在Ga极性侧具有第二区域120。“再生长界面”是指GaN晶体在任意基板上生长时产生的边界面,该“再生长界面”的存在例如可以通过对GaN基板晶片的剖面进行扫描电子显微镜阴极发光观察或者荧光显微镜观察而确认。

[0181] 再生长界面103优选与Ga极性面102平行。再生长界面103相对于Ga极性面102倾斜时,通常,第二区域120的厚度在倾斜方向的一端为最小,在另一端为最大。第二区域120在该一端的厚度与在该另一端的厚度之差优选不超过200 μm 。

[0182] 在使用了GaN基板晶片100的氮化物半导体器件的制造过程中,设想最终将第一区域110除去。换言之,对于使用GaN基板晶片100制造的氮化物半导体器件芯片而言,设想其不包含源自第一区域110的部分。如果是这样的使用方式,则对于成为第一区域110的GaN晶体的电气特性没有特别限制。

[0183] 由于第一区域110通常由通过氨热法生长出的GaN晶体所形成,因此,以 1×10^{15} atoms/cm³以上的浓度含有选自Li(锂)、Na(钠)、K(钾)、F(氟)、Cl(氯)、Br(溴)及I(碘)的元素中的至少一种元素。另外,第一区域通常各自独立地以 1×10^{17} atoms/cm³以上的浓度含有H(氢)及O(氧)。

[0184] 在为了进行形成该区域的GaN晶体的氨热法生长而使用了含有碱金属的例如LiNH₂、NaNH₂及KNH₂这样的化合物作为矿化剂时,第一区域110含有如Li、Na及K这样的碱金属元素。

[0185] 另一方面,在为了进行形成该区域的GaN晶体的氨热法生长而使用了含有卤元素的例如NH₄F、NH₄Cl、NH₄Br及NH₄I这样的化合物作为矿化剂时,第一区域110含有如F、Cl、Br及I这样的卤元素。

[0186] 第二区域120是在第一区域110上通过HVPE生长的。在第一区域110与第二区域120

之间存在再生长界面103的原因在于,使第一区域110生长的工序与使第二区域120生长的工序未连续。在本说明书中,HVPE是指氢化物气相外延法(Hydride Vapor Phase Epitaxy)。

[0187] 由于第二区域120由通过HVPE生长出的Ga₂N晶体所形成,因此,关于杂质浓度,满足选自以下(a)~(c)中的一种以上条件。

[0188] (a) Si浓度为 5×10^{16} atoms/cm³以上。

[0189] (b) O浓度为 3×10^{16} atoms/cm³以下。

[0190] (c) H浓度为 1×10^{17} atoms/cm³以下。

[0191] 由于在第二区域120的生长中起到晶种作用的第一区域110由经氨热法生长而成的结晶性良好的Ga₂N晶体所形成,因此形成第二区域120的Ga₂N晶体也具有良好的结晶性。

[0192] 第二区域120的最小厚度为20μm以上。作为其理由,是为了在使用了Ga₂N基板晶片100的氮化物半导体器件芯片的制造过程中,在从基板晶片100除去第一区域110之后,使剩余的第二区域120能够起到作为支撑该半导体器件芯片的结构的作用。最小厚度是指厚度最小的部位的厚度。

[0193] 第二区域120的最小厚度为50μm以上、75μm以上、进一步为100μm以上、进一步也可以为150μm以上。

[0194] 第二区域120的最小厚度优选为350μm以下、更优选为300μm以下、也可以为250μm以下、200μm以下等。

[0195] 在Ga极性面102与再生长界面103平行、第二区域120的厚度均一时,第二区域的厚度在所有的部位均视为最小厚度。

[0196] 第二区域110的有意的掺杂并不是必须的。

[0197] 使用通常的HVPE技法时,通过不进行有意的掺杂,容易生长出施主杂质的总浓度小于 1×10^{18} atoms/cm³的Ga₂N晶体。需要说明的是,“有意的掺杂”是指在使Ga₂N晶体生长的过程中,添加对象的元素作为原料。

[0198] 施主杂质的总浓度是指将所有种类的施主杂质的浓度相加而得到的浓度。

[0199] 在Ga₂N晶体中作为施主而起作用的元素是Si、Ge(锗)、Sn(锡)等碳族元素、和O、S(硫)、Se(硒)、Te(碲)等氧族元素。其中,Si及O即使在未有意添加的情况下,在通过HVPE生长的Ga₂N晶体中也可能以 1×10^{16} atoms/cm³以上的浓度含有。相对地,对于Si以外的碳族元素和O以外的氧族元素而言,只要未有意地添加,在通过HVPE生长的Ga₂N晶体中即独立地不会以 1×10^{15} atoms/cm³以上的浓度含有。

[0200] 在一例中,对于第二区域110,可以至少部分地利用补偿杂质掺杂。

[0201] 补偿杂质是指在Ga₂N晶体中具有补偿n型载流子的作用的杂质,众所周知的是C(碳)和过渡金属元素。在过渡金属元素中,以Fe(铁)和Mn(锰)为代表,其他已知有Co(钴)、Cr(铬)、V(钒)、Ni(镍)、Cu(铜)等。

[0202] 在通过HVPE生长的Ga₂N晶体中,只要未有意地掺杂,则补偿杂质的总浓度小于 1×10^{17} atoms/cm³,一般是低于施主杂质的总浓度的。因此,可以通过有意掺杂而使补偿杂质的总浓度达到 1×10^{17} atoms/cm³以上。

[0203] 在另一例中,对于第二区域110,可以至少部分地利用施主杂质掺杂。

[0204] 在优选例中,将第二区域120中至少包含Ga极性侧的主面的区域,具体而言,将自

GaN基板晶片100的Ga极性面102起位于特定长度L以内的区域规定为主掺杂区域120a。

[0205] 利用补偿杂质掺杂第二区域120时,主掺杂区域120a中的补偿杂质的总浓度可以为 1×10^{17} atoms/cm³以上、进一步可以为 2×10^{17} atoms/cm³以上、进一步可以为 5×10^{17} atoms/cm³以上、优选为 1×10^{18} atoms/cm³以上、更优选为 2×10^{18} atoms/cm³以上、也可以为 5×10^{18} atoms/cm³以上等。

[0206] 利用补偿杂质掺杂第二区域120时,主掺杂区域120中,补偿杂质的总浓度优选为施主杂质的总浓度的2倍以上、更优选为5倍以上、进一步优选为10倍以上、也可以为50倍以上。

[0207] 利用补偿杂质掺杂第二区域120时,也可以使形成主掺杂区域120的GaN晶体为半绝缘性,即,可以使其室温电阻率为 $1 \times 10^5 \Omega \cdot \text{cm}$ 以上。另外,主掺杂区域120中以最高浓度含有的补偿杂质优选为Fe、Mn或C。

[0208] 利用施主杂质掺杂第二区域120时,该第二区域的至少一部分区域、例如主掺杂区域120a中施主杂质的总浓度优选为 $1 \times 10^{18} \text{cm}^{-3}$ 以上、进一步优选为 $2 \times 10^{18} \text{cm}^{-3}$ 以上、也可以为 $5 \times 10^{18} \text{cm}^{-3}$ 以上。

[0209] 利用施主杂质掺杂第二区域120时,主掺杂区域120a中以最高浓度含有的施主杂质优选为Si或Ge,这主要是基于以下两个理由。

[0210] 第一,Si和Ge是显示出与O并列的高活化率的施主杂质。所述活化率是指在利用施主杂质掺杂的GaN中载流子浓度相对于施主杂质浓度的比率。

[0211] 第二,为了得到以 1×10^{18} atoms/cm³以上的浓度含有O的GaN,需要进行小平面生长,而与之相对,以同样浓度含有Si或Ge的GaN可以通过c面生长而得到。

[0212] 小平面生长是指使发生(0001)取向的GaN膜以生长表面充满槽穴的方式生长的技法。相对地,使这样的GaN膜以生长表面平坦的方式生长时,为c面生长。

[0213] 由于穿透位错具有在槽穴的底部聚集的性质,因此在通过小平面生长形成主掺杂区域120a的情况下,Ga极性面102中的穿透位错密度的均匀性降低。然而,对于半导体器件的制造者而言优选的是穿透位错密度的均匀性高的GaN基板晶片。

[0214] 通过小平面生长而形成主掺杂区域120a从基板晶片100的生产性的方面考虑也是不利的。其原因在于,与c面生长出的GaN膜相比,为了将小平面生长出的GaN膜的表面平坦化需要更多的加工时间。

[0215] 在一例中,通过使主掺杂区域120a中除Si以外的施主杂质的总浓度为Si浓度的10%以下、进一步为5%以下、进一步为1%以下,从而能够通过调节Si浓度而控制该区域的载流子浓度。

[0216] 在另一例中,也可以在主掺杂区域120a中以 10^{18} atoms/cm³以上的浓度含有Ge。此时该区域中的Si浓度优选为 4×10^{17} atoms/cm³以上。

[0217] 特定长度L通常为1 μm 以上,在不超过第二区域120的最小厚度的范围内可以任意设定。

[0218] 在优选的实施方式中,以下述方式来确定特定长度L:在使用了GaN基板晶片100的氮化物半导体器件芯片的制造过程中,在从GaN基板晶片100除去第一区域110之外还部分地除去了第二区域120而使主掺杂区域120a露出时,仅由其余的主掺杂区域120a形成的GaN基板仍能够支撑该半导体器件芯片的结构。

[0219] 在该优选的实施方式中,特定长度L至少为1 μm 以上、优选为10 μm 以上、更优选为20 μm 以上、进一步优选为25 μm 以上,也可以为50 μm 以上、75 μm 以上、100 μm 以上、150 μm 以上、200 μm 以上。

[0220] 另外,从特定长度L的下端(N极性面101侧的一端)起到再生长界面的长度优选为1 μm 以上、更优选为5 μm 以上、进一步优选为10 μm 以上,另外,从该下端起到该界面的长度优选为50 μm 以下、更优选为30 μm 以下。

[0221] 在该优选的实施方式中,特定长度L优选为第二区域120的最小厚度的50%以上、更优选为75%以上、进一步优选为90%以上。

[0222] 在该优选的实施方式中,在主掺杂区域120a内,期望沿作为GaN基板晶片100的厚度方向的c轴方向的电气特性的变动小。

[0223] 因此,在向该区域120a添加补偿杂质时,该区域120a内沿c轴方向的补偿杂质的总浓度的变动优选为自中央值起的 $\pm 25\%$ 以内、更优选为 $\pm 20\%$ 以内、进一步优选为 $\pm 15\%$ 以内、更进一步优选为 $\pm 10\%$ 以内。

[0224] 另外,在向该区域120a添加施主杂质时,该区域120a内沿c轴方向的施主杂质的总浓度的变动优选为自中央值起的 $\pm 25\%$ 以内、更优选为 $\pm 20\%$ 以内、进一步优选为 $\pm 15\%$ 以内、更进一步优选为 $\pm 10\%$ 以内。

[0225] 在利用补偿杂质掺杂第二区域120时,为了避免过度掺杂而导致晶体品质显著降低,包括主掺杂区域120a在内的第二区域120中的补偿杂质的总浓度可以为 $5 \times 10^{19} \text{atoms/cm}^3$ 以下、进一步可以为 $2 \times 10^{19} \text{atoms/cm}^3$ 以下、进一步可以为 $1 \times 10^{19} \text{atoms/cm}^3$ 以下。

[0226] 在利用施主杂质掺杂第二区域120时,为了避免过度掺杂而导致晶体品质显著降低,包括主掺杂区域120a在内的第二区域120中的施主杂质的总浓度可以为 $5 \times 10^{19} \text{atoms/cm}^3$ 以下、进一步可以为 $2 \times 10^{19} \text{atoms/cm}^3$ 以下、进一步可以为 $1 \times 10^{19} \text{atoms/cm}^3$ 以下。

[0227] 在第二区域120的最下部、即与第一区域110相邻的部分中,与主掺杂区域120a中有意添加的杂质相同种类的杂质的浓度可以随着远离第一区域110而连续地或阶段性地增加。

[0228] 由于第二区域120通常通过HVPE而生长,因此关于其杂质浓度,满足选自以下(a')~(c')中的一个以上条件。

[0229] (a') Si浓度为 $5 \times 10^{16} \text{atoms/cm}^3$ 以上。

[0230] (b') O浓度为 $3 \times 10^{16} \text{atoms/cm}^3$ 以下。

[0231] (c') H浓度为 $1 \times 10^{17} \text{atoms/cm}^3$ 以下。

[0232] 在一例中,如图3所示地,再生长界面103也可以为粗面。例如,在使第二区域120生长之前通过蚀刻使第一区域110的表面粗面化时,再生长界面103能够成为粗面。在将垂直于再生长界面103的从第一区域110向第二区域120的方向设为高度方向、将该再生长界面中最高点与最低点之间的高低差设为该再生长界面的粗糙度r时,该粗糙度r例如可以为0.3 μm 以上且12 μm 以下。

[0233] 另外,虽然在图1~图3中没有示出,但GaN基板晶片100的边缘也可以经过了倒角。另外,对于GaN基板晶片100,可以实施用于显示晶体的方位的定向平面或凹口、用于使表面与背面易于识别的索引平面(index flat)等根据需要的各种标记。

[0234] 在利用补偿杂质掺杂第二区域120时,GaN基板晶片100可优选用于如GaN-HEMT这

样的卧式器件结构的氮化物半导体器件的制造。

[0235] 所述氮化物半导体器件是指器件结构的主要部分由氮化物半导体所形成的半导体器件。氮化物半导体也被称为氮化物类III-V族化合物半导体、III族氮化物类化合物半导体、GaN类半导体等,除包括GaN以外,也包括GaN的部分或全部被其他的元素周期表硼族元素(B、Al、In)等置换而成的化合物。

[0236] 卧式器件结构也可以在如双极晶体管这样的高电子迁移率晶体管(HEMT)以外的电子器件中、以及如发光二极管(LED)、激光二极管(LD)这样的发光器件中采用。

[0237] 在利用施主杂质掺杂第二区域120时,GaN基板晶片100可优选用于具有立式器件结构的各种氮化物半导体器件的制造。

[0238] 立式器件结构可以在激光二极管(LD)、发光二极管(LED)等发光器件、或整流器、双极晶体管、场效应晶体管、HEMT等电子器件中采用。

[0239] 使用GaN基板晶片100制造氮化物半导体器件时,在如图4(a)所示地准备了GaN基板晶片100后,在其Ga极性面102上,如图4(b)所示地通过有机金属气相生长法(MOVPE)使至少包含第一氮化物半导体层210与第二氮化物半导体层220的外延膜200生长,由此形成外延晶片。

[0240] 例如,氮化物半导体器件为HEMT时,第一氮化物半导体层210和第二氮化物半导体层220分别可以为未掺杂GaN通道层和未掺杂AlGaN载流子供给层。

[0241] 例如,氮化物半导体器件为p-n二极管时,第一氮化物半导体层210和第二氮化物半导体层220分别可以为n型GaN层和p型GaN层。

[0242] 在实行了可包含蚀刻加工、离子注入、电极形成、保护膜形成等的半导体工艺后,外延晶片经分割而成为氮化物半导体器件芯片,但为了在分割之前使外延晶片薄化,通常如图4(c)所示地,通过磨削、蚀刻等方法除去GaN基板晶片100的第一区域110的至少一部分。

[0243] 该薄化加工可以以使外延晶片的外周部残留有环状的厚壁部的方式进行。换言之,可以仅在外延晶片的除了外周部以外的部分除去GaN基板晶片100的第一区域110。

[0244] 图4(c)中,以使主掺杂区域120a在薄化后的外延晶片的N极性面侧露出的方式,将第二区域120也部分地从GaN基板晶片100除去。

[0245] 在利用施主杂质掺杂了第二区域120时,也可以在通过除去第一区域110而露出的第二区域120的表面形成了电极之后,再使外延晶片分割。

[0246] 需要说明的是,使用了GaN基板晶片100的半导体器件并不仅仅限定于氮化物半导体器件。

[0247] 2. GaN基板晶片的制造方法

[0248] 下面对于作为本发明的另外的实施方式的GaN基板晶片的制造方法进行说明。下面记载的制造方法是制造上述GaN基板晶片的一个优选方式。另外,通过下面记载的GaN基板晶片的制造方法而得到的GaN基板晶片的优选方式可举出上述的GaN基板晶片。

[0249] 实施方式的上述GaN基板晶片100可优选通过以下说明的方法制造。该方法适于具有夹着再生长界面而具有N极性侧区域和Ga极性侧区域的GaN基板晶片的制造,具有以下工序。

[0250] (i) 准备由氨热法生长出的GaN晶体所形成的c面GaN晶片的第一工序。

[0251] (ii) 在第一工序中准备的c面GaN晶片上通过HVPE使发生(0001)取向的厚度20 μm 以上的GaN膜生长而得到层叠结构体的第二工序。

[0252] 在本说明书中,“在晶片上”与“在晶片的表面”为相同含义。

[0253] 对上述的第一工序及第二工序详细说明如下。需要说明的是,作为在该第一工序中得到的c面GaN晶片及在第二工序中得到的GaN膜的结构、特性,可分别适用上述第一区域及第二区域的结构、特性。

[0254] 在第一工序中,准备在图5(a)中示出了剖面图的c面GaN晶片1。

[0255] c面GaN晶片1由氨热法生长出的GaN晶体所形成。

[0256] 图6中示意性地示出了用于使形成c面GaN晶片1的GaN晶体发生外延生长的晶体生长装置所通常具备的构成。

[0257] 参照图6,晶体生长装置具备高压釜,且在其内部设有用挡板相互区隔的溶解区及生长区。使GaN晶体生长时,在溶解区中连同矿化剂(未图示)一起放置有进料存品,在生长区中晶种被金属丝所悬吊。进料存品优选为多晶GaN。

[0258] 连接有真空泵、氨气瓶及氮气瓶的气体管线经由阀门与高压釜连接。向高压釜中通入 NH_3 (氨)时,可以通过质量流量计确认自氨气瓶供给的 NH_3 的量。

[0259] 被加热至给定温度时的高压釜内的压力取决于通入高压釜内的 NH_3 的量。

[0260] 加入晶种、原料、矿化剂及 NH_3 后,密封高压釜,以使内部达到超临界状态的方式从外侧利用加热器(未图示)进行加热。为了在溶解区和生长区之间设置温度梯度,通过多个加热器分别加热高压釜的上部和下部。

[0261] 在溶解区中,原料溶解,在生长区中,GaN在晶种上重结晶。

[0262] 对于矿化剂而言,可使用碱性矿化剂和酸性矿化剂中的任意矿化剂。

[0263] 优选的碱性矿化剂为含有碱金属元素的化合物,作为代表例,可列举如 LiNH_2 、 NaNH_2 及 KNH_2 这样的碱金属酰胺。

[0264] 优选的酸性矿化剂为含有卤元素的化合物,作为代表例,可列举如 NH_4F 、 NH_4Cl 、 NH_4Br 及 NH_4I 这样的卤化铵、以及如 GaF_3 、 GaCl_3 、 GaBr_3 及 GaI_3 这样的卤化镓。

[0265] 从能够以高速率使杂质浓度低的GaN晶体生长的观点考虑,可使用的最优选的矿化剂为如 NH_4F 及 GaF_3 这样的含有氟的化合物,特别是 NH_4F 。可以准备预先合成的 NH_4F 并进料至高压釜中,或者,也可以在高压釜内或与高压釜连接的反应容器内使 NH_3 与 HF (氟化氢)反应而合成 NH_4F 。

[0266] 在一例中,也可以将 NH_4F 或 GaF_3 与 NH_4Cl 、 NH_4Br 或 NH_4I 组合使用。

[0267] 在使用含有碱金属元素的化合物作为矿化剂时,在晶种上重结晶的GaN含有来自矿化剂的碱金属元素。例如,使用 KNH_2 作为矿化剂时,在晶种上重结晶的GaN含有K。

[0268] 在使用含有卤元素的化合物作为矿化剂时,在晶种上重结晶的GaN含有来自矿化剂的卤元素。例如,使用 NH_4F 作为矿化剂时,在晶种上重结晶的GaN含有F。

[0269] 无论使用怎样的矿化剂,在晶种上生长的GaN晶体通常分别以 1×10^{17} atoms/ cm^3 以上的浓度含有H(氢)及O(氧)。

[0270] 再次参照图5(a),c面GaN晶片1具有相互平行的N极性面及Ga极性面作为主面。

[0271] 制造实施方式涉及的上述GaN基板晶片100的情况下,优选使c面GaN晶片1中Ga极性面相对于(0001)晶面的倾斜角度(晶向偏离角(off-cut angle))及倾斜方向(晶向偏离

方向(off-cut direction))与GaN基板晶片100应具有的晶向偏离角及晶向偏离方向相同,但并不是必须的。

[0272] GaN基板晶片100应具有的晶向偏离方位根据使用GaN基板晶片100的半导体器件的制造者的要求而多种多样,但准备具有多种多样的晶向偏离方位的c面GaN晶片1可能会导致GaN基板晶片100的生产效率降低。还需要注意的是,在后续的第二工序中在c面GaN晶片1上通过HVPE使GaN膜2生长时的最佳条件可能根据c面GaN晶片1的晶向偏离方位而改变。

[0273] c面GaN晶片1的初始厚度 t_{11} 也可以比用于制造氮化物半导体器件的GaN基板晶片通常具有的厚度薄。其原因在于,与需要经受由多个工序构成的半导体工艺的GaN基板晶片不同,c面GaN晶片1只要在直到后续的第二工序为止的期间不发生破损即可。

[0274] 例如,c面GaN晶片1的直径为2英寸时,其初始厚度 t_{11} 优选为300 μm 以下、也可以为250 μm 以下、进一步也可以为200 μm 以下。

[0275] 第二工序中,如图5(b)所示,在c面GaN晶片1的Ga极性面上,通过HVPE使发生了(0001)取向的厚度20 μm 以上的GaN膜2生长,得到层叠结构体。此时,在c面GaN晶片1和GaN膜2之间形成再生长界面。

[0276] 通常,在使GaN膜2生长前,适当使用磨削、抛光、CMP等技法将c面GaN晶片1的Ga极性面加工至平坦(平坦化工序),但在一例中,也可以将经过平坦化后的该Ga极性面通过蚀刻而加工为粗面(粗面化工序),之后再使GaN膜2生长。

[0277] 蚀刻气体使用HCl(氯化氢)时,不使用蚀刻掩模即可对GaN的Ga极性面进行粗面化。如果在用于GaN膜2的生长的HVPE装置内设置用于蚀刻的HCl供给管线,则在该HVPE装置的反应器内,也可以在即将进行GaN膜2的生长之前对c面GaN晶片1的Ga极性面进行粗面化。

[0278] 就GaN膜2而言,可以不进行有意地掺杂而使其生长,或者也可以至少部分地用补偿杂质或施主杂质进行掺杂。

[0279] 在优选例中,GaN膜2中也可以设置特定掺杂区域2a。对于特定掺杂区域2a而言,c轴方向的区域长度例如为1 μm 以上、也可以为10 μm 以上、20 μm 以上、25 μm 以上、50 μm 以上、75 μm 以上、100 μm 以上、150 μm 以上、200 μm 以上等。

[0280] 特定掺杂区域2a的上端([0001]侧的一端)优选为自GaN膜2的上表面起10 μm 以内、更优选为5 μm 以内,也可以为GaN膜2的上表面。

[0281] 从特定掺杂区域2a的下端([000-1]侧的一端)到c面GaN晶片1与GaN膜2的界面为止的长度优选为1 μm 以上、更优选为5 μm 以上、10 μm 以上,另外,从该下端到该界面为止的长度优选为50 μm 以下、更优选为30 μm 以下。

[0282] 特定掺杂区域2a的c轴方向的区域长度进一步优选为GaN膜2的厚度的50%以上、更优选为75%以上、进一步优选为90%以上。

[0283] 在利用补偿杂质掺杂GaN膜2时,在特定掺杂区域2a内,补偿杂质的总浓度至少为 $1 \times 10^{17} \text{atoms/cm}^3$,也可以为 $2 \times 10^{17} \text{atoms/cm}^3$ 以上、 $5 \times 10^{17} \text{atoms/cm}^3$ 以上、 $1 \times 10^{18} \text{atoms/cm}^3$ 以上、 $2 \times 10^{18} \text{atoms/cm}^3$ 以上、 $5 \times 10^{18} \text{atoms/cm}^3$ 以上。

[0284] 在利用补偿杂质掺杂GaN膜2时,在特定掺杂区域2a中,补偿杂质的总浓度优选为施主杂质的总浓度的2倍以上、更优选为5倍以上、进一步优选为10倍以上、也可以为50倍以上。

[0285] 在利用补偿杂质掺杂GaN膜2时,在特定掺杂区域2a内,GaN晶体可以为半绝缘性,

即,其室温电阻率可以为 $1 \times 10^5 \Omega \cdot \text{cm}$ 以上。

[0286] 在利用施主杂质掺杂GaN膜2时,在特定掺杂区域2a内,施主杂质的总浓度至少为 $1 \times 10^{18} \text{atoms/cm}^3$ 以上、优选为 $2 \times 10^{18} \text{atoms/cm}^3$ 以上、更优选为 $5 \times 10^{18} \text{atoms/cm}^3$ 以上。

[0287] 在利用施主杂质掺杂GaN膜2时,以最高浓度添加至特定掺杂区域2a的施主杂质优选为Si或Ge。

[0288] 在一例中,可以使特定掺杂区域2a中除Si以外的施主杂质的总浓度为Si浓度的10%以下、进一步可以为5%以下、进一步可以为1%以下。

[0289] 在另一例中,特定掺杂区域2a中可以以 $1 \times 10^{18} \text{atoms/cm}^3$ 以上的浓度含有Ge。此时该区域中的Si浓度优选为 $4 \times 10^{17} \text{atoms/cm}^3$ 以上。

[0290] 在特定掺杂区域2a内,期望沿c轴方向的电气特性的变动小。

[0291] 因此,在该区域2a添加补偿杂质时,该区域2a内的沿c轴方向的补偿杂质的总浓度的变动优选为自中央值起的 $\pm 25\%$ 以内、更优选为 $\pm 20\%$ 以内、进一步优选为 $\pm 15\%$ 以内、更进一步优选为 $\pm 10\%$ 以内。

[0292] 另外,在该区域2a添加施主杂质时,该区域2a内的沿c轴方向的施主杂质的总浓度的变动优选为自中央值起的 $\pm 25\%$ 以内、更优选为 $\pm 20\%$ 以内、进一步优选为 $\pm 15\%$ 以内、更进一步优选为 $\pm 10\%$ 以内。

[0293] 在利用补偿杂质掺杂GaN膜2时,为了避免过度掺杂而导致晶体品质显著降低,包括特定掺杂区域2a的GaN膜2中的补偿杂质的总浓度可以为 $5 \times 10^{19} \text{atoms/cm}^3$ 以下、进一步可以为 $2 \times 10^{19} \text{atoms/cm}^3$ 以下、进一步可以为 $1 \times 10^{19} \text{atoms/cm}^3$ 以下。

[0294] 在利用施主杂质掺杂GaN膜2时,为了避免过度掺杂而导致晶体品质显著降低,包括特定掺杂区域2a的GaN膜2中的施主杂质的总浓度可以为 $5 \times 10^{19} \text{atoms/cm}^3$ 以下、进一步可以为 $2 \times 10^{19} \text{atoms/cm}^3$ 以下、进一步可以为 $1 \times 10^{19} \text{atoms/cm}^3$ 以下。

[0295] 在GaN膜2的最下部、即与c面GaN晶片1相邻的部分中,可以添加与向特定掺杂区域2a添加的补偿杂质相同种类的补偿杂质、并使其浓度随着远离c面GaN晶片1而连续地或阶段性地增加。

[0296] GaN膜2的生长厚度 t_{2g} 根据要制造的GaN基板晶片的Ga极性侧区域的设计厚度而设定即可。具体地,可以为 $20 \mu\text{m}$ 以上、 $50 \mu\text{m}$ 以上、 $75 \mu\text{m}$ 以上、 $100 \mu\text{m}$ 以上、 $150 \mu\text{m}$ 以上等,另外,可以为 $500 \mu\text{m}$ 以下、 $350 \mu\text{m}$ 以下、 $300 \mu\text{m}$ 以下、 $250 \mu\text{m}$ 以下、 $200 \mu\text{m}$ 以下等。

[0297] 制造上述GaN基板晶片100时,GaN膜2的生长厚度 t_{2g} 也可以与该GaN基板晶片100的第二区域120的设计厚度相同,但优选比该设计厚度大,由此能够在后面的薄化工序中实现对GaN膜2表面的平坦化加工。因此,为了确保用于平坦化的加工余量,GaN膜2的生长厚度 t_{2g} 优选比该第二区域120的设计最大厚度大 $50 \mu\text{m}$ 以上、更优选大 $100 \mu\text{m}$ 以上。通常不需要超过 $200 \mu\text{m}$ 的加工余量。换言之,薄化工序前后的GaN膜2的厚度差优选为 $200 \mu\text{m}$ 以下。

[0298] 例如,当GaN膜2的生长厚度 t_{2g} 比第二区域120的设计最大厚度大 $50 \mu\text{m}$ 以上时,在后面的薄化工序中GaN膜2的厚度减少 $50 \mu\text{m}$ 以上。换言之,薄化工序前后的GaN膜2的厚度差为 $50 \mu\text{m}$ 以上。

[0299] 制造上述GaN基板晶片100时,即使是直径大的晶片,例如,即使是直径6英寸的晶片,也能够将GaN膜2的生长厚度 t_{2g} 抑制为 $500 \mu\text{m}$ 以下。

[0300] 由于生长厚度 t_{2g} 可以很小,因此可以在较短时间内形成GaN膜2,因此,不需要担心

作为副产物的 NH_4Cl (氯化铵) 会堵塞HVPE装置的排气系统, 从而能够一次地在多个c面Ga N 晶片1上使Ga N 膜2生长。由此, 可使第二工序的总处理能力变得极高。

[0301] 此外, 形成Ga N 膜2所需要的时间短还可有助于降低与HVPE反应器的清洗及维护相关的成本。通常, 对于HVPE反应器而言, 一次的生长工序的所需时间较短者, 劣化的进展更慢, 使用寿命更长。

[0302] 特别是在以高浓度对Ga N 膜2进行掺杂的情况下, 生长厚度 t_{2g} 可以很小在防止由异常生长的发生所导致的成品率降低的方面是极为有利的。这是由于在HVPE中, 如果要使以 $1 \times 10^{18} \text{ atoms/cm}^3$ 以上的高浓度含有掺杂剂的Ga N 晶体生长至超过1mm的厚度, 则会以高频度发生异常生长。

[0303] 在第二工序之后, 根据需要, 可如图5 (c) 所示地, 设置对第二工序中得到的层叠结构体进行薄化的薄化工序。

[0304] 在图5 (c) 中, c面Ga N 晶片1的厚度从初始厚度 t_{1i} 减小到了最终厚度 t_{1f} 、并且Ga N 膜2的厚度从初始厚度 t_{2i} 减小到了最终厚度 t_{2f} , 但在薄化工序中, 也可以仅对c面Ga N 晶片1和Ga N 膜2中的任意一者进行加工。

[0305] 制造实施方式的上述Ga N 基板晶片100时, 在薄化工序中, c面Ga N 晶片1和Ga N 膜2的厚度可以减小至分别与该Ga N 基板晶片中的第一区域110及第二区域120的设计厚度一致。

[0306] 在要制造的Ga N 基板晶片100的晶向偏离方位和c面Ga N 晶片1的晶向偏离相同时, 作为薄化加工时的面方位的基准, 可以采用c面Ga N 晶片1的背面(层叠结构体的N极性面)。

[0307] 在要制造的Ga N 基板晶片100的晶向偏离方位和c面Ga N 晶片1的晶向偏离不同时、即晶向偏离角和晶向偏离方向中的至少任一者不同时, 可以在薄化加工前通过X射线衍射装置确认层叠结构体的结晶方位。

[0308] 在薄化工序中使用的加工技法可以从磨削、研磨(lapping)、CMP、干法蚀刻、湿法蚀刻等中适当选择。

[0309] 下面参照图7对能够在上述制造方法中包括的第二工序中使用的HVPE装置进行说明。

[0310] 图7所示的HVPE装置10具备: 热壁型的反应器11、配置于该反应器内的镓储存器12及基座13、以及配置于该反应器外部的第一加热器14及第二加热器15。第一加热器14及第二加热器15各自呈环状包围反应器11。

[0311] 反应器11为石英管腔室。反应器11内包括主要由第一加热器14加热的第一区 Z_1 、和主要由第二加热器15加热的第二区 Z_2 。排气管 P_E 与第二区 Z_2 侧的反应器端相连。

[0312] 配置于第一区 Z_1 的镓储存器12为具有气体入口和气体出口的石英容器。

[0313] 配置于第二区 Z_2 的基座13例如由石墨所形成。使基座13旋转的机构可以任意设置。

[0314] 为了在HVPE装置10中使Ga N 生长, 在基座13上放置晶种后, 通过第一加热器14及第二加热器15将反应器11内加热, 同时通过氨导入管 P_1 将利用载气稀释了的 NH_3 (氨) 供给至第二区 Z_2 , 另外, 通过氯化氢导入管 P_2 将利用载气稀释了的 HCl (氯化氢) 供给至镓储存器12。该 HCl 与镓储存器12中的金属镓反应, 生成的 GaCl (氯化镓) 通过氯化镓导入管 P_3 被运送至第二区 Z_2 。

[0315] 在第二区 Z_2 中 NH_3 与 GaCl 反应, 生成的Ga N 在置于基座13上的晶种上发生结晶化。

[0316] 在有意地对生长的GaN进行掺杂时,通过掺杂剂导入管P₄将利用载气稀释了的掺杂气体导入至反应器11内的第二区Z₂。

[0317] 对于氨导入管P₁、氯化氢导入管P₂、氯化镓导入管P₃以及掺杂剂导入管P₄而言,配置于反应器11内的部分由石英所形成。

[0318] 对于稀释NH₃、HCl及掺杂气体各自的载气而言,可优选使用H₂(氢气)、N₂(氮气)、或者H₂与N₂的混合气体。

[0319] 使用HVPE装置10使GaN生长时的优选条件如下所述。

[0320] 镓储存器的温度例如为500~1000℃、优选为700℃以上,另外,优选为900℃以下。

[0321] 基座温度例如为900~1100℃、优选为930℃以上、更优选为950℃以上,另外,优选为1050℃以下、更优选为1020℃以下。

[0322] 反应器内的NH₃分压与GaCl分压的比V/III比例例如为1~20、优选为2以上、更优选为3以上,另外,优选为10以下。

[0323] V/III比过大或过小都会成为导致GaN的生长表面的形态变差的原因。而生长表面的形态变差可能成为导致晶体品质降低的原因。

[0324] 对于某种掺杂剂而言,其被导入GaN晶体的导入效率强烈依赖于生长表面的结晶方位。在生长表面的形态不良的条件下生长的GaN晶体的内部,所述的掺杂剂的浓度的均匀性降低。这是由于形态差的生长表面存在各种方位的小平面所引起的。

[0325] 被导入GaN晶体的导入效率随生长表面的结晶方位而显著不同的掺杂剂的典型例子是O(氧),但本发明人等发现,Ge(锗)也存在同样的倾向。如下所述,在进行Ge掺杂时最好不要过度降低载气中H₂的摩尔比的原因即与此有关。

[0326] 由于无论是O还是Ge均为施主杂质,因此其浓度均匀性的降低会关系到电阻率、载流子浓度的均匀性的降低。

[0327] 此外,过低的V/III比的使用会使生长的GaN晶体的氮空位浓度增加。氮空位对于GaN晶体、使用该GaN晶体的GaN基板、或形成于该GaN基板上的氮化物半导体器件所造成的影响至今尚不明确,但由于其为点缺陷,可以认为浓度应尽可能低。

[0328] GaN的生长速率优选为40~200μm/h,可以将反应器内的NH₃分压与GaCl分压的乘积作为参数来进行控制。过高的生长速率会使生长的GaN的表面形态变差。

[0329] 在上述第二工序中对GaN膜2进行掺杂时,为了防止生长表面的形态变差,优选使掺杂气体的供给速率从供给开始起花费数分钟或数十分钟而逐渐增加至给定值。

[0330] 基于相同理由,掺杂气体优选在使GaN膜2至少生长了数μm的时刻开始供给。

[0331] 使GaN膜2含有补偿杂质的方法没有限定,但通常采用向HVPE装置内导入掺杂气体的方法。

[0332] 用于C掺杂的掺杂气体例如可以使用如CH₄(甲烷)这样的烃气体。

[0333] 用于Fe掺杂的掺杂气体例如可以使用气化后的氯化铁。氯化铁蒸汽除了可以通过在载气流通下使经过加热的金属铁与HCl接触的方法而产生以外,还可以通过使在载气流通下进行加热而气化的二茂铁(双(环戊二烯基)铁)在掺杂剂导入管内与HCl反应的方法产生。这里,二茂铁也可以替换为含有铁的其他有机化合物。

[0334] 对于用于Mn掺杂的掺杂气体而言,例如可以在导入管内设置金属Mn、在对其加热的同时使载气等流通而使用。

[0335] 在将其他过渡金属元素添加至GaN时,也可以使用该过渡金属元素的蒸汽、或者该过渡金属元素的氯化物的蒸汽作为掺杂气体。

[0336] 用于Si掺杂的掺杂气体可优选使用SiH₄(硅烷)、SiH₃Cl(一氯硅烷)、SiH₂Cl₂(二氯硅烷)、SiHCl₃(三氯硅烷)或SiCl₄(四氯硅烷)。

[0337] 用于Ge掺杂的掺杂气体可优选使用GeH₄(锗烷)、GeH₃Cl(一氯锗烷)、GeH₂Cl₂(二氯锗烷)、GeHCl₃(三氯锗烷)或GeCl₄(四氯锗烷)。

[0338] 载气中的H₂的摩尔比可能会影响生长的GaN的杂质浓度。这里的所谓载气中的H₂摩尔比是基于从反应器外作为载气供给至反应器内的各气体种类的流量而算出的。

[0339] 针对在蓝宝石基板上通过HVPE而生长出的GaN晶体切下的c面GaN晶片的Ga极性面上,采用相同的V/III比以基本相同的生长速率通过HVPE生长出的Si或Ge掺杂GaN的杂质浓度根据载气中的H₂的摩尔比会发生怎样的变化进行了考察,结果示于下述表1。

[0340] [表1]

杂质	Si掺杂GaN中的浓度 [atoms/cm ³]		Ge掺杂GaN中的浓度 [atoms/cm ³]		DL(检出下限) [atoms/cm ³]
	H ₂ 摩尔比=0	H ₂ 摩尔比=0.7	H ₂ 摩尔比=0	H ₂ 摩尔比=0.7	
[0341] Si	8×10 ¹⁷	2×10 ¹⁸	7×10 ¹⁶	4×10 ¹⁷	7×10 ¹⁴
Ge	< DL	< DL	1×10 ¹⁹	6×10 ¹⁷	1×10 ¹⁵
O	6×10 ¹⁶	8×10 ¹⁵	2×10 ¹⁷	1×10 ¹⁸	5×10 ¹⁵
H	4×10 ¹⁶	< DL	7×10 ¹⁶	< DL	3×10 ¹⁶
C	< DL	< DL	< DL	< DL	3×10 ¹⁵
Cl	< DL	< DL	< DL	< DL	2×10 ¹⁴

[0342] 根据表1可知,Si掺杂GaN的O浓度在载气仅为N₂时为Si浓度的10%以下。由于Si以外的施主实质上仅有O,因此等于除Si以外的施主的总浓度为Si浓度的10%以下。如果提高载气中的H₂的摩尔比,则Si掺杂GaN的O浓度进一步降低,在该摩尔比为0.7时小于Si浓度的1%。

[0343] 另一方面,Ge掺杂GaN中,载气中的H₂的摩尔比为0(零)时,与该摩尔比为0.7时相比,Ge浓度高10倍以上,另外,Ge浓度相对于Si浓度的比也更高。因此,乍看之下,似乎载气中H₂的摩尔比优选较低。

[0344] 然而,正如根据载气中H₂的摩尔比为0时与该摩尔比为0.7时相比,前者的O浓度也高出一个数量级可知的那样,本发明人等已确认了,使用前者的条件时GaN的生长表面形态差,Ge浓度高也是由其所导致的。在载气中的H₂的摩尔比过低的条件下,会生长出Ge浓度的均匀性低的GaN晶体。

[0345] 因此,使Ge掺杂GaN生长时,载气中的H₂摩尔比优选为0.3~0.7左右,这样生长出的Ge掺杂GaN中,Ge浓度为1×10¹⁸atoms/cm³以上时,Si浓度为4×10¹⁷atoms/cm³以上。

[0346] 利用Si和Ge中任意元素掺杂时,均存在在提高载气中的H₂的摩尔比时会通过HVPE生长的GaN的O浓度降低的倾向,可能达到2×10¹⁶atoms/cm³以下、进一步可能达到1×10¹⁶atoms/cm³以下。这是由于生长中的表面形态得到改善。

[0347] 使用HVPE装置10生长的GaN即使是在未有意掺杂时,也可能以能够通过SIMS(二次离子质谱分析)检出的浓度含有O及Si。Si源是用于反应器、或反应器内配管的石英(SiO₂),O源为上述石英、和在反应器内残留或侵入反应器内的水分中的任意一者或两者。

[0348] 图7中包含省略了图示的部件,对于配置于反应器11内的部件而言,除了石英和碳

以外,可以使用由SiC(碳化硅)、SiN_x(氮化硅)、BN(氮化硼)、氧化铝、W(钨)、Mo(钼)等形成的部件。由此,使用HVPE装置10生长的GaN中除了Si、O及H以外的各杂质的浓度只要未进行有意的掺杂,则可独立地为 5×10^{15} atoms/cm³以下。

[0349] 以上,结合具体的实施方式对本发明进行了说明,但各实施方式是作为例子而示出的,并不用于限定本发明的范围。本说明书中记载的各实施方式在不脱离发明主旨的范围内可以进行各种变形,并且,在能够实施的范围内,可以与结合其他实施方式进行了说明的特征加以组合。

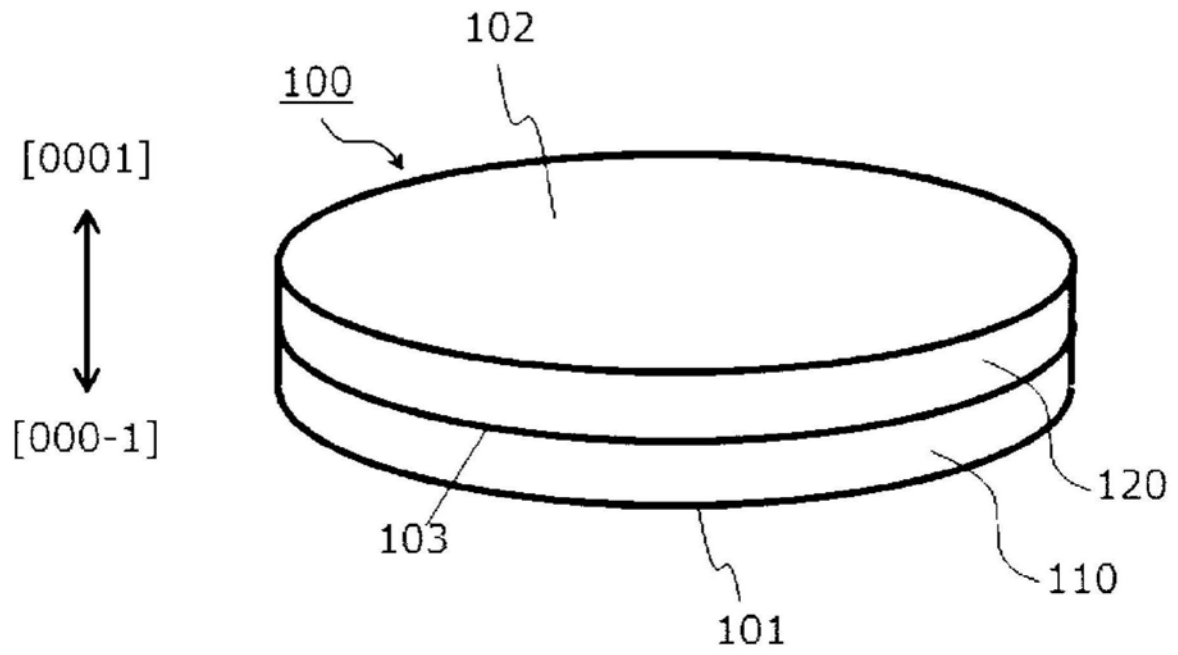


图1

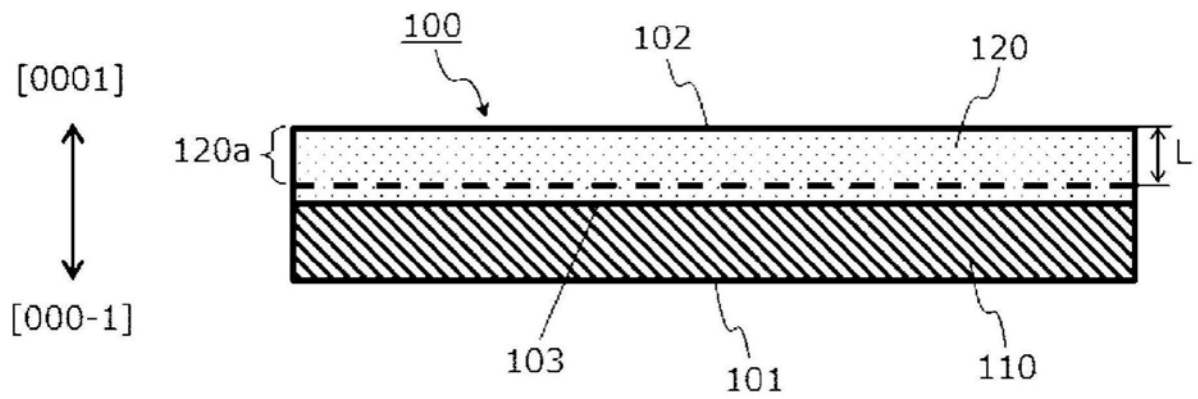


图2

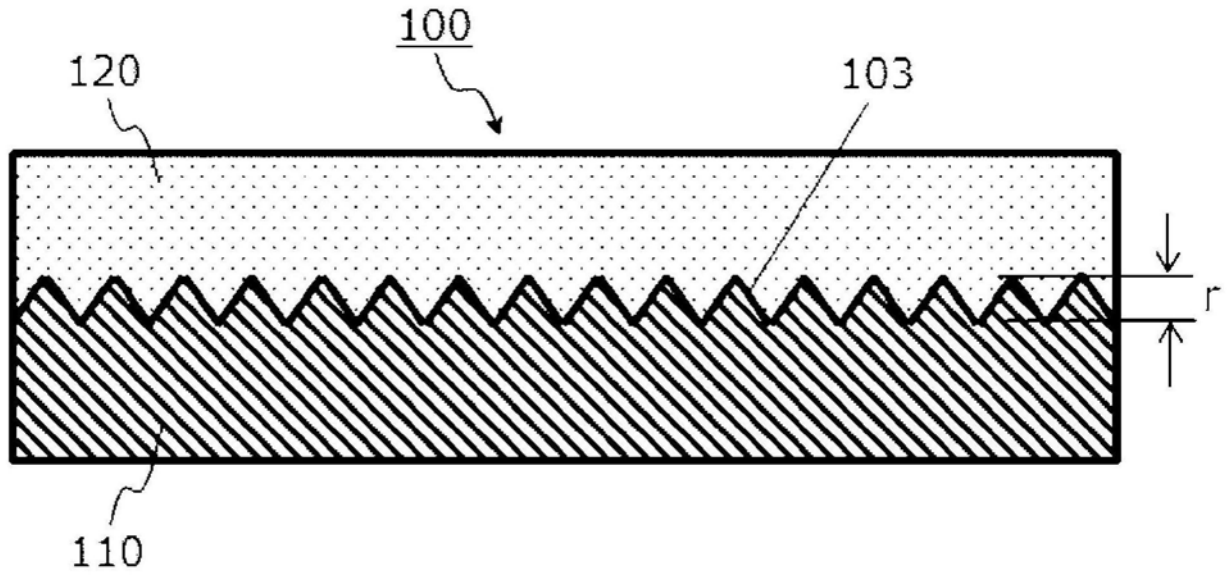


图3

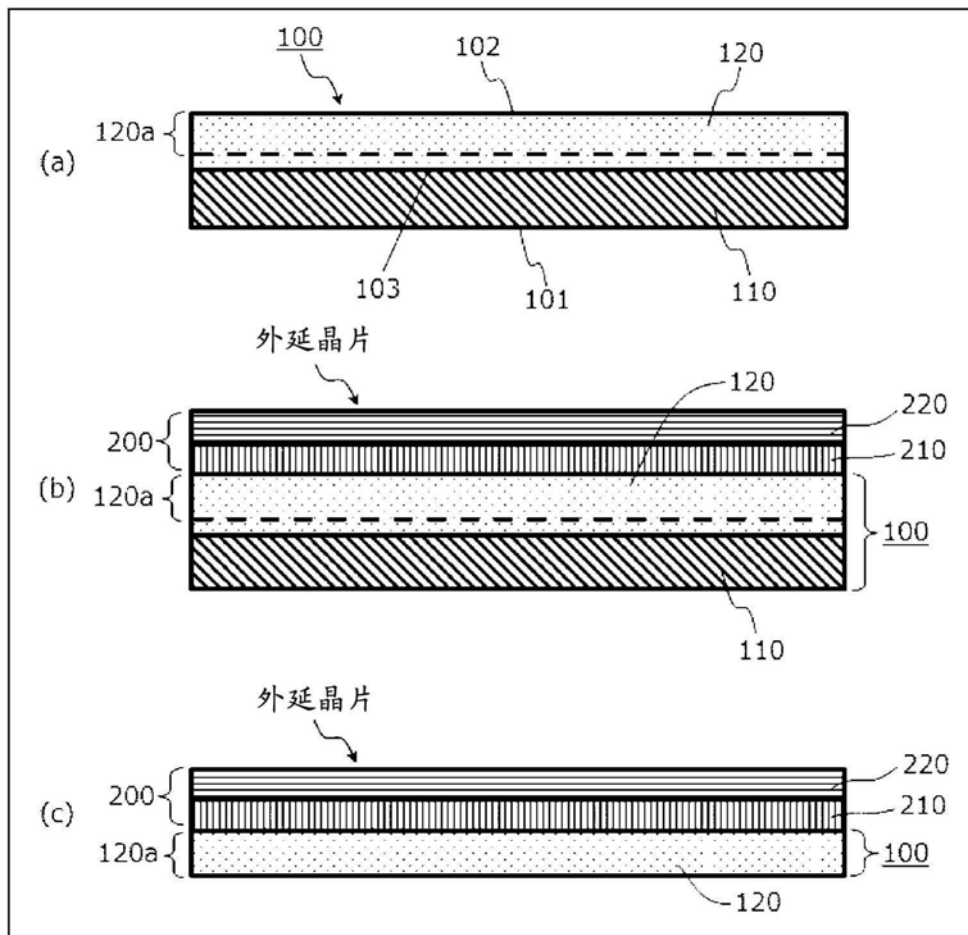


图4

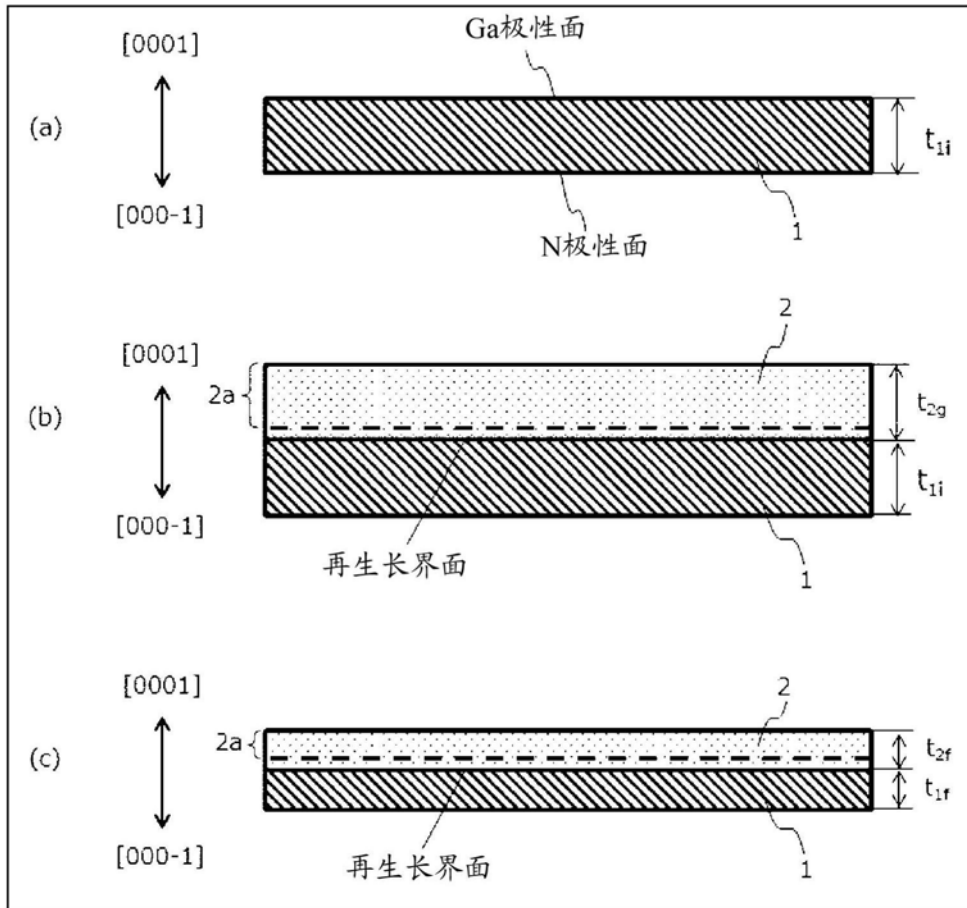


图5

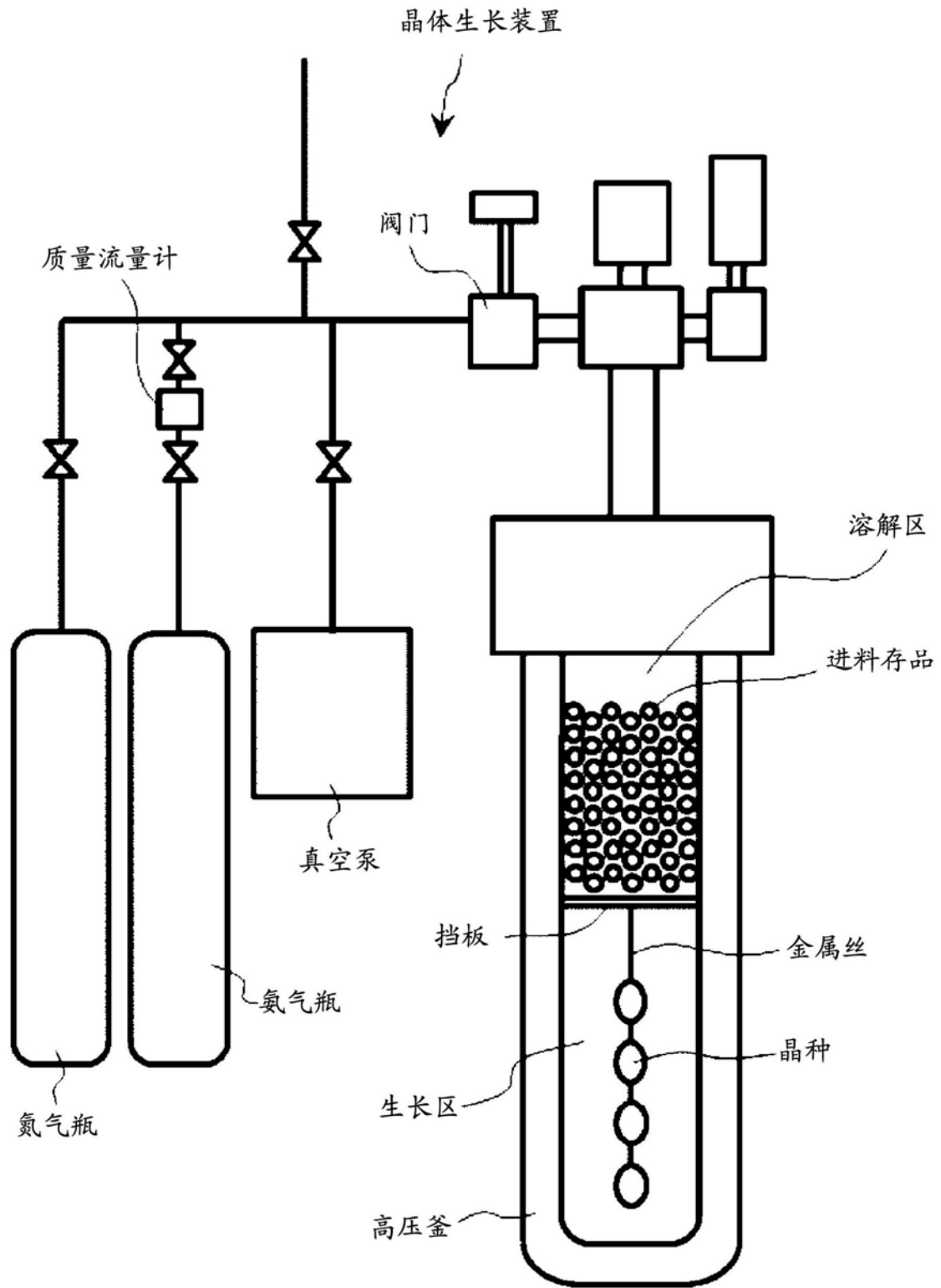


图6

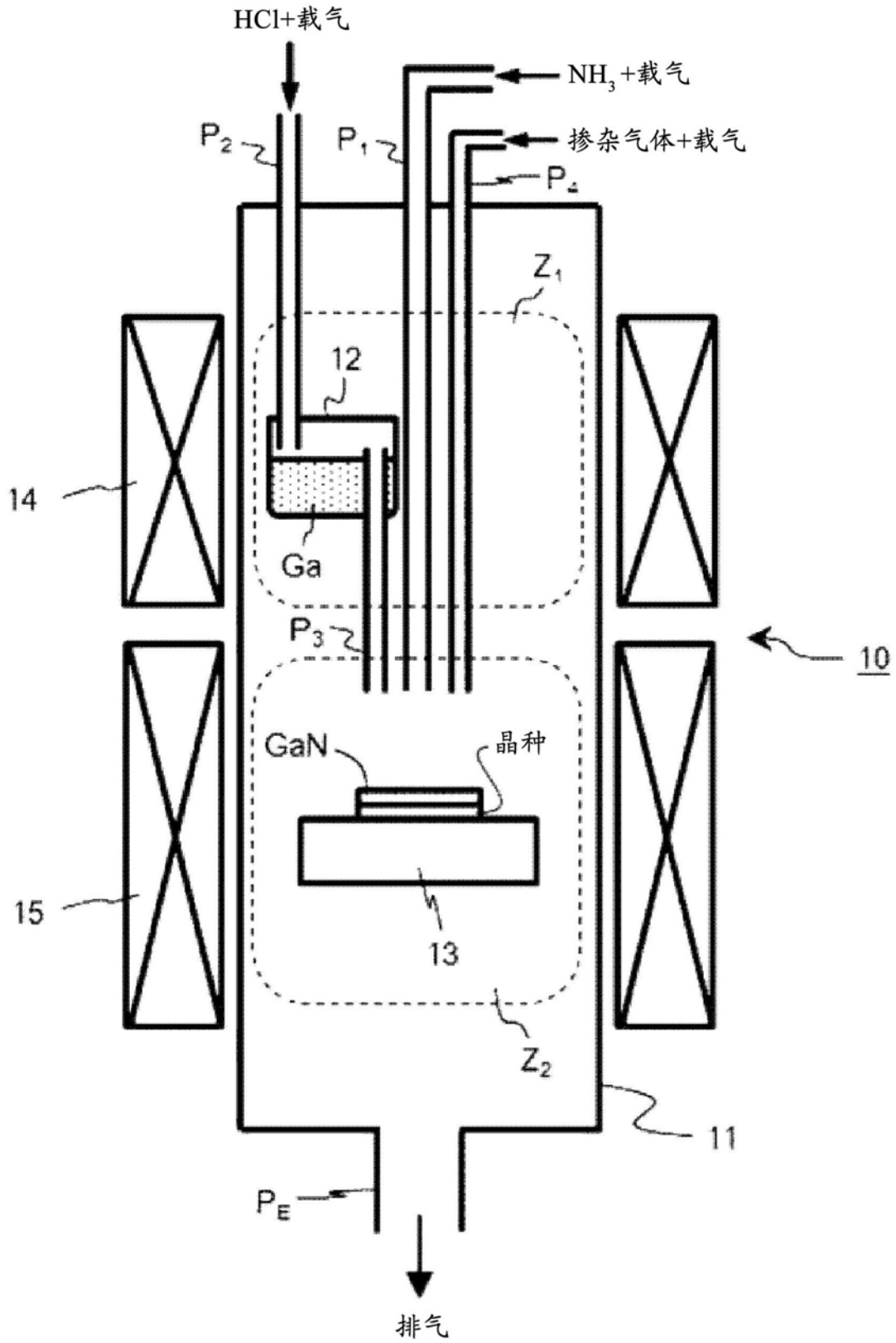


图7