



등록특허 10-2471880



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년11월30일
(11) 등록번호 10-2471880
(24) 등록일자 2022년11월24일

- (51) 국제특허분류(Int. Cl.)
HO4M 1/725 (2021.01)

(52) CPC특허분류
HO4M 1/724 (2022.01)

(21) 출원번호 10-2018-0012881

(22) 출원일자 2018년02월01일
심사청구일자 2021년01월14일

(65) 공개번호 10-2018-0092840

(43) 공개일자 2018년08월20일

(30) 우선권주장

JP-P-2017-022685 2017년02월10일 일본(JP)
JP-P-2017-074759 2017년04월04일 일본(JP)

(73) 특허권자
가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398

(72) 발명자
오카모토 유키
일본 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오따이 에네루기 켄큐쇼 내

(74) 대리인
장호

(56) 선행기술조사문헌

JP2012233944 A*

(뒷면에 계속)

심사관 : 나병유

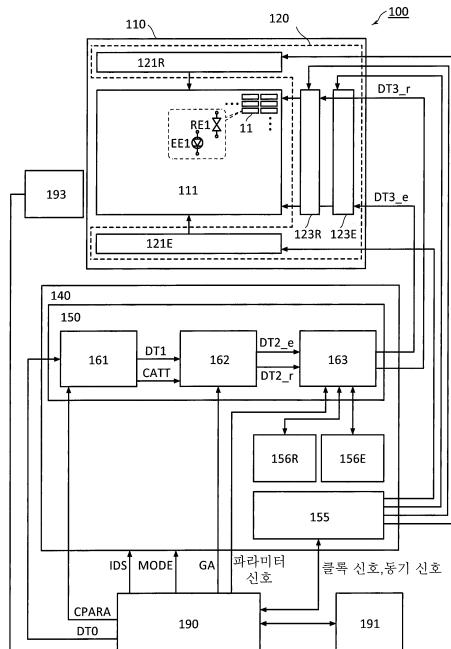
(54) 발명의 명칭 표시 컨트롤러 표시 시스템 및 전자 기기

(57) 요약

본 발명은 시인성이 높은 표시 시스템을 제공하는 것을 과제로 하다.

표시 시스템은 호스트 장치, 표시 컨트롤러, 및 표시 패널을 가진다. 표시 패널에는 복수의 서브 화소를 가지는 화소 어레이가 제공된다. 서브 화소는 발광형 표시 소자, 반사형 표시 소자를 가진다. 호스트 장치는 표시 컨트롤러(뒷면에 계속)

대표도 - 도1



트롤러로 화상 데이터(DT0)를 송신한다. 표시 컨트롤러는 다음과 같은 기능을 가진다. 화상 데이터(DT0)의 색의 분류. 색의 분류 결과에 따른 속성 데이터의 생성. 화상 데이터(DT0)로부터의 화상 데이터(DT1)의 생성. 화상 데이터(DT1)에 대한 속성 데이터에 따른 화상 처리에 의한 2종류의 화상 데이터(화상 데이터(DT2_e), 화상 데이터(DT2_r))의 생성. 화상 데이터(DT2_e)로부터의 화상 데이터(DT3_e)의 생성. 화상 데이터(DT2_r)로부터의 화상 데이터(DT3_r)의 생성. 화상 데이터(DT3_e)는 발광형 표시 소자로 표시되고, 화상 데이터(DT3_r)는 반사형 표시 소자로 표시된다.

(56) 선행기술조사문헌

KR1020030054024 A*

US20160117967 A1*

KR1020120043004 A

JP2014512740 A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

표시 시스템으로서,

호스트 장치;

표시 컨트롤러; 및

표시 패널을 포함하고,

상기 호스트 장치는 상기 표시 컨트롤러로 제 1 화상 데이터를 송신하고,

상기 제 1 화상 데이터는 1화소분의 화상 데이터이고,

상기 표시 컨트롤러는

상기 제 1 화상 데이터를 처리하여 제 2 화상 데이터를 생성하고,

상기 제 1 화상 데이터를 분류하여 분류 결과에 따라 상기 제 1 화상 데이터가 컬러 데이터인지 여부를 판정하고,

상기 제 2 화상 데이터를 처리하여 제 3 화상 데이터를 생성하고, 상기 제 2 화상 데이터의 상기 처리는 상기 제 2 화상 데이터가 컬러 데이터인지 또는 컬러 데이터가 아닌지에 따라 다르고,

상기 제 3 화상 데이터를 처리하여 제 4 화상 데이터를 생성하고,

상기 표시 패널로 상기 제 4 화상 데이터를 송신하는, 표시 시스템.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 제 3 화상 데이터에 대한 상기 처리는 감마 보정을 포함하는, 표시 시스템.

청구항 4

제 1 항에 있어서,

터치 센서를 더 포함하는, 표시 시스템.

청구항 5

삭제

청구항 6

삭제

청구항 7

표시 시스템으로서,

호스트 장치;

표시 컨트롤러; 및

복수의 서브 화소를 포함하는 화소 어레이를 포함하는 표시 패널을 포함하고,
상기 복수의 서브 화소 각각은 발광형 표시 소자 및 반사형 표시 소자를 포함하고,
상기 호스트 장치는 상기 표시 컨트롤러로 제 1 화상 데이터를 송신하고,
상기 제 1 화상 데이터는 1화소분의 화상 데이터이고,
상기 표시 컨트롤러는
상기 제 1 화상 데이터의 색을 분류하여 분류 결과에 따라 속성 데이터를 생성하고,
상기 제 1 화상 데이터를 처리하여 제 2 화상 데이터를 생성하고,
상기 속성 데이터에 따라 상기 제 2 화상 데이터를 처리하여 제 3 화상 데이터 및 제 4 화상 데이터를 생성하고,
상기 제 3 화상 데이터를 처리하여 제 5 화상 데이터를 생성하고,
상기 제 4 화상 데이터를 처리하여 제 6 화상 데이터를 생성하고,
상기 표시 패널로 상기 제 5 화상 데이터 및 상기 제 6 화상 데이터를 송신하고,
상기 제 5 화상 데이터는 상기 발광형 표시 소자로 표시되고,
상기 제 6 화상 데이터는 상기 반사형 표시 소자로 표시되는, 표시 시스템.

청구항 8

제 1 항 또는 제 7 항에 있어서,
상기 제 2 화상 데이터에 대한 상기 처리는 상기 제 2 화상 데이터의 핵심값을 승산하는 처리를 포함하는, 표시 시스템.

청구항 9

제 7 항에 있어서,
상기 제 3 화상 데이터에 대한 상기 처리는 감마 보정을 포함하고,
상기 제 4 화상 데이터에 대한 상기 처리는 감마 보정을 포함하는, 표시 시스템.

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

표시 시스템으로서,
표시 컨트롤러; 및

화소를 포함하는 화소 어레이 및 주변 회로를 포함하는 표시 패널을 포함하고,

상기 화소는 반사형 표시 소자를 각각 포함하는 복수의 제 1 서브 화소 및 발광형 표시 소자를 각각 포함하는 복수의 제 2 서브 화소를 포함하고,

상기 표시 컨트롤러는 외부로부터 송신되는 제 1 데이터를 처리하여 제 2 데이터 및 제 3 데이터를 생성하고, 상기 제 2 데이터를 처리하여 제 4 데이터를 생성하고, 상기 제 3 데이터를 처리하여 제 5 데이터를 생성하고, 상기 제 4 데이터 및 상기 제 5 데이터를 상기 표시 패널로 송신하고,

상기 주변 회로는 상기 화소에 상기 제 4 데이터 및 상기 제 5 데이터를 기록하고,

상기 제 4 데이터는 상기 복수의 제 1 서브 화소로 표시되고,

상기 제 5 데이터는 상기 복수의 제 2 서브 화소로 표시되고,

상기 표시 컨트롤러는 상기 제 1 데이터가 컬러 데이터인지 여부를 판정하고,

상기 제 1 데이터가 상기 컬러 데이터로 판정된 경우, 상기 표시 컨트롤러는 상기 제 2 데이터로서 흑색 표시 데이터를 작성하고, 상기 제 3 데이터로서 상기 제 1 데이터와 같은 데이터를 작성하는, 표시 시스템.

청구항 16

제 15 항에 있어서,

상기 표시 컨트롤러가 상기 제 1 데이터는 상기 컬러 데이터가 아니라고 판정하는 경우, 상기 표시 컨트롤러는 상기 제 2 데이터로서 상기 제 1 데이터를 그레이스케일 데이터로 변환하고, 상기 제 3 데이터로서 흑색 표시 데이터를 작성하는, 표시 시스템.

청구항 17

제 15 항에 있어서,

상기 표시 컨트롤러가 상기 제 1 데이터는 상기 컬러 데이터가 아니라고 판정하는 경우, 상기 표시 컨트롤러는 상기 제 2 데이터로서 상기 제 1 데이터와 같은 데이터를 작성하고, 상기 제 3 데이터로서 흑색 표시 데이터를 작성하는, 표시 시스템.

청구항 18

제 15 항에 있어서,

상기 표시 시스템은 광 센서를 포함하고,

상기 표시 컨트롤러는 상기 광 센서에서 얻은 데이터에 기초하여 상기 제 3 데이터를 처리하는, 표시 시스템.

청구항 19

제 7 항 또는 제 15 항에 있어서,

상기 반사형 표시 소자는 반사형 액정 소자인, 표시 시스템.

청구항 20

제 7 항 또는 제 15 항에 있어서,

상기 발광형 표시 소자는 일렉트로루미네센스 소자인, 표시 시스템.

청구항 21

제 7 항 또는 제 15 항에 있어서,

터치 센서를 더 포함하는, 표시 시스템.

청구항 22

제 1 항, 제 7 항 및 제 15 항 중 어느 한 항에 있어서,

상기 표시 컨트롤러는 메모리 셀을 포함하는 메모리 장치를 포함하고,

상기 메모리 셀은 용량 소자 및 상기 용량 소자의 충방전을 제어하는 트랜지스터를 포함하고,

상기 트랜지스터의 채널 형성 영역은 금속 산화물을 포함하는, 표시 시스템.

청구항 23

전자 기기로서,

하우징; 및

제 1 항, 제 7 항 및 제 15 항 중 어느 한 항에 따른 표시 시스템을 포함하는 표시부를 포함하는, 전자 기기.

청구항 24

표시 패널의 표시 컨트롤러의 조작 방법으로서,

외부로부터 송신되는 화상 데이터를 처리하여 제 1 데이터 및 제 2데이터를 생성하는 단계;

상기 화상 데이터가 컬러 데이터인지 여부를 판정하는 단계; 및

상기 화상 데이터가 상기 컬러 데이터로 판정된 경우, 상기 제 1 데이터로서 흑색 표시 데이터를 작성하고, 상기 제 2 데이터로서 상기 화상 데이터와 같은 데이터를 작성하는 단계를 포함하고,

상기 표시 패널은 반사형 표시 소자를 각각 포함하는 복수의 제 1 서브 화소 및 발광형 표시 소자를 각각 포함하는 복수의 제 2 서브 화소를 포함하는 화소를 포함하고,

상기 제 1 데이터는 상기 복수의 제 1 서브 화소에 의한 화상 표시에 사용되고,

상기 제 2 데이터는 상기 복수의 제 2 서브 화소에 의한 화상 표시에 사용되는, 표시 패널의 표시 컨트롤러의 조작 방법.

청구항 25

제 24 항에 있어서,

상기 표시 컨트롤러가 상기 화상 데이터는 상기 컬러 데이터가 아니라고 판정하는 경우, 상기 표시 컨트롤러는 상기 제 1 데이터로서 상기 화상 데이터를 그레이스케일 데이터로 변환하고, 상기 제 2 데이터로서 흑색 표시 데이터를 작성하는, 표시 패널의 표시 컨트롤러의 조작 방법.

청구항 26

제 24 항에 있어서,

상기 표시 컨트롤러가 상기 화상 데이터는 상기 컬러 데이터가 아니라고 판정하는 경우, 상기 표시 컨트롤러는 상기 제 1 데이터로서 상기 화상 데이터와 같은 데이터를 작성하고, 상기 제 2 데이터로서 흑색 표시 데이터를 작성하는, 표시 패널의 표시 컨트롤러의 조작 방법.

청구항 27

제 24 항에 있어서,

상기 표시 컨트롤러는 상기 외부로부터 입력되는 환경광의 데이터에 기초하여 상기 제 2 데이터를 처리하는, 표시 패널의 표시 컨트롤러의 조작 방법.

청구항 28

제 24 항에 있어서,

상기 표시 컨트롤러는 메모리 셀을 포함하는 메모리 장치를 포함하고,

상기 메모리 셀은 용량 소자 및 상기 용량 소자의 충방전을 제어하는 트랜지스터를 포함하고,

상기 트랜지스터의 채널 형성 영역은 금속 산화물을 포함하는, 표시 패널의 표시 컨트롤러의 조작 방법.

발명의 설명

기술분야

- [0001] 본 발명의 일 형태는 표시 장치의 기술분야에 속하며, 예를 들어 표시 장치의 화소 어레이, 구동 회로, 및 제어 회로, 표시 장치의 동작 방법 등에 관한 것이다. 또한 여기서 기재하는 기술분야는 예시이며, 본 발명의 일 형태를 적용 가능한 기술분야는 이에 한정되지 않는다.

배경기술

- [0002] 스마트폰, 스마트 워치, 태블릿 단말기, 전자 서적 단말기, 노트 PC(페스널 컴퓨터) 등의 휴대형 전자 기기가 보급되어 있다. 휴대형 전자 기기는 다양한 환경에서 사용되므로 휴대형 전자 기기에 탑재되는 표시 장치에는 이용하는 환경에 적합한 표시를 수행하는 것과 저소비전력인 것이 요구된다. 이와 같은 요구를 실현하기 위한 표시 장치로서, 하나의 서브 화소에 액정 소자와 발광 소자가 제공되는 하이브리드(복합형) 표시 장치가 제안된다(예를 들어 특허문헌 1 내지 특허문헌 3).
- [0003] 채널 형성 영역에 금속 산화물을 가지는 트랜지스터(이하, "금속 산화물 반도체 트랜지스터" 또는 "OS 트랜지스터"라고 부르는 경우가 있음)가 알려져 있다. 예를 들어 비특허문헌 1, 비특허문헌 2에는 서브 화소가 OS 트랜지스터로 구성되는 하이브리드 표시 장치가 기재되어 있다.

선행기술문헌

특허문헌

- [0004] (특허문헌 0001) 일본 공개특허공보 특개2003-157026호
 (특허문헌 0002) 국제공개공보 WO2004/053819호
 (특허문헌 0003) 국제공개공보 WO2007/041150호

비특허문헌

- [0005] (비특허문헌 0001) K.Kusunoki et al., "Transmissive OLED and Reflective LC Hybrid(TR-Hybrid)Display," SID Symposium Digest of Technical Papers, 2016, vol.47, pp.57-60.
 (비특허문헌 0002) T.Sakuishi et al., "Transmissive OLED and Reflective LC Hybrid(TR-Hybrid)Display with High Visibility and Low Power Consumption," SID Symposium Digest of Technical Papers, 2016, vol.47, pp.735-738.

발명의 내용

해결하려는 과제

- [0006] 본 발명의 일 형태의 과제는 시인성을 향상시키는 것, 소비전력을 저감하는 것, 화상 데이터의 송신 부하를 저감하는 것, 및 동작 불량을 저감하는 것이다.
- [0007] 복수의 과제의 기재는 서로의 과제의 존재를 방해하는 것은 아니다. 본 발명의 일 형태는 예시한 과제를 모두 해결할 필요는 없다. 또한 열거한 것 외의 과제는 본 출원의 명세서, 도면, 및 청구범위(이하, "본 명세서 등"이라고 부름)의 기재로부터 저절로 명확해지는 것이며, 이와 같은 과제도 본 발명의 일 형태의 과제가 될 수 있다.

과제의 해결 수단

- [0008] (1) 본 발명의 일 형태는 호스트 장치, 표시 컨트롤러, 및 표시 패널을 가지는 표시 시스템이고, 호스트 장치는 표시 컨트롤러로 제 1 화상 데이터를 송신하고, 제 1 화상 데이터는 1화소분의 화상 데이터이고, 표시 컨트롤러는 제 1 화상 데이터의 색을 분류하고, 분류 결과에 따라 속성 데이터를 생성하고, 제 1 화상 데이터를 처리하

여 제 2 화상 데이터를 생성하고, 제 2 화상 데이터에 대하여 속성 데이터에 따른 처리를 수행함으로써 제 3 화상 데이터를 생성하고, 제 3 화상 데이터를 처리하여 제 4 화상 데이터를 생성하고, 제 4 화상 데이터를 표시 패널로 송신하는 표시 시스템이다.

[0009] (2) 상술한 형태 (1)에서, 제 2 화상 데이터에 대한 처리에는 제 2 화상 데이터의 픽셀값에 속성 데이터에 따른 계인값을 승산하는 처리가 포함된다.

[0010] (3) 상술한 형태 (1) 또는 형태 (2)에서, 제 3 화상 데이터에 대한 처리에는 감마 보정이 포함된다.

[0011] (4) 본 발명의 일 형태는 호스트 장치, 표시 컨트롤러, 및 표시 패널을 가지는 표시 시스템이고, 표시 패널은 화소 어레이를 가지고, 화소 어레이에는 복수의 서브 화소를 가지고, 서브 화소는 발광형 표시 소자 및 반사형 표시 소자를 가지고, 호스트 장치는 표시 컨트롤러로 제 1 화상 데이터를 송신하고, 제 1 화상 데이터는 1화소분의 화상 데이터이고, 표시 컨트롤러는 제 1 화상 데이터의 색을 분류하고, 분류 결과에 따라 속성 데이터를 생성하고, 제 1 화상 데이터를 처리하여 제 2 화상 데이터를 생성하고, 제 2 화상 데이터에 대하여 속성 데이터에 따른 처리를 수행함으로써 제 3 화상 데이터 및 제 4 화상 데이터를 생성하고, 제 3 화상 데이터를 처리하여 제 5 화상 데이터를 생성하고, 제 4 화상 데이터를 처리하여 제 6 화상 데이터를 생성하고, 제 5 화상 데이터 및 제 6 화상 데이터를 표시 패널로 송신하고, 제 5 화상 데이터는 발광형 표시 소자로 표시되고, 제 6 화상 데이터는 반사형 표시 소자로 표시되는 것을 특징으로 하는 표시 시스템이다.

[0012] (5) 상술한 형태 (4)에서, 제 2 화상 데이터에 대한 처리에는 제 2 화상 데이터의 픽셀값에 속성 데이터에 따른 계인값을 승산하는 처리가 포함된다.

[0013] (6) 상술한 형태 (4) 또는 형태 (5)에서, 제 3 화상 데이터에 대한 처리에는 감마 보정이 포함되고, 제 4 화상 데이터의 처리에는 감마 보정이 포함된다.

[0014] (7) 본 발명의 일 형태는 표시 컨트롤러 및 표시 패널을 가지는 표시 시스템이고, 표시 패널은 화소 어레이 및 주변 회로를 가지고, 화소 어레이에는 화소를 가지고, 화소는 복수의 제 1 서브 화소 및 복수의 제 2 서브 화소를 가지고, 제 1 서브 화소는 반사형 표시 소자를 가지고, 제 2 서브 화소는 발광형 표시 소자를 가지고, 표시 컨트롤러는 외부로부터 송신되는 제 1 데이터를 처리하여 제 2 데이터 및 제 3 데이터를 생성하고, 제 2 데이터를 처리하여 제 4 데이터를 생성하고, 제 3 데이터를 처리하여 제 5 데이터를 생성하고, 제 4 데이터 및 제 5 데이터를 표시 패널로 송신하고, 주변 회로는 화소에 제 4 데이터 및 제 5 데이터를 기록하고, 제 4 데이터는 복수의 제 1 서브 화소에 의하여 표시되고, 제 5 데이터는 복수의 제 2 서브 화소에 의하여 표시되고, 표시 컨트롤러는 제 1 데이터가 컬러 데이터인지 여부를 판정하고, 제 1 데이터가 컬러 데이터인 경우에는 제 2 데이터로서 흑색 표시 데이터를 작성하고, 제 3 데이터로서 제 1 데이터와 같은 데이터를 작성하는 표시 시스템이다.

[0015] (8) 상술한 형태 (7)에서, 표시 컨트롤러는 제 1 데이터가 컬러 데이터인지 여부를 판정하고, 제 1 데이터가 컬러 데이터가 아닌 경우에는 제 2 데이터로서 제 1 데이터를 그레이스케일 데이터로 변환함으로써 그레이스케일 데이터를 생성하고, 제 3 데이터로서 흑색 표시 데이터를 작성한다.

[0016] (9) 상술한 형태 (7)에서, 표시 컨트롤러는 제 1 데이터가 컬러 데이터인지 여부를 판정하고, 제 1 데이터가 컬러 데이터가 아닌 경우에는 제 2 데이터로서 제 1 데이터와 같은 데이터를 생성하고, 제 3 데이터로서 흑색 표시 데이터를 작성한다.

[0017] (10) 상술한 형태 (4) 내지 형태 (9) 중 어느 하나에서, 반사형 표시 소자는 반사형 액정 소자이다.

[0018] (11) 상술한 형태 (4) 내지 형태 (10) 중 어느 하나에서, 발광형 표시 소자는 일렉트로루미네센스 소자이다.

[0019] 본 명세서 등에서 반도체 장치란, 반도체 특성을 이용한 장치이며 반도체 소자(트랜ジ스터, 다이오드, 포토다이오드 등)를 포함하는 회로, 이 회로를 가지는 장치 등을 가리킨다. 또한 반도체 특성을 이용함으로써 기능할 수 있는 장치 전반을 가리킨다. 예를 들어 집적 회로, 집적 회로를 구비한 칩이나, 패키지에 칩을 수납한 전자 부품은 반도체 장치의 일례이다. 또한 기억 장치, 표시 장치, 발광 장치, 조명 장치, 및 전자 기기 등은 그 자체가 반도체 장치인 경우가 있고, 또는 반도체 장치를 가지는 경우가 있다.

[0020] 본 명세서 등에 X와 Y가 접속된다고 기재되는 경우에는, X와 Y가 전기적으로 접속되는 경우와, X와 Y가 기능적으로 접속되는 경우와, X와 Y가 직접 접속되는 경우가 본 명세서 등에 기재되어 있는 것으로 한다. 따라서, 소정의 접속 관계, 예를 들어 도면 또는 문장에 나타낸 접속 관계에 한정되지 않고, 도면 또는 문장에 나타낸 접속 관계 이외의 것도 도면 또는 문장에 기재되어 있는 것으로 한다. X, Y는 대상물(예를 들어 장치, 소자, 회

로, 배선, 전극, 단자, 도전막, 층 등)인 것으로 한다.

[0021] 트랜지스터는 게이트, 소스, 및 드레인이라고 불리는 3개의 단자를 가진다. 게이트는 트랜지스터의 도통 상태를 제어하는 제어 단자이다. 소스 또는 드레인으로서 기능하는 2개의 단자는 트랜지스터의 입출력 단자이다. 2개의 입출력 단자는 트랜지스터의 도전형(n채널형, p채널형) 및 트랜지스터의 3개의 단자에 공급되는 전위의 고저에 따라, 한쪽이 소스가 되고, 다른 쪽이 드레인이 된다. 그러므로 본 명세서 등에서는 소스나 드레인이라는 용어는 바꿔 쓸 수 있는 것으로 한다. 또한 본 명세서 등에서는 게이트 이외의 2개의 단자를 제 1 단자, 제 2 단자라고 부르는 경우가 있다.

[0022] 노드는 회로 구성이나 디바이스 구조 등에 따라 단자, 배선, 전극, 도전층, 도전체, 불순물 영역 등으로 바꿔 말할 수 있다. 또한 단자, 배선 등을 노드라고 바꿔 말할 수 있다. 또한 본 명세서 등에서 "전극"이나 "배선"이라는 용어는 이들의 구성 요소를 기능적으로 한정하는 것은 아니다. 예를 들어 "전극"은 "배선"의 일부로서 사용되는 경우가 있고, 그 반대로 마찬가지이다. 또한 "전극"이나 "배선"이라는 용어는 복수의 "전극"이나 "배선"이 일체가 되어 제공되는 경우 등도 포함한다.

[0023] 전압은 어떤 전위와 기준 전위(예를 들어 접지 전위(GND) 또는 소스 전위)의 전위차를 가리키는 경우가 많다. 따라서, 전압을 전위라고 바꿔 말할 수 있다. 또한 전위란 상대적인 것이다. 따라서, GND라고 기재되더라도 반드시 0V를 의미하는 것은 아니다.

[0024] 본 명세서 등에서 "막"이라는 용어와 "층"이라는 용어는 경우 또는 상황에 따라 서로 바꿀 수 있다. 예를 들어 "도전층"이라는 용어를 "도전막"이라는 용어로 변경할 수 있는 경우가 있다. 예를 들어 "절연막"이라는 용어를 "절연층"이라는 용어로 변경할 수 있는 경우가 있다.

[0025] 본 명세서 등에서 "제 1", "제 2", "제 3" 등의 서수사는 순서를 나타내기 위하여 사용되는 경우가 있다. 또는 구성 요소의 혼동을 피하기 위하여 사용되는 경우가 있다. 이들의 경우, 서수사의 사용은 구성 요소의 개수를 한정하는 것은 아니고, 순서를 한정하는 것도 아니다. 또한 예를 들어 "제 1"을 "제 2" 또는 "제 3"으로 치환하고 발명의 일 형태를 설명할 수 있다.

발명의 효과

[0026] 본 발명의 일 형태는 시인성을 향상시키는 것, 소비전력을 저감하는 것, 데이터 송신 부하를 저감하는 것, 및 동작 불량을 저감하는 것이 가능하다.

[0027] 복수의 효과의 기재는 다른 효과의 존재를 방해하는 것은 아니다. 또한 본 발명의 일 형태는 예시한 모든 효과를 반드시 가질 필요는 없다. 또한 본 발명의 일 형태에 대하여, 상술한 것 외의 과제, 효과, 및 신규 특징에 대해서는 본 명세서의 기재 및 도면으로부터 저절로 명확해진다.

도면의 간단한 설명

[0028] 도 1은 ER 표시 시스템의 구성예를 도시한 기능 블록도.

도 2의 (A)는 화소 어레이 및 서브 화소의 구성예를 도시한 회로도이고, 도 2의 (B)는 화소의 구성예를 도시한 도면.

도 3의 (A) 및 (C)는 ER 패널의 표시 원리를 도시한 단면도이고, 도 3의 (B)는 화소 어레이의 구성예를 도시한 모식도.

도 4는 회로의 동작예를 나타낸 흐름도.

도 5는 필터 회로의 동작예를 나타낸 흐름도.

도 6은 표시 컨트롤러의 구성예를 도시한 기능 블록도.

도 7은 TXT 모드에서의 화상 처리부의 동작예를 나타낸 타이밍 차트.

도 8은 TXT 모드에서의 화상 처리를 설명하기 위한 도면.

도 9는 속성 부여 회로의 동작예를 나타낸 흐름도.

도 10은 필터 회로의 동작예를 나타낸 흐름도.

도 11은 ER 표시 시스템의 구성예를 도시한 기능 블록도.

도 12의 (A)는 화소의 구성예를 도시한 도면이고, 도 12의 (B)는 화소 어레이의 구성예를 도시한 모식도이고, 도 12의 (C)는 ER 패널의 표시 원리를 도시한 단면도.

도 13은 속성 부여 회로의 동작예를 나타낸 흐름도.

도 14는 표시 시스템의 구성예를 도시한 기능 블록도.

도 15는 표시 시스템의 구성예를 도시한 기능 블록도.

도 16은 ER 표시 시스템에서의 표시 모드(TXT 모드)를 설명하기 위한 도면.

도 17은 TXT 모드에서의 필터 회로의 동작예를 나타낸 흐름도.

도 18은 TXT 모드에서의 필터 회로의 동작예를 나타낸 타이밍 차트.

도 19는 TXT 모드에서의 필터 회로의 동작예를 나타낸 흐름도.

도 20은 TXT 모드에서의 필터 회로의 동작예를 나타낸 타이밍 차트.

도 21은 ER 표시 시스템의 구성예를 도시한 기능 블록도.

도 22는 TXT 모드에서의 필터 회로의 동작예를 나타낸 흐름도.

도 23은 TXT 모드에서의 필터 회로의 동작예를 나타낸 타이밍 차트.

도 24는 TXT 모드에서의 필터 회로의 동작예를 나타낸 흐름도.

도 25는 TXT 모드에서의 필터 회로의 동작예를 나타낸 타이밍 차트.

도 26은 ER 표시 시스템의 구성예를 도시한 기능 블록도.

도 27의 (A) 및 (B)는 ER 패널의 구성예를 도시한 단면도이고, 도 27의 (C)는 센서 어레이의 회로 구성예를 도시한 도면.

도 28의 (A) 내지 (C)는 ER 패널의 구성예를 도시한 사시 모식도.

도 29는 ER 표시 시스템의 구성예를 도시한 기능 블록도.

도 30의 (A) 내지 (D)는 전자 기기의 구성예를 도시한 도면.

도 31은 전자 기기의 구성예를 도시한 도면.

도 32의 (A)는 DOSRAM의 구성예를 도시한 기능 블록도이고, 도 32의 (B)는 메모리 셀 어레이의 구성예를 도시한 도면이고, 도 32의 (C)는 메모리 셀 어레이의 회로 구성예를 도시한 도면.

도 33은 NOSRAM의 구성예를 도시한 기능 블록도.

도 34의 (A) 내지 (D)는 메모리 셀의 회로 구성예를 도시한 도면.

도 35의 (A) 및 (B)는 NOSRAM의 동작예를 나타낸 타이밍 차트.

도 36은 NOSRAM의 단면 구성예를 도시한 도면.

도 37은 NOSRAM의 단면 구성예를 도시한 도면.

도 38의 (A) 및 (B)는 OS 트랜지스터의 구성예를 도시한 단면도.

도 39의 (A) 및 (B)는 OS 트랜지스터의 구성예를 도시한 단면도.

도 40은 ER 패널의 구성예를 도시한 도면.

도 41의 (A)는 서브 화소의 레이아웃의 예를 도시한 평면도이고, 도 41의 (B)는 서브 화소의 투과 영역과 차광 영역을 도시한 도면.

도 42는 ER 패널의 단면 구성예를 도시한 도면.

도 43은 EL 패널의 구성예를 도시한 단면도.

도 44의 (A) 및 (B)는 EL 패널의 구성예를 도시한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0029] 이하에서 본 발명의 실시형태를 설명한다. 다만, 본 발명의 일 형태는 이하의 설명에 한정되지 않고, 본 발명의 취지 및 그 범위에서 벗어남이 없이 그 형태 및 자세한 내용을 다양하게 변경할 수 있다는 것은 통상의 기술자라면 용이하게 이해할 수 있다. 따라서, 본 발명의 일 형태는 이하에 기재되는 실시형태의 내용에 한정하여 해석되는 것이 아니다.
- [0030] 이하에 기재되는 복수의 실시형태는 적절히 조합할 수 있다. 또한 하나의 실시형태 중에 복수의 구성예(제작 방법예, 동작 방법예, 사용 방법예 등도 포함함)가 나타내어지는 경우에는 서로의 구성예를 적절히 조합하거나, 또한 다른 실시형태에 기재된 하나 또는 복수의 구성예와 적절히 조합할 수도 있다.
- [0031] 도면에서 동일한 요소 또는 같은 기능을 가지는 요소, 동일한 재질의 요소, 또는 동시에 형성되는 요소 등에는 동일한 부호를 붙이는 경우가 있고, 그 반복 설명은 생략하는 경우가 있다.
- [0032] 또한 복수의 요소에 같은 부호를 사용하는 경우, 특히 이들을 구별할 필요가 있을 때는 부호에 "_1", "_2", "[n]", "[m, n]" 등의 식별용 부호를 부기하여 기재하는 경우가 있다.
- [0033] 본 명세서에서 예를 들어 전원 전위(VDD)를 전위(VDD), VDD 등이라고 생략하여 기재하는 경우가 있다. 이것은 다른 구성 요소(예를 들어 신호, 전압, 회로, 소자, 전극, 배선 등)에 대해서도 마찬가지이다.
- [0034] (실시형태 1)
- [0035] 본 실시형태에서는 표시 시스템에 대하여 설명한다. 또한 본 명세서 등에서는 발광형(light-emitting) 표시 패널과 반사형(reflective) 표시 패널을 복합화한 표시 패널을 "ER 패널" 또는 "ER 표시 패널"이라고 부른다. ER 패널을 구비하는 표시 시스템을 "ER 표시 시스템"이라고 부르기로 한다.
- [0036] <<ER 표시 시스템(100)>>
- [0037] 도 1은 ER 표시 시스템의 구성예를 도시한 기능 블록도이다. 도 1에 도시된 ER 표시 시스템(100)은 ER 패널(110), 표시 컨트롤러(140), 애플리케이션 프로세서(190), 메모리 장치(191), 센서부(193)를 가진다.
- [0038] ER 패널(110)은 화소 어레이(111), 주변 회로(120)를 가진다. ER 패널(110)은 표시 패널에 주변 회로(120)가 실장되는 구성이므로, ER 패널(110)을 ER 표시 모듈이라고 부를 수도 있다.
- [0039] 화소 어레이(111)는 복수의 서브 화소(11)를 가진다. 서브 화소(11)는 반사형 표시 소자와 발광형 표시 소자를 가진다. 여기서는 반사형 표시 소자는 LC(액정) 소자(RE1)이고, 발광형 표시 소자는 EL(일렉트로루미네센스) 소자(EE1)이다. 주변 회로(120)는 게이트 드라이버(121E), 게이트 드라이버(121R), 소스 드라이버(123E), 소스 드라이버(123R)를 가진다.
- [0040] ER 패널의 발광형 표시 소자, 반사형 표시 소자에는 특별히 제약은 없다. 예를 들어 발광형 표시 소자로서는 EL 소자 외에 발광 다이오드, 발광 트랜지스터, 양자 도트 또는 양자 로드를 이용한 발광 소자 등이 있다. 예를 들어 반사형 표시 소자로서는 반사형 LC 소자 외에 전기 영동 방식의 표시 소자, 입자 이동 방식의 표시 소자, 또는 입자 회전 방식의 표시 소자 등이 있다.
- [0041] LC 소자로서는 다양한 모드가 적용된 LC 소자를 사용할 수 있다. 예를 들어 수직 배향(VA: Vertical Alignment) 모드, TN(Twisted Nematic) 모드, IPS(In-Plane-Switching) 모드, VA-IPS 모드, FFS(Fringe Field Switching) 모드, ASM(Axially Symmetric aligned Micro-cell) 모드, OCB(Optically Compensated Birefringence) 모드, FLC(Ferroelectric Liquid Crystal) 모드, AFLC(AntiFerroelectric Liquid Crystal) 모드, 게스트-호스트 모드 등이 적용된 LC 소자를 사용할 수 있다.
- [0042] 수직 배향 모드로서는 MVA(Multi-Domain Vertical Alignment) 모드, PVA(Patterned Vertical Alignment) 모드, ASV(Advanced Super View) 모드 등이 있다.
- [0043] 어두운 환경에서도 LC 소자(RE1)로 표시할 수 있게 하기 위하여 ER 표시 시스템(100)은 화소 어레이(111)를 조명하는 조명 장치를 가져도 좋다. 예를 들어 조명 장치로서는 광원에 LED 광원을 사용한 에지 라이트형 프런트 라이트 등이 있다.
- [0044] 표시 컨트롤러(140)는 ER 패널(110)을 구동하기 위한 컨트롤러이다. 표시 컨트롤러(140)는 화상 처리부(150),

타이밍 컨트롤러(155), 메모리 장치(156E), 메모리 장치(156R)를 가진다. 화상 처리부(150)는 속성 부여 회로(161), 필터 회로(162), 데이터 처리 회로(163)를 가진다. 화상 처리부(150)는 추가로 레지스터(도시하지 않았음)를 가진다. 레지스터에는 화상 처리부(150)가 화상 데이터의 처리에 사용하는 파라미터 등이 저장된다.

- [0045] 메모리 장치(191)는 애플리케이션 프로세서(190)가 처리를 수행하기 위하여 필요로 하는 화상 데이터 등의 데이터를 기억한다.
- [0046] 화상 처리부(150)는 수신한 화상 데이터를 처리하여 반사형 표시 소자로 표시시키는 화상 데이터와, 발광형 표시 소자로 표시시키는 화상 데이터를 생성한다. 여기서는 편의상, 반사형 표시 소자용 화상 데이터를 "LC용 화상 데이터"라고 부르고, 발광형 표시 소자용 화상 데이터를 "EL용 화상 데이터"라고 부른다.
- [0047] 화상 처리부(150)는 LC용 화상 데이터를 소스 드라이버(123R)로 전송하고, EL용 화상 데이터를 소스 드라이버(123E)로 전송한다. 메모리 장치(156E)는 EL용 화상 데이터를 위한 프레임 메모리로서 사용되고, 메모리 장치(156R)는 LC용 화상 데이터를 위한 프레임 메모리로서 사용된다.
- [0048] 애플리케이션 프로세서(190)는 표시 컨트롤러(140)로 각종 신호를 송신한다. 송신하는 신호로서는 예를 들어 클록 신호, 동기 신호, 명령 신호(IDS, MODE 등), 파라미터 신호(CPARA, GA 등)가 있다.
- [0049] 신호(MODE)는 ER 패널(110)의 표시 모드를 설정하기 위한 신호이다. ER 패널의 표시 모드는 3종류로 크게 나누어진다. 제 1 표시 모드는 반사형 표시 소자만으로 표시를 수행하는 모드이고, 제 2 표시 모드는 발광형 표시 소자만으로 표시를 수행하는 모드이다. 제 3 표시 모드는 반사형 표시 소자와 발광형 표시 소자의 양쪽으로 표시를 수행하는 모드이다. 여기서는 편의상, 제 1 내지 제 3 표시 모드를 각각 RLCD 모드, ELD 모드, 하이브리드 모드라고 부르기로 한다.
- [0050] 하이브리드 모드는 2종류가 있다. 한쪽은 반사형 소자와 발광형 소자가 공통의 화상 데이터를 표시하는 모드이다. 다른 쪽은 반사형 표시 소자와 발광형 표시 소자가 상이한 화상 데이터를 표시하는 모드이다. 여기서는 편의상, 전자의 하이브리드 모드를 HY 모드라고 부르고, 후자를 TXT(텍스트) 모드라고 부르기로 한다.
- [0051] 신호(IDS)는 ER 패널(110)에서 아이들링(idling) 스탭(IDS) 구동을 실행하기 위한 명령 신호이다. IDS 구동이란 통상 구동보다 낮은 리프레시 레이트로 표시 패널을 구동시키는 것을 가리킨다. IDS 구동에 대해서는 후술한다.
- [0052] 예를 들어 애플리케이션 프로세서(190)는 센서부(193)에서 취득한 데이터, 사용자의 조작 등에 의한 인터럽트 신호, 화상 데이터의 속성(동영상/정지 화상, 컬러 화상/그레이스케일 화상) 등에 기초하여 명령 신호, 파라미터 신호를 생성한다.
- [0053] 예를 들어 센서부(193)는 조도를 검출하는 기능 및 광의 RGB 성분을 검출하는 기능을 가진다.
- [0054] 타이밍 컨트롤러(155)는 애플리케이션 프로세서(190)로부터 송신된 신호에 기초하여 타이밍 신호를 생성한다. 타이밍 신호는 주변 회로(120)의 동작 타이밍을 설정하기 위한 신호이고, 예를 들어 클록 신호, 스타트 폴스 신호, 폴스 폭 제어 신호 등이 있다.
- [0055] 화상 처리부(150)가 화상 데이터의 처리에 사용하는 파라미터는 파라미터 신호에 의하여 설정된다. 설정된 파라미터는 화상 처리부(150)의 레지스터에 기억된다. 화상 처리부(150)는 파라미터를 사용하여 화상 데이터(DT0)를 처리하고, 화상 데이터(DT3_e), 화상 데이터(DT3_r)를 생성한다. 화상 데이터(DT3_e)는 EL용 화상 데이터이고, 소스 드라이버(123E)로 송신된다. 화상 데이터(DT3_r)는 LC용 화상 데이터이고, 소스 드라이버(123R)로 송신된다.
- [0056] 또한 도 1은 기능 블록도이고, 표시 컨트롤러(140)의 구성은 도 1의 구성에 한정되지 않는다. 예를 들어 화상 처리부(150)의 처리를 하나의 처리 회로(예를 들어 FPGA)로 실행하는 구성이어도 좋다. 또는 필터 회로(162) 및 데이터 처리 회로(163)가 수행하는 처리를 하나의 처리 회로(예를 들어 FPGA 등)로 실행하는 구성이어도 좋다.
- [0057] <<ER 패널(110)>>
- [0058] 도 2의 (A), 도 2의 (B), 도 3의 (A) 내지 (C)를 참조하여 ER 패널(110)에 대하여 설명한다.
- [0059] <화소 어레이(111), 서브 화소(11)>
- [0060] 도 2의 (A)는 화소 어레이(111), 서브 화소(11)의 구성 예를 도시한 회로도이다. 화소 어레이(111)에는 케이트

선(GL1), 게이트선(GL2), 소스선(SL1), 소스선(SL2), 배선(CSL), 배선(ANL)을 가진다.

[0061] 게이트 드라이버(121R)는 게이트선(GL1)을 구동시키고, 게이트 드라이버(121E)는 게이트선(GL2)을 구동시킨다. 소스 드라이버(123R)는 소스선(SL1)에 LC용 데이터 신호를 입력하고, 소스 드라이버(123E)는 소스선(SL2)에 EL 용 데이터 신호를 입력한다.

[0062] 도 2의 (A)에는 대표적으로 1행 3열로 배열된 3개의 소브 화소(11)를 도시하였다. 본 명세서 등에서 게이트선(GL1_j)(j는 1 이상의 정수)은 제 j행의 게이트선(GL1)이고, 소스선(SL2_3k)(k는 1 이상의 정수)은 제 3k열의 소스선(SL2)이고, 서브 화소(11[j, 3k])이란 제 j행 제 3k열의 서브 화소(11)이다. 또한 본 명세서 등에서 복수의 게이트선(GL1) 중 하나를 특정할 필요가 있는 경우에는 게이트선(GL1_1) 등이라고 표기한다. 또한 게이트선(GL1)이라고 기재한 경우에는 임의의 게이트선(GL1)을 가리킨다. 다른 요소에 대해서도 마찬가지이다.

[0063] 서브 화소(11)는 서브 화소(12), 서브 화소(13)를 가진다. 서브 화소(12)는 게이트선(GL1), 소스선(SL1), 배선(CSL)에 전기적으로 접속되고, 서브 화소(13)는 게이트선(GL2), 소스선(SL2), 배선(ANL)에 전기적으로 접속된다.

[0064] 서브 화소(12)는 LC용 화상 데이터를 표시하는 서브 화소이고, 트랜지스터(M1), 용량 소자(C1), LC 소자(RE1)를 가진다. 배선(CSL)에는 전압(VCCM)이 입력된다. 배선(CSL)은 복수의 서브 화소(12)에서 공유되고, 각 서브 화소(12)의 용량 소자(C1)가 전기적으로 접속된다.

[0065] LC 소자(RE1)는 한 쌍의 전극(화소 전극, 공통 전극) 및 한 쌍의 전극에 끼워진 LC층을 가진다. LC 소자(RE1)의 화소 전극은 트랜지스터(M1)에 전기적으로 접속되고, LC 소자(RE1)의 공통 전극에는 전압(VTCM)이 입력된다. 전압(VTCM)과 전압(VCCM)은 같은 전압이여도 좋고, 상이하여도 좋다.

[0066] 서브 화소(13)는 EL용 화상 데이터를 표시하는 서브 화소이고, 트랜지스터(M2), 트랜지스터(M3), 용량 소자(C2), EL 소자(EE1)를 가진다. 배선(ANL)에는 전압(VANO)이 입력된다. 배선(ANL)은 복수의 서브 화소(13)에서 공유되고, 각 서브 화소(13)의 용량 소자(C2)가 전기적으로 접속된다.

[0067] 트랜지스터(M2)는 선택 트랜지스터라고 불리고, 트랜지스터(M3)는 구동 트랜지스터라고 불린다. 용량 소자(C2)는 트랜지스터(M3)의 게이트 전압을 유지하기 위하여 제공된다. 트랜지스터(M3)는 백 게이트를 가진다. 트랜지스터(M3)의 게이트에 백 게이트를 전기적으로 접속하고, 트랜지스터(M3)의 전류 구동 능력을 향상시키고 있다.

[0068] EL 소자(EE1)는 한 쌍의 전극(애노드(anode) 전극, 캐소드(cathode) 전극) 및 한 쌍의 전극에 끼워진 EL층을 가진다. 도 2의 (A)의 예에서는 EL 소자(EE1)의 화소 전극이 애노드 전극이고, 공통 전극이 캐소드 전극이다. EL 소자(EE1)의 화소 전극은 트랜지스터(M3)에 전기적으로 접속되고, EL 소자(EE1)의 공통 전극에는 전압(VCT)이 입력된다. 도 2의 (A)의 예에서는 전압(VANO)은 전압(VCT)보다 높다.

[0069] EL 소자(EE1)의 EL층은 적어도 발광층을 가진다. EL층에는 전자 수송 물질을 포함하는 층(전자 수송층), 정공 수송 물질을 포함하는 층(정공 수송층) 등, 다른 기능층을 적절히 제공할 수 있다. EL 소자는 발광 물질이 유기물인 경우에는 유기 EL 소자라고 불리고, 무기물인 경우에는 무기 EL 소자라고 불린다.

[0070] 도 2의 (B)를 참조하여 화소의 구성예를 설명한다. 도 2의 (B)의 예에서는 적색(R), 녹색(G), 청색(B)을 표시하는 3개의 서브 화소(11)로 1화소가 구성된다.

[0071] 서브 화소(11R)는 서브 화소(12W1), 서브 화소(13R)로 구성되고, 서브 화소(11G)는 서브 화소(12W2), 서브 화소(13G)로 구성되고, 서브 화소(11B)는 서브 화소(12W3), 서브 화소(13B)로 구성된다. 서브 화소(12W1), 서브 화소(12W2), 서브 화소(12W3)는 백색(W)을 표시하는 서브 화소이고, 그레이스케일 표시용 서브 화소이다.

[0072] 본 명세서 등에서는 표시색을 사용하여 구성 요소를 구별하는 경우, R, _R 등의 식별 기호를 붙이는 것으로 한다. 예를 들어 서브 화소(11R)는 적색의 서브 화소(11)를 나타낸다. 소스선(SL2_Gk)이란 녹색의 데이터 신호가 입력되는 제 k번째의 소스선(SL2)을 나타내는 것이다.

[0073] <<표시 원리>>

[0074] 도 3의 (A)를 참조하여 ER 패널(110)의 표시 원리를 설명한다. 도 3의 (A)는 ER 패널(110)의 모식적인 단면도이다.

[0075] ER 패널(110)은 기판(311), 기판(312)을 가진다. 기판(311)과 기판(312) 사이에 LC층(313), EL 소자층(314),

트랜지스터층(315)이 제공된다. 여기서는 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)의 각 EL 소자(EE 1)를 독립 화소 방식으로 제작함으로써 표시색(RGB)으로 발광시킨다.

[0076] 트랜지스터층(315)에는 화소 어레이(111)를 구성하는 각종 소자 및 외부 접속용 단자가 제공된다. 트랜지스터 층(315)에 제공되는 소자로서는 트랜지스터, 용량 소자, 정류 소자, 저항 소자 등이 있다. 트랜지스터층(315)에는 주변 회로(120)의 모든 회로 또는 일부의 회로를 구성하는 각종 소자가 제공되는 경우가 있다.

[0077] 트랜지스터층(315)에 제공되는 각종 소자(트랜지스터, 용량 소자 등)의 디바이스 구조에는 특별히 제약은 없다. 화소 어레이(111) 및 주변 회로(120)에 적합한 디바이스 구조를 선택하면 좋다. 예를 들어 트랜지스터의 디바이스 구조로서는, 톱 게이트형, 보텀 게이트형, 게이트(프런트 게이트)와 보텀 게이트 양쪽을 구비한 듀얼 게이트형, 및 하나의 반도체층에 대하여 복수의 게이트 전극을 가지는 멀티 게이트형을 들 수 있다. 트랜지스터의 활성층에 사용되는 반도체로서는 단결정 반도체, 비단결정 반도체로 크게 나누어진다. 비단결정 반도체로서는 다결정 반도체, 미결정 반도체, 비정질 반도체 등을 들 수 있다. 반도체 재료로서는 Si, Ge, C 등의 제 14족 원소를 1종류 또는 복수 종류 포함하는 반도체(예를 들어 실리콘, 실리콘 저마늄, 탄소화 실리콘 등), 금속 산화물(산화물 반도체라고도 불림) 등을 들 수 있다.

[0078] 트랜지스터의 활성층에 적용되는 금속 산화물은 Zn 산화물, Zn-Sn 산화물, Ga-Sn 산화물, In-Ga 산화물, In-Zn 산화물, In-M-Zn 산화물(M은 Ti, Ga, Y, Zr, La, Ce, Nd, Sn, 또는 Hf) 등이 있다. 또한 인듐 및 아연을 포함하는 산화물에 알루미늄, 갈륨, 이트륨, 구리, 바나듐, 베릴륨, 봉소, 실리콘, 타이타늄, 철, 니켈, 저마늄, 저르코늄, 몰리브데넘, 란타넘, 세륨, 네오디뮴, 하프늄, 탄탈럼, 텡스텐, 또는 마그네슘 등 중에서 선택된 1종류 또는 복수 종류가 포함되어도 좋다.

[0079] 트랜지스터층(315)에는 화소 전극(320), 화소 전극(330)이 제공된다. 화소 전극(320)은 LC 소자(RE1)의 화소 전극이고, 광(301) 내지 광(303)을 투과시키는 투과 전극이다. 화소 전극(330)은 EL 소자(EE1)의 화소 전극이고, 광(301) 내지 광(303)을 투과시키는 투과 전극이다.

[0080] 광(301)은 환경광이다. 광(302)은 LC 소자(RE1)의 반사광이다. 광(303)은 EL 소자(EE1)가 발하는 광이다.

[0081] 기판(311)의 광(301)이 입사하는 면에 광학 필름(317)이 제공된다. 광학 필름(317)에는 예를 들어 편광 필름(대표적으로는 원 편광 필름), 위상차 필름, 프리즘 시트, 반사 방지 필름, 앤티글레어(anti-glare) 필름 등이 있다. 광학 필름(317)은 복수의 광학 필름의 적층이어도 좋다. 광학 필름(317)의 종류는 적절히 선택된다. 예를 들어 LC 소자(RE1)가 게스트-호스트 모드의 LC 소자인 경우에는 원 편광 필름이 필요하지 않다.

[0082] 기판(311)의 LC층(313)과 대향하는 면에 공통 전극(321)이 제공된다. 공통 전극(321)은 LC 소자(RE1)의 공통 전극이고, 투과 전극이다.

[0083] EL 소자(EE1)는 화소 전극(330), 공통 전극(321), EL층으로 구성된다. EL층, 공통 전극(321)은 EL 소자층(314)에 제공된다. 공통 전극(321)은 반사 전극이다. LC 소자(RE1)는 LC층(313), 화소 전극(320), 공통 전극(321), 공통 전극(331)으로 구성된다. 공통 전극(321)은 투과 전극이고, LC층(313)과 대향하는 면에 제공된다. 광(303)의 휙도는 EL층을 흐르는 전류로 제어된다. 전류는 화소 전극(330)과 공통 전극(331) 간의 전위차에 의하여 제어된다. 광(303)은 공통 전극(321)에서 반사되고, 화소 전극(330), 화소 전극(320), LC층(313), 공통 전극(321), 기판(311), 광학 필름(317)을 통과한다.

[0084] 화소 전극(320)과 공통 전극(321)은 LC층(313)에 전계를 제공하는 전극쌍을 구성한다. 전계에 의하여 광(302)의 휙도가 제어된다. 전극쌍이 투과 전극으로 구성되므로 광(302)을 추출하기 위한 반사 전극이 제공된다. 이 반사 전극으로서 EL 소자(EE1)의 공통 전극(321)이 사용된다. 이와 같은 구성으로 함으로써 LC 소자(RE1)는 반사형 표시 소자로서 기능한다.

[0085] 광(301)은 광학 필름(317), 기판(311), 공통 전극(321), LC층(313), 화소 전극(320), 화소 전극(330)을 통과하여 공통 전극(331)에서 반사된다. 공통 전극(331)에서 반사된 광(303)은 화소 전극(330), 화소 전극(320), LC층(313), 공통 전극(321), 기판(311), 광학 필름(317)을 통과한다.

[0086] <<ER 패널(114)>>

[0087] 또한 ER 패널의 반사형 표시 소자의 화소 전극을 반사 전극으로 하고, 이 화소 전극에서 환경광을 반사하는 구성으로 할 수 있다. 이와 같은 구성 예를 도 3의 (C)에 도시하였다. ER 패널(114)은 ER 패널(110)의 변형 예이고, 투과형 화소 전극(330) 대신에 반사형 화소 전극(332)이 제공된다. EL 소자(EE1)의 광(303)을 추출하기 위

하여 화소 전극(332)에는 적어도 하나의 개구(332a)가 제공된다.

[0088] <<표시 모드>>

[0089] 도 3의 (A)의 표시 원리에 따르면 화소 어레이(111)는 서브 화소(12W1), 서브 화소(12W2), 서브 화소(12W3)로 구성되는 화소 어레이(111R)와, 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)로 구성되는 화소 어레이(111E)를 복합화한 것이다(도 3의 (B) 참조). 화소 어레이(111E)는 컬러 표시가 가능하고, 화소 어레이(111R)는 컬러 표시가 불가능하므로 그레이스케일 표시를 수행한다.

[0090] 화소 어레이(111R)는 반사형 표시 소자로 표시를 수행하므로 그레이스케일의 정지 화상을 표시하는 데 적합하고, 또한 저소비전력 디바이스이다. 한편, 화소 어레이(111E)는 발광형 표시 소자로 표시를 수행하므로 높은 명암비를 가지고, 색재현성이 좋아 컬러 표시에 적합한 디바이스이다.

[0091] 화소 어레이(111R)는 흑백 표시만 가능하므로 ER 표시 시스템(100)의 RLCD 모드에서는 흑백 표시만 가능하다. 컬러 표시는 하이브리드 모드와 ELD 모드에서만 가능하다.

[0092] ER 표시 시스템(100)이 사용자에게 제시하는 화상은 화소 어레이(111E)로 표시된 화상과 화소 어레이(111R)로 표시된 화상을 조합한 화상이다. 본 실시형태에서는 화소 어레이(111E), 화소 어레이(111R)의 성능의 차이를 효과적으로 이용함으로써 ER 표시 시스템(100)의 성능을 확장한다.

[0093] <<화상 처리부(150)>>

[0094] 속성 부여 회로(161)는 애플리케이션 프로세서(190)로부터 송신되는 1프레임의 화상 데이터에 대하여 1화소마다 색의 속성을 부여한다. 필터 회로(162)는 색의 속성 및 사용 환경(대표적으로는 외광의 조도 및 RGB 성분)에 따라 화상 처리를 수행하고, 1프레임의 화상 데이터로부터 EL용과 LC용의 2종류의 화상 데이터를 생성한다. 데이터 처리 회로(163)는 ER 패널(110)의 특성에 따른 화상 처리를 EL용 및 LC용 화상 데이터에 대하여 수행한다.

[0095] ER 표시 시스템(100)에는 LC용과 EL용의 2종류의 화상 데이터가 필요하지만 표시 컨트롤러(140)는 1종류의 화상 데이터로부터 2종류의 화상 데이터를 생성할 수 있으므로 애플리케이션 프로세서(190)로부터 표시 컨트롤러(140)로 송신하는 화상 데이터의 양이 2배로 증가하는 것을 피할 수 있다. 따라서, 애플리케이션 프로세서(190)의 화상 데이터를 송신할 때의 부하가 저감되므로 ER 표시 시스템(100)의 동작이 안정화된다.

[0096] <속성 부여 회로(161)>

[0097] 도 4를 참조하여 속성 부여 회로(161)의 동작예를 설명한다. 도 4는 속성 부여 회로(161)의 동작예를 나타낸 흐름도이다.

[0098] (화상 데이터(DT0)의 수신: 단계(ST01))

[0099] 속성 부여 회로(161)는 애플리케이션 프로세서(190)가 생성한 화상 데이터(DT0[R0, G0, B0])를 수신한다. 화상 데이터(DT0)는 1화소분의 화상 데이터이다. R0, G0, B0은 R, G, B의 픽셀값이다.

[0100] (색의 속성의 부여: 단계(ST02) 내지 단계(ST04))

[0101] 속성 부여 회로(161)는 화상 데이터(DT0)로부터 화상 데이터(DT1)를 생성하며 화상 데이터(DT0)의 색을 분류하고, 그 결과에 기초하여 색의 속성을 화상 데이터(DT1)에 부여한다. 신호(CPARA)에 의하여, 색을 분류하기 위한 파라미터가 설정된다. 도 4의 예에서는 색의 속성은 2종류이고, 화상 데이터(DT0)의 색이 특정한 색 또는 이와 유사한 색인지, 그 외의 색인지를 분류한다.

[0102] 속성 부여 회로(161)는 파라미터를 사용하여 화상 데이터(DT0)의 R, G, B의 픽셀값을 분석하고(단계(ST02)), 분석 결과에 따른 속성 데이터(CATT)를 생성한다(단계(ST03), 단계(ST04)). 속성 데이터(CATT)는 색의 속성을 나타내고, 여기서는 1비트로 하였다.

[0103] 단계(ST02)에서 속성 부여 회로(161)는 아래의 식(a-1) 내지 식(a-3)의 비교 연산을 수행한다. 식 중의 CL0r, CL0g, CL0b 등이 신호(CPARA)에 의하여 설정된 파라미터이다. CL0r, CL0g, CL0b는 같아도 좋고, 상이하여도 좋다. CU0r, CU0g, CU0b는 같아도 좋고, 상이하여도 좋다.

$$\text{CL0r} \leq |R0-G0| \leq \text{CU0r} \dots (\text{a-1})$$

$$\text{CL0g} \leq |G0-B0| \leq \text{CU0g} \dots (\text{a-2})$$

$$\text{CL0b} \leq |B0-R0| \leq \text{CU0b} \dots (\text{a-3})$$

- [0107] 식(a-1) 내지 식(a-3)의 비교 연산이 모두 참인 경우, 단계(ST03)가 실행되고, 그 외의 경우에는 단계(ST04)가 실행된다. 즉, R, G, B의 픽셀값의 차분이 설정 범위 내인 경우, 색의 속성은 "0"이고(CATT=0), 설정 범위 외인 경우, 색의 속성은 "1"이다(CATT=1).
- [0108] (화상 데이터(DT1)의 생성: 단계(ST05))
- [0109] 속성 부여 회로(161)는 화상 데이터(DT0[R0, G0, B0])를 복제하고, 화상 데이터(DT1[R1, G1, B1])를 생성한다. 또한 화상 데이터(DT1)는 화상 데이터(DT0)와 상이하여도 좋다. 예를 들어 R0과 상수의 포화 가산을 수행하고, R1을 생성하여도 좋다. G1, B1의 생성도 마찬가지로 수행한다. 포화 가산으로 사용하는 상수는 신호(CPARA)로 설정하면 좋다. 상수는 음수이어도 좋고, 양수이어도 좋다.
- [0110] (데이터의 송신: 단계(ST06))
- [0111] 속성 부여 회로(161)는 속성 데이터(CATT), 화상 데이터(DT1)를 필터 회로(162)로 송신한다. 1프레임의 화상 데이터를 처리하기 위하여 단계(ST01) 내지 단계(ST06)가 소정의 횟수 반복된다.
- [0112] <필터 회로(162)>
- [0113] 도 5를 참조하여 필터 회로(162)의 동작예를 설명한다. 도 5는 필터 회로(162)의 동작예를 나타낸 흐름도이다.
- [0114] (데이터의 수신: 단계(ST11))
- [0115] 필터 회로(162)는 속성 회로(161)가 생성한 속성 데이터(CATT), 화상 데이터(DT1[R1, G1, B1])를 수신한다.
- [0116] (화상 데이터(DT2_e), 화상 데이터(DT2_r)의 생성: 단계(ST12) 내지 단계(ST14))
- [0117] 필터 회로(162)는 색의 속성을 판별하고(단계(ST12)), 판별 결과에 따른 조광 및 조색 처리를 화상 데이터(DT1)에 수행하고, 화상 데이터(DT2_e), 화상 데이터(DT2_r)를 생성한다(단계(ST13), 단계(ST14)).
- [0118] 화상 데이터(DT2_e)는 1화소분의 EL용 화상 데이터이고, R, G, B의 픽셀값(R_{2E} , G_{2E} , B_{2E})으로 구성된다. 화상 데이터(DT2_r)는 1화소분의 LC용 화상 데이터이다. 화상 데이터(DT2_r)는 8비트의 픽셀값(Y_{2R})만으로 구성된다. 여기서는 화상 데이터(DT2_r)는 색상 및 채도의 속성을 가지지 않고, 휘도의 속성만을 가진다.
- [0119] 도 5의 예에서는 픽셀값(R1), 픽셀값(G1), 픽셀값(B1) 각각에 개인값을 곱함으로써 화상 데이터(DT2_e[R_{2E} , G_{2E} , B_{2E}])를 얻었다. 화상 데이터(DT2_r)의 생성을 위한 조색 처리로서 그레이스케일 변환이 수행된다. 화상 데이터(DT1)의 그레이스케일 변환에 의하여 얻어진 휘도값에 대하여 개인값을 곱함으로써 픽셀값(Y_{2R})을 얻었다.
- [0120] CATT=0이라면 필터 회로(162)는 아래의 식(a-11) 내지 식(a-14)을 실행하여, 픽셀값(R_{2E}), 픽셀값(G_{2E}), 픽셀값(B_{2E}), 픽셀값(Y_{2R})을 산출한다. GAO_{RE} , GAO_{BE} , GAO_{GE} , GAO_Y 는 개인값이다.
- [0121] $R_{2E}=R1 \times GAO_{RE} \dots (a-11)$
- [0122] $G_{2E}=G1 \times GAO_{GE} \dots (a-12)$
- [0123] $B_{2E}=B1 \times GAO_{BE} \dots (a-13)$
- [0124] $Y_{2R}=(0.299R1+0.587G1+0.114B1)GAO_Y \dots (a-14)$
- [0125] CATT=1이라면 필터 회로(162)는 아래의 식(a-15) 내지 식(a-18)을 실행하여, 픽셀값(R_{2E}), 픽셀값(G_{2E}), 픽셀값(B_{2E}), 픽셀값(Y_{2R})을 산출한다. $GA1_{RE}$, $GA1_{BE}$, $GA1_{GE}$, $GA1_Y$ 는 개인값이다.
- [0126] $R_{2E}=R1 \times GA1_{RE} \dots (a-15)$
- [0127] $G_{2E}=G1 \times GA1_{GE} \dots (a-16)$
- [0128] $B_{2E}=B1 \times GA1_{BE} \dots (a-17)$
- [0129] $Y_{2R}=(0.299R1+0.587G1+0.114B1)GA1_Y \dots (a-18)$

- [0130] 식(a-14), 식(a-18)에는 규격 ITU-R BT.601로 정의된 그레이스케일 변환식이 사용되었지만 그레이스케일 변환식은 이에 한정되지 않는다.
- [0131] 필터 회로(162)가 사용하는 개인값은 신호(GA)에 의하여 설정된다. 애플리케이션 프로세서(190)는 센서부(193)가 검출한 사용 환경에 대한 정보(예를 들어 환경광의 조도, RGB 성분)에 기초하여 신호(GA)를 생성한다. 또한 애플리케이션 프로세서는 표시 모드에 따라 개인값을 설정한다. 따라서, 필터 회로(162)는 사용 환경 및 표시 모드에 따른 조광 및 조색 처리가 가능하다.
- [0132] (데이터의 송신: 단계(ST15))
- [0133] 필터 회로(162)는 화상 데이터(DT2_e), 화상 데이터(DT2_r)를 데이터 처리 회로(163)로 송신한다. 데이터 처리 회로(163)가 속성 데이터(CATT)를 사용하는 경우에는 속성 데이터(CATT)도 데이터 처리 회로(163)로 송신된다.
- [0134] 필터 회로(162)에서는 단계(ST11) 내지 단계(ST15)가 소정의 횟수 반복되고, 1프레임의 화상 데이터의 화소마다 화상 데이터(DT2_e), 화상 데이터(DT2_r)가 생성된다.
- [0135] 필터 회로(162)에서 사용 환경과 색의 속성에 따른 조광 및 조색 처리를 화소 단위로 수행함으로써 1프레임의 EL용 화상 데이터가 생성된다. 속성 데이터(CATT)에 따라 1화소마다 그레이스케일 변환 또는 흑색 화상 변환이 수행되고, 1프레임의 LC용 화상 데이터가 생성된다.
- [0136] <데이터 처리 회로(163)>
- [0137] 데이터 처리 회로(163)는 화상 데이터(DT2_e[R_{2E}, G_{2E}, B_{2E}]), 화상 데이터(DT2_r[Y_{2r}])를 처리하여 화상 데이터(DT3_e[R_{3E}, G_{3E}, B_{3E}]), 화상 데이터(DT3_r[Y_{3R}])를 생성한다. 데이터 처리 회로(163)에서 수행되는 대표적인 처리는 감마 보정이다. 감마 보정은 표시 패널의 감마 특성에 맞추어 화상 데이터의 휘도를 최적화하는 처리이다. 데이터 처리 회로(163)는 상이한 감마값을 사용하여 화상 데이터(DT2_e)와 화상 데이터(DT2_r)의 감마 보정을 각각 수행한다.
- [0138] 서브 화소(13)의 트랜지스터(M3)의 전기 특성의 편차를 보정하기 위한 처리를 화상 데이터(DT2_e)에 대하여 수행하여도 좋다.
- [0139] 데이터 처리 회로(163)는 화상 데이터(DT3_e), 화상 데이터(DT3_r)를 소스 드라이버(123E), 소스 드라이버(123R)로 송신한다.
- [0140] 소스 드라이버(123E)는 화상 데이터(DT3_e[R_{3E}, G_{3E}, B_{3E}])를 처리하여 소스선(SL2_R), 소스선(SL2_G), 소스선(SL2_B)에 기록하는 계조 신호를 각각 생성한다. 소스 드라이버(123R)는 화상 데이터(DT3_r[Y_{3R}])를 처리하여 소스선(SL1_W1), 소스선(SL1_W2), 소스선(SL1_W3)에 기록하는 계조 신호를 생성한다. 소스선(SL1_W1), 소스선(SL1_W2), 소스선(SL1_W3)에는 같은 계조값을 가지는 계조 신호가 입력되지만 화소 어레이(111R)의 구동 방식(게이트 라인 반전 구동, 소스 라인 반전 구동, 프레임 반전 구동, 도트 반전 구동)에 따라 소스선(SL1_W2)의 계조 신호의 극성을 소스선(SL1_W1), 소스선(SL1_W3)의 계조 신호와 상이할 경우가 있다.
- [0141] <<표시 컨트롤러(141)>>
- [0142] 도 6에서는 표시 컨트롤러의 다른 구성예를 도시하였다. 도 6에 도시된 표시 컨트롤러(141)는 화상 처리부(151)를 가진다. 화상 처리부(151)는 속성 부여 회로(161), 데이터 처리 회로(164), 필터 회로(165)를 가진다. 화상 처리부(151)는 화상 처리의 순서가 화상 처리부(150)와 상이하다.
- [0143] 속성 부여 회로(161)는 화상 데이터(DT1[R₁, G₁, B₁]), 속성 데이터(CATT)를 데이터 처리 회로(164)로 송신한다.
- [0144] 데이터 처리 회로(164)는 화상 데이터(DT1)를 처리하여 화상 데이터(DT4_e[R_{4E}, G_{4E}, B_{4E}]), 화상 데이터(DT4_r[R_{4R}, G_{4R}, B_{4R}])를 생성한다. 데이터 처리 회로(164)가 수행하는 화상 처리는 데이터 처리 회로(163)와 마찬가지로 감마 보정 등의 ER 패널(110)의 특성에 따른 것이다. 데이터 처리 회로(164)는 필터 회로(165)로 화상 데이터(DT4_e[R_{4E}, G_{4E}, B_{4E}]), 화상 데이터(DT4_r[R_{4R}, G_{4R}, B_{4R}]), 속성 데이터(CATT)를 송신한다.
- [0145] 필터 회로(165)는 화상 데이터(DT4_e[R_{4E}, G_{4E}, B_{4E}])에 대하여 속성 데이터(CATT)에 따른 조광 조색 처리를 수행하여 화상 데이터(DT5_e[R_{5E}, G_{5E}, B_{5E}])를 생성한다. 구체적으로는 퍽셀값(R_{4E}), 퍽셀값(G_{4E}), 퍽셀값(B_{4E})

각각에 대하여 속성 데이터(CATT)에 따른 개인값을 승산하여 핵셀값(R_{5_E}), 핵셀값(G_{5_E}), 핵셀값(B_{5_E})을 구한다.

[0146] 필터 회로(165)는 속성 데이터(CATT)에 따라 화상 데이터(DT4_r[R_4 , G_4 , B_4])를 그레이스케일 변환하여 회도값을 산출하고, 회도값과 속성 데이터(CATT)에 따른 개인값과의 승산을 수행함으로써 화상 데이터(DT5_r[Y_5])를 생성한다. 화상 데이터(DT5_e), 화상 데이터(DT5_r)는 소스 드라이버(123E), 소스 드라이버(123R)로 송신된다.

[0147] <<표시 모드>>

[0148] <TXT 모드>

[0149] 도 7, 도 8을 참조하여 TXT 모드에 대하여 설명한다. 여기서는 화상 데이터의 핵셀값은 8비트로 하였다.

[0150] (화상 처리부(150)의 동작예)

[0151] 도 7은 TXT 모드에서의 화상 처리부(150)의 동작예를 나타낸 타이밍 차트이다. 도 7에서 T0, T1 등은 시각을 나타낸다.

[0152] 신호(CPARA)에 의하여, 속성 부여 회로(161)가 사용하는 파라미터는 이하와 같이 설정된다. 즉, 화상 데이터(DT0)의 핵셀값(R0), 핵셀값(G0), 핵셀값(B0)이 모두 동등한 경우에만 색의 속성(CATT)이 0이 된다.

[0153] $CL0r=CL0g=CL0b=0$

[0154] $CU0r=CU0g=CU0b=0$

[0155] 신호(GA)에 의하여, 필터 회로(162)가 사용하는 개인값은 이하와 같이 설정된다. 즉, 색의 속성이 "0"인 화상 데이터(DT1)는 LC 소자(RE1)의 반사광만으로 표시되고, 한편, 색의 속성이 "1"인 화상 데이터(DT1)는 EL 소자(EE1)의 광만으로 표시된다.

[0156] $GA0_{RE}=GA0_{BE}=GA0_{GE}=0$

[0157] $GA0_Y=1$

[0158] $GA1_{RE}=GA1_{BE}=GA1_{GE}=0.5$

[0159] $GA1_Y=0$

[0160] T0에서 속성 부여 회로(161)는 화상 데이터(DT0[8'd250, 8'd250, 8'd50])를 수신한다. 기간(T0 내지 T1)에서 속성 부여 회로(161)는 단계(ST02) 내지 단계(ST05)를 실행한다.

[0161] $|R0-G0|=|250-250|=0$

[0162] $|G0-B0|=|250-50|=200$

[0163] $|B0-R0|=|50-250|=200$

[0164] 단계(ST02)는 거짓이므로 속성 데이터(CATT)는 "1"이다.

[0165] 도 7의 예에서는 속성 부여 회로(161)는 화상 데이터(DT0)를 복제함으로써 화상 데이터(DT1)를 생성한다. T1에서 속성 부여 회로(161)는 필터 회로(162)로 화상 데이터(DT1[8'd250, 8'd250, 8'd50]), 속성 데이터(CATT[1])를 송신한다.

[0166] T2에서 필터 회로(162)는 화상 데이터(DT2_e), 화상 데이터(DT2_r)를 생성한다. 속성 데이터(CATT)는 "1"이므로 필터 회로(162)는 단계(ST14)를 실행한다. 아래의 연산이 수행되고, 화상 데이터(DT2_e[8'd125, 8'd125, 8'd25]), 화상 데이터(DT2_r[8'd0])가 생성된다.

[0167] $R2_E=R1 \times 0.5=125$

[0168] $G2_E=G1 \times 0.5=125$

[0169] $B2_E=B1 \times 0.5=25$

[0170] $Y_{2R}=0$

[0171] T3에서 속성 부여 회로(161)는 화상 데이터(DT0[8'd50, 8'd50, 8'd250])를 수신한다. 기간(T3 내지 T4)에서 속성 부여 회로(161)는 단계(ST02) 내지 단계(ST05)를 실행한다.

[0172] $|R_0-G_0|=|50-50|=0$

[0173] $|G_0-B_0|=|50-250|=200$

[0174] $|B_0-R_0|=|250-50|=200$

[0175] 단계(ST02)의 연산 결과는 거짓이므로 속성 데이터(CATT)는 "1"이다.

[0176] T4에서 속성 부여 회로(161)는 필터 회로(162)로 화상 데이터(DT1[8'd50, 8'd50, 8'd250]), 속성 데이터(CATT[1])를 송신한다.

[0177] T5에서 필터 회로(162)는 단계(ST14)를 실행한다. 아래의 연산이 수행되어 화상 데이터(DT2_e[8'd25, 8'd25, 8'd125]), 화상 데이터(DT2_r[8'd0]0)가 생성된다.

[0178] $R_{2E}=R_1 \times 0.5=25$

[0179] $G_{2E}=G_1 \times 0.5=25$

[0180] $B_{2E}=B_1 \times 0.5=125$

[0181] $Y_{2R}=0$

[0182] T6에서 속성 부여 회로(161)는 화상 데이터(DT0[8'd110, 8'd110, 8'd110])를 수신한다. 기간(T6 내지 T7)에서 속성 부여 회로(161)는 단계(ST02) 내지 단계(ST05)를 실행한다.

[0183] $|R_0-G_0|=|110-110|=0$

[0184] $|G_0-B_0|=|110-110|=0$

[0185] $|B_0-R_0|=|110-110|=0$

[0186] 단계(ST02)의 논리는 참이므로 속성 데이터(CATT)는 "0"이다.

[0187] T7에서 속성 부여 회로(161)는 화상 데이터(DT1[8'd110, 8'd110, 8'd110]), 속성 데이터(CATT[0])를 필터 회로(162)로 송신한다.

[0188] 속성 데이터(CATT)는 "0"이므로 T8에서 필터 회로(162)는 단계(ST13)를 실행한다. 아래의 연산이 수행되어 화상 데이터(DT2_e[8'd0, 8'd0, 8'd0]), 화상 데이터(DT2_r[8'd110])가 생성된다.

[0189] $R_{2E}=R_1 \times 0=0$

[0190] $G_{2E}=G_1 \times 0=0$

[0191] $B_{2E}=B_1 \times 0=0$

[0192] $Y_{2R}=(0.299R_1+0.587G_1+0.114B_1) \times 1=110$

[0193] 또한 TXT 모드에서는 색의 속성이 "1"인 경우, 서브 화소(12)에 흑색 화상을 표시 할 수 있으면 되므로 화상 데이터(DT2_r)의 픽셀값(Y_{2R})은 0에 한정되지 않는다. 즉, 개인값(GA_{1Y})을 0보다 크게 하고, 픽셀값(Y_{2R})이 0보다 커져도 좋다.

[0194] 도 8을 참조하여 EL용 화상과 LC용 화상의 차이에 대하여 설명한다. 도 8에 도시된 화상(180)은 애플리케이션 프로세서(190)에서 생성된 1프레임의 화상이다. 화상(180)은 배경(80), 텍스트(81), 하이라이트(83), 하이라이트(84), 및 컬러 사진(85)으로 구성된다. 배경(80)은 백색($R_0=G_0=B_0=8'd255$)이고, 텍스트(81)는 흑색($R_0=G_0=B_0=8'd0$)이다. 하이라이트(83)는 황색이고, 하이라이트(84)는 적색이다. 또한 편의상, 컬러 사진(85)은 그레이스케일 화상($R_0=G_0=B_0$)을 포함하지 않는 것으로 한다.

- [0195] 화상(181)은 속성 부여 회로(161)에서 생성되는 화상이고, 화상(180)의 복제이다. 속성 부여 회로(161)는 화상(180)의 색을 분류하여 색의 속성을 결정한다. 배경(80)과 텍스트(81)의 색의 속성은 "0"으로 설정되고, 하이라이트(83), 하이라이트(84), 및 컬러 사진(85)의 색의 속성은 "1"로 설정된다.
- [0196] 필터 회로(162)에서는 화상(181)을 색의 속성에 따라 필터링 처리하여 화상(182E), 화상(182R)을 생성한다. 화상(182E)은 EL용 화상이다. 화상(182E)에서는 색의 속성이 "0"인 화소의 색은 흑색으로 변환되므로 배경(80) 및 텍스트(81)는 흑색 화상이다. 색의 속성이 "1"인 하이라이트(83), 하이라이트(84), 및 컬러 사진(85)은 컬러 화상이다.
- [0197] 화상(182R)은 LC용 화상이다. 화상(182R)에서 색의 속성이 "0"인 영역은 그레이스케일 화상으로 배경(80)은 백색이고, 텍스트(81)는 흑색이다. 색의 속성이 "1"인 영역은 흑색 화상으로 하이라이트(83), 하이라이트(84), 및 컬러 사진(85)은 흑색이다.
- [0198] 데이터 처리 회로(163)는 화상(182E), 화상(182R)을 각각 처리하여 화상(183E), 화상(183R)을 생성한다. ER 패널(110)에는 화상(183E)과 화상(183R)을 합성한 화상(184)이 표시된다.
- [0199] EL 소자(EE1)는 색재현성이 우수한 표시 소자이다. 하이라이트(83), 하이라이트(84), 컬러 사진(85)의 표시는 EL 소자(EE1)의 발광만으로 수행되고, LC 소자(RE1)의 반사광은 기여하지 않으므로 하이라이트(83), 하이라이트(84), 컬러 사진(85)을 화상(180) 본래의 색으로 ER 패널(110)로 표시시킬 수 있다.
- [0200] 개인값(GA_{1RE}), 개인값(GA_{1GE}), 개인값(GA_{1BE})을 사용 환경의 조도에 따라 설정할 수 있으므로 사용 환경의 조도의 변화에 대응하여 EL 소자(EE1)의 휘도를 조정할 수 있다. 예를 들어 어두운 환경하에서는 EL 소자(EE1)의 휘도를 낮춤으로써 컬러 화상의 시인성의 향상과, ER 패널(110)의 소비전력의 저감을 실현할 수 있다.
- [0201] 배경(80)을 LC 소자(RE1)에 의한 반사광만으로 표시하면 사용 환경의 조도가 낮은 경우에는 배경(80)이 어두워지는 경우가 있다. 또한 사용 환경의 색 온도(또는 외광의 RGB 성분)에 따라서는 배경(80)의 색 편차가 커진다. 그러므로 사용 환경의 조도, 색 온도에 따라 개인값(GA_{0RE}), 개인값(GA_{0GE}), 개인값(GA_{0BE})을 변경하여 배경(80)을 LC 소자(RE1)의 반사광과 EL 소자(EE1)의 광으로 표시하면 좋다. 그 결과, 배경(80)의 휘도를 높일 수 있다. 또한 배경(80)의 색 편차를 보정할 수 있다.
- [0202] <HY · RLCD · ELD 모드>
- [0203] 화상 처리부(150)는 신호(MODE)에 따른 화상 처리를 수행한다. 화상 처리의 내용은 TXT 모드 이외의 표시 모드 이어도 마찬가지이다. 필터 회로가 사용하는 개인값은 표시 모드와 연관시켜 화상 처리부(150)의 레지스터에서 기억시키면 좋다. 필터 회로(162)는 신호(MODE)에 기초하여, 사용하는 개인값을 변경한다.
- [0204] RLCD 모드에서는 서브 화소(13)가 흑색 화상을 표시하도록, 데이터(DT2_e)의 생성에 사용하는 개인값을 0으로 설정한다. 예를 들어 GA_{0RE}=GA_{0BE}=GA_{0GE}=0 및 GA_{1RE}=GA_{1GE}=GA_{1BE}=0으로 한다.
- [0205] ELD 모드에서는 서브 화소(12)가 흑색 화상을 표시하도록, 데이터(DT2_r)의 생성에 사용하는 개인값을 0으로 설정한다. 예를 들어 GA_{0Y}=0 및 GA_{1Y}=0이다.
- [0206] <<색의 속성>>
- [0207] 상술한 구성예에서는 색의 속성은 2개였지만 색의 속성은 2개 이상이라면 좋다. 여기서는 색의 속성은 4개이고, 속성 데이터(CATT)가 2비트인 예를 나타낸다.
- [0208] <속성 부여 회로(161)의 동작예>
- [0209] 도 9는 속성 부여 회로(161)의 동작예를 나타낸 흐름도이고, 도 4의 흐름도와 속성 데이터(CATT)의 판정 프로세스가 상이하다.
- [0210] (화상 데이터(DT0)의 수신: 단계(ST20))
- [0211] 속성 부여 회로(161)는 애플리케이션 프로세서(190)가 생성한 화상 데이터(DT0[R0, G0, B0])를 수신한다.
- [0212] (화상 데이터(DT1)의 생성: 단계(ST21))
- [0213] 단계(ST21)는 단계(ST05)와 마찬가지이다. 속성 부여 회로(161)는 화상 데이터(DT0[R0, G0, B0])를 처리하여 화상 데이터(DT1[R1, G1, B1])를 생성한다.

- [0214] (색의 속성의 부여: 단계(ST22) 내지 단계(ST28))
- [0215] 신호(CPARA)에 의하여, 색을 분류하기 위한 파라미터가 설정된다. 사용되는 파라미터는 아래의 식(b-1) 내지 식(b-3)과 같은 관계를 가진다.
- [0216] $CL2r \leq CL1r \leq CL0r \leq CU0r \leq CU1r \leq CU2r \dots$ (b-1)
- [0217] $CL2g \leq CL1g \leq CL0g \leq CU0g \leq CU1g \leq CU2g \dots$ (b-2)
- [0218] $CL2b \leq CL1b \leq CL0b \leq CU0b \leq CU1b \leq CU2b \dots$ (b-3)
- [0219] 단계(ST22)에서 속성 부여 희로(161)는 아래의 식(b-4) 내지 식(b-6)의 비교 연산을 수행한다.
- [0220] $CL0r \leq |R0-G0| \leq CU0r \dots$ (b-4)
- [0221] $CL0g \leq |G0-B0| \leq CU0g \dots$ (b-5)
- [0222] $CL0b \leq |B0-R0| \leq CU0b \dots$ (b-6)
- [0223] 단계(ST23)에서 속성 부여 희로(161)는 아래의 식(b-7) 내지 식(b-9)의 비교 연산을 수행한다.
- [0224] $CL1r \leq |R0-G0| \leq CU1r \dots$ (b-7)
- [0225] $CL1g \leq |G0-B0| \leq CU1g \dots$ (b-8)
- [0226] $CL1b \leq |B0-R0| \leq CU1b \dots$ (b-9)
- [0227] 단계(ST24)에서 속성 부여 희로(161)는 아래의 식(b-10) 내지 식(b-12)의 비교 연산을 수행한다.
- [0228] $CL2r \leq |R0-G0| \leq CU2r \dots$ (b-10)
- [0229] $CL2g \leq |G0-B0| \leq CU2g \dots$ (b-11)
- [0230] $CL2b \leq |B0-R0| \leq CU2b \dots$ (b-12)
- [0231] 식(b-4) 내지 식(b-6)의 비교 연산이 모두 참인 경우에, 단계(ST22)는 참이 되고, 그 외의 경우는 거짓이다. 단계(ST23), 단계(ST24)의 논리도 마찬가지이다.
- [0232] 단계(ST22)가 참인 경우, 속성 데이터(CATT)는 2'b00으로 설정된다. 단계(ST23)가 참인 경우, 속성 데이터(CATT)는 2'b01로 설정된다. 단계(ST24)가 참인 경우, 속성 데이터(CATT)는 2'b10으로 설정된다. 이들 외의 경우, 속성 데이터(CATT)는 2'b11로 설정된다.
- [0233] (데이터의 송신: 단계(ST29))
- [0234] 속성 부여 희로(161)는 속성 데이터(CATT), 화상 데이터(DT1)를 필터 희로(162)로 송신한다. 1프레임의 화상 데이터를 처리하기 위하여 단계(ST20) 내지 단계(ST29)가 소정의 횟수 반복된다.
- [0235] <필터 희로(162)의 동작예>
- [0236] 도 10은 필터 희로(162)의 동작예를 나타낸 흐름도이다.
- [0237] (데이터의 수신: 단계(ST30))
- [0238] 필터 희로(162)는 속성 데이터(CATT), 화상 데이터(DT1[R1, G1, B1])를 수신한다.
- [0239] (색의 속성의 판별: 단계(ST31) 내지 단계(ST33))
- [0240] 필터 희로(162)는 속성 데이터(CATT)를 해석하여 색의 속성을 판별한다.
- [0241] (화상 데이터(DT2_e), 화상 데이터(DT2_r)의 생성: 단계(ST34) 내지 단계(ST37))
- [0242] 필터 희로(162)는 판별 결과에 따른 처리를 화상 데이터(DT1)에 대하여 수행하여 화상 데이터(DT2_e), 화상 데이터(DT2_r)를 생성한다. 속성 데이터(CATT)가 2'b00인 경우, 화상 처리(F0)가 수행된다. 속성 데이터(CATT)가 2'b01인 경우, 화상 처리(F1)가 수행된다. 속성 데이터(CATT)가 2'b10인 경우, 화상 처리(F2)가 수행되고, 속성 데이터(CATT)가 2'b11인 경우, 화상 처리(F3)가 수행된다.
- [0243] 화상 데이터(DT2_e), 화상 데이터(DT2_r)를 생성하기 위하여 사용되는 개인값은 신호(GA)에 의하여 설정된다.

- [0244] (화상 처리(F0): 단계(ST34))
- [0245] 단계(ST34)에서 필터 회로(162)는 아래의 식(b-21) 내지 식(b-24)을 실행하여 픽셀값(R_{2E}), 픽셀값(G_{2E}), 픽셀값(B_{2E}), 픽셀값(Y_{2R})을 산출한다.
- [0246] $R_{2E}=R1 \times GA_{0RE} \cdots$ (b-21)
- [0247] $G_{2E}=G1 \times GA_{0GE} \cdots$ (b-22)
- [0248] $B_{2E}=B1 \times GA_{0BE} \cdots$ (b-23)
- [0249] $Y_{2R}=(0.299R1+0.587G1+0.114B1)GA_{1Y} \cdots$ (b-24)
- [0250] (화상 처리(F1): 단계(ST35))
- [0251] 단계(ST35)에서 필터 회로(162)는 아래의 식(b-25) 내지 식(b-28)을 실행하여 픽셀값(R_{2E}), 픽셀값(G_{2E}), 픽셀값(B_{2E}), 픽셀값(Y_{2R})을 산출한다.
- [0252] $R_{2E}=R1 \times GA_{1RE} \cdots$ (b-25)
- [0253] $G_{2E}=G1 \ GA_{1GE} \cdots$ (b-26)
- [0254] $B_{2E}=B1 \times GA_{1BE} \cdots$ (b-27)
- [0255] $Y_{2R}=(0.299R1+0.587G1+0.114B1)GA_{1Y} \cdots$ (b-28)
- [0256] (화상 처리(F2): 단계(ST36))
- [0257] 단계(ST36)에서 필터 회로(162)는 아래의 식(b-29) 내지 식(b-32)을 실행하여 픽셀값(R_{2E}), 픽셀값(G_{2E}), 픽셀값(B_{2E}), 픽셀값(Y_{2R})을 산출한다.
- [0258] $R_{2E}=R1 \times GA_{2RE} \cdots$ (b-29)
- [0259] $G_{2E}=G1 \times GA_{2GE} \cdots$ (b-30)
- [0260] $B_{2E}=B1 \times GA_{2BE} \cdots$ (b-31)
- [0261] $Y_{2R}=(0.299R1+0.587G1+0.114B1)GA_{2Y} \cdots$ (b-32)
- [0262] (화상 처리(F3): 단계(ST37))
- [0263] 단계(ST37)에서 필터 회로(162)는 아래의 식(b-33) 내지 식(b-36)을 실행하여 픽셀값(R_{2E}), 픽셀값(G_{2E}), 픽셀값(B_{2E}), 픽셀값(Y_{2R})을 산출한다.
- [0264] $R_{2E}=R1 \times GA_{3RE} \cdots$ (b-33)
- [0265] $G_{2E}=G1 \times GA_{3GE} \cdots$ (b-34)
- [0266] $B_{2E}=B1 \times GA_{3BE} \cdots$ (b-35)
- [0267] $Y_{2R}=(0.299R1+0.587G1+0.114B1)GA_{3Y} \cdots$ (b-36)
- [0268] (데이터의 송신: 단계(ST38))
- [0269] 필터 회로(162)는 화상 데이터(DT2_e), 화상 데이터(DT2_r)를 데이터 처리 회로(163)로 송신한다. 1프레임의 화상 데이터를 처리하기 위하여 단계(ST30) 내지 단계(ST38)가 소정의 횟수 반복된다. 데이터 처리 회로(163)가 속성 데이터(CATT)를 사용하는 경우에는 속성 데이터(CATT)도 데이터 처리 회로(163)로 송신된다.
- [0270] 표시 모드가 TXT 모드인 경우, 예를 들어 이하와 같이 개인값을 설정한다.

[0271] $GA0_{RE}=GA0_{BE}=GA0_{GE}=0$

[0272] $GA1_{RE}=GA1_{BE}=GA1_{GE}=0.25$

[0273] $GA2_{RE}=GA2_{BE}=GA2_{GE}=0.5$

[0274] $GA3_{RE}=GA3_{BE}=GA3_{GE}=0.75$

[0275] $GA0_Y=1$

[0276] $GA1_Y=GA2_Y=GA3_Y=0$

[0277] 이 예에서는 속성 데이터(CATT)가 2'b00 또는 2'b01일 때, 화상 데이터(DT2_e)는 흑색 화상 데이터이고, 화상 데이터(DT2_r)는 그레이스케일 데이터이다. 색의 속성이 2'b10 또는 2'b11일 때, 화상 데이터(DT2_e)는 컬러 화상 데이터이고, 화상 데이터(DT2_r)는 흑색 화상 데이터이다.

[0278] <<IDS 구동>>

[0279] 정지 화상 데이터는 프레임마다의 데이터의 변화가 없다. 따라서, 정지 화상을 표시하는 경우에는 통상 구동과 같은 빈도로 서브 화소(11), 특히 서브 화소(12)의 데이터의 재기록을 수행할 필요가 없다. 그러므로 정지 화상을 표시할 때는 통상 구동에서의 1프레임 기간보다 긴 시간에 걸쳐 서브 화소(11)의 데이터의 재기록을 일시적으로 정지하는, 그런 구동 방법을 실행시켜도 좋다. 여기서는 이와 같은 구동 방법을 "아이들링 스톱(IDS) 구동"이라고 부르기로 한다. IDS 구동에서는 통상 구동보다 화상 데이터의 재기록의 빈도가 낮으므로 ER 표시 시스템(100)의 소비전력을 통상 동작보다 낮다.

[0280] 예를 들어 애플리케이션 프로세서(190)는 프레임 간에서 화상 데이터에 변경이 있는지 여부를 판정하고, 이 판정 결과에 기초하여 신호(IDS)를 생성하고, 표시 컨트롤러(140)로 송신한다. 타이밍 컨트롤러(155)는 신호(IDS)에 기초하여 주변 회로(120)의 타이밍 신호를 생성한다. 신호(IDS)는 IDS 구동과 통상 구동을 전환하거나, 통상 구동 및 IDS 구동의 리프레시 레이트를 설정하기 위한 신호이다. 예를 들어 리프레시 레이트를 통상 구동에서는 60Hz 내지 120Hz로 하고, IDS 구동에서는 60Hz 미만, 예를 들어 1Hz로 한다.

[0281] 다른 예에서는, IDS 구동에서 화소 어레이(111E)의 리프레시 레이트를 통상 구동과 함께 하고, 화소 어레이(111R)의 리프레시 레이트를 신호(ids)에 의하여 지정되는 리프레시 레이트로 하여도 좋다.

[0282] IDS 구동에서도 통상 구동과 같은 표시 품질을 유지하기 위하여 용량 소자(C1)로부터의 전하의 누설을 최대한 적게 하는 것이 바람직하다. 전하가 누설되면 LC 소자(RE1)에 인가되는 전압이 변동되어 서브 화소(12)의 투과율이 변화되기 때문이다. 그러므로 트랜지스터(M1)는 오프 전류가 작은 트랜지스터인 것이 바람직하다. 서브 화소(13)에 대해서도 마찬가지이다. 그러므로 서브 화소(11)의 트랜지스터(M1) 내지 트랜지스터(M3)는 오프 전류가 매우 작은 OS 트랜지스터로 구성되는 것이 바람직하다. OS 트랜지스터의 오프 전류가 Si 트랜지스터와 비교하여 매우 작은 것은 금속 산화물의 밴드 갭이 Si보다 넓기(예를 들어 2.5eV 이상) 때문이다.

[0283] 필터 회로(162)에서, 환경광의 조도 및 색 온도(RGB 성분)에 따라 EL용 화상 데이터에 대하여 조광 및 조색 처리가 가능하다. 따라서, 달빛 아래나 한여름의 직사광선 아래 등의 다양한 환경하에서도 높은 시인성을 가지고, 또한 저소비전력인 표시 시스템을 제공할 수 있다.

[0284] <<ER 표시 시스템(101)>>

[0285] 이하에서 ER 표시 시스템의 다른 구성예를 설명한다. 여기서는 ER 패널이 컬러 반사형 LC 표시 패널과 컬러 EL 표시 패널을 복합화한 패널인 예를 설명한다.

[0286] 도 11에 도시된 ER 표시 시스템(101)은 ER 표시 시스템(100)의 변형예이고, ER 패널(110) 대신에 ER 패널(115)을 가지고, 표시 컨트롤러(140) 대신에 표시 컨트롤러(142)를 가진다.

[0287] ER 패널(115)은 화소 어레이(116), 주변 회로(120)를 가진다. 화소 어레이(116)도 화소 어레이(111)와 마찬가지로 서브 화소(11)로 구성된다. 화소 어레이(116)의 회로 구성은 화소 어레이(111)(도 2의 (A) 참조)와 마찬가지이다. 화소 어레이(116)의 화소(15)는 서브 화소(12R), 서브 화소(12G), 서브 화소(12B), 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)로 구성된다(도 12의 (A) 참조). 화소 어레이(116)도 화소 어레이(111)와 마찬가지로 LC 소자(RE1)로 구성되는 화소 어레이(116R)와, EL 소자(EE1)로 구성되는 화소 어레이

(116E)를 복합화한 것이다(도 12의 (B) 참조).

[0288] 도 12의 (C)는 ER 패널(115)의 모식적인 단면도이다. ER 패널(115)에서는 화소 어레이(116R)를 컬러화하기 위하여 컬러 필터층(318)이 기판(311)과 공통 전극(321) 사이에 제공된다. 컬러 필터층(318)이 제공되므로 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)의 각 EL 소자(EE1)는 백색 발광 소자이어도 좋고, 표시색(RGB)으로 발광하는 발광 소자이어도 좋다.

[0289] ER 패널(114)(도 3의 (C) 참조)에 컬러 필터층(318)을 제공한 ER 패널로 ER 표시 시스템(101)을 구성할 수도 있다.

[0290] <<표시 컨트롤러(142)>>

[0291] 표시 컨트롤러(142)는 표시 컨트롤러(140)의 변형예이고, 화상 처리부(150) 대신에 화상 처리부(152)를 가진다. 화상 처리부(152)는 속성 부여 회로(161), 필터 회로(167), 데이터 처리 회로(168)를 가진다.

[0292] 속성 부여 회로(161)는 화상 데이터(DT1[R1, G1, B1]), 속성 데이터(CATT)를 필터 회로(167)로 송신한다.

[0293] 필터 회로(167)는 화상 데이터(DT1)에 대하여 속성 데이터(CATT)에 따른 조광 및 조색 처리를 수행하여 화상 데이터(DT7_e[R7_E, G7_E, B7_E]), 화상 데이터(DT7_r[R7_R, G7_R, B7_R])를 생성한다.

[0294] 데이터 처리 회로(168)는 화상 데이터(DT7_e), 화상 데이터(DT7_r)를 처리하여 화상 데이터(DT8_e[R8_E, G8_E, B8_E]), 화상 데이터(DT8_r[R8_R, G8_R, B8_R])를 생성한다. 화상 데이터(DT8_e), 화상 데이터(DT8_r)는 소스 드라이버(123E), 소스 드라이버(123R)로 송신된다.

[0295] <필터 회로(167)의 동작예>

[0296] 도 13을 참조하여 필터 회로(167)의 동작예를 설명한다. 여기서는 속성 데이터(CATT)는 2비트이다.

[0297] (데이터의 수신: 단계(ST40))

[0298] 필터 회로(167)는 속성 데이터(CATT), 화상 데이터(DT1[R1, G1, B1])를 수신한다.

[0299] (색의 속성의 판별: 단계(ST41) 내지 단계(ST43))

[0300] 필터 회로(167)는 속성 데이터(CATT)를 해석하여 색의 속성을 판별한다.

[0301] (화상 데이터(DT7_e), 화상 데이터(DT7_r)의 생성: 단계(ST44) 내지 단계(ST47))

[0302] 필터 회로(167)는 판별 결과에 따른 처리를 화상 데이터(DT1)에 대하여 수행하여 화상 데이터(DT7_e), 화상 데이터(DT7_r)를 생성한다. 속성 데이터(CATT)가 2'b00인 경우, 화상 처리(F10)가 수행된다. 속성 데이터(CATT)가 2'b01인 경우, 화상 처리(F11)가 수행된다. 속성 데이터(CATT)가 2'b10인 경우, 화상 처리(F12)가 수행되고, 속성 데이터(CATT)가 2'b11인 경우, 화상 처리(F13)가 수행된다.

[0303] (화상 처리(F10): 단계(ST44))

[0304] 단계(ST44)에서 필터 회로(167)는 아래의 식(c-1) 내지 식(c-6)을 실행하여 픽셀값(R7_E), 픽셀값(G7_E), 픽셀값(B7_E), 픽셀값(R7_R), 픽셀값(G7_R), 픽셀값(B7_R)을 산출한다.

$$R7_E = R1 \times GA0_{RE} \dots (c-1)$$

$$G7_E = G1 \times GA0_{GE} \dots (c-2)$$

$$B7_E = B1 \times GA0_{BE} \dots (c-3)$$

$$R7_R = R1 \times GA0_{RR} \dots (c-4)$$

$$G7_R = G1 \times GA0_{GR} \dots (c-5)$$

$$B7_R = B1 \times GA0_{BR} \dots (c-6)$$

[0311] (화상 처리(F11): 단계(ST45))

- [0312] 단계(ST45)에서 필터 회로(167)는 아래의 식(c-7) 내지 식(c-12)을 실행하여 핵셀값($R7_E$), 핵셀값($G7_E$), 핵셀값($B7_E$), 핵셀값($R7_R$), 핵셀값($G7_R$), 핵셀값($B7_R$)을 산출한다.
- [0313] $R7_E = R1 \times GA1_{RE} \dots (c-7)$
- [0314] $G7_E = G1 \times GA1_{GE} \dots (c-8)$
- [0315] $B7_E = B1 \times GA1_{BE} \dots (c-9)$
- [0316] $R7_R = R1 \times GA1_{RR} \dots (c-10)$
- [0317] $G7_R = G1 \times GA1_{GR} \dots (c-11)$
- [0318] $B7_R = B1 \times GA1_{BR} \dots (c-12)$
- [0319] (화상 처리(F12): 단계(ST46))
- [0320] 단계(ST46)에서 필터 회로(167)는 아래의 식(c-13) 내지 식(c-18)을 실행하여 핵셀값($R7_E$), 핵셀값($G7_E$), 핵셀값($B7_E$), 핵셀값($R7_R$), 핵셀값($G7_R$), 핵셀값($B7_R$)을 산출한다.
- [0321] $R7_E = R1 \times GA2_{RE} \dots (c-13)$
- [0322] $G7_E = G1 \times GA2_{GE} \dots (c-14)$
- [0323] $B7_E = B1 \times GA2_{BE} \dots (c-15)$
- [0324] $R7_R = R1 \times GA2_{RR} \dots (c-16)$
- [0325] $G7_R = G1 \times GA2_{GR} \dots (c-17)$
- [0326] $B7_R = B1 \times GA2_{BR} \dots (c-18)$
- [0327] (화상 처리(F13): 단계(ST47))
- [0328] 단계(ST47)에서 필터 회로(167)는 아래의 식(c-19) 내지 식(c-24)을 실행하여 핵셀값($R7_E$), 핵셀값($G7_E$), 핵셀값($B7_E$), 핵셀값($R7_R$), 핵셀값($G7_R$), 핵셀값($B7_R$)을 산출한다.
- [0329] $R7_E = R1 \times GA3_{RE} \dots (c-19)$
- [0330] $G7_E = G1 \times GA3_{GE} \dots (c-20)$
- [0331] $B7_E = B1 \times GA3_{BE} \dots (c-21)$
- [0332] $R7_R = R1 \times GA3_{RR} \dots (c-22)$
- [0333] $G7_R = G1 \times GA3_{GR} \dots (c-23)$
- [0334] $B7_R = B1 \times GA3_{BR} \dots (c-24)$
- [0335] (데이터의 송신: 단계(ST48))
- [0336] 필터 회로(167)는 화상 데이터(DT7_e), 화상 데이터(DT7_r)를 데이터 처리 회로(168)로 송신한다. 1프레임의 화상 데이터를 처리하기 위하여 단계(ST40) 내지 단계(ST48)가 소정의 횟수 반복된다. 데이터 처리 회로(168)가 속성 데이터(CATT)를 사용하는 경우에는 속성 데이터(CATT)도 데이터 처리 회로(168)로 송신된다.
- [0337] 화상 데이터(DT7_e), 화상 데이터(DT7_r)를 생성하기 위하여 사용되는 개인값은 신호(GA)에 의하여 설정된다. 예를 들어 $GA0_{RE}$, $GA0_{RR}$ 등의 값은 표시 모드와 연관시켜 화상 처리부(152)의 레지스터에 기억되고, 필터 회로(167)는 신호(MODE)에 기초하여 $GA0_{RE}$ 등의 값을 변경한다.

- [0338] 예를 들어 표시 모드가 TXT 모드인 경우, 속성 데이터(CATT)가 2'b00 또는 2'b01인 경우에는 화상 데이터(DT7_r)가 그레이스케일 데이터가 되는, 그런 개인값이 사용된다. 한편, 속성 데이터(CATT)가 2'b10 또는 2'b11인 경우에는 화상 데이터(DT7_r)가 흑색 화상 데이터가 되는, 그런 개인값이 사용된다.
- [0339] 화소 어레이(116R)는 컬러 표시가 가능하므로 ER 표시 시스템(101)은 RLCD 모드로도 컬러 표시가 가능하다. 예를 들어 사용 환경의 밝기에 따라 RLCD 모드, HY 모드, ELD 모드 간에서 표시 모드를 전환함으로써 높은 표시 품질과 저소비전력을 실현할 수 있다.
- [0340] LC 소자(RE1)의 반사광을 시인할 수 없는 어두운 환경에서는 ELD 모드로 표시를 수행한다.
- [0341] 환경광의 조도가 높아질수록, LC 소자(RE1)의 반사광은 시인성이 향상되지만, 반대로 EL 소자(EE1)의 광은 시인성이 저하된다. 그러므로 EL 소자(EE1)의 광을 시인할 수 없는, 그런 환경(예를 들어 날씨가 맑을 때의 낮의 옥외)에서는 EL 소자(EE1)를 발광시킬 필요가 없으므로 RLCD 모드로 표시를 수행한다.
- [0342] 또한 LC 소자(RE1)의 반사광을 시인할 수 있지만 반사광만으로는 양호한 표시 품질을 얻을 수 없는, 그런 저조도 환경(조명이 없는 옥내)에서는 HY 모드로 표시를 수행한다. 마찬가지로 EL 소자(EE1)의 광을 시인하기 어려운 밝은 환경(밝게 조명된 옥내, 날씨가 흐릴 때의 낮의 옥외 등)에서는 HY 모드로 표시를 수행한다. HY 모드를 지원함으로써 ER 표시 시스템(101)은 다양한 환경에서 높은 품질로 표시가 가능하다.
- [0343] 필터 회로(167)에서, LC용 및 EL용 화상 데이터에 대하여, 환경광의 조도 및 RGB 성분과 연관된 조광 및 조색 처리가 가능하다. 따라서, ER 표시 시스템(101)은 저소비전력이고, 또한 다양한 환경하(달빛 아래, 한여름의 직사광선 아래)에서 높은 품질로 컬러 화상의 표시가 가능하다.
- [0344] <<표시 시스템(105)>>
- [0345] 본 실시형태의 표시 컨트롤러를 적용 가능한 표시 시스템은 ER 표시 시스템에 한정되지 않는다. 다양한 표시 시스템에 적용이 가능하다. LC용 패널, EL 패널, 양자 도트(또는 양자 로드) 패널, 마이크로 LED 패널 등으로 표시 패널이 구성되는 표시 시스템에 적용할 수 있다. 이하에서는 EL 패널로 구성되는 표시 시스템에 대하여 설명한다.
- [0346] 도 14에 도시된 표시 시스템(105)은 EL 패널(117), 표시 컨트롤러(145), 애플리케이션 프로세서(190), 메모리 장치(191), 센서부(193)를 가진다.
- [0347] EL 패널(117)은 화소 어레이(118), 주변 회로(125)를 가진다. 주변 회로(125)는 게이트 드라이버(121E), 소스 드라이버(123E)를 가진다. 화소 어레이(118)는 서브 화소(13)로 구성된다. 1화소는 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)로 구성된다.
- [0348] 표시 컨트롤러(145)는 화상 처리부(153), 타이밍 컨트롤러(155), 메모리 장치(156E)를 가진다. 화상 처리부(153)는 속성 부여 회로(161), 필터 회로(172), 데이터 처리 회로(173)를 가진다.
- [0349] 필터 회로(172)는 화상 데이터(DT1)에 대하여 속성 데이터(CATT)에 따른 조광 및 조색 처리를 수행하고, 화상 데이터(DT12_e[R12_E, G12_E, B12_E])를 생성한다. 데이터 처리 회로(173)는 화상 데이터(DT12_e)를 처리하여 화상 데이터(DT13_e[R13_E, G13_E, B13_E])를 생성한다. 화상 데이터(DT13_e)는 소스 드라이버(123E)로 송신된다.
- [0350] 또한 화상 처리부(153)는 먼저 화상 처리 회로(173)에서 화상 데이터(DT1)를 처리하고, 데이터 처리 회로(173)에서 처리한 화상 데이터를 필터 회로(172)가 처리하는 구성이어도 좋다.
- [0351] <필터 회로(172)의 동작예>
- [0352] 이하에서 필터 회로(172)의 동작예를 설명한다. 여기서는 속성 데이터(CATT)는 2비트이다. 필터 회로(172)의 동작은 필터 회로(167)의 동작(도 13 참조)과 마찬가지이다.
- [0353] (데이터의 수신)
- [0354] 필터 회로(172)는 속성 데이터(CATT), 화상 데이터(DT1[R1, G1, B1])를 수신한다.
- [0355] (색의 속성의 판별)
- [0356] 다음으로 필터 회로(172)는 속성 데이터(CATT)를 해석하여 색의 속성을 판별한다.
- [0357] (화상 데이터(DT12_e)의 생성)

- [0358] 필터 회로(172)는 색의 속성의 판별 결과에 따른 처리를 화상 데이터(DT1)에 대하여 수행하여 화상 데이터(DT12_e)를 생성한다. 속성 데이터(CATT)가 2'b00인 경우, 화상 처리(F20)가 수행된다. 속성 데이터(CATT)가 2'b01인 경우, 화상 처리(F21)가 수행된다. 속성 데이터(CATT)가 2'b10인 경우, 화상 처리(F22)가 수행되고, 속성 데이터(CATT)가 2'b11인 경우, 화상 처리(F23)가 수행된다. 화상 처리(F20) 내지 화상 처리(F23)에서 사용되는 개인값은 신호(GA)에 의하여 설정된다.
- [0359] (화상 처리(F20))
- [0360] 필터 회로(172)는 아래의 식(d-1) 내지 식(d-3)을 실행하여 픽셀값($R12_E$), 픽셀값($G12_E$), 픽셀값($B12_E$)을 산출한다.
- [0361] $R12_E = R1 \times GA10_{RE} \dots (d-1)$
- [0362] $G12_E = G1 \times GA10_{GE} \dots (d-2)$
- [0363] $B12_E = B1 \times GA10_{BE} \dots (d-3)$
- [0364] (화상 처리(F21))
- [0365] 필터 회로(172)는 아래의 식(d-4) 내지 식(d-6)을 실행하여 픽셀값($R12_E$), 픽셀값($G12_E$), 픽셀값($B12_E$)을 산출한다.
- [0366] $R12_E = R1 \times GA11_{RE} \dots (d-4)$
- [0367] $G12_E = G1 \times GA11_{GE} \dots (d-5)$
- [0368] $B12_E = B1 \times GA11_{BE} \dots (d-6)$
- [0369] (화상 처리(F22))
- [0370] 필터 회로(172)는 아래의 식(d-7) 내지 식(d-9)을 실행하여 픽셀값($R12_E$), 픽셀값($G12_E$), 픽셀값($B12_E$)을 산출한다.
- [0371] $R12_E = R1 \times GA12_{RE} \dots (d-7)$
- [0372] $G12_E = G1 \times GA12_{GE} \dots (d-8)$
- [0373] $B12_E = B1 \times GA12_{BE} \dots (d-9)$
- [0374] (화상 처리(F23))
- [0375] 필터 회로(172)는 아래의 식(d-10) 내지 식(d-12)을 실행하여 픽셀값($R12_E$), 픽셀값($G12_E$), 픽셀값($B12_E$)을 산출한다.
- [0376] $R12_E = R1 \times GA13_{RE} \dots (d-10)$
- [0377] $G12_E = G1 \times GA13_{GE} \dots (d-11)$
- [0378] $B12_E = B1 \times GA13_{BE} \dots (d-12)$
- [0379] (데이터의 송신)
- [0380] 필터 회로(172)는 화상 데이터(DT12_e)를 데이터 처리 회로(173)로 송신한다. 데이터 처리 회로(173)가 속성 데이터(CATT)를 사용하는 경우에는 속성 데이터(CATT)도 데이터 처리 회로(173)로 송신된다. 1프레임의 화상 데이터를 처리하기 위하여 상술한 처리가 소정의 횟수 반복된다.
- [0381] (실시형태 2)
- [0382] 본 실시형태에서는 하이브리드 표시 패널을 구비한 표시 시스템에 대하여 설명한다.

[0383] <<ER 표시 시스템>>

[0384] 도 15는 ER 표시 시스템의 구성예를 도시한 블록도이다. 도 15에 도시된 ER 표시 시스템(400)은 ER 패널(110), 표시 컨트롤러(410), 애플리케이션 프로세서(190), 메모리 장치(191), 광 센서(195)를 가진다.

[0385] 표시 컨트롤러(410)는 ER 패널(110)을 위한 컨트롤러이다. 표시 컨트롤러(410)는 화상 처리 회로(420), 필터 회로(422), 타이밍 컨트롤러(425), 메모리 장치(426E), 메모리 장치(426R)를 가진다.

[0386] 타이밍 컨트롤러(425)에는 타이밍 신호(예를 들어 클록 신호, 동기 신호) 및 명령 신호 등이 애플리케이션 프로세서(190)로부터 송신된다. 타이밍 컨트롤러(425)는 애플리케이션 프로세서(190)로부터 송신된 신호에 기초하여 타이밍 신호를 생성한다. 타이밍 신호는 주변 회로(120)의 동작 타이밍을 설정하기 위한 신호이고, 예를 들어 클록 신호, 스타트 웨일스 신호, 웨일스 폭 제어 신호 등이 있다.

[0387] 또한 도 15는 기능 블록도이고, 예를 들어 화상 처리 회로(420)가 하나의 회로로 구성된다는 제약은 없다. 또는 화상 처리 회로(420), 필터 회로(422)가 수행하는 처리를 하나의 처리 회로(예를 들어 FPGA 등)로 실행하는 구성이어도 좋다.

[0388] 애플리케이션 프로세서(190)는 메모리 장치(191)로부터 화상 데이터를 판독하고, 판독한 화상 데이터를 처리하여 표시 컨트롤러(410)로 송신한다. 표시 컨트롤러(410)는 수신한 화상 데이터를 필터 회로(422)에서 필터링 처리하여 LC용 화상 데이터와 EL용 화상 데이터를 생성한다. 표시 컨트롤러(410)는 화상 처리한 LC 용 화상 데이터를 소스 드라이버(123R)로 전송하고, 화상 처리한 EL용 화상 데이터를 소스 드라이버(123E)로 전송한다.

[0389] 표시 컨트롤러(410)에는 LC용 화상 데이터를 기억하기 위한 프레임 메모리로서 메모리 장치(426R)가 제공되고, EL용 화상 데이터를 기억하기 위한 프레임 메모리로서 메모리 장치(426E)가 제공된다.

[0390] <<TXT 모드>>

[0391] ER 표시 시스템(400)은 ER 표시 시스템(100)과 같은 표시 모드를 구비한다. 도 16을 참조하여 ER 표시 시스템(400)의 TXT 모드에서의 동작예를 설명한다. 여기서는 ER 표시 시스템(400)이 도 8에 도시된 화상(180)을 표시하는 예를 설명한다. 또한 화상(180)에서 하이라이트(83), 하이라이트(84), 컬러 사진(85)은 컬러 영역이고, 배경(80), 텍스트(81)는 흑백 영역이다.

[0392] TXT 모드에서는 컬러 영역은 화소 어레이(111E)의 EL 소자(EE1)의 발광으로 표시하고, 화소 어레이(111R)는 표시에 기여하지 않는다. 컬러 영역 이외의 영역(상술한 흑백 영역)은 화소 어레이(111R)의 LC 소자(RE1)의 반사 광으로 표시하고, 화소 어레이(111E)는 표시에 기여하지 않고, EL 소자(EE1)는 비발광이다. 표시 컨트롤러(410)는 화상(180)에 대하여 이와 같은 하이브리드 표시를 위한 처리를 수행한다.

[0393] 표시 컨트롤러(410)에서 필터 회로(422)는 화상(180)을 필터링 처리하여 화상(186E), 화상(186R)의 2개를 생성한다. 화상(186R)은 LC용 화상 데이터이고, 화상(186E)은 EL용 화상이다. 화상(180)의 컬러 영역의 계조 데이터는 화상(186R)에서는 흑색 표시의 계조 데이터로 변환된다. 도 16의 예에서는 필터링 처리는 화상을 컬러 영역과 흑백 영역으로 분리하는 처리에 상당한다. 필터 회로(422)의 자세한 동작예는 후술한다.

[0394] 화상 처리 회로(420)는 화상(186E), 화상(186R)을 각각 처리하여 화상(187E), 화상(187R)을 생성한다. 화상 처리 회로(420)가 수행하는 처리는 감마 보정, 조광, 조색 등이 있다. 광 센서(195)에서 취득한 환경광의 정보(예를 들어 조도, 색 온도)에 기초하여 감마 보정, 조광 처리 등을 위한 각종 파라미터를 설정할 수 있다.

[0395] 화상(187E), 화상(187R)의 데이터는 소스 드라이버(123E), 소스 드라이버(123R)로 각각 송신된다. ER 패널(110)에는 화상(187E)과 화상(187R)을 합성한 화상(188)이 표시된다.

[0396] TXT 모드에서는, 텍스트(81)와 배경(80)의 표시에 EL 소자(EE1)의 발광은 기여하지 않는다. 한편, 하이라이트(83), 하이라이트(84)의 표시는 EL 소자(EE1)의 발광만으로 수행되고, LC 소자(RE1)는 흑색 표시를 수행하므로 하이라이트(83), 하이라이트(84)를 눈에 띄게 표시시킬 수 있다. 마찬가지로 컬러 사진(85)은 EL 소자(EE1)의 발광만으로 표시된다. 따라서, 시인성이 우수한 ER 표시 시스템(400)을 제공할 수 있다.

[0397] TXT 모드에서는 일부 또는 모든 EL 소자(EE1)를 비발광 상태로 할 수 있으므로 ER 표시 시스템(400)의 소비전력을 절감할 수 있다.

[0398] 도 16에 도시된 바와 같이 ER 표시 시스템(400)에서는 표시 컨트롤러(410)에서 LC용과 EL용의 2종류의 화상 데이터가 생성된다. 따라서, LC 패널과 EL 패널에서 각각 다른 화상 데이터를 표시시키는 경우에도 애플리케이션

프로세서(190)로부터 표시 컨트롤러(410)로 송신하는 화상 데이터의 양이 2배가 되는 것을 피할 수 있다. 따라서, 애플리케이션 프로세서(190)의 화상 데이터를 송신할 때의 부하가 저감되므로 ER 표시 시스템(400)의 동작이 안정화된다.

[0399] <필터 회로(422)의 동작예 1>

[0400] 이하, 도 17을 참조하여 TXT 모드에서의 필터 회로(422)의 동작예를 설명한다. 여기서 계조 데이터는 8비트(0 내지 255)이다.

[0401] (단계(ST60))

[0402] 필터 회로(422)는 애플리케이션 프로세서(190)가 생성한 데이터(DT0[R0, G0, B0])를 수신한다.

[0403] (단계(ST61))

[0404] 필터 회로(422)는 컬러 영역에 속하는지, 흑백 영역에 속하는지를 화소마다 판정한다. 단계(ST61)는 데이터(DT0)가 컬러 데이터인지 여부를 판정하는 단계이다. 구체적으로 필터 회로(422)는 아래의 식(f-1) 내지 식(f-3)의 비교 연산을 수행한다. 식 중의 Crg1, Crg2, Cgb1 등의 파라미터는 표시 컨트롤러(410)의 레지스터에 설정되어 있다. Crg1, Cgb1, Cbr1은 같아도 좋고, 상이하여도 좋다. Crg2, Cgb2, Cbr2는 같아도 좋고, 상이하여도 좋다.

[0405] $Crg1 \leq R0 - G0 \leq Crg2 \dots (f-1)$

[0406] $Cgb1 \leq G0 - B0 \leq Cgb2 \dots (f-2)$

[0407] $Cbr1 \leq B0 - R0 \leq Cbr2 \dots (f-3)$

[0408] 식(f-1) 내지 식(f-3)의 비교 연산이 모두 참인 경우에는 단계(ST62)가 실행되고, 그 외의 경우에는 단계(ST63)가 실행된다. 단계(ST61)는, RGB 데이터의 차분이 설정 범위에 포함되지 않는 경우에는 데이터(DT0)를 컬러 데이터라고 판정하고, 설정 범위 내에 포함되는 경우에는 데이터(DT0)를 흑백 데이터라고 판정하는 단계이다. 또한 여기서 말하는 흑백 데이터는 무채색 데이터를 말하며, 흑백 2진 데이터 뿐만 아니라 그레이스케일 데이터도 포함된다.

[0409] 단계(ST62), 단계(ST63)에서는 필터 회로(422)는 데이터(DT0)로부터 데이터(DT11_e), 데이터(DT11_r)를 생성한다. 데이터(DT11_e)는 화상(186E)의 1화소분의 화상 데이터이고, RGB 데이터([Rem1, Gem1, Bem1])로 구성된다. 데이터(DT11_r)는 화상(186R)의 1화소분의 화상 데이터이다. 데이터(DT11_r)는 색상 및 채도의 속성을 가지지 않고, 휘도 데이터(Wrf1)만으로 구성된다. 휘도 데이터도 8비트 데이터이다.

[0410] (단계(ST62))

[0411] 단계(ST62)에서는 데이터(DT0)를 흑색 표시 데이터로 변환함으로써 EL용 데이터(DT11_e[Rem1, Gem1, Bem1])를 생성한다. 구체적으로 필터 회로(422)는 식(f-4) 내지 식(f-6)을 연산함으로써 데이터(DT11_e)를 생성한다.

[0412] $Rem1 = 0 \dots (f-4)$

[0413] $Gem1 = 0 \dots (f-5)$

[0414] $Bem1 = 0 \dots (f-6)$

[0415] 여기서는 데이터(DT11_e)의 RGB 데이터를 모두 "0"으로 하였지만 이에 한정되지 않는다. 데이터(DT11_e)는 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)로 흑색 표시를 가능하게 하는 데이터라면 좋다.

[0416] 데이터(DT0)를 그레이스케일 데이터로 변환함으로써 LC용 데이터(DT11_r[Wrf1])를 생성한다. 구체적으로 필터 회로(422)는 아래의 변환식(f-7)을 실행한다.

[0417] $Wrf1 = 0.299R0 + 0.587G0 + 0.114B0 \dots (f-7)$

[0418] 여기서는 식(f-7)으로서 규격 ITU-R BT.601로 정의된 RGB 데이터를 휘도 데이터로 변환하는 식을 적용하였지만 RGB 데이터를 그레이스케일 데이터로 변환하는 식은 식(f-7)에 한정되지 않는다.

[0419] (단계(ST63))

[0420] 단계(ST63)에서 필터 회로(422)는 아래의 변환식(f-8) 내지 변환식(f-10)을 연산하여 데이터(DT0)로부터 데이터

(DT11_e)를 생성한다. 여기서는 데이터(DT0)는 그대로 데이터(DT11_e)로서 사용된다.

[0421] Rem1=R0…(f-8)

[0422] Gem1=G0…(f-9)

[0423] Bem1=B0…(f-10)

[0424] 필터 회로(422)는 아래의 식(f-11)을 연산하여 데이터(DT11_r)를 생성한다. 데이터(DT11_r)는 휘도가 0인 데이터(흑색 표시용 데이터)이다.

[0425] Wrf1=0…(f-11)

[0426] (단계(ST64))

[0427] 필터 회로(422)는 데이터(DT11_e), 데이터(DT11_r)를 화상 처리 회로(420)로 송신한다. 필터 회로(422)는 단계(ST60) 내지 단계(ST64)의 주기를 화소의 개수와 같은 횟수 반복함으로써 1프레임분의 데이터(DT11_e)와 데이터(DT11_r)를 생성한다.

[0428] 화상 처리 회로(420)는 수신한 데이터(DT11_e), 데이터(DT11_r)를 처리하여 데이터(DT12_e[Rem2, Gem2, Bem2]), 데이터(DT12_r[Wrf2])를 생성한다. 표시 컨트롤러(410)는 데이터(DT12_e), 데이터(DT12_r)를 소스 드라이버(123E), 소스 드라이버(123R)로 각각 송신한다.

[0429] 소스 드라이버(123E)는 데이터(DT12_e[Rem1, Gem1, Bem1])를 처리하여 소스선(SL2_R), 소스선(SL2_G), 소스선(SL2_B)에 기록하는 데이터 신호를 생성한다. 소스 드라이버(123R)는 데이터(DT12_r[Wrf2])를 처리하여 소스선(SL1_W1), 소스선(SL1_W2), 소스선(SL1_W3)에 기록하는 데이터 신호를 생성한다. 소스선(SL1_W1), 소스선(SL1_W2), 소스선(SL1_W3)의 데이터 신호는 같은 계조 데이터를 가지지만, 화소 어레이(111R)의 구동 방식(케이트 라인 반전 구동, 소스 라인 반전 구동, 프레임 반전 구동, 도트 반전 구동)에 따라 소스선(SL1_W2)의 데이터 신호의 극성이 소스선(SL1_W1), 소스선(SL1_W3)의 데이터 신호와 상이한 경우가 있다.

[0430] 도 18을 참조하여 필터 회로(422)의 동작의 구체적인 예를 설명한다. 각 파라미터를 이하와 같이 설정한다.

[0431] Crg1=Cgb1=Cbr1=-15

[0432] Crg2=Cgb2=Cbr2=15

[0433] T0에서 필터 회로(422)는 데이터(DT0[8'd255, 8'd255, 8'd50])를 수신한다. T0 내지 T1의 기간에 필터 회로(422)는 단계(ST61)를 실행한다.

[0434] R0-G0=255-255=0

[0435] G0-B0=255-50=205

[0436] B0-R0=50-255=-205

[0437] 상기와 나타낸 바와 같이 되므로 식(f-1)은 참이고, 식(f-2), 식(f-3)은 거짓이다.

[0438] 따라서, 단계(ST61)는 거짓이므로 T1 내지 T2의 기간에 필터 회로(422)는 단계(ST63)를 실행한다. 아래의 연산을 수행하여 데이터(DT11_r), 데이터(DT11_e)를 생성한다.

[0439] Rem1=R0=8'd255

[0440] Gem1=G0=8'd255

[0441] Bem1=B0=8'd50

[0442] Wrf1=8'd0

[0443] T1부터 소정의 시간이 경과하면 필터 회로(422)는 생성한 데이터(DT11_r[8'd0]), 데이터(DT11_e[8'd255, 8'd255, 8'd50])를 화상 처리 회로(420)로 송신하기 시작한다(단계(ST64)).

[0444] T2에서 필터 회로(422)는 데이터(DT0[8'd50, 8'd50, 8'd255])를 수신한다. T2 내지 T3의 기간에 필터 회로(422)는 단계(ST61)를 실행한다.

[0445] R0-G0=50-50=0

- [0446] G0-B0=50-255=-205
- [0447] B0-R0=255-50=205
- [0448] 상기에 나타낸 바와 같이 되므로 식(f-1)은 참이고, 식(f-2), 식(f-3)은 거짓이다.
- [0449] 따라서, T3 내지 T4의 기간에 필터 회로(422)는 단계(ST63)를 실행한다. 아래의 연산을 수행하여 데이터(DT11_r), 데이터(DT11_e)를 생성한다.
- [0450] Rem1=R0=8'd50
- [0451] Gem1=G0=8'd50
- [0452] Bem1=B0=8'd255
- [0453] Wrf1=8'd0
- [0454] T3부터 소정의 시간이 경과하면 필터 회로(422)는 생성한 데이터(DT11_r[8'd0]), 데이터(DT11_e[8'd50, 8'd50, 8'd255])를 화상 처리 회로(420)로 송신하기 시작한다(단계(ST64)).
- [0455] T4에서 필터 회로(422)는 데이터(DT0[8'd105, 8'd110, 8'd100])를 수신한다. T4 내지 T5의 기간에 필터 회로(422)는 단계(ST61)를 실행한다.
- [0456] R0-G0=105-110=-5
- [0457] G0-B0=110-100=10
- [0458] B0-R0=100-105=-5
- [0459] 상기에 나타낸 바와 같이 되므로 단계(ST61)는 참이다.
- [0460] T5 내지 T6의 기간에 필터 회로(422)는 단계(ST62)를 실행하여 데이터(DT11_r), 데이터(DT11_e)를 생성한다. 식(f-7)으로부터 $Wrf1=0.299 \times 105 + 0.587 \times 110 + 0.114 \times 100$ 이고, DT11_r은 [8'd108]이다. 식(f-4) 내지 식(f-6)으로부터 DT11_e는 [8'd0, 8'd0, 8'd0]이다.
- [0461] T5부터 소정의 시간이 경과하면 필터 회로(422)는 생성한 데이터(DT11_r[8'd108]), 데이터(DT11_e[8'd0, 8'd0, 8'd0])를 화상 처리 회로(420)로 송신하기 시작한다(단계(ST64)).
- [0462] <필터 회로(422)의 동작예 2>
- [0463] 도 19를 참조하여 TXT 모드에서의 필터 회로(422)의 다른 동작예를 설명한다. 도 19에 나타낸 동작 흐름은 도 17의 동작 흐름의 변형예이고, 단계(ST65)가 추가되어 있다. 단계(ST61)와 단계(ST65)에 의하여 데이터(DT0)가 컬러 데이터인지 여부가 판정된다.
- [0464] (단계(ST65))
- [0465] 단계(ST61)가 참인 경우, 단계(ST65)는 실행된다. 필터 회로(422)는 아래의 식(f-12) 내지 식(f-14)의 비교 연산을 수행한다. 식 중의 Cr3, Cg3, Cb3은 필터 회로(422)가 사용하는 파라미터이고, 표시 컨트롤러(410)의 레지스터에 설정되어 있다. Cr3, Cg3, Cb3은 필터링 처리의 문턱값이다. Cr3, Cg3, Cb3은 같아도 좋고, 상이하여도 좋다.
- [0466] $R0 \geq Cr3 \dots (f-12)$
- [0467] $G0 \geq Cg3 \dots (f-13)$
- [0468] $B0 \geq Cb3 \dots (f-14)$
- [0469] 식(f-12) 내지 식(f-14)의 비교 연산이 모두 참인 경우에는 단계(ST62)가 실행되고, 그 외의 경우에는 단계(ST63)가 실행된다. 즉, 식(f-1) 내지 식(f-3) 및 식(f-12) 내지 식(f-14)이 모두 참인 경우, 단계(ST62)가 실행되고, 그 외의 경우에는 단계(ST63)가 실행된다.
- [0470] 단계(ST65)에서 판정되는 데이터(DT0)는 단계(ST61)에서 그레이스케일 데이터라고 판정된 데이터이다. 따라서, 단계(ST65)를 실행함으로써 그레이스케일 데이터 중에서 RGB 데이터가 모두 문턱값 이상인 데이터를 추출할 수 있다. LC 소자(RE1)가 표시하는 데이터(DT12_r)는 단계(ST65)에서 추출된 그레이스케일 데이터이다.

- [0471] 도 20을 참조하여 동작예 2의 구체적인 사항을 설명한다. 이하와 같이 파라미터를 설정한다.
- [0472] Crg1=Cgb1=Cbr1=-15
- [0473] Crg2=Cgb2=Cbr2=15
- [0474] Cr3=Cg3=Cb3=200
- [0475] 이 경우, 단계(ST65)에 의하여 그레이스케일 데이터 중에서 백색 표시 데이터와 그것과 비슷한 고계조 데이터가 추출된다. 데이터(DT0)가 이와 같은 그레이스케일 데이터인 경우에는 데이터(DT0)는 LC 소자(RE1)로 그레이스케일로 표시된다. 그 외의 경우에는 데이터(DT0)는 EL 소자(EE1)로 컬러로 표시된다.
- [0476] (기간(T0 내지 T2))
- [0477] 필터 회로(422)는 데이터(DT0[8'd255, 8'd255, 8'd50])를 수신한다. 단계(ST61)의 비교 연산의 결과는 거짓이므로 필터 회로(422)는 단계(ST63)를 실행하여 데이터(DT11_r[8'd0]), 데이터(DT11_e[8'd255, 8'd255, 8'd50])를 생성하고, 생성한 데이터(DT11_r), 데이터(DT11_e)를 화상 처리 회로(420)로 송신한다.
- [0478] (기간(T2 내지 T4))
- [0479] 필터 회로(422)는 데이터(DT0[8'd50, 8'd50, 8'd255])를 수신한다. 단계(ST61)의 비교 연산의 결과는 거짓이므로 필터 회로(422)는 단계(ST63)를 실행하여 데이터(DT11_r[8'd0]), 데이터(DT11_e[8'd50, 8'd50, 8'd255])를 생성하고, 생성한 데이터(DT11_r), 데이터(DT11_e)를 화상 처리 회로(420)로 송신한다.
- [0480] (기간(T4 내지 T6))
- [0481] 필터 회로(422)는 데이터(DT0[8'd105, 8'd110, 8'd100])를 수신한다. 단계(ST61)는 참이지만 단계(ST65)는 거짓이므로 필터 회로(422)는 단계(ST63)를 실행하여 데이터(DT11_r[8'd0]), 데이터(DT11_e[8'd105, 8'd110, 8'd100])를 생성하고, 생성한 데이터(DT11_r), 데이터(DT11_e)를 화상 처리 회로(420)로 송신한다.
- [0482] 데이터(DT0[8'd105, 8'd110, 8'd100])에 대한 판정 결과는 상술한 동작예 1에서는 그레이스케일 데이터이고, 동작예 2에서는 컬러 데이터이다. 상기 데이터(DT0)의 표시 방법은 동작예 1과 동작예 2에서 서로 다르다.
- [0483] 동작예 2에서는 데이터(DT0)가 단계(ST61)의 모든 조건을 만족시켜도 데이터(DT0)의 RGB 데이터 중 어느 하나라도 문턱값보다 작은 경우에는 데이터(DT0)는 EL 소자(EE1)로 컬러로 표시되고, LC 소자(RE1)는 표시에 기여하지 않는다. 필터 회로(422)의 파라미터를 최적화함으로써, 그레이스케일 데이터이어도 중간 계조의 화상 데이터인 경우에는, EL 소자(EE1)만으로 표시시킬 수 있다. 예를 들어 자연물 등 중간 계조를 많이 포함하는 컬러 화상과, 텍스트 및 배경(2진 화상)으로 구성되는 화상의 표시 품질을 향상시킬 수 있다.
- [0484] (기간(T6 내지 T8))
- [0485] 필터 회로(422)는 데이터(DT0[8'd245, 8'd255, 8'd240])를 수신한다. 단계(ST61)는 참이고 단계(ST65)도 참이므로, 필터 회로(422)는 단계(ST62)를 실행하여 데이터(DT11_r[8'd250]), 데이터(DT11_e[8'd0, 8'd0, 8'd0])를 생성하고, 생성한 데이터(DT11_r), 데이터(DT11_e)를 화상 처리 회로(420)로 송신한다.
- [0486] <<ER 표시 시스템>>
- [0487] 도 21에 도시된 ER 표시 시스템(401)은 ER 표시 시스템(400)의 변형예이고, ER 패널(110) 대신에 ER 패널(115)을 가진다. 필터 회로(422)는 애플리케이션 프로세서(190)로부터 송신된 데이터(DT0)를 처리하여 데이터(DT13_r), 데이터(DT13_e)를 생성한다. 화상 처리 회로(420)는 데이터(DT13_r), 데이터(DT13_e)를 각각 처리하여 데이터(DT14_r), 데이터(DT14_e)를 생성한다.
- [0488] <필터 회로(422)의 동작예 3>
- [0489] 도 22를 참조하여 TXT 모드에서의 필터 회로(422)의 동작예를 설명한다. 도 22에 나타낸 동작 흐름 중의 단계(ST70) 내지 단계(ST74)는 동작예 1의 단계(ST60) 내지 단계(ST64)에 대응한다.
- [0490] (단계(ST70))
- [0491] 단계(ST70)는 단계(ST60)와 마찬가지이다. 필터 회로(422)는 애플리케이션 프로세서(190)가 생성한 데이터(DT0[R0, G0, B0])를 수신한다.
- [0492] (단계(ST71))

- [0493] 단계(ST71)는 단계(ST61)와 마찬가지이다. 필터 회로(422)는 아래의 식(f-21) 내지 식(f-23)의 비교 연산을 수행한다.
- [0494] $Crg1 \leq R0 - G0 \leq Crg2 \dots$ (f-21)
- [0495] $Cgb1 \leq G0 - B0 \leq Cgb2 \dots$ (f-22)
- [0496] $Cbr1 \leq B0 - R0 \leq Cbr2 \dots$ (f-23)
- [0497] 식(f-21) 내지 식(f-23)의 비교 연산이 모두 참인 경우에는 단계(ST72)가 실행되고, 그 외의 경우에는 단계(ST73)가 실행된다. 단계(ST72), 단계(ST73)에서는 필터 회로(422)는 데이터(DT0)로부터 데이터(DT13_e), 데이터(DT13_r)를 생성한다. 데이터(DT13_e)는 1화소분의 화상 데이터이고, RGB 데이터([Rem3, Gem3, Bem3])로 구성된다. 데이터(DT13_r)는 1화소분의 화상 데이터이고, RGB 데이터([Rrf3, Grf3, Brf3])로 구성된다.
- [0498] (단계(ST72))
- [0499] 단계(ST72)에서는 데이터(DT0)를 흑색 표시 데이터로 변환함으로써 EL용 데이터(DT13_e[Rem3, Gem3, Bem3])를 생성한다. 구체적으로 필터 회로(422)는 식(f-24) 내지 식(f-26)을 연산함으로써 데이터(DT13_e)를 생성한다.
- [0500] $Rem3 = 0 \dots$ (f-24)
- [0501] $Gem3 = 0 \dots$ (f-25)
- [0502] $Bem3 = 0 \dots$ (f-26)
- [0503] 데이터(DT13_e)의 RGB 데이터를 모두 "0"으로 하였지만 이에 한정되지 않는다. 데이터(DT13_e)는 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)의 흑색 표시를 가능하게 하는 데이터라면 좋다.
- [0504] 필터 회로(422)는 아래의 변환식(f-27) 내지 변환식(f-29)을 연산하여 데이터(DT0)로부터 데이터(DT13_r)를 생성한다. 여기서는 데이터(DT0)는 그대로 데이터(DT13_r)로서 사용된다.
- [0505] $Rrf3 = R0 \dots$ (f-27)
- [0506] $Grf3 = G0 \dots$ (f-28)
- [0507] $Brf3 = B0 \dots$ (f-29)
- [0508] (단계(ST73))
- [0509] 단계(ST73)에서, 필터 회로(422)는 아래의 변환식(f-30) 내지 변환식(f-32)을 연산하여 데이터(DT0)로부터 데이터(DT13_e)를 생성한다. 여기서는 데이터(DT0)는 그대로 데이터(DT13_e)로서 사용된다.
- [0510] $Rem3 = R0 \dots$ (f-30)
- [0511] $Gem3 = G0 \dots$ (f-31)
- [0512] $Bem3 = B0 \dots$ (f-32)
- [0513] 필터 회로(422)는 데이터(DT0)를 흑색 표시 데이터로 변환함으로써 데이터(DT13_r)를 생성한다. 그러므로 필터 회로(422)는 아래의 식(f-33) 내지 식(f-35)을 연산한다.
- [0514] $Rrf3 = 0 \dots$ (f-33)
- [0515] $Grf3 = 0 \dots$ (f-34)
- [0516] $Brf3 = 0 \dots$ (f-35)
- [0517] 데이터(DT13_r)의 RGB 데이터를 모두 "0"으로 하였지만 이에 한정되지 않는다. 데이터(DT13_r)는 서브 화소(12R), 서브 화소(12G), 서브 화소(12B)의 흑색 표시를 가능하게 하는 데이터라면 좋다.
- [0518] (단계(ST74))
- [0519] 필터 회로(422)는 데이터(DT13_e), 데이터(DT13_r)를 화상 처리 회로(420)로 송신한다. 필터 회로(422)는 단계(ST70) 내지 단계(ST74)의 주기를 화소의 개수와 같은 횟수 반복함으로써 1프레임의 데이터(DT13_e), 데이터(DT13_r)를 생성한다.

- [0520] 화상 처리 회로(420)는 수신한 데이터(DT13_e), 데이터(DT13_r)를 처리하여 데이터(DT14_e[Rem4, Gem4, Bem4]), 데이터(DT14_r[Rrf4, Grf4, Brf4])를 생성한다. 표시 컨트롤러(410)는 데이터(DT14_e), 데이터(DT14_r)를 소스 드라이버(123E), 소스 드라이버(123R)로 각각 송신한다.
- [0521] 소스 드라이버(123E)는 화상 데이터(DT14_e[Rem4, Gem4, Bem4])를 처리하여 소스선(SL2_R), 소스선(SL2_G), 소스선(SL2_B)에 기록하는 데이터 신호를 생성한다. 소스 드라이버(123R)는 데이터(DT14_r[Rrf4, Grf4, Brf4])를 처리하여 소스선(SL1_R), 소스선(SL1_G), 소스선(SL1_B)에 기록하는 데이터 신호를 생성한다.
- [0522] 도 23을 참조하여 동작예 3의 구체적인 사항을 설명한다. 이하와 같이 파라미터를 설정한다.
- [0523] $Crg1=Cgb1=Cbr1=-15$
- [0524] $Crg2=Cgb2=Cbr2=15$
- [0525] (기간(T0 내지 T2))
- [0526] 필터 회로(422)는 데이터(DT0[8'd255, 8'd255, 8'd50])를 수신한다. 단계(ST71)는 거짓이므로 필터 회로(422)는 단계(ST73)를 실행하여 데이터(DT13_r[8'd0, 8'd0, 8'd0]), 데이터(DT13_e[8'd255, 8'd255, 8'd50])를 생성한다. 생성된 데이터(DT13_r), 데이터(DT13_e)는 화상 처리 회로(420)로 송신된다.
- [0527] (기간(T2 내지 T4))
- [0528] 필터 회로(422)는 데이터(DT0[8'd50, 8'd50, 8'd255])를 수신한다. 단계(ST71)는 거짓이므로 필터 회로(422)는 단계(ST73)를 실행하여 데이터(DT13_r[8'd0, 8'd0, 8'd0]), 데이터(DT13_e[8'd50, 8'd50, 8'd255])를 생성한다. 생성된 데이터(DT13_r), 데이터(DT13_e)는 화상 처리 회로(420)로 송신된다.
- [0529] (기간(T4 내지 T6))
- [0530] 필터 회로(422)는 데이터(DT0[8'd105, 8'd110, 8'd100])를 수신한다. 단계(ST71)는 참이므로 필터 회로(422)는 단계(ST72)를 실행하여 데이터(DT13_r[8'd105, 8'd110, 8'd100]), 데이터(DT13_e[8'd0, 8'd0, 8'd0])를 생성한다. 생성된 데이터(DT13_r), 데이터(DT13_e)는 화상 처리 회로(420)로 송신된다.
- [0531] <필터 회로(422)의 동작예 4>
- [0532] 도 24를 참조하여 TXT 모드에서의 필터 회로(422)의 다른 동작예를 설명한다. 도 24에 나타낸 동작 흐름은 도 22의 동작 흐름의 변형예이고, 단계(ST75)가 추가되어 있다. 단계(ST71)와 단계(ST75)에 의하여 데이터(DT0)가 컬러 데이터인지 여부가 판정된다.
- [0533] (단계(ST75))
- [0534] 단계(ST71)가 참인 경우, 단계(ST75)는 실행된다. 단계(ST75)는 동작예 2의 단계(ST65)(도 19 참조)와 같은 단계이다. 필터 회로(422)는 아래의 식(f-36) 내지 식(f-38)의 비교 연산을 수행한다.
- [0535] $R0 \geq Cr3 \dots (f-36)$
- [0536] $G0 \geq Cg3 \dots (f-37)$
- [0537] $B0 \geq Cb3 \dots (f-38)$
- [0538] 동작예 4에서는 식(f-21) 내지 식(f-23) 및 식(f-36) 내지 식(f-38)이 모두 참인 경우, 단계(ST72)가 실행되고, 그 외의 경우에는 단계(ST73)가 실행된다.
- [0539] 도 25를 참조하여 동작예 4의 구체적인 사항을 설명한다. 이하와 같이 파라미터를 설정한다.
- [0540] $Crg1=Cgb1=Cbr1=-15$
- [0541] $Crg2=Cgb2=Cbr2=15$
- [0542] $Cr3=Cg3=Cb3=200$
- [0543] (기간(T0 내지 T2))
- [0544] 필터 회로(422)는 데이터(DT0[8'd255, 8'd255, 8'd50])를 수신한다. 단계(ST71)는 거짓이므로 필터 회로(422)는 단계(ST73)를 실행하여 데이터(DT13_r[8'd0, 8'd0, 8'd0]), 데이터(DT13_e[8'd255, 8'd255, 8'd50])를 생

성한다. 생성된 데이터(DT13_r), 데이터(DT13_e)는 화상 처리 회로(420)로 송신된다.

[0545] (기간(T2 내지 T4))

필터 회로(422)는 데이터(DT0[8'd50, 8'd50, 8'd255])를 수신한다. 단계(ST71)는 거짓이므로 필터 회로(422)는 단계(ST73)를 실행하여 데이터(DT13_r[8'd0, 8'd0, 8'd0]), 데이터(DT13_e[8'd50, 8'd50, 8'd255])를 생성한다. 생성된 데이터(DT13_r), 데이터(DT13_e)는 화상 처리 회로(420)로 송신된다.

[0547] (기간(T4 내지 T6))

필터 회로(422)는 데이터(DT0[8'd105, 8'd110, 8'd100])를 수신한다. 단계(ST71)는 참이고 단계(ST75)는 거짓이므로 필터 회로(422)는 단계(ST73)를 실행하여 데이터(DT13_r[8'd0, 8'd0, 8'd0]), 데이터(DT13_e[8'd105, 8'd110, 8'd100])를 생성한다. 생성된 데이터(DT13_r), 데이터(DT13_e)는 화상 처리 회로(420)로 송신된다.

[0549] (기간(T6 내지 T8))

필터 회로(422)는 데이터(DT0[8'd245, 8'd255, 8'd240])를 수신한다. 단계(ST71)는 참이고 단계(ST75)는 참이므로 필터 회로(422)는 단계(ST72)를 실행하여 데이터(DT13_r[8'd245, 8'd255, 8'd240]), 데이터(DT13_e[8'd0, 8'd0, 8'd0])를 생성한다. 생성된 데이터(DT13_r), 데이터(DT13_e)는 화상 처리 회로(420)로 송신된다.

[0551] <<HY 모드>>

HY 모드에서는 광 센서(195)에서 취득한 데이터(예를 들어 환경광의 조도, 색 온도), 및 사용자의 조작에 기초한 인터럽트 요구에 따라 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)의 휙도가 변경된다. 광 센서(195)에서 취득된 데이터, 인터럽트 요구에 기초하여 조광 처리의 파라미터가 설정되고, 화상 처리 회로(420)는 설정된 파라미터를 사용하여 데이터(DT13_e)의 조광 처리를 수행한다.

[0553] (1)밝은 환경(예를 들어 날씨가 맑을 때의 낮의 옥외)에서 표시 모드는 화소 어레이(116E)의 EL 소자(EE1)를 비발광으로 하여 화소 어레이(116R)만으로 표시를 수행한다. (2)어두운 환경(예를 들어 야간의 옥외, 조명이 없는 옥내 등), 즉, 화소 어레이(116R)가 표시를 수행할 수 없는 환경에서는 화소 어레이(116E)만으로 표시를 수행한다. (3)환경광의 조도가 낮은 환경(예를 들어 조명 기구로 조명된 옥내, 날씨가 흐릴 때의 옥외 등), LC 소자(RE1)의 반사광만으로는 양호한 표시 품질을 얻을 수 없을 것 같은 환경에서는 EL 소자(EE1)를 발광시켜 화소 어레이(116R)와 화소 어레이(116E)로 표시를 수행한다.

[0554] 상술한 바와 같이 HY 모드에서는 사용 환경의 밝기에 따라 서브 화소(13R), 서브 화소(13G), 서브 화소(13B)의 휙도를 조절할 수 있으므로 ER 표시 시스템(401)의 표시 품질의 향상과 소비전력의 저감을 도모할 수 있다. 또한 ER 표시 시스템(401)에서는 TXT 모드, HY 모드 둘 다 IDS 구동이 가능하고, IDS 구동에 의하여 소비전력의 저감을 도모할 수 있다.

[0555] 본 실시형태의 ER 표시 시스템에서는 호스트 장치는 EL용과 LC용의 2종류의 화상 데이터를 생성하지 않아도 된다. 따라서, 호스트 장치가 표시 컨트롤러로 화상 데이터를 송신할 때의 부하가 저감되므로 ER 표시 시스템의 동작 불량을 저감할 수 있다.

[0556] (실시형태 3)

[0557] 상술한 실시형태의 표시 시스템에 터치 센서를 제공할 수 있다. 본 실시형태에서는 터치 센서가 제공된 표시 시스템에 대하여 설명한다.

[0558] <<ER 표시 시스템(103)>>

[0559] 도 26에서는 ER 표시 시스템(101)을 바탕으로 한 터치 센서가 제공된 ER 표시 시스템(103)의 구성예를 도시하였다. ER 표시 시스템(103)은 ER 패널(115), 터치 센서(130), 표시 컨트롤러(143), 애플리케이션 프로세서(190), 메모리 장치(191), 센서부(193)를 가진다.

[0560] 표시 컨트롤러(143)는 화상 처리부(152), 타이밍 컨트롤러(155), 메모리 장치(156E), 메모리 장치(156R), 터치 센서 컨트롤러(159)를 가진다. 터치 센서 컨트롤러(159)에는 애플리케이션 프로세서로부터 클록 신호, 동기 신호 등의 신호가 송신된다. 터치 센서 컨트롤러(159)는 터치 센서(130)를 구동하기 위한 타이밍 신호를 생성한다.

[0561] 애플리케이션 프로세서(190)는 터치 센서(130)에서 검출된 위치 정보 등이 반영된 화상 데이터를 생성한다.

- [0562] 터치 센서(130)의 구조는 아웃셀형(외장형)과 내장형으로 크게 나누어진다. 내장형 터치 센서의 구조로서는 예를 들어 온셀형과 인셀형이 있다. 도 27의 (A)는 터치 센서(130)를 인셀형 터치 센서로 구성한 예이고, 기판(311)의 LC층(313) 측에 센서 어레이(341)가 제공된다. 도 27의 (B)는 터치 센서(130)를 온셀형 터치 센서로 구성한 예이고, 기판(311)의 광을 추출하는 측에 센서 어레이(341)가 제공된다. 센서 어레이(341)는 광(301) 내지 광(303)을 차광하지 않는 구조인 것이 바람직하다.
- [0563] 도 27의 (C)에 터치 센서(130)의 구성예를 도시하였다. 도 27의 (C)에 도시된 터치 센서(130)는 상호 용량형 터치 센서이고, 센서 어레이(341), 터치 센서 드라이버(342)를 가진다. 센서 어레이(341)는 복수의 드라이브선(DRL), 복수의 센스선(SNL)을 가진다. 하나의 드라이브선(DRL)과 하나의 센스선(SNL) 사이에 용량(CT)이 형성된다. 터치 센서 드라이버(342)는 드라이브선(DRL)을 구동시키는 동안 센스선(SNL)의 신호를 검출한다. 센스선(SNL)의 신호는 용량(CT)의 용량값의 변화량에 대한 정보를 가진다. 센스선(SNL)의 신호를 해석함으로써 터치가 있는지의 여부, 터치 위치 등의 정보를 얻을 수 있다.
- [0564] 도 28의 (A)에서는 아웃셀형 터치 센서와 ER 패널(115)을 조합한 예를 도시하였다. 도 28의 (A)의 예에서는 ER 패널(115)의 기판(311) 측(광을 추출하는 측)에 광학식 터치 센서(133)가 제공되고, 기판(312) 측에 전자기 유도 방식 터치 센서(135)가 제공된다.
- [0565] 광학식 터치 센서(133)는 적외선(133ir)을 발하는 적외 LED와 적외선(133ir)을 검지하는 수광 소자(예를 들어 이미지 센서)를 구비한다. 수광 소자의 신호를 검지함으로써 손가락(137)으로 적외선(133ir)이 차단된 위치를 검출한다(도 28의 (B) 참조).
- [0566] 전자기 유도 방식 터치 센서(135)는 화소 어레이(116)와 중첩되는 영역에 센서 코일(135a)을 가진다. 위치의 입력은 전자 펜(138)으로 수행한다. 전자 펜(138)과 센서 코일(135a) 사이에서 발생하는 자속(135m)에 의하여 센서 코일(135a)의 유도 전류가 변화한다. 이 변화량을 검지함으로써 전자 펜(138)의 위치, 필압 등을 검출할 수 있다(도 28의 (C) 참조).
- [0567] 여기서는 터치 센서로서 상호 용량형 터치 센서, 광학식 터치 센서, 및 전자기 유도 방식 터치 센서를 예로 들었지만 이에 한정되지 않는다. 저항막 방식 터치 센서, 표면 탕성과 방식 터치 센서 등의 터치 센서이어도 좋다. 1종류 또는 복수 종류의 터치 센서를 표시 시스템에 제공할 수 있다.
- [0568] <<ER 표시 시스템(403)>>
- [0569] 도 29에서는 터치 센서를 가지는 ER 표시 시스템의 일례를 도시하였다. 도 29에 도시된 ER 표시 시스템(403)은 ER 표시 시스템(400)의 변형예이고, 표시 컨트롤러(410) 대신에 표시 컨트롤러(412)를 구비하고, 추가로 터치 센서(130)가 제공된다.
- [0570] 표시 컨트롤러(412)는 터치 센서 컨트롤러(427), IDS 컨트롤러(428)를 가진다. 터치 센서 컨트롤러(427)는 터치 센서(130)를 제어하기 위한 타이밍 신호를 생성한다. 애플리케이션 프로세서(190)는 터치 센서(130)에서 검출된 위치 정보 등이 반영된 화상 데이터를 생성한다.
- [0571] IDS 컨트롤러(428)는 신호(ids)를 생성한다. 예를 들어 IDS 컨트롤러(428)를 뉴럴 네트워크(NN)로 구축하고, IDS 컨트롤러(428)로 IDS 구동의 개시 및 종료의 타이밍을 예측하여도 좋다. 학습 기능을 가지는 IDS 컨트롤러(428)를 구비함으로써 IDS 구동과 통상 동작의 전환을 효율적으로 수행할 수 있으므로 ER 표시 시스템(403) 전체의 소비전력 저감의 효율화를 도모할 수 있다.
- [0572] IDS 컨트롤러(428)의 학습 데이터로서 터치 센서(130)의 출력 데이터, 메모리 장치(426R), 메모리 장치(426E)의 소비 전류, 애플리케이션 프로세서(190)의 출력 데이터(실행 중인 애플리케이션의 속성 등)가 사용된다. IDS 컨트롤러(428)는 이를 데이터를 사용하여 ER 패널(110)의 최적의 리프레시 레이트를 학습한다.
- [0573] (실시형태 4)
- [0574] <<전자 기기>>
- [0575] 본 실시형태에서는 실시형태 1 내지 실시형태 3에 따른 표시 시스템을 구비하는 전자 기기에 대하여 설명한다.
- [0576] 도 30의 (A)에서는 태블릿형 정보 단말기의 구성예를 도시하였다. 도 30의 (A)에 도시된 정보 단말기(3010)는 하우징(3011), 표시부(3012), 광 센서(3013), 카메라(3015), 조작 버튼(3016)을 가진다. 정보 단말기(3010)의 기능으로서는 음성 통화, 카메라(3015)를 이용한 비디오 통화, 전자 메일, 수첩, 인터넷 접속, 음악 재생 등이

있다.

[0577] 표시부(3012)는 터치 센서가 제공된 표시 시스템으로 구성된다. 정보 단말기(3010)의 화면을 스타일러스 펜(3017)(또는 전자 펜), 손가락 등으로 터치하여 조작함으로써 정보 단말기(3010)를 조작할 수 있다. 광 센서(3013)에서 검지된 환경광의 데이터에 기초하여 표시부(3012)의 밝기, 색조 등을 변경할 수 있다. 이하에 예시 되는 전자 기기의 표시부도 표시부(3012)와 같은 기능을 가진다.

[0578] 정보 단말기(3010)에 전자 교과서의 데이터를 기억시킴으로써 디지털 교과서 리더로서 사용할 수 있다.

[0579] 도 30의 (B)에서는 PC(페스널 컴퓨터)의 구성예를 도시하였다. 도 30의 (B)에 도시된 PC(3030)는 하우징(3031), 표시부(3032), 광 센서(3034), 카메라(3035), 키보드(3036)를 가진다. 키보드(3036)는 하우징(3031)으로부터 탈착할 수 있는 구조이다. 하우징(3031)에 키보드(3036)를 장착한 상태에서는 PC(3030)는 노트북형 PC로서 사용할 수 있다. 하우징(3031)으로부터 키보드(3036)를 탈착한 상태에서는 PC(3030)는 태블릿형 PC로서 사용할 수 있다.

[0580] PC(3030)에 전자 교과서의 데이터를 기억시킴으로써 디지털 교과서 리더로서 사용할 수 있다.

[0581] 도 30의 (C)에서는 스마트폰의 구성예를 도시하였다. 도 30의 (C)에 도시된 스마트폰(3050)은 하우징(3051), 표시부(3052), 광 센서(3054), 마이크로폰(3056), 스피커(3057), 조작 버튼(3058)을 가진다. 하우징(3051)의 배면에는 카메라 등이 제공된다. 스마트폰(3050)은 정보 단말기(3010) 등과 같은 기능을 가진다.

[0582] 도 30의 (D)에서는 웨어러블 정보 단말기의 구성예를 도시하였다. 도 30의 (D)에 도시된 정보 단말기(3070)는 하우징(3071), 표시부(3072), 손목 밴드(3073), 광 센서(3074), 조작 버튼(3075), 용두(3076)를 가진다. 정보 단말기(3070)는 정보 단말기(3010) 등과 같은 기능을 가지고, 스마트 위치로서 사용할 수 있다.

[0583] 도 30의 (D)는 손목시계형 웨어러블 정보 단말기의 구성예를 도시한 것이다. 웨어러블 정보 단말기는 안경형, 고글형, 팔찌형, 암 밴드형, 목걸이형 등 다양한 형태가 있다.

[0584] 도 31에서는 디지털 사이니지의 구성예를 도시하였다. 도 31에 도시된 디지털 사이니지(3100)는 하우징(3101), 표시부(3102), 스피커(3103), 광 센서(3104)를 가진다. 표시부(3102)에 실시형태 1의 ER 표시 시스템이 제공된다. 디지털 사이니지(3100)에 의하여, 예를 들어 역, 공항, 시설 등의 안내도 표시 시스템, 병원, 은행 등의 순서 안내 시스템을 제공할 수 있다.

[0585] 상술한 ER 표시 시스템은 TXT 모드를 지원하므로 전자 교과서를 수록한 정보 단말기(디지털 교과서 리더)에 적합하다. TXT 모드에서는 교과서의 텍스트가 환경광을 이용한 반사형 표시 패널에 표시되므로 사용자는 종이 매체의 교과서를 보는 것과 같은 감각으로 디지털 교과서 리더로 교과서를 볼 수 있고, 장시간 동안 화면을 봐도 쉽게 피곤해지지 않는다.

[0586] 또한 사용자는 컬러로 각종 주석(하이라이트 표시, 밑줄, 취소선, 프리 핸드의 선도 등)을 흑백 텍스트에 기입할 수 있으므로 본 디지털 교과서 리더에 의하여 종이 매체의 교과서와 같은 학습 환경을 얻을 수 있다. 주석의 표시는 반사형 표시 소자에 의한 흑색 표시와 발광형 표시 소자에 의한 컬러 표시의 하이브리드 표시로 수행된다. 따라서, 주석은 색재현성이 높은 발광형 소자만으로 표시할 수 있으므로 흑백 표시인 텍스트에 대하여 주석을 눈에 띄게 할 수 있다.

[0587] (실시형태 5)

[0588] 본 실시형태에서는 메모리 장치에 대하여 설명한다. 예를 들어 본 실시형태의 메모리 장치는 ER 표시 시스템의 메모리 장치에 적용된다.

[0589] 본 명세서 등에서는 데이터 유지부(예를 들어 메모리 셀)에 OS 트랜지스터가 제공되는 메모리 장치를 "OS 메모리"라고 부르기로 한다. 본 실시형태에서는 OS 메모리의 일례로서 "DOSRAM(등록 상표)" 및 "NOSRAM(등록 상표)"에 대하여 설명한다.

[0590] "DOSRAM"은 "Dynamic Oxide Semiconductor RAM"의 두문자이고, 1T(트랜지스터) 1C(용량)형 메모리 셀을 가지는 RAM을 가리킨다. "NOSRAM"은 "Nonvolatile Oxide Semiconductor RAM"의 두문자이고, 개인 셀형(2T형, 3T형) 메모리 셀을 가지는 RAM을 가리킨다.

[0591] <<DOSRAM(1400)>>

[0592] 이하, 도 32의 (A) 내지 (C)를 참조하여 DOSRAM에 대하여 설명한다.

- [0593] 도 32의 (A)에 도시된 DOSRAM(1400)은 컨트롤러(1405), 행 회로(1410), 열 회로(1415), MC-SA 어레이(1420)를 가진다. 행 회로(1410)는 디코더(1411), 워드선 드라이버(1412), 열 실렉터(1413), 센스 앤프 드라이버(1414)를 가진다. 열 회로(1415)는 글로벌 센스 앤프 어레이(1416), 입출력 회로(1417)를 가진다. 글로벌 센스 앤프 어레이(1416)는 복수의 글로벌 센스 앤프(1447)를 가진다. MC-SA 어레이(1420)는 메모리 셀 어레이(1422), 센스 앤프 어레이(1423), 글로벌 비트선(GBLL), 글로벌 비트선(GBLR)을 가진다.
- [0594] (MC-SA 어레이(1420))
- [0595] MC-SA 어레이(1420)는 메모리 셀 어레이(1422)를 센스 앤프 어레이(1423) 위에 적층한 적층 구조를 가진다. 글로벌 비트선(GBLL), 글로벌 비트선(GBLR)은 메모리 셀 어레이(1422) 위에 적층된다. DOSRAM(1400)에서는 비트선의 구조로서 로컬 비트선과 글로벌 비트선으로 계층화된 계층 비트선 구조가 채용되어 있다.
- [0596] 메모리 셀 어레이(1422)는 N개(N은 2 이상의 정수)의 로컬 메모리 셀 어레이($1425<0>$ 내지 $1425<N-1>$)를 가진다. 도 32의 (B)에 도시된 바와 같이 로컬 메모리 셀 어레이(1425)는 복수의 메모리 셀(1445), 복수의 워드선(WL), 복수의 비트선(BLL), 비트선(BLR)을 가진다. 도 32의 (B)의 예에서 로컬 메모리 셀 어레이(1425)의 구조는 오픈 비트선형이지만 폴디드 비트선형이어도 좋다.
- [0597] 도 32의 (C)에 도시된 메모리 셀(1445)은 OS 트랜지스터(M045), 용량 소자(C45)를 가진다. OS 트랜지스터(M045)는 용량 소자(C45)의 충방전을 제어하는 기능을 가진다. OS 트랜지스터(M045)의 게이트는 워드선(WL)에 전기적으로 접속되고, 백 게이트는 배선(BGL)에 전기적으로 접속되고, 제 1 단자는 비트선(BLL) 또는 비트선(BLR)에 전기적으로 접속되고, 제 2 단자는 용량 소자(C45)의 제 1 단자에 전기적으로 접속된다. 용량 소자(C45)의 제 2 단자는 배선(PCL)에 전기적으로 접속된다. 배선(PCL), 배선(BGL)은 전압을 공급하기 위한 전원선이다.
- [0598] 배선(BGL)의 전압에 의하여 OS 트랜지스터(M045)의 문턱 전압을 변경할 수 있다. 예를 들어 배선(BGL)의 전압은 고정 전압(예를 들어 음의 정전압)이어도 좋고, DOSRAM(1400)의 동작에 따라 배선(BGL)의 전압을 변화시켜도 좋다.
- [0599] OS 트랜지스터(M045)의 백 게이트를 OS 트랜지스터(M045)의 게이트, 소스, 또는 드레인에 전기적으로 접속하여도 좋다. 또는 OS 트랜지스터(M045)에 백 게이트를 제공하지 않아도 된다.
- [0600] 센스 앤프 어레이(1423)는 N개의 로컬 센스 앤프 어레이($1426<0>$ 내지 $1426<N-1>$)를 가진다. 로컬 센스 앤프 어레이(1426)는 하나의 스위치 어레이(1444), 복수의 센스 앤프(1446)를 가진다. 센스 앤프(1446)에는 비트선쌍이 전기적으로 접속된다. 센스 앤프(1446)는 비트선쌍을 프리차지하는 기능, 비트선쌍의 전압차를 증폭시키는 기능, 이 전압차를 유지하는 기능을 가진다. 스위치 어레이(1444)는 비트선쌍을 선택하고, 선택한 비트선쌍과 글로벌 비트선쌍 사이를 도통 상태로 하는 기능을 가진다.
- [0601] 여기서 비트선쌍이란 센스 앤프에 의하여 동시에 비교되는 2개의 비트선을 가리킨다. 글로벌 비트선쌍이란 글로벌 센스 앤프에 의하여 동시에 비교되는 2개의 글로벌 비트선을 가리킨다. 비트선쌍을 한 쌍의 비트선이라고 부를 수 있고, 글로벌 비트선쌍을 한 쌍의 글로벌 비트선이라고 부를 수 있다. 여기서는 비트선(BLL)과 비트선(BLR)이 하나의 비트선쌍을 이룬다. 글로벌 비트선(GBLL)과 글로벌 비트선(GBLR)이 하나의 글로벌 비트선쌍을 이룬다. 이하에서는 비트선쌍(BLL,BLR), 글로벌 비트선쌍(GBLL,GBLR)이라고도 표기한다.
- [0602] (컨트롤러(1405))
- [0603] 컨트롤러(1405)는 DOSRAM(1400)의 동작 전반을 제어하는 기능을 가진다. 컨트롤러(1405)는 외부로부터 입력되는 명령 신호를 논리 연산하여 동작 모드를 결정하는 기능, 결정한 동작 모드가 실행되도록 행 회로(1410), 열 회로(1415)의 제어 신호를 생성하는 기능, 외부로부터 입력되는 어드레스 신호를 유지하는 기능, 내부 어드레스 신호를 생성하는 기능을 가진다.
- [0604] (행 회로(1410))
- [0605] 행 회로(1410)는 MC-SA 어레이(1420)를 구동시키는 기능을 가진다. 디코더(1411)는 어드레스 신호를 디코딩하는 기능을 가진다. 워드선 드라이버(1412)는 액세스 대상의 행의 워드선(WL)을 선택하는 선택 신호를 생성한다.
- [0606] 열 실렉터(1413), 센스 앤프 드라이버(1414)는 센스 앤프 어레이(1423)를 구동시키기 위한 회로이다. 열 실렉터(1413)는 액세스 대상의 열의 비트선을 선택하기 위한 선택 신호를 생성하는 기능을 가진다. 열 실렉터

(1413)의 선택 신호에 의하여 각 로컬 센스 앤프 어레이(1426)의 스위치 어레이(1444)가 제어된다. 센스 앤프 드라이버(1414)의 제어 신호에 의하여 복수의 로컬 센스 앤프 어레이(1426)는 독립적으로 구동된다.

[0607] (열 회로(1415))

[0608] 열 회로(1415)는 데이터 신호(WDA[31:0])의 입력을 제어하는 기능, 데이터 신호(RDA[31:0])의 출력을 제어하는 기능을 가진다. 데이터 신호(WDA[31:0])는 기록 데이터 신호이고, 데이터 신호(RDA[31:0])는 판독 데이터 신호이다.

[0609] 글로벌 센스 앤프(1447)는 글로벌 비트선쌍(GBLL, GBLR)에 전기적으로 접속된다. 글로벌 센스 앤프(1447)는 글로벌 비트선쌍(GBLL, GBLR) 간의 전압차를 증폭시키는 기능, 이 전압차를 유지하는 기능을 가진다. 글로벌 비트선쌍(GBLL, GBLR)에 대한 데이터의 기록 및 판독은 입출력 회로(1417)에 의하여 수행된다.

[0610] DOSRAM(1400)의 기록 동작의 개요를 설명한다. 입출력 회로(1417)에 의하여 데이터가 글로벌 비트선쌍에 기록된다. 글로벌 비트선쌍의 데이터는 글로벌 센스 앤프 어레이(1416)에 의하여 유지된다. 어드레스 신호가 지정하는 로컬 센스 앤프 어레이(1426)의 스위치 어레이(1444)에 의하여 글로벌 비트선쌍의 데이터가 대상의 열의 비트선쌍에 기록된다. 로컬 센스 앤프 어레이(1426)는 기록된 데이터를 증폭시켜 유지한다. 지정된 로컬 메모리 셀 어레이(1425)에서, 행 회로(1410)에 의하여 대상의 행의 워드선(WL)이 선택되고, 선택된 행의 메모리 셀(1445)에 로컬 센스 앤프 어레이(1426)의 유지 데이터가 기록된다.

[0611] DOSRAM(1400)의 판독 동작의 개요를 설명한다. 어드레스 신호에 의하여 로컬 메모리 셀 어레이(1425) 중의 1행이 지정된다. 지정된 로컬 메모리 셀 어레이(1425)에서 대상의 행의 워드선(WL)이 선택 상태가 되어 메모리 셀(1445)의 데이터가 비트선에 기록된다. 로컬 센스 앤프 어레이(1426)에 의하여 각 열의 비트선쌍의 전압차가 데이터로서 검출되고 또한 유지된다. 스위치 어레이(1444)에 의하여 로컬 센스 앤프 어레이(1426)의 유지 데이터 중, 어드레스 신호가 지정하는 열의 데이터가 글로벌 비트선쌍에 기록된다. 글로벌 센스 앤프 어레이(1416)는 글로벌 비트선쌍의 데이터를 검출하고 유지한다. 글로벌 센스 앤프 어레이(1416)의 유지 데이터는 입출력 회로(1417)에 출력된다. 이상으로 판독 동작이 완료된다.

[0612] 용량 소자(C45)의 충방전에 의하여 데이터를 재기록하므로 DOSRAM(1400)은 원리적으로는 재기록 횟수에 제약이 없고, 또한 낮은 에너지로 데이터의 기록 및 판독이 가능하다. 또한 메모리 셀(1445)의 회로 구성이 단순하므로 대용량화가 용이하다. 따라서, DOSRAM(1400)은 대용량 데이터를 높은 빈도로 재기록하는 메모리 장치, 예를 들어 화상 처리에 이용되는 프레임 메모리에 적합하다.

[0613] OS 트랜지스터(M045)는 OS 트랜지스터이다. OS 트랜지스터는 오프 전류가 매우 작기 때문에 용량 소자(C45)로부터 전하가 누설되는 것을 억제할 수 있으므로 DOSRAM(1400)은 유지 시간이 DRAM에 비하여 매우 길어 리프레시 레이트를 저감할 수 있다. 따라서, DOSRAM(1400)은 리프레시 동작에 필요한 전력을 저감할 수 있다.

[0614] MC-SA 어레이(1420)를 적층 구조로 함으로써, 비트선의 길이를 로컬 센스 앤프 어레이(1426)의 길이와 같은 정도로 짧게 할 수 있다. 비트선을 짧게 함으로써 비트선 용량이 작아져 메모리 셀(1445)의 유지 용량을 저감할 수 있다. 또한 로컬 센스 앤프 어레이(1426)에 스위치 어레이(1444)를 제공함으로써 긴 비트선의 개수를 줄일 수 있다. 상술한 이유에 의하여 DOSRAM(1400)의 접속 시의 구동으로 인한 부하가 저감된다.

[0615] 상술한 바와 같이 DOSRAM(1400)을 표시 컨트롤러의 프레임 메모리 또는 애플리케이션 프로세서의 메인 메모리로서 사용함으로써 ER 표시 시스템의 소비전력을 저감할 수 있다.

[0616] <<NO SRAM>>

[0617] 도 33, 도 34의 (A) 내지 (D), 도 35의 (A), 도 35의 (B)를 참조하여 NOSRAM에 대하여 설명한다. 여기서는 하나의 메모리 셀로 멀티 레벨 데이터를 기억하는 멀티 레벨 NOSRAM에 대하여 설명한다.

[0618] 도 33에 도시된 NOSRAM(1600)은 메모리 셀 어레이(1610), 컨트롤러(1640), 행 드라이버(1650), 열 드라이버(1660), 출력 드라이버(1670)를 가진다.

[0619] 메모리 셀 어레이(1610)는 복수의 메모리 셀(1611), 복수의 워드선(WWL), 워드선(RWL), 비트선(BL), 및 소스선(SL)을 가진다. 워드선(WWL)은 기록 워드선이고, 워드선(RWL)은 판독 워드선이다. NOSRAM(1600)에서는 하나의 메모리 셀(1611)에서 3비트(8진)의 데이터를 기억한다.

[0620] 컨트롤러(1640)는 NOSRAM(1600) 전체를 통괄적으로 제어하고, 데이터(WDA[31:0])의 기록, 데이터(RDA[31:0])의 판독을 수행한다. 컨트롤러(1640)는 외부로부터의 명령 신호(예를 들어 칩 인에이블 신호, 기록 인에이블 신호

등)를 처리하여 행 드라이버(1650), 열 드라이버(1660), 및 출력 드라이버(1670)의 제어 신호를 생성한다.

[0621] 행 드라이버(1650)는 접속하는 행을 선택하는 기능을 가진다. 행 드라이버(1650)는 행 디코더(1651) 및 워드선 드라이버(1652)를 가진다.

[0622] 열 드라이버(1660)는 소스선(SL) 및 비트선(BL)을 구동시킨다. 열 드라이버(1660)는 열 디코더(1661), 기록 드라이버(1662), DAC(디지털-아날로그 변환 회로)(1663)를 가진다.

[0623] DAC(1663)는 3비트의 디지털 데이터를 아날로그 전압으로 변환한다. DAC(1663)는 32비트의 데이터(WDA[31:0])를 3비트마다 아날로그 전압으로 변환한다.

[0624] 기록 드라이버(1662)는 소스선(SL)을 프리차지하는 기능, 소스선(SL)을 전기적으로 부유 상태로 하는 기능, 소스선(SL)을 선택하는 기능, 선택된 소스선(SL)에 DAC(1663)에서 생성한 기록 전압을 입력하는 기능, 비트선(BL)을 프리차지하는 기능, 비트선(BL)을 전기적으로 부유 상태로 하는 기능 등을 가진다.

[0625] 출력 드라이버(1670)는 실렉터(1671), ADC(아날로그-디지털 변환 회로)(1672), 출력 버퍼(1673)를 가진다. 실렉터(1671)는 접속하는 소스선(SL)을 선택하고, 선택된 소스선(SL)의 전압을 ADC(1672)로 송신한다. ADC(1672)는 아날로그 전압을 3비트의 디지털 데이터로 변환하는 기능을 가진다. 소스선(SL)의 전압은 ADC(1672)에서 3비트의 데이터로 변환되고, 출력 버퍼(1673)는 ADC(1672)로부터 출력되는 데이터를 유지한다.

<메모리 셀>

[0627] 도 34의 (A)는 메모리 셀(1611)의 구성예를 도시한 회로도이다. 메모리 셀(1611)은 2T형 게인 셀이고, 워드선 (WWL), 워드선(RWL), 비트선(BL), 소스선(SL), 배선(BGL)에 전기적으로 접속된다. 메모리 셀(1611)은 노드 (SN), OS 트랜지스터(M061), 트랜지스터(MP61), 용량 소자(C61)를 가진다. OS 트랜지스터(M061)는 기록 트랜지스터이다. 트랜지스터(MP61)는 판독 트랜지스터이고, 예를 들어 p채널형 Si 트랜지스터로 구성된다. 용량 소자(C61)는 노드(SN)의 전압을 유지하기 위한 유지 용량이다. 노드(SN)는 데이터의 유지 노드이고, 여기서는 트랜지스터(MP61)의 게이트에 상당한다.

[0628] 메모리 셀(1611)의 기록 트랜지스터가 OS 트랜지스터(M061)로 구성되므로 NOSRAM(1600)은 장시간에 걸쳐 데이터를 유지할 수 있다.

[0629] 도 34의 (B) 내지 (D)에서는 메모리 셀의 다른 구성예를 도시하였다. 도 34의 (B)에 도시된 메모리 셀(1612)은 메모리 셀(1611)의 변형예이고, 판독 트랜지스터를 n채널형 트랜지스터(MN61)로 변경한 것이다. 트랜지스터(MN61)는 OS 트랜지스터이어도 좋고, Si 트랜지스터이어도 좋다.

[0630] 메모리 셀(1611), 메모리 셀(1612)에서 OS 트랜지스터(M061)는 백 게이트가 없는 OS 트랜지스터이어도 좋다.

[0631] 도 34의 (C)에 도시된 메모리 셀(1613)은 3T형 게인 셀이고, 워드선(WWL), 워드선(RWL), 비트선(BL), 소스선 (SL), 배선(BGL), 배선(PCL)에 전기적으로 접속된다. 메모리 셀(1613)은 노드(SN), OS 트랜지스터(M062), 트랜지스터(MP62), 트랜지스터(MP63), 용량 소자(C62)를 가진다. OS 트랜지스터(M062)는 기록 트랜지스터이다. 트랜지스터(MP62)는 판독 트랜지스터이고, 트랜지스터(MP63)는 선택 트랜지스터이다. 트랜지스터(MP62), 트랜지스터(MP63)는 Si 트랜지스터이다.

[0632] 도 34의 (D)에 도시된 메모리 셀(1614)은 메모리 셀(1613)의 변형예이고, 판독 트랜지스터 및 선택 트랜지스터를 n채널형 트랜지스터(MN62), n채널형 트랜지스터(MN63)로 변경한 것이다. 트랜지스터(MN62), 트랜지스터(MN63)는 OS 트랜지스터이어도 좋고, Si 트랜지스터이어도 좋다.

[0633] 메모리 셀(1611) 내지 메모리 셀(1614)에 제공되는 OS 트랜지스터는 백 게이트가 없는 트랜지스터이어도 좋고, 백 게이트가 있는 트랜지스터이어도 좋다.

<기록 동작>

[0635] 도 35의 (A)는 NOSRAM(1600)의 기록 동작예를 나타낸 타이밍 차트이다. t1, t2 등은 시각을 나타낸다.

[0636] 대기 상태에서는 워드선(RWL)은 높은 레벨("H")이고, 워드선(WWL)은 소스선(SL), 비트선(BL)은 낮은 레벨("L")이다. 따라서, 비선택 상태의 메모리 셀(1611)에서는 OS 트랜지스터(M061) 및 트랜지스터(MP61)가 오프 상태이고, 노드(SN)는 전기적으로 부유 상태이다.

[0637] t1에서, 행 드라이버(1650)에 의하여 워드선(WWL)을 "H"로 하고 워드선(RWL)을 "L"로 하여, OS 트랜지스터 (M061) 및 트랜지스터(MP61)를 온 상태로 한다. 열 드라이버(1660)에 의하여 비트선(BL) 및 소스선(SL)은 프리

차지된다. 여기서는 GND(접지 전위)로 프리차지된다.

[0638] t2에서, 열 드라이버(1660)에 의하여 비트선(BL)은 전기적으로 부유 상태가 된다. 소스선(SL)에는 기록 전압(Va0 내지 Va7)이 입력된다. 전압(Va0 내지 Va7)은 8진 데이터에 대응한다. 3d'000의 데이터를 메모리 셀(1611)에 기록하는 경우에는 기록 전압은 Va0이고, 3d'111의 데이터를 메모리 셀(1611)에 기록하는 경우에는 기록 전압은 Va7이다.

[0639] 소스선(SL)의 전압(기록 전압)은 트랜지스터(MP61)를 통하여 비트선(BL)에 입력되고, 비트선(BL)의 전압은 OS 트랜지스터(M061)를 통하여 노드(SN)에 입력된다.

[0640] 기록 전압(Va0 내지 Va7)보다 트랜지스터(MP61)의 문턱 전압(이하, VTP라고 부름)만큼 낮은 전압(Vb0 내지 Vb7)이 노드(SN)에 입력된다. 후술하는 바와 같이 트랜지스터(MP61)를 통하여 노드(SN)에 기록 전압을 입력함으로써 VTP에 의존하지 않는 전압을 노드(SN)로부터 판독할 수 있다. 그러므로 NOSRAM(1600)의 신뢰성을 향상시킬 수 있다.

[0641] t3에서, 워드선(WWL)을 "L"로 하여 OS 트랜지스터(M061)를 오프 상태로 한다. t4에서 워드선(RWL)을 "H"로 하여 메모리 셀(1611)을 비선택 상태로 한다. 워드선(RWL)을 "H"로 함으로써 노드(SN)의 전압은 상승한다.

<판독 동작>

[0643] 도 35의 (B)는 판독 동작의 일례를 나타낸 타이밍 차트이다. 판독 동작은 노드(SN)의 전압을 소스선(SL)에 기록하는 동작이다.

[0644] t5에서, 열 드라이버(1660)는 비트선(BL)을 GND로 프리차지하고, 소스선(SL)을 VHSL로 프리차지한다.

[0645] t6에서, 열 드라이버(1660)는 소스선(SL)을 전기적으로 부유 상태로 하고 행 드라이버(1650)는 워드선(RWL)을 "L"로 하여 트랜지스터(MP61)를 온 상태로 한다. 노드(SN)의 전압은 Vb0 내지 Vb7이 되어 트랜지스터(MP61)에는 드레인 전류가 흐른다. 드레인 전류에 의하여 소스선(SL)의 전압은 저하된다. 노드(SN)와 소스선(SL) 사이의 전압이 VTP가 되면 드레인 전류가 흐르지 않게 되어 노드(SN)의 전압의 저하는 정지한다. 이때, 소스선(SL)의 전압(Vrs0 내지 Vrs7)은 노드(SN)의 전압(Vb0 내지 Vb7)에 VTP를 가한 전압이 된다. 예를 들어 $Vrs0=Vb0+VTP=(Va0-VTP)+VTP=Va0$ 이 된다. 즉, 상술한 기록 동작을 수행함으로써 메모리 셀(1611)로부터 소스선(SL)에 판독된 전압(Vrs0 내지 Vrs7)은 트랜지스터(MP61)의 문턱 전압(VTP)의 영향을 받지 않는다.

[0646] t7에서, 행 드라이버(1650)에 의하여 워드선(RWL)을 "H"로 함으로써 메모리 셀(1611)은 유지 상태가 된다. t7 이후에 실렉터(1671)에 의하여 소스선(SL)과 ADC(1672)를 도통 상태로 하여 소스선(SL)의 전압을 ADC(1672)에 입력한다. ADC(1672)는 소스선(SL)의 전압(Vrs0 내지 Vrs7)을 3비트의 데이터로 변환한다. ADC(1672)는 4개의 소스선(SL)의 전압으로부터 생성한 3비트의 데이터를 통합하여 32비트의 데이터를 생성하고, 출력 버퍼(1673)에 출력한다. 출력 버퍼(1673)로부터 출력되는 32비트의 데이터가 RDA[31:0]이다.

[0647] 용량 소자(C61)의 충방전에 의하여 데이터를 재기록하므로 NOSRAM(1600)은 원리적으로는 재기록 횟수에 제약이 없고, 또한 저에너지로 데이터의 기록 및 판독이 가능하다. 또한 장시간에 걸쳐 데이터를 유지할 수 있으므로 리프레시 빈도를 저감할 수 있다. 따라서, NOSRAM(1600)은 대용량의 데이터를 높은 빈도로 재기록하는 장치, 예를 들어 화상 처리에 이용되는 프레임 메모리에 적합하다.

[0648] NOSRAM(1600)을 표시 컨트롤러의 프레임 메모리, 또는 애플리케이션 프로세서의 메인 메모리에 사용함으로써 ER 표시 시스템의 소비전력을 저감할 수 있다.

(실시형태 6)

[0650] 본 실시형태에서는 Si 트랜지스터와 OS 트랜지스터로 구성되는 반도체 장치에 대하여 설명한다. 여기서는 실시 형태 2의 NOSRAM(1600)을 예로 들어 이와 같은 반도체 장치의 구조에 대하여 설명한다.

<<NOSRAM의 단면 구조예>>

[0652] 도 36을 참조하여 NOSRAM(1600)의 구조에 대하여 설명한다. 도 36에서는 대표적으로 메모리 셀(1611)의 단면 구조예를 도시하였다. NOSRAM(1600)은 단결정 실리콘 웨이퍼(5500)와 층(LX1 내지 LX11)의 적층을 가진다. 층(LX1) 내지 층(LX11)에는 배선, 전극, 플러그 등이 제공된다.

[0653] 층(LX1)에는 트랜지스터(MP61) 등의 NOSRAM(1600)을 구성하는 Si 트랜지스터가 제공된다. Si 트랜지스터의 채널 형성 영역은 단결정 실리콘 웨이퍼(5500)에 제공된다.

- [0654] 층(LX8)에는 트랜지스터(M061) 등의 OS 트랜지스터가 제공된다. OS 트랜지스터의 백 게이트 전극은 층(LX7)에 제공된다. 여기서는 OS 트랜지스터의 구조는 후술하는 OS 트랜지스터(5004)(도 39의 (B) 참조)와 마찬가지이다.
- [0655] 층(LX9)에는 용량 소자(C61)가 제공된다. 용량 소자(C61)를 층(LX9)보다 아래의 층에 제공할 수 있다. 이와 같은 예를 도 37에서 도시하였다. 도 37에서는 용량 소자(C61)는 층(LX5)에 제공된다. 도 37에서는, 층(LX8)에 제공되는 OS 트랜지스터의 구조가 후술하는 OS 트랜지스터(5002)(도 38의 (B) 참조)와 마찬가지이다.
- [0656] 또한 도 36, 도 37은 NOSRAM(1600)의 단면 구조예를 설명하기 위한 단면도이고, NOSRAM(1600)을 특정한 절단선에서 다른 단면도는 아니다. 다음으로 도 38의 (A) 내지 도 39의 (B)를 참조하여 OS 트랜지스터의 구성예를 설명한다.
- [0657] <<OS 트랜지스터의 구성예 1>>
- [0658] 도 38의 (A)에서는 OS 트랜지스터의 구성예를 도시하였다. 도 38의 (A)에 도시된 OS 트랜지스터(5001)는 금속 산화물 트랜지스터이다. 도 38의 (A)에서, 왼쪽에 도시된 도면은 OS 트랜지스터(5001)의 채널 길이 방향의 단면도이고, 오른쪽에 도시된 도면은 OS 트랜지스터(5001)의 채널 폭 방향의 단면도이다.
- [0659] OS 트랜지스터(5001)는 절연 표면에 형성된다. 여기서는 절연층(5021) 위에 형성된다. OS 트랜지스터(5001)는 절연층(5028), 절연층(5029)으로 덮여 있다. OS 트랜지스터(5001)는 절연층(5022) 내지 절연층(5027), 절연층(5030) 내지 절연층(5032), 금속 산화물층(5011) 내지 금속 산화물층(5013), 도전층(5050) 내지 도전층(5054)을 가진다.
- [0660] 또한 도면에서 절연층, 금속 산화물층, 도전층 등은 단층이어도 좋고, 적층이어도 좋다. 이들의 제작에는 스퍼터링법, 분자선 에피택시법(MBE법), 펠스 레이저 어블레이션법(PLA법), CVD법, 원자층 퇴적법(ALD법) 등 각종 성막 방법을 사용할 수 있다. 또한 CVD법에는 플라스마 CVD법, 열 CVD법, 유기 금속 CVD법 등이 있다.
- [0661] 금속 산화물층(5011) 내지 금속 산화물층(5013)을 통틀어 산화물층(5010)이라고 부른다. 도 38의 (A)에 도시된 바와 같이, 산화물층(5010)은 금속 산화물층(5011), 금속 산화물층(5012), 금속 산화물층(5013)의 순서로 적층되어 있는 부분을 가진다. OS 트랜지스터(5001)가 온 상태일 때, 채널은 산화물층(5010)의 금속 산화물층(5012)에 주로 형성된다.
- [0662] OS 트랜지스터(5001)의 게이트 전극은 도전층(5050)으로 구성되고, 소스 전극 또는 드레인 전극으로서 기능하는 한 쌍의 전극은 도전층(5051), 도전층(5052)으로 구성된다. 도전층(5050) 내지 도전층(5052)은 각각 배리어층으로서 기능하는 절연층(5030) 내지 절연층(5032)으로 덮여 있다. 백 게이트 전극은 도전층(5053)과 도전층(5054)이 적층되어 구성된다. OS 트랜지스터(5001)는 백 게이트 전극을 가지지 않는 구조로 하여도 좋다. 후술하는 OS 트랜지스터(5002)도 마찬가지이다.
- [0663] 게이트(프런트 게이트) 측의 게이트 절연층은 절연층(5027)으로 구성되고, 백 게이트 측의 게이트 절연층은 절연층(5024) 내지 절연층(5026)이 적층되어 구성된다. 절연층(5028)은 층간 절연층이다. 절연층(5029)은 배리어층이다.
- [0664] 금속 산화물층(5013)은 금속 산화물층(5011), 금속 산화물층(5012), 도전층(5051), 도전층(5052)으로 이루어진 적층체를 던든다. 절연층(5027)은 금속 산화물층(5013)을 던든다. 도전층(5051), 도전층(5052)은 각각 금속 산화물층(5013), 절연층(5027)을 개재(介在)하여 도전층(5050)과 중첩되는 영역을 가진다.
- [0665] 도전층(5050) 내지 도전층(5054)에 사용되는 도전 재료에는 인 등 불순물 원소를 도핑한 다결정 실리콘으로 대표되는 반도체, 니켈 실리사이드 등의 실리사이드, 몰리브데늄, 타이타늄, 탄탈럼, 텉스텐, 알루미늄, 구리, 크로뮴, 네오디뮴, 스칸듐 등의 금속, 또는 상술한 금속을 성분으로 하는 금속 질화물(질화 탄탈럼, 질화 타이타늄, 질화 몰리브데늄, 질화 텉스텐) 등이 있다. 또한 인듐 주석 산화물, 산화 텉스텐을 포함하는 인듐 산화물, 산화 텉스텐을 포함하는 인듐 주석 산화물, 인듐 아연 산화물, 산화 타이타늄을 포함하는 인듐 산화물, 산화 타이타늄을 포함하는 인듐 주석 산화물, 인듐 아연 산화물, 산화 실리콘의 첨가된 인듐 주석 산화물 등의 도전성 재료를 사용할 수 있다.
- [0666] 예를 들어 도전층(5050)은 질화 탄탈럼 또는 텉스텐의 단층이다. 또는 도전층(5050)이 2층 구조 및 3층 구조인 경우, 다음과 같은 조합이 있다. 절연층(5027) 측의 층은 먼저 기재되는 도전체로 구성된다. (알루미늄, 타이타늄), (질화 타이타늄, 타이타늄), (질화 타이타늄, 텉스텐), (질화 탄탈럼, 텉스텐), (질화 텉스텐, 텉스텐), (타이타늄, 알루미늄, 타이타늄), (질화 타이타늄, 알루미늄, 타이타늄), (질화 타이타늄, 알루미늄, 질화 타이-

타늄).

[0667] 도전층(5051)과 도전층(5052)은 같은 층 구조를 가진다. 예를 들어 도전층(5051)이 단층인 경우, 알루미늄, 타이타늄, 크로뮴, 니켈, 구리, 이트륨, 지르코늄, 몰리브데넘, 은, 탄탈럼, 또는 텉스텐 등의 금속, 또는 이들을 주성분으로 하는 합금으로 구성하면 좋다. 도전층(5051)이 2층 구조 및 3층 구조인 경우, 다음과 같은 조합이 있다. 절연층(5027) 측의 층은 먼저 기재되는 도전체로 구성된다. (타이타늄, 알루미늄), (텅스텐, 알루미늄), (텅스텐, 구리), (구리-마그네슘-알루미늄 합금, 구리), (타이타늄, 구리), (타이타늄 또는 질화 타이타늄, 알루미늄 또는 구리, 타이타늄 또는 질화 타이타늄), (몰리브데넘 또는 질화 몰리브데넘, 알루미늄 또는 구리, 몰리브데넘 또는 질화 몰리브데넘).

[0668] 예를 들어 도전층(5053)은 수소에 대한 배리어성을 가지는 도전층(예를 들어 질화 탄탈럼층)으로 하고, 도전층(5054)은 도전층(5053)보다 도전율이 높은 도전층(예를 들어 텉스텐)으로 하는 것이 바람직하다. 이와 같은 구조로 함으로써 도전층(5053)과 도전층(5054)의 적층은 배선으로서의 기능과 산화물층(5010)으로의 수소의 확산을 억제하는 기능을 가진다.

[0669] 절연층(5021) 내지 절연층(5032)에 사용되는 절연 재료에는 질화 알루미늄, 산화 알루미늄, 질화산화 알루미늄, 산화질화 알루미늄, 산화 마그네슘, 질화 실리콘, 산화 실리콘, 질화산화 실리콘, 산화질화 실리콘, 산화 갈륨, 산화 저마늄, 산화 이트륨, 산화 지르코늄, 산화 란타늄, 산화 네오디뮴, 산화 하프늄, 산화 탄탈럼, 알루미늄 실리케이트 등이 있다. 절연층(5021) 내지 절연층(5032)은 이를 절연 재료로 이루어진 단층 또는 적층으로 구성된다. 절연층(5021) 내지 절연층(5032)을 구성하는 층은 복수의 절연 재료를 포함하여도 좋다.

[0670] 또한 본 명세서 등에서 산화질화물이란 산소의 함유량이 질소보다 많은 화합물이고, 질화산화물이란 질소의 함유량이 산소보다 많은 화합물을 가리킨다.

[0671] OS 트랜지스터(5001)에서, 산화물층(5010)은 산소 및 수소에 대하여 배리어성을 가지는 절연층(이하, 배리어 층)으로 감싸이는 구조인 것이 바람직하다. 이와 같은 구조로 함으로써 산화물층(5010)으로부터 산소가 방출되거나 산화물층(5010)에 수소가 침입되는 것을 억제할 수 있으므로 OS 트랜지스터(5001)의 신뢰성, 전기 특성을 향상시킬 수 있다.

[0672] 예를 들어 절연층(5029)을 배리어층으로서 기능시키고, 또한 절연층(5021), 절연층(5022), 및 절연층(5024) 중 적어도 하나를 배리어층으로서 기능시키면 좋다. 배리어층은 산화 알루미늄, 산화질화 알루미늄, 산화 갈륨, 산화질화 갈륨, 산화 이트륨, 산화질화 이트륨, 산화 하프늄, 산화질화 하프늄, 질화 실리콘 등의 재료로 형성할 수 있다. 산화물층(5010)과 도전층(5050) 사이에 배리어층을 추가로 제공하여도 좋다. 또는 금속 산화물층(5013)으로서, 산소 및 수소에 대한 배리어성을 가지는 금속 산화물층을 제공하여도 좋다.

[0673] 절연층(5030)은 도전층(5050)의 산화를 방지하는 배리어층인 것이 바람직하다. 절연층(5030)이 산소에 대하여 배리어성을 가짐으로써 절연층(5028) 등으로부터 이탈된 산소로 인한 도전층(5050)의 산화를 억제할 수 있다. 예를 들어 절연층(5030)에는 산화 알루미늄 등의 금속 산화물을 사용할 수 있다.

[0674] 절연층(5021) 내지 절연층(5032)의 구성예를 설명한다. 이 예에서는 절연층(5021), 절연층(5022), 절연층(5025), 절연층(5029), 절연층(5030) 내지 절연층(5032)은 각각 배리어층으로서 기능한다. 절연층(5026) 내지 절연층(5028)은 과잉 산소를 포함하는 산화물층이다. 절연층(5021)은 질화 실리콘이고, 절연층(5022)은 산화 알루미늄이고, 절연층(5023)은 산화질화 실리콘이다. 백 게이트 측의 게이트 절연층(5024 내지 5026)은 산화 실리콘, 산화 알루미늄, 산화 실리콘의 적층이다. 프런트 게이트 측의 게이트 절연층(5027)은 산화질화 실리콘이다. 중간 절연층(5028)은 산화 실리콘이다. 절연층(5029), 절연층(5030) 내지 절연층(5032)은 산화 알루미늄이다.

[0675] 도 38의 (A)는 산화물층(5010)이 3층 구조인 예이지만, 이에 한정되지 않는다. 산화물층(5010)은 예를 들어 금속 산화물층(5011) 또는 금속 산화물층(5013)이 없는 2층 구조로 할 수 있고, 금속 산화물층(5011) 내지 금속 산화물층(5013) 중 어느 하나의 층으로 구성하여도 좋다. 또는 산화물층(5010)을 4층 이상의 금속 산화물층으로 구성하여도 좋다.

[0676] <<OS 트랜지스터의 구성예 2>>

[0677] 도 38의 (B)에서는 OS 트랜지스터의 구성예를 도시하였다. 도 38의 (B)에 도시된 OS 트랜지스터(5002)는 OS 트랜지스터(5001)의 변형예이다. 도 38의 (B)에서, 왼쪽에 도시된 도면은 OS 트랜지스터(5002)의 채널 길이 방향의 단면도이고, 오른쪽에 도시된 도면은 채널 폭 방향의 단면도이다.

- [0678] OS 트랜지스터(5002)에서는, 금속 산화물층(5011), 금속 산화물층(5012)으로 이루어진 적층의 상면 및 측면이 금속 산화물층(5013)과 절연층(5027)으로 이루어진 적층으로 덮여 있다. 그러므로 OS 트랜지스터(5002)에서는 절연층(5031), 절연층(5032)은 반드시 제공해야 하는 것은 아니다.
- [0679] <<OS 트랜지스터의 구성예 3>>
- [0680] 도 39의 (A)에서는 OS 트랜지스터의 구성예를 도시하였다. 도 39의 (A)에 도시된 OS 트랜지스터(5003)는 OS 트랜지스터(5001)의 변형예이고, 주로 게이트 전극의 구조가 상이하다. 도 39의 (A)에서는, 왼쪽에 도시된 도면은 OS 트랜지스터(5003)의 채널 길이 방향의 단면도이고, 오른쪽에 도시된 도면은 채널 폭 방향의 단면도이다.
- [0681] 절연층(5028)에 형성된 개구부에는 금속 산화물층(5013), 절연층(5027), 도전층(5050)이 제공된다. 즉, 절연층(5028)의 개구부를 이용하여 게이트 전극이 자기 정합적으로 형성된다. 따라서, OS 트랜지스터(5002)에서 게이트 전극(5050)은 게이트 절연층(5017)을 개재하여 소스 전극 및 드레인 전극(5051, 5052)과 중첩되는 영역을 가지지 않는다. 그러므로 게이트와 소스 사이의 기생 용량, 게이트와 드레인 사이의 기생 용량을 저감할 수 있어 주파수 특성을 향상시킬 수 있다. 또한 절연층(5028)의 개구에 의하여 게이트 전극 폭을 제어할 수 있으므로 채널 길이가 짧은 OS 트랜지스터를 제작하기 쉽다.
- [0682] <<OS 트랜지스터의 구성예 4>>
- [0683] 도 39의 (B)에 도시된 OS 트랜지스터(5004)는 게이트 전극 및 산화물층의 구조가 OS 트랜지스터(5001)와 상이하다.
- [0684] OS 트랜지스터(5004)의 게이트 전극(5050)은 절연층(5033), 절연층(5034)으로 덮여 있다.
- [0685] OS 트랜지스터(5004)는 금속 산화물층(5011), 금속 산화물층(5012)으로 이루어진 산화물층(5009)을 가진다. 도전층(5051), 도전층(5052)을 제공하는 대신에 금속 산화물층(5011)에 저저항 영역(5011a), 저저항 영역(5011b)이 제공되고, 금속 산화물층(5012)에 저저항 영역(5012a), 저저항 영역(5012b)이 제공된다. 산화물층(5009)에 불순물 원소(예를 들어 수소, 질소)를 선택적으로 첨가함으로써 저저항 영역(5011a), 저저항 영역(5011b), 저저항 영역(5012a), 저저항 영역(5012b)을 형성할 수 있다.
- [0686] 금속 산화물층에 불순물 원소를 첨가하면 첨가한 영역에 산소 결손이 형성되고, 불순물 원소가 산소 결손에 들어감으로써 캐리어 밀도가 높아져 첨가 영역이 저저항화된다.
- [0687] OS 트랜지스터의 채널 형성 영역은 CAC-OS(cloud-aligned composite oxide semiconductor)인 것이 바람직하다.
- [0688] CAC-OS는 재료의 일부에서는 도전성 기능을 가지고, 재료의 일부에서는 절연성 기능을 가지며, 재료의 전체에서는 반도체로서의 기능을 가진다. 또한 CAC-OS 또는 CAC-metal oxide를 트랜지스터의 활성층에 사용하는 경우, 도전성 기능은 캐리어가 되는 전자(또는 홀)를 흘리는 기능이고, 절연성 기능은 캐리어가 되는 전자를 흘리지 않는 기능이다. 도전성 기능과 절연성 기능을 각각 상보적으로 작용시킴으로써 스위칭 기능(온/오프 기능)을 CAC-OS에 부여할 수 있다. CAC-OS에서 각각의 기능을 분리시킴으로써 양쪽의 기능을 최대한 높일 수 있다.
- [0689] CAC-OS는 도전성 영역 및 절연성 영역을 가진다. 도전성 영역은 상술한 도전성 기능을 가지고, 절연성 영역은 상술한 절연성 기능을 가진다. 또한 재료 중에서 도전성 영역과 절연성 영역은 나노 입자 레벨로 분리되어 있는 경우가 있다. 또한 도전성 영역과 절연성 영역은 각각 재료 중에 편재(偏在)하는 경우가 있다. 또한 도전성 영역은 경계가 흐릿해져 구름처럼(cloud-like) 연결되는 모습이 관찰되는 경우가 있다.
- [0690] 또한 CAC-OS에서 도전성 영역과 절연성 영역은 각각 0.5nm 이상 10nm 이하, 바람직하게는 0.5nm 이상 3nm 이하의 사이즈로 재료 중에 분산되어 있는 경우가 있다.
- [0691] 또한 CAC-OS는 상이한 밴드 갭을 가지는 성분으로 구성된다. 예를 들어 CAC-OS는 절연성 영역에 기인하는 넓은 갭을 가지는 성분과 도전성 영역에 기인하는 좁은 갭을 가지는 성분으로 구성된다. 상기 구성인 경우, 캐리어를 흘릴 때, 좁은 갭을 가지는 성분에서 주로 캐리어가 흐른다. 또한 좁은 갭을 가지는 성분이 넓은 갭을 가지는 성분에 상보적으로 작용되고, 좁은 갭을 가지는 성분에 연동하여 넓은 갭을 가지는 성분에도 캐리어가 흐른다. 그러므로 상술한 CAC-OS를 트랜지스터의 채널 형성 영역에 사용함으로써 OS 트랜지스터에 높은 전류 구동력 및 높은 전계 효과 이동도를 제공할 수 있다.
- [0692] 또한 결정성으로 금속 산화물 반도체를 분류하면 단결정 금속 산화물 반도체와 그 외의 비단결정 금속 산화물 반도체로 나누어진다. 비단결정 금속 산화물 반도체로서는 CAAC-OS(c-axis-aligned crystalline oxide semiconductor), 다결정 금속 산화물 반도체, nc-OS(nanocrystalline oxide semiconductor), a-like

OS(amorphous-like oxide semiconductor) 등이 있다.

[0693] 또한 OS 트랜지스터의 채널 형성 영역은 CAAC-OS, nc-OS 등의 결정부를 가지는 금속 산화물로 구성되는 것이 바람직하다.

[0694] CAAC-OS는 c축 배향성을 가지며, a-b면 방향에서 복수의 나노 결정이 연결됨으로써 왜곡을 가진 결정 구조를 가진다. 또한 왜곡이란 복수의 나노 결정이 연결되는 영역에서, 격자 배열이 정렬된 영역과 격자 배열이 정렬된 다른 영역 사이에서 격자 배열의 방향이 변화된 부분을 가리킨다.

[0695] 나노 결정은 육각형을 기본으로 하지만 정육각형에 한정되지 않고, 비정육각형인 경우가 있다. 또한 왜곡은 오각형 및 칠각형 등의 격자 배열을 가지는 경우가 있다. 또한 CAAC-OS에서는 왜곡 근방에서도 명확한 결정립계(그레이인 바운더리라고도 불림)를 확인할 수 없다. 즉, 격자 배열의 왜곡에 의하여 결정립계의 형성이 억제되는 것을 알 수 있다. 이것은 CAAC-OS가 a-b면 방향에서 산소 원자의 배열이 조밀하지 않은 것이나 금속 원소가 치환됨으로써 원자 사이의 결합 거리가 변화되는 것 등에 의하여 왜곡을 허용할 수 있기 때문이라고 생각된다.

[0696] CAAC-OS는 인듐 및 산소를 가지는 층(이하, In층)과, 원소 M, 아연, 및 산소를 가지는 층(이하, (M, Zn)층)이 적층된 층상의 결정 구조(층상 구조라고도 함)를 가지는 경향이 있다. 또한 인듐과 원소 M은 서로 치환할 수 있고, (M, Zn)층의 원소 M이 인듐과 치환된 경우, (In, M, Zn)층이라고 나타낼 수도 있다. 또한 In층의 인듐이 원소 M과 치환된 경우, (In, M)층이라고 나타낼 수도 있다.

[0697] nc-OS는 미소한 영역(예를 들어 1nm 이상 10nm 이하의 영역, 특히 1nm 이상 3nm 이하의 영역)에서 원자 배열에 주기성을 가진다. 또한 nc-OS는 상이한 나노 결정들 사이에서 결정 방위에 규칙성이 보이지 않는다. 그러므로 막 전체에서 배향성이 보이지 않는다. 따라서, nc-OS는 분석 방법에 따라서는 a-like OS나 비정질 산화물 반도체와 구별할 수 없는 경우가 있다.

[0698] a-like OS는 nc-OS와 비정질 금속 산화물 반도체의 중간의 구조를 가지는 금속 산화물 반도체이다. a-like OS는 공동(void) 또는 저밀도 영역을 가진다. a-like OS는 nc-OS 및 CAAC-OS에 비하여 결정성이 낮다.

[0699] 본 명세서 등에서 CAC는 금속 산화물 반도체의 기능 또는 재료를 나타내고, CAAC는 금속 산화물 반도체의 결정 구조를 나타낸다.

[0700] (실시형태 7)

[0701] 본 실시형태에서는 표시 패널에 대하여 설명한다.

[0702] <<ER 패널>>

[0703] 도 40에서는 ER 패널의 구성예를 도시하였다. 도 40에 도시된 ER 패널(500)은 화소 어레이(510), 게이트 드라이버(512R_R), 게이트 드라이버(512R_L), 게이트 드라이버(512E_R), 게이트 드라이버(512E_L), 소스 드라이버 IC(515R), 소스 드라이버 IC(515E), FPC(517)를 가진다.

[0704] 화소 어레이(510)는 화소 어레이(111)(도 2의 (A), 도 2의 (B) 참조)와 같은 구성이다. 화소 어레이(510)는 복수의 서브 화소(11), 복수의 게이트선(GL1) 및 게이트선(GL2), 복수의 소스선(SL1) 및 소스선(SL2)을 가진다. 서브 화소(11)의 트랜지스터(M1) 내지 트랜지스터(M3)는 OS 트랜지스터로 구성된다.

[0705] 게이트 드라이버(512R_R), 게이트 드라이버(512R_L)는 게이트선(GL1)을 구동시킨다. 게이트 드라이버(512R_R), 게이트 드라이버(512R_L)에 의하여 게이트선(GL1)의 양쪽 단부로부터 같은 타이밍으로 게이트 신호가 입력된다. 게이트 드라이버(512E_R), 게이트 드라이버(512E_L)는 게이트선(GL2)을 구동시킨다. 게이트 드라이버(512E_R), 게이트 드라이버(512E_L)에 의하여 게이트선(GL2)의 양쪽 단부로부터 같은 타이밍으로 게이트 신호가 입력된다.

[0706] 예를 들어 게이트 드라이버(512R_R)는 홀수행의 게이트선(GL1)을 구동시키고, 게이트 드라이버(512R_L)는 짝수 행의 게이트선(GL1)을 구동시켜도 좋다. 또는 게이트 드라이버(512R_R) 및 게이트 드라이버(512R_L) 중 어느 한쪽을 제공하는 구성으로 하여도 좋다. 게이트 드라이버(512R_R), 게이트 드라이버(512R_L), 게이트 드라이버(512E_R), 게이트 드라이버(512E_L)를 드라이버 IC로 구성하여도 좋다.

[0707] 소스선(SL1)에는 소스 드라이버 IC(515R)에 의하여 데이터 신호가 입력되고, 소스선(SL2)에는 소스 드라이버 IC(515E)에 의하여 데이터 신호가 입력된다. 또한 소스선(SL1), 소스선(SL2) 각각에 데이터 신호를 각각 생성할 수 있는 소스 드라이버 IC를 사용하여도 좋다. 소스 드라이버 IC(515R), 소스 드라이버 IC(515E)의 개수는 화소 어레이(510)의 화소의 개수에 따라 결정된다. 도 40에서는 소스 드라이버 IC(515R), 소스 드라이버

IC(515E)가 COG(Chip On Glass) 방식으로 실장되는 예를 도시하였지만, 실장 방식은 이에 한정되지 않는다. 실장 방식은 COF(Chip on Film) 방식 등이어도 좋다.

[0708] 도 40의 예에서는 게이트 드라이버(512R_R), 게이트 드라이버(512R_L), 게이트 드라이버(512E_R), 게이트 드라이버(512E_L)가 GOA(Gate On Array) 방식으로 실장되지만, 게이트 드라이버(512R_R), 게이트 드라이버(512R_L), 게이트 드라이버(512E_R), 게이트 드라이버(512E_L)를 하나 또는 복수의 게이트 드라이버 IC로 구성하여도 좋다.

[0709] 표시 컨트롤러가 생성한 타이밍 신호, 화상 데이터는 FPC(517)를 통하여 ER 패널(500)에 입력된다. FPC(517)에 의하여 ER 패널(500)에서 사용되는 전압이 입력된다.

[0710] 도 41의 (A)에서는 서브 화소(11)의 레이아웃의 예를 도시하였다. 도 41의 (A)에는 트랜지스터층에 형성되는 요소에 일부가 도시되었다.

[0711] 실시형태 1(도 3의 (A) 참조)에서 나타낸 바와 같이 LC 소자(RE1)의 광은 트랜지스터층을 2번 통과하고, EL 소자(EE1)의 광은 트랜지스터층을 1번 통과한다. LC 소자(RE1), EL 소자(EE1)의 광 추출 효율을 높이기 위하여, 트랜지스터층에 제공되는 도전층, 반도체층 등을 투광성을 가지는 재료로 구성한다.

[0712] 도 41의 (B)에서는 서브 화소(11)의 투과 영역과 차광 영역을 도시하였다. 투과 영역이란 환경광, LC 소자(RE1)의 광, EL 소자(EE1)의 광이 투과할 수 있는 영역이고, 차광 영역이란 이를 광이 투과할 수 없는 영역이다. 도 41의 (B)에서 해칭으로 표시된 영역이 차광 영역(520)이고, 그 외의 영역이 투과 영역(521)이다. 따라서, 서브 화소(11)의 점유 면적에 대한 투과 영역(521)의 비율(개구율)이 높을수록 LC 소자(RE1), EL 소자(EE1)의 광 추출 효율을 향상시킬 수 있다. 그 결과, ER 패널(500)의 소비전력의 저감, ER 패널(500)의 표시 품질의 향상 등의 효과를 얻을 수 있다.

[0713] 예를 들어 트랜지스터층에 제공되는 도전층, 반도체층 등을 투광성을 가지는 재료로 구성함으로써 투과 영역(521)을 넓힐 수 있다.

[0714] 투광성을 가지는 도전성 재료로서는 예를 들어 산화 인듐, 인듐 주석 산화물, 인듐 아연 산화물, 산화 아연, 갈륨을 첨가한 산화 아연 등의 금속 산화물 등을 사용하면 좋다. 특히 에너지 밴드 캡이 2.5eV 이상인 도전성 재료는 가시광의 투과율이 높아 바람직하다.

[0715] 상술한 투광성을 가지는 도전성 재료는 금속 산화물이므로 구리나 알루미늄 등의 차광성을 가지는 도전성 재료에 비하여 저항률이 크다. 신호의 감쇠, 신호의 지연, 전력 소비 등을 억제하기 위하여 게이트선(GL1), 게이트선(GL2), 소스선(SL1), 소스선(SL2), 배선(ANL), 배선(CSL) 등의 버스 라인의 배선 저항은 낮은 것이 바람직하다. 그러므로 버스 라인은 저항률이 작고 차광성을 가지는 도전성 재료(예를 들어 금속, 금속 질화물 등)로 구성되는 것이 바람직하다. 버스 라인의 레이아웃, 폭 및 두께, 서브 화소(11)의 면적 등에 따라 버스 라인의 일부 또는 전체는 투광성을 가지는 도전성 재료로 구성할 수 있다.

[0716] 도 41의 (A)에서, 해칭으로 표시된 도전층은 저항률이 낮고 차광성을 가지는 도전성 재료로 형성된다. 해칭으로 표시되지 않은 도전층 및 반도체층은 투광성을 가지는 재료(예를 들어 금속 산화물)로 구성된다. 투광성을 가지는 재료로 서브 화소(11)를 구성하는 도전층 및 활성층을 형성함으로써, 예를 들어 개구율을 60% 이상 100% 이하, 또한 80% 이상 100% 이하로 할 수 있다.

[0717] EL 소자(EE1)와 LC 소자(RE1)가 적층되어 있으므로, EL 소자(EE1)의 발광 영역의 면적과 LC 소자(RE1)의 환경광을 반사하는 반사 영역의 면적의 총계를 서브 화소(11)의 면적 이상으로 할 수 있다. 발광 영역과 반사 영역은 표시에 기여하는 영역이다. 따라서, 서브 화소(11)의 면적에 대한 발광 영역과 반사 영역의 면적의 총계의 비율로 서브 화소(11)의 개구율을 정의할 수 있다. 이 정의에서는 서브 화소(11)의 개구율은 100%보다 높을 수 있다.

[0718] <단면 구성 예>

[0719] 도 42에서는 ER 패널(500)의 단면 구성예를 도시하였다. ER 패널(500)은 기판(531), 기판(532), LC층(540), 도전층(544) 내지 도전층(547), 절연층(548) 내지 절연층(558), 금속 산화물층(560), 도전층(561) 내지 도전층(568), 도전층(570) 내지 도전층(576), EL층(581) 등으로 구성된다. 동일한 막을 가공하여 얹어지는 복수의 층은 같은 해칭 패턴으로 표시하였다. 각 층은 단층이어도 좋고, 복수 층의 적층이어도 좋다.

[0720] 트랜지스터(M1) 내지 트랜지스터(M3), 트랜지스터(MD1), 용량 소자(C1) 등이 제공되는 트랜지스터층은 접착층

(533), 접착층(534)을 개재하여 기판(531), 기판(532)에 각각 고정된다. 접착층(533)에 의하여 기판(531)과 기판(532) 사이에 LC층(540)이 밀봉된다. 접착층(533), 접착층(534)으로서는 자외선 경화형 등의 광 경화형 접착제, 반응 경화형 접착제, 열 경화형 접착제, 혼기형 접착제 등의 각종 경화형 접착제를 사용할 수 있다.

[0721] 기판(531)에는 배향막(541b), 컬러 필터층(542), 차광층(543), 도전층(544), 절연층(548), 절연층(549)이 제공된다.

[0722] 컬러 필터층(542)에 사용할 수 있는 재료로서는 금속 재료, 수지 재료, 및 안료 또는 염료를 포함하는 수지 재료 등이 있다. 차광층(543)에 사용할 수 있는 재료로서는, 카본 블랙, 타이타늄 블랙, 금속, 금속 산화물, 복수의 금속 산화물의 고용체를 포함하는 복합 산화물 등이 있다.

[0723] 절연층(548)은 평탄화층의 기능을 가진다. 절연층(548)에 의하여 도전층(544)의 표면을 실질적으로 평탄화할 수 있으므로 LC층(540)의 두께를 균일하게 할 수 있다. 절연층(549)은 LC 소자(RE1)의 셀 잭을 유지하기 위한 스페이서로서 기능한다. 절연층(549)으로 인한 LC층(540)의 배향의 흐트러짐이 표시에 영향을 미칠 경우에는 서브 화소(11)의 차광 영역(520)에 절연층(549)이 제공되는 것이 바람직하다.

[0724] 기판(531)의 광을 추출하는 면에는 편광 필름 등의 광학 필름(582)을 배치할 수 있다. 광학 필름(582)은 적절히 제공된다. 기판(531)에 먼지가 부착되는 것을 억제하는 대전 방지막, 오염이 부착되기 어렵게 하는 발수성의 막, 또는 사용에 따른 손상의 발생을 억제하는 하드 코트막 등의 기능성 부재를 제공하여도 좋다.

[0725] 트랜지스터(M1) 내지 트랜지스터(M3), 트랜지스터(MD1), 용량 소자(C1)는 절연층(550) 위에 제공된다. 절연층(550)의 LC층(540) 층에는 도전층(545), 배향막(541a)이 제공된다. 또한 트랜지스터(MD1)는 게이트 드라이버(512R_L)에 제공되는 트랜지스터이다. 다른 게이트 드라이버에도 같은 구조의 트랜지스터가 제공된다.

[0726] 트랜지스터(M1) 내지 트랜지스터(M3), 트랜지스터(MD1), 용량 소자(C1)는 절연층(553), 절연층(554)으로 덮여 있다. 절연층(554)은 평탄화층의 기능을 가진다. 절연층(553)은 배리어층의 기능을 가진다. 트랜지스터(M1) 등을 덮는 절연층의 적어도 하나의 층에, 물이나 수소 등의 불순물을 확산시키기 어려운 재료를 사용하는 것이 바람직하다.

[0727] ER 패널(500)의 절연층에 사용할 수 있는 절연 재료로서는 예를 들어 아크릴, 에폭시 등의 수지 재료, 산화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 질화 실리콘, 산화 알루미늄 등의 무기 절연 재료 등이 있다. 절연 층의 기능 등에 따른 절연 재료가 선택된다.

[0728] 트랜지스터(M3)는 금속 산화물층(560), 게이트 전극으로서 기능하는 도전층(561) 및 도전층(563), 게이트 절연 층으로서 기능하는 절연층(551) 및 절연층(557), 소스 전극 또는 드레인 전극으로서 기능하는 도전층(566) 및 도전층(567)을 가진다. 금속 산화물층(560)은 트랜지스터(M1)의 활성층을 구성하고, 채널 형성 영역, 소스 영역 또는 드레인 영역으로서 기능하는 저저항 영역을 가진다.

[0729] 불순물을 금속 산화물층(560)에 선택적으로 첨가함으로써 저저항 영역이 형성된다. 불순물로서는 인, 비소, 안티모니, 붕소, 알루미늄, 실리콘, 질소, 헬륨, 네온, 아르곤, 크립톤, 제논, 인듐, 플루오린, 염소, 타이타늄, 아연, 및 탄소 등이 있다. 불순물의 첨가 방법으로서는 플라스마 처리법, 이온 주입법, 이온 도핑법, 플라스마 잠입 이온 주입법 등이 있다. 도전층(563)을 마스크에 사용하여 금속 산화물층(560)에 불순물을 첨가함으로써 저저항 영역을 자기 정합적으로 형성할 수 있다.

[0730] 금속 산화물층(560)에 불순물이 첨가되면 금속 산화물층(560) 중의 금속 원소와 산소의 결합이 절단되어 산소 결손이 형성된다. 금속 산화물층(560)의 산소 결손이 형성된 영역에 수소가 들어가면 산소 결손 사이트에 수소가 들어가 전도대 근방에 도너 준위가 형성되므로 상기 영역의 도전율을 크게 할 수 있다.

[0731] 트랜지스터(M1), 트랜지스터(M2)는 트랜지스터(M3)와 같은 구조이지만 절연층(551)(게이트 절연층), 도전층(563)(게이트 전극)을 가지지 않는다. 절연층(551), 절연층(558), 도전층(562), 도전층(565)으로 용량 소자(C1)가 구성된다. 절연층(557), 절연층(558)은 같은 절연막을 가공하여 얻어진 층이다.

[0732] 트랜지스터(MD1)는 금속 산화물층(560), 게이트 전극으로서 기능하는 도전층(563) 및 도전층(574), 게이트 절연 층으로서 기능하는 절연층(551) 및 절연층(557), 소스 전극 또는 드레인 전극으로서 기능하는 도전층(571) 및 도전층(572)을 가진다. 다른 게이트 드라이버에도 트랜지스터(MD1)와 같은 구조의 트랜지스터가 제공된다. 트랜지스터(MD1)는 게이트 드라이버(512R_L)에 제공되는 트랜지스터이므로 트랜지스터(M1) 내지 트랜지스터(M3)보다 고속으로 구동된다. 그러므로 도전층(571), 도전층(572), 도전층(574)은 저항률이 작고 차광성을 가지는 도전성 재료(금속 재료)로 형성된다. 트랜지스터(MD1)의 게이트 전극으로서 도전층(563) 대신에 저항률이 작고

차광성을 가지는 도전층을 제공하여도 좋다.

[0733] EL 소자(EE1)는 도전층(568), 도전층(570), EL층(581)으로 구성된다. 도전층(571)은 투과형 화소 전극으로서 기능하고, 트랜지스터(M3)의 도전층(567)에 전기적으로 접속된다. 도전층(573)은 반사형 공통 전극으로서 기능한다. 여기서는 EL층(581)이 발하는 광(526)은 백색의 광이다. 광(526)은 컬러 필터층(542)을 통과함으로써 화소(11)의 표시색의 광으로 변환된다.

[0734] LC 소자(RE1)는 도전층(544), 도전층(545), 도전층(570), LC층(540)으로 구성된다. 도전층(544)은 투과형 공통 전극으로서 기능하고, 도전층(545)은 투과형 화소 전극으로서 기능한다. LC층(540)을 통과한 광(525)은 도전층(570)(EL 소자(EE1)의 공통 전극)에서 반사됨으로써 외부로 추출된다.

[0735] 단자부(590)에는 FPC(517), 소스 드라이버 IC(515R), 소스 드라이버 IC(515E)가 전기적으로 접속된다. 도 42에서는 단자부(590)에 FPC(517)가 전기적으로 접속되는 예를 도시하였다.

[0736] 단자부(590)에 외부 접속용 단자가 제공된다. 도전층(546), 도전층(575)으로 단자가 형성된다. 도전층(575)에는 트랜지스터층에 형성되는 리드 배선이 전기적으로 접속된다. 리드 배선은 도전층(573)으로 형성된다. 도전층(570) 내지 도전층(573)은 같은 도전막을 가공하여 얻어진 층이다. 도전층(546)은 이방성 도전층(594)을 통하여 FPC(517)와 전기적으로 접속된다. 이방성 도전층(594) 대신에 이방성 도전 페이스트로 FPC(517)와 단자간을 도통시켜도 좋다.

[0737] 접속부(591)는 트랜지스터(M1)와 LC 소자(RE1)의 화소 전극(도전층(545))의 접속부이다. 접속부(591)에는 도전층(574)이 제공된다. 도전층(574)에 의하여 도전층(545)과 트랜지스터(M1)의 도전층(567)이 전기적으로 접속된다.

[0738] 접속부(592)는 공통 전극(도전층(544))과 트랜지스터층에 제공되는 리드 배선의 접속부이다. 접속부(592)는 공통 접속부라고도 불린다. 접착층(533)의 영역 내에 접속부(592)를 제공함으로써 ER 패널(500)의 슬림 베젤화를 도모할 수 있다. 접속부(592)에는 단자로서 기능하는 도전층(547)이 제공된다. 도전층(545) 내지 도전층(547)은 같은 도전막을 가공하여 얻어진 층이다. 도전성 스페이서(595) 및 도전층(547)을 통하여 도전층(544)은 리드 배선에 전기적으로 접속된다.

[0739] <<EL 패널>>

[0740] 도 43, 도 44의 (A), 도 44의 (B)를 참조하여 EL 패널의 구성예에 대하여 설명한다.

[0741] 도 43에 도시된 EL 패널(4201)에서 기판(4001)은 소자 기판의 베이스 기판이고, 기판(4006)은 대향 기판의 베이스 기판이다.

[0742] 기판(4001)에는 화소 어레이(4120), 게이트 드라이버 회로(4125), 단자부(4126)가 제공된다. 도 43에서는 화소 어레이(4120)에 포함되는 트랜지스터(4010), 용량 소자(4020), 및 EL 소자(4513), 그리고 게이트 드라이버 회로(4125)에 포함되는 트랜지스터(4011)를 예시하였다. 기판(4001)에는 절연층(4102), 절연층(4103), 절연층(4110), 절연층(4111), 절연층(4112)이 제공된다.

[0743] 트랜지스터(4010), 트랜지스터(4011)는 절연층(4102) 위에 제공된다. 트랜지스터(4010), 트랜지스터(4011)는 각각 도전층(4150), 도전층(4151), 반도체층(4152), 도전층(4156), 도전층(4157)을 가진다. 도전층(4150), 도전층(4151)은 소스 전극 및 드레인 전극을 구성한다. 도전층(4156)은 백 게이트 전극을 구성하고, 도전층(4157)은 게이트 전극을 구성한다.

[0744] 용량 소자(4020)는 도전층(4151)과 도전층(4021)이 절연층(4103)을 개재하여 중첩되는 영역을 가진다.

[0745] 단자부(4126)에는 도전층(4014), 도전층(4015)이 제공된다. 도전층(4015)은 FPC(4018)가 가지는 단자와 이방성 도전층(4019)을 통하여 전기적으로 접속된다. 도전층(4015)은 도전층(4014)에 전기적으로 접속된다. 도전층(4014)은 단자를 구성하고, 도전층(4015)은 리드 배선을 구성한다.

[0746] 반도체층(4152)은 채널 형성 영역을 가진다. 반도체층(4152)은 금속 산화물층 또는 실리콘층 등이다.

[0747] 예를 들어 반도체층(4152)을 금속 산화물층으로 하는 경우, 인듐(In) 및 아연(Zn) 중 적어도 한쪽을 포함하는 금속 산화물층인 것이 바람직하다. 이와 같은 금속 산화물로서는, In 산화물, Zn 산화물, In-Zn 산화물, In-M-Zn 산화물(원소 M은 Al, Ti, Ga, Y, Zr, La, Ce, Nd, 또는 Hf)이 대표적이다.

[0748] 트랜지스터(4010), 트랜지스터(4011)가 OS 트랜지스터인 경우, 반도체층(4152)은 예를 들어 1층 내지 3층의 금

속 산화물층으로 구성된다.

[0749] 도전층(4030)은 절연층(4112) 위에 제공된다. 도전층(4030), 절연층(4112) 위에 격벽(4510)이 제공된다. 격벽(4510) 위에 발광층(4511)과 도전층(4031)이 적층되어 제공된다. 격벽(4510)은 유기 절연 재료 또는 무기 절연 재료를 사용하여 형성된다. 특히 감광성 수지 재료를 사용하여 도전층(4030) 위에 개구부를 형성하고, 그 개구부의 측면이 연속한 곡률을 가지는 경사면이 되도록 형성하는 것이 바람직하다.

[0750] EL 소자(4513)는 도전층(4030), 발광층(4511), 도전층(4031)의 적층으로 구성된다. 도전층(4030)은 화소 전극이고, 도전층(4031)은 공통 전극이다. 발광층(4511)은 단층이어도 좋고, 복수 층의 적층이라도 좋다.

[0751] EL 소자(4513)에 산소, 수소, 수분, 이산화 탄소 등이 침입하지 않도록 도전층(4031) 및 격벽(4510) 위에 보호층을 형성하여도 좋다. 보호층으로서는 질화 실리콘층, 질화산화 실리콘층, 산화 알루미늄층, 질화 알루미늄층, 산화질화 알루미늄층, 질화산화 알루미늄층, DLC(Diamond Like Carbon)층 등을 형성할 수 있다.

[0752] 기판(4006)은 밀봉재(4005)에 의하여 기판(4001)에 고정된다. 밀봉재(4005)에 의하여 밀봉된 기판(4001)과 기판(4006) 사이의 공간은 충전재(4514)로 채워진다. 충전재(4514)로서는 질소나 아르곤 등의 불활성 기체 외에, 자외선 경화 수지 또는 열 경화 수지를 사용할 수 있고, PVC(폴리바이닐클로라이드), 아크릴, 폴리이미드, 에폭시, 실리콘(silicone), PVB(폴리바이닐뷰티랄), 또는 EVA(에틸렌바이닐아세테이트) 등을 사용할 수 있다. 또한 충전재(4514)에 건조제가 포함되어도 좋다. 밀봉재(4005)에는 유리 프럿 등의 유리 재료나, 2액 혼합형 수지 등의 상온에서 경화되는 경화 수지, 광 경화성 수지, 열 경화성 수지 등의 수지 재료를 사용할 수 있다. 밀봉재(4005)에 건조제가 포함되어도 좋다.

[0753] 컬러 필터층, 블랙 매트릭스층, 편광판, 원편광판(타원 편광판을 포함함), 위상차판($\lambda/4$ 판, $\lambda/2$ 판) 등을 적절히 제공하면 좋다. 이들은 EL 패널(4201)이 톱 이미션형 표시 패널일 때는 기판(4006)에 제공하면 좋고, 보텀 이미션형 표시 패널일 때는 기판(4001)에 제공하면 좋다.

[0754] 도 44의 (A), 도 44의 (B)에서는 EL 패널의 다른 구성예를 도시하였다. 도 44의 (A)에 도시된 EL 패널(4202), 도 44의 (B)에 도시된 EL 패널(4203)은 각각 트랜지스터의 구조가 EL 패널(4201)과 상이하다. EL 패널(4202)의 트랜지스터(4010) 및 트랜지스터(4011)는 톱 게이트형 트랜지스터이다. EL 패널(4203)의 트랜지스터(4010) 및 트랜지스터(4011)는 백 게이트 전극을 가지는 톱 게이트형 트랜지스터이다.

부호의 설명

[0755] M1: 트랜지스터

M2: 트랜지스터

M3: 트랜지스터

C1: 용량 소자

C2: 용량 소자

GL1: 게이트선

GL2: 게이트선

SL1: 소스선

SL2: 소스선

10: 화소

15: 화소

11: 서브 화소

11R: 서브 화소

11G: 서브 화소

11B: 서브 화소

12: 서브 화소

12R: 서브 화소

12G: 서브 화소

12B: 서브 화소

12W1: 서브 화소

12W2: 서브 화소

12W3: 서브 화소

13: 서브 화소

13R: 서브 화소

13G: 서브 화소

13B: 서브 화소

80: 배경

81: 텍스트

83: 하이라이트

84: 하이라이트

85: 컬러 사진

100: ER 표시 시스템

101: ER 표시 시스템

102: ER 표시 시스템

103: ER 표시 시스템

105: 표시 시스템

110: ER 패널

114: ER 패널

115: ER 패널

117: EL 패널

111: 화소 어레이

111E: 화소 어레이

111R: 화소 어레이

116: 화소 어레이

116E: 화소 어레이

116R: 화소 어레이

118: 화소 어레이

120: 주변 회로

125: 주변 회로

121E: 게이트 드라이버

121R: 게이트 드라이버

- 123E: 소스 드라이버
 123R: 소스 드라이버
 130: 터치 센서
 133: 광학식 터치 센서
 133ir: 적외선
 135: 전자기 유도 방식 터치 센서
 135a: 센서 코일
 135m: 자속
 137: 손가락
 138: 전자 펜
 140: 표시 컨트롤러
 141: 표시 컨트롤러
 142: 표시 컨트롤러
 143: 표시 컨트롤러
 145: 표시 컨트롤러
 150: 화상 처리부
 151: 화상 처리부
 152: 화상 처리부
 153: 화상 처리부
 155: 타이밍 컨트롤러
 156E: 메모리 장치
 156R: 메모리 장치
 191: 메모리 장치
 159: 터치 센서 컨트롤러
 161: 속성 부여 회로
 162: 필터 회로
 165: 필터 회로
 167: 필터 회로
 172: 필터 회로
 163: 데이터 처리 회로
 164: 데이터 처리 회로
 168: 데이터 처리 회로
 173: 데이터 처리 회로
 180: 화상
 181: 화상
 182E: 화상

182R: 화상

183E: 화상

183R: 화상

184: 화상

190: 애플리케이션 프로세서

193: 센서부

301: 광

302: 광

303: 광

311: 기판

312: 기판

313: LC층

314: EL 소자층

315: 트랜지스터층

317: 광학 필름

318: 컬러 필터층

320: 화소 전극

330: 화소 전극

321: 공통 전극

331: 공통 전극

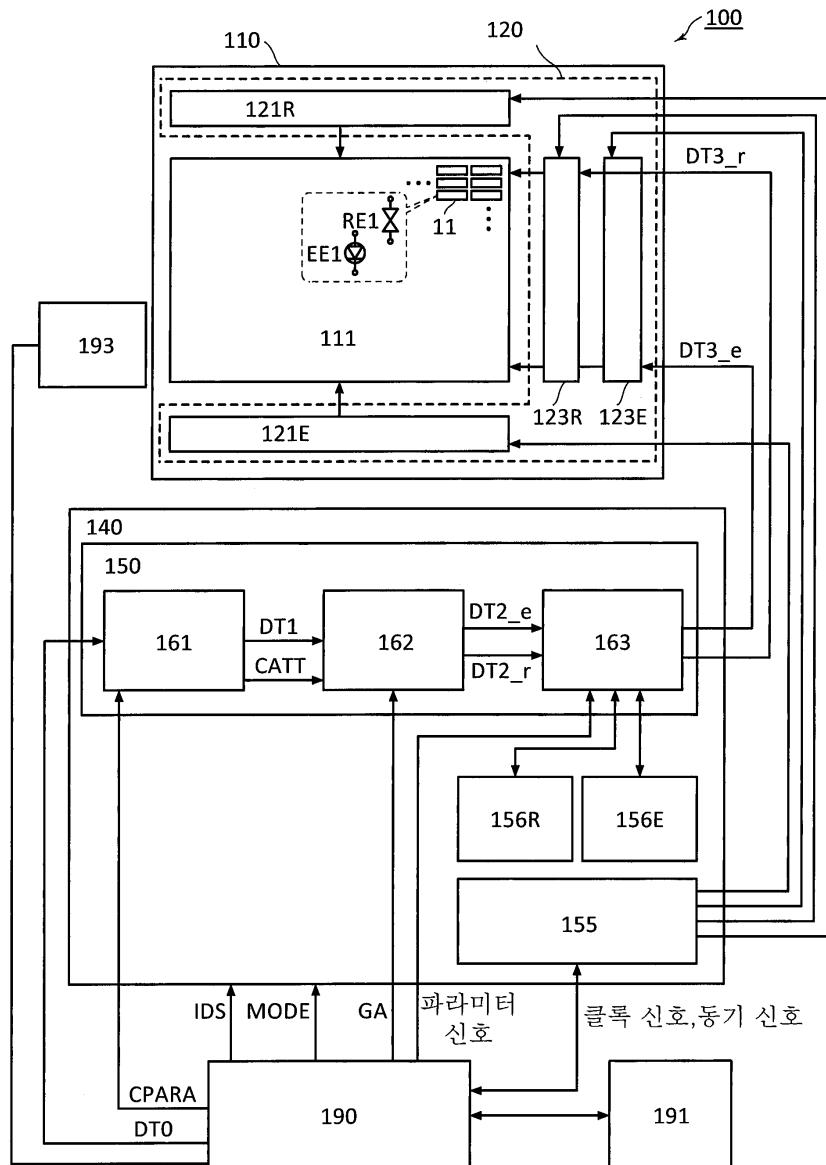
332a: 개구

341: 센서 어레이

342: 터치 센서 드라이버

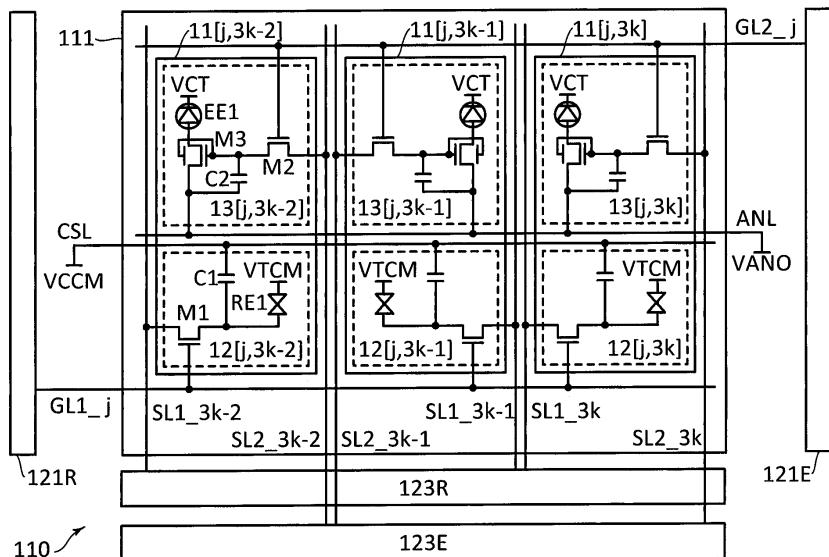
도면

도면1

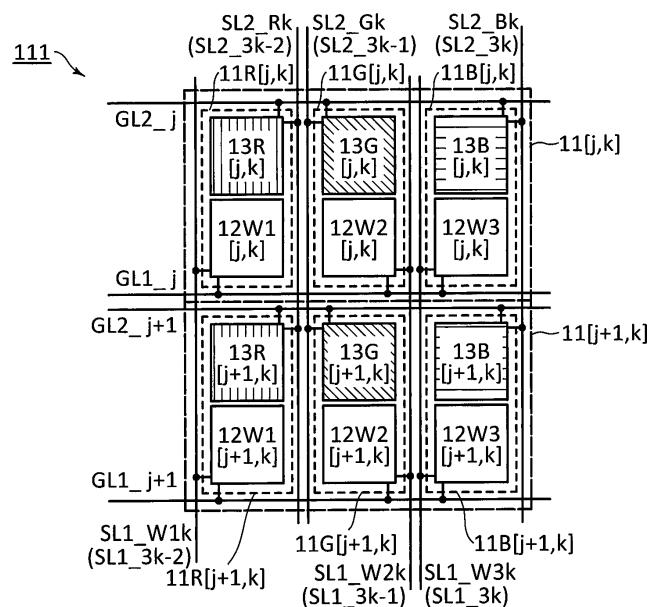


도면2

(A)

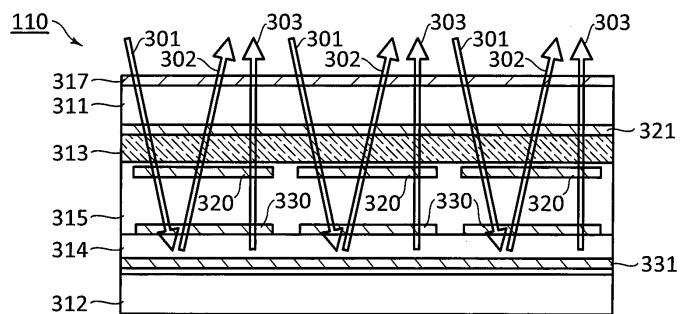


(B)

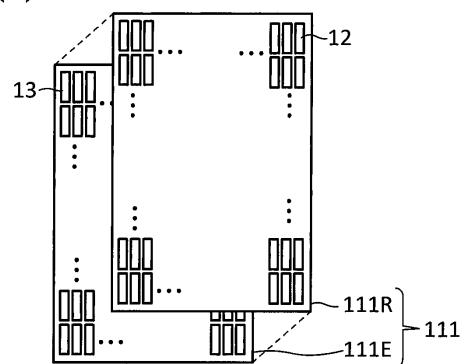


도면3

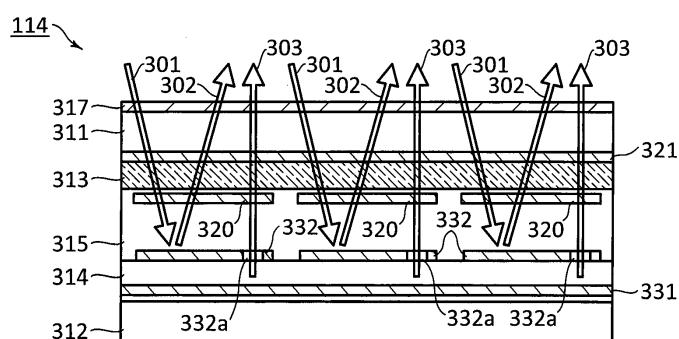
(A)



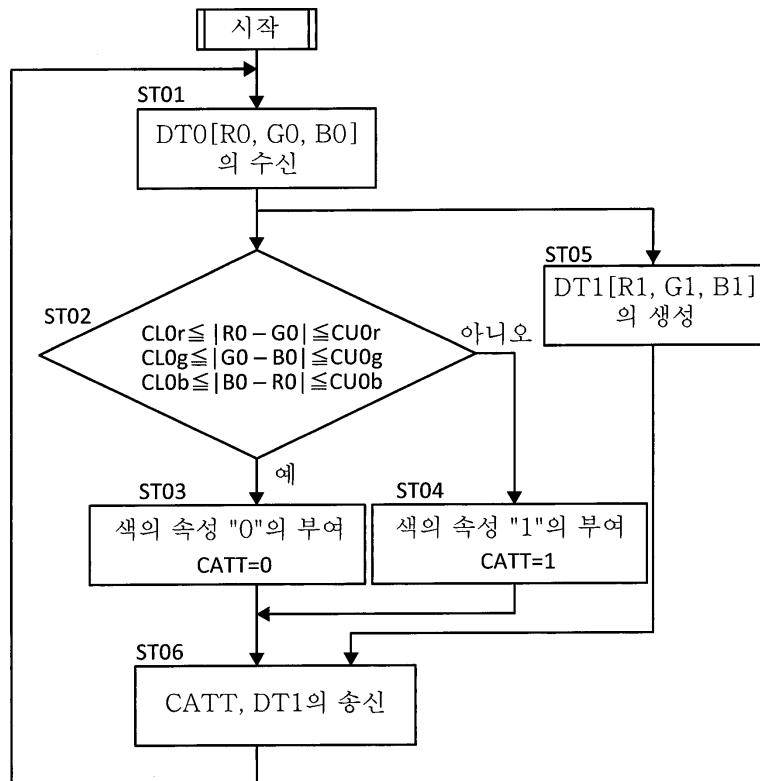
(B)



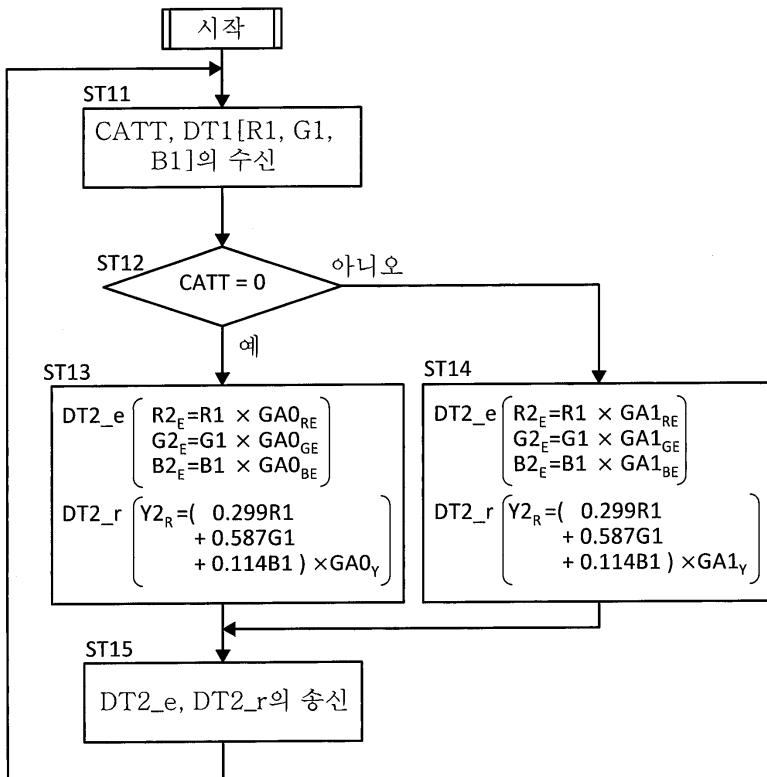
(C)



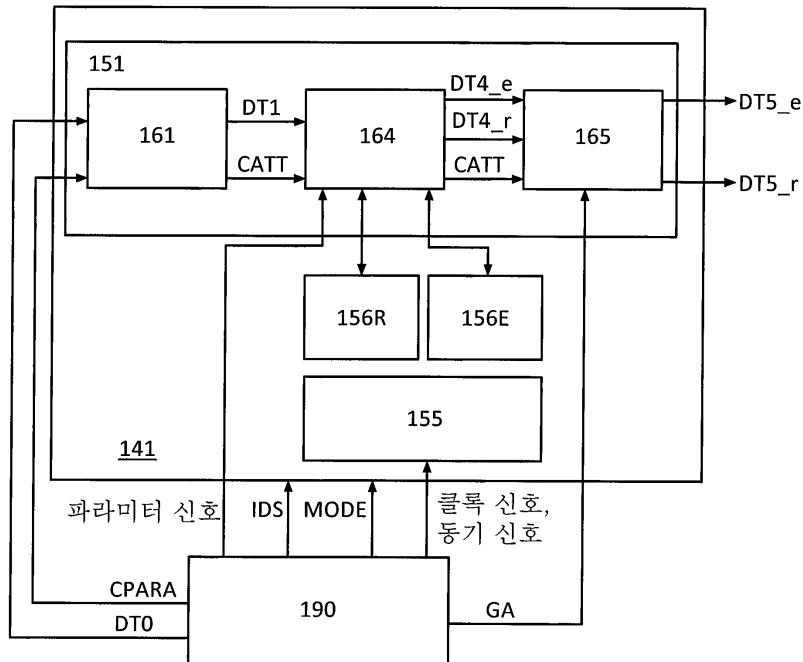
도면4



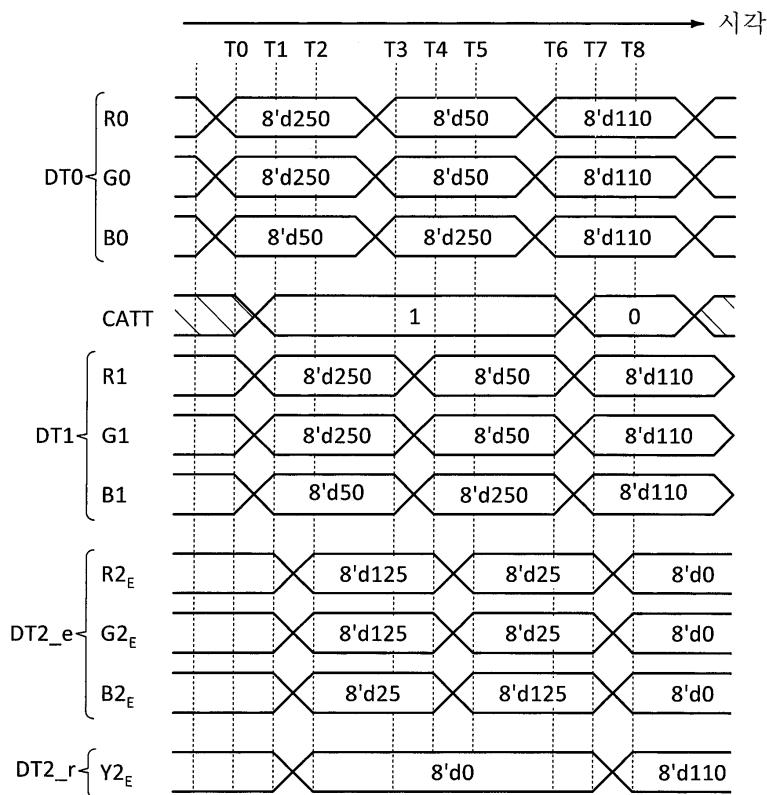
도면5



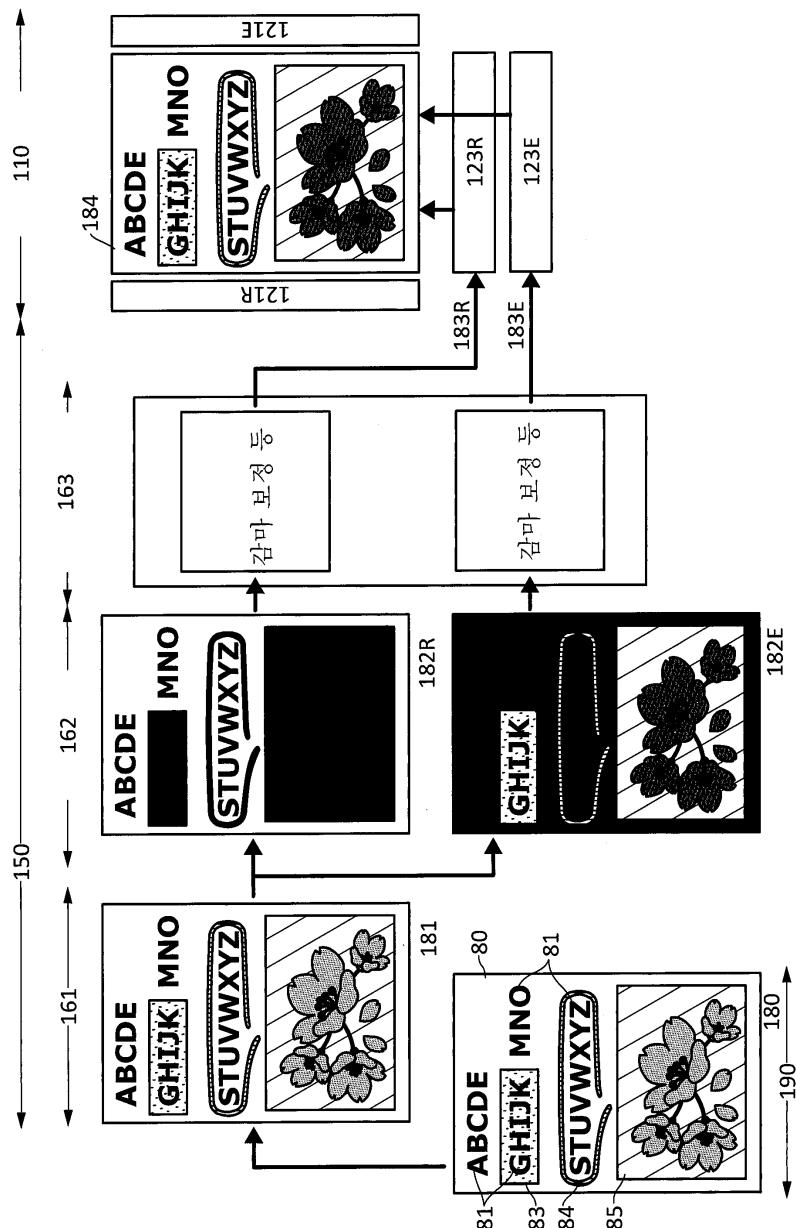
도면6



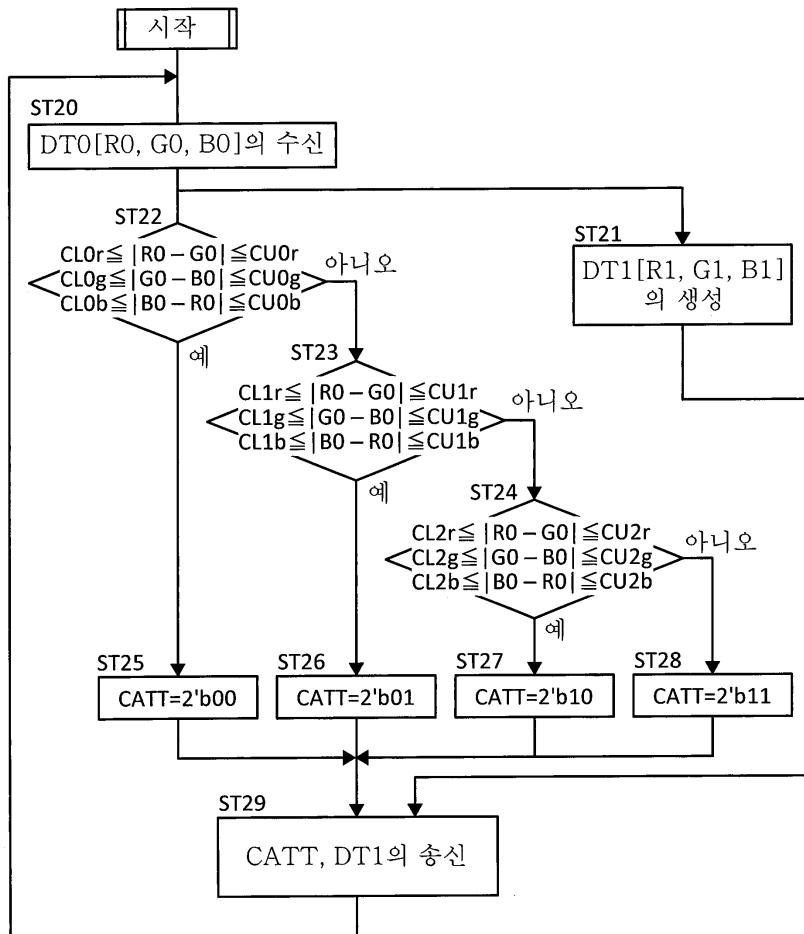
도면7



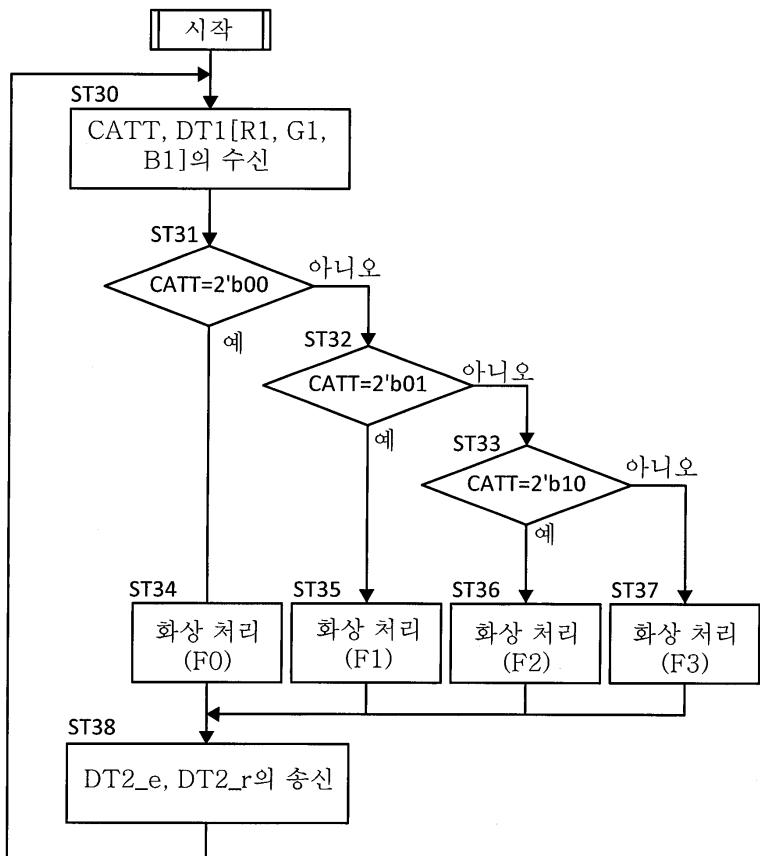
도면 8



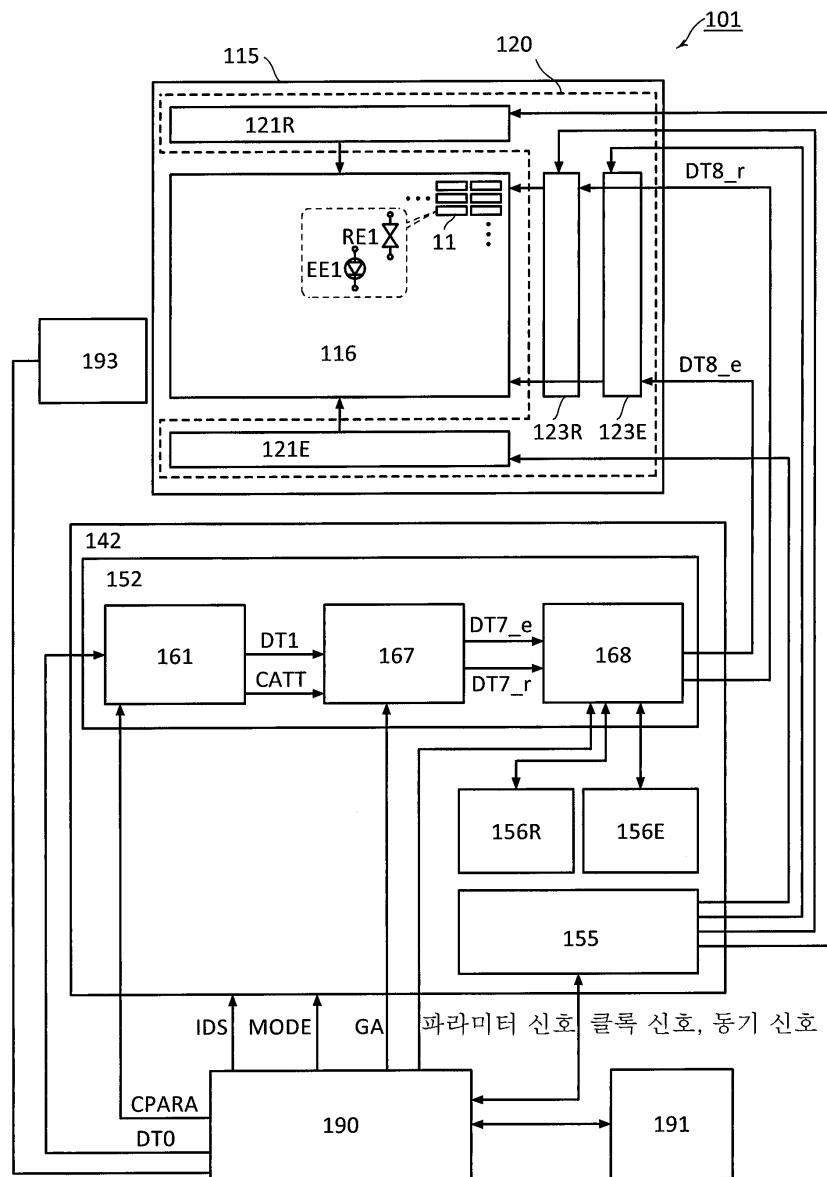
도면9



도면10

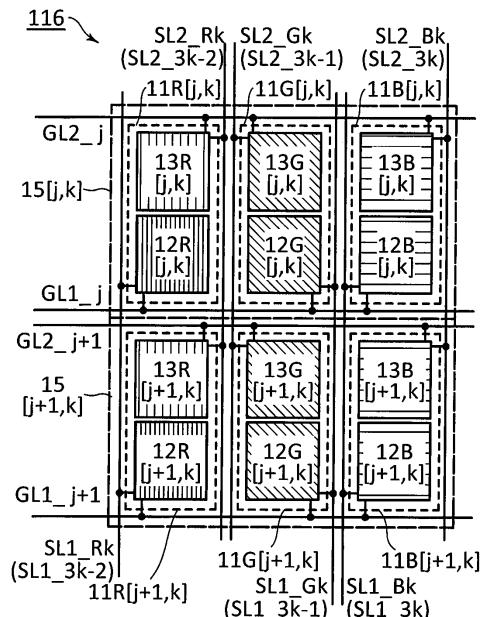


도면11

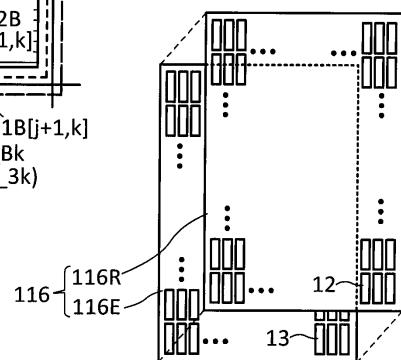


도면12

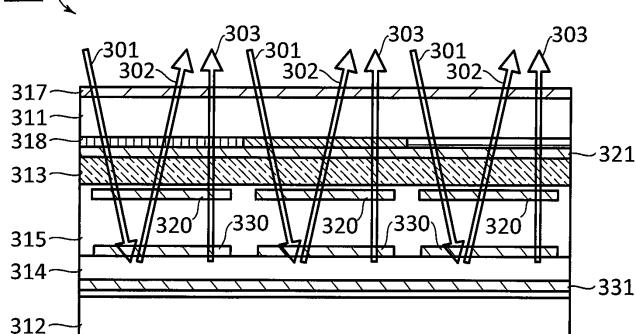
(A)



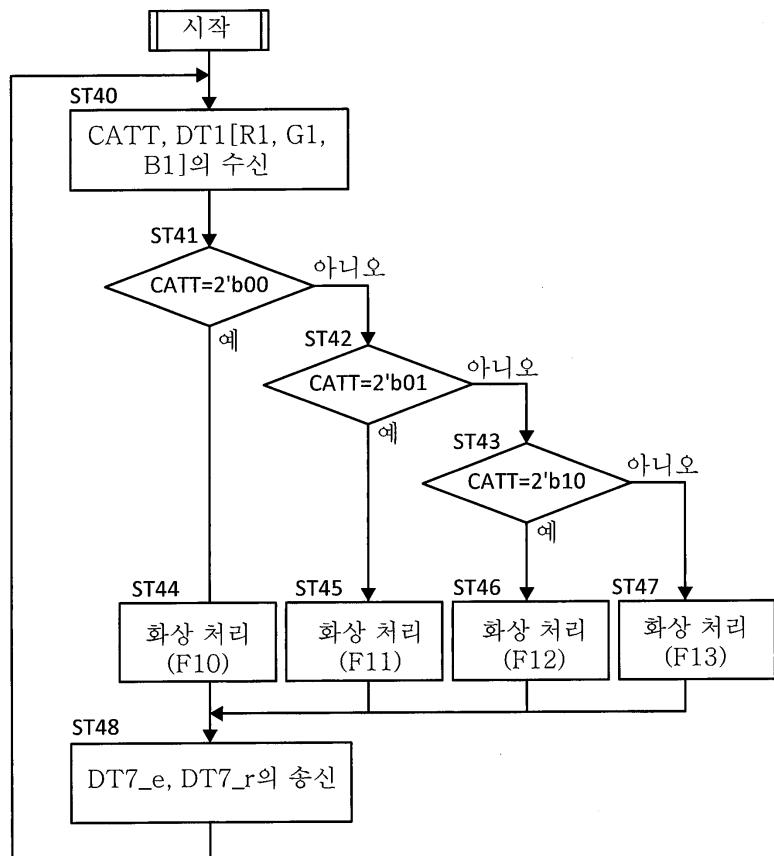
(B)



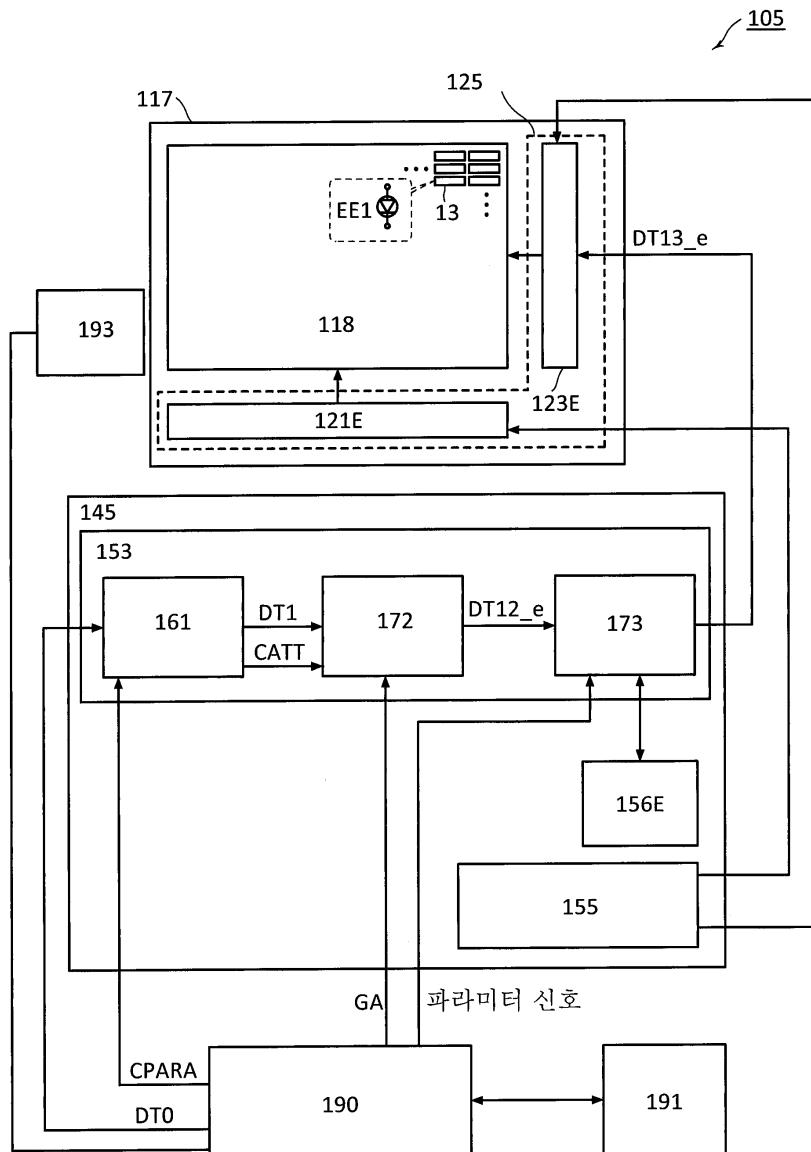
(C)



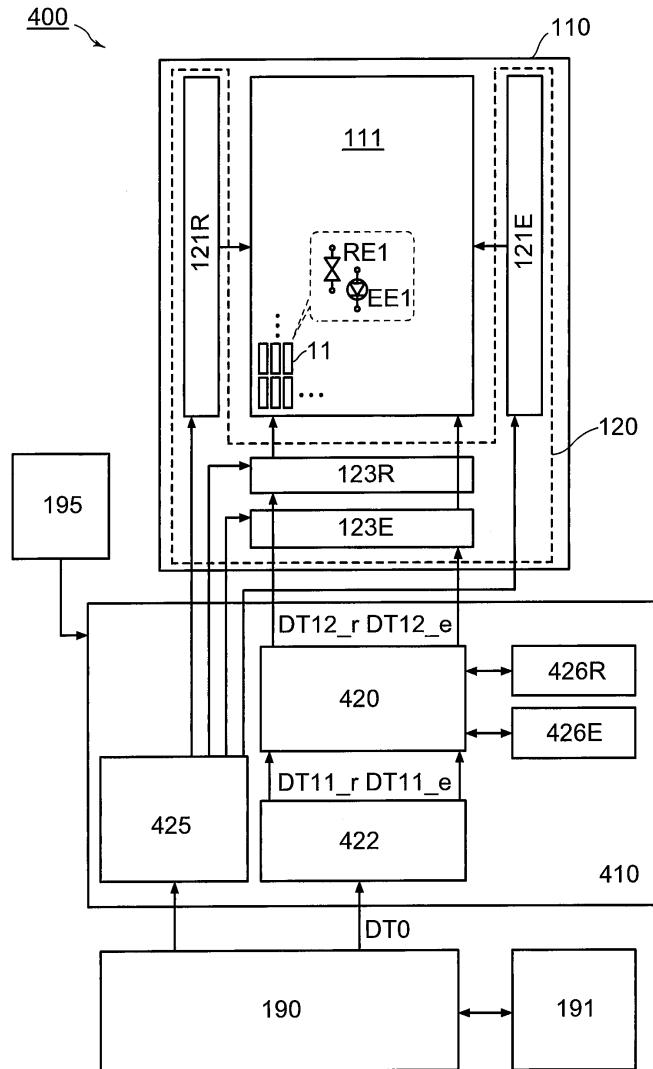
도면13



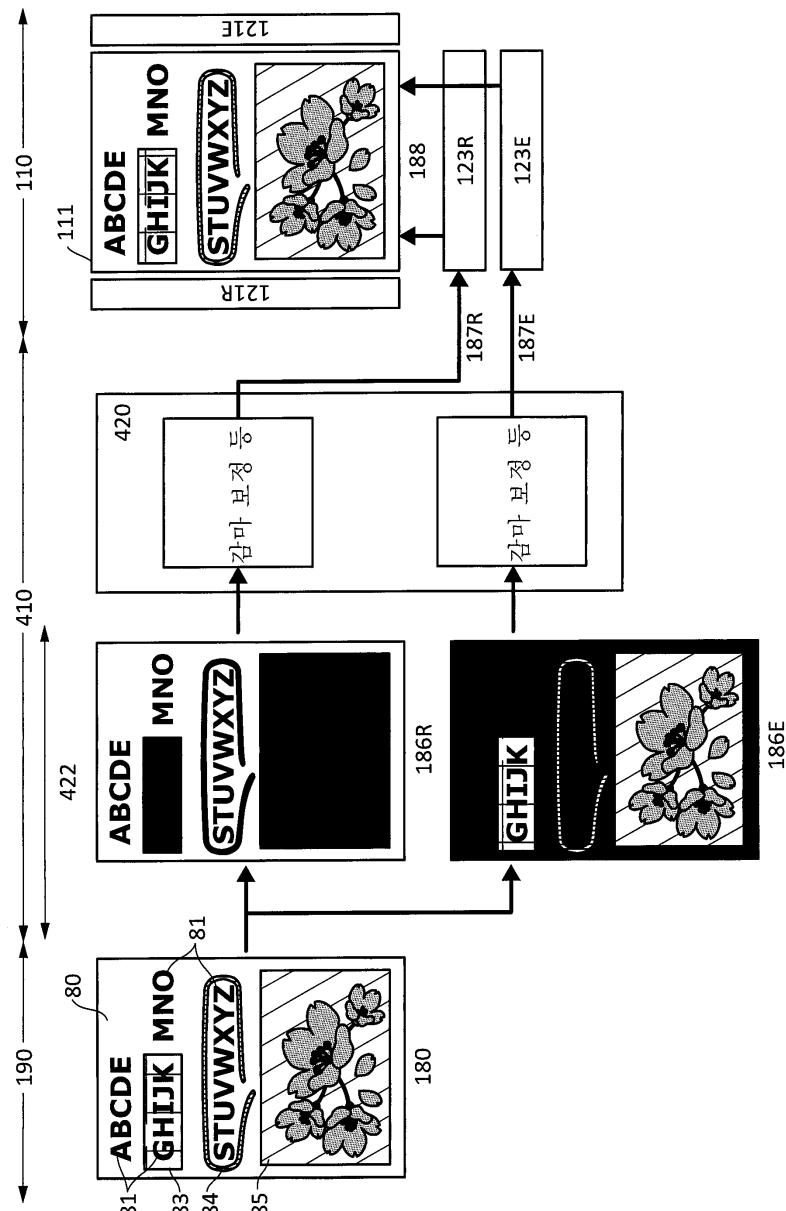
도면14



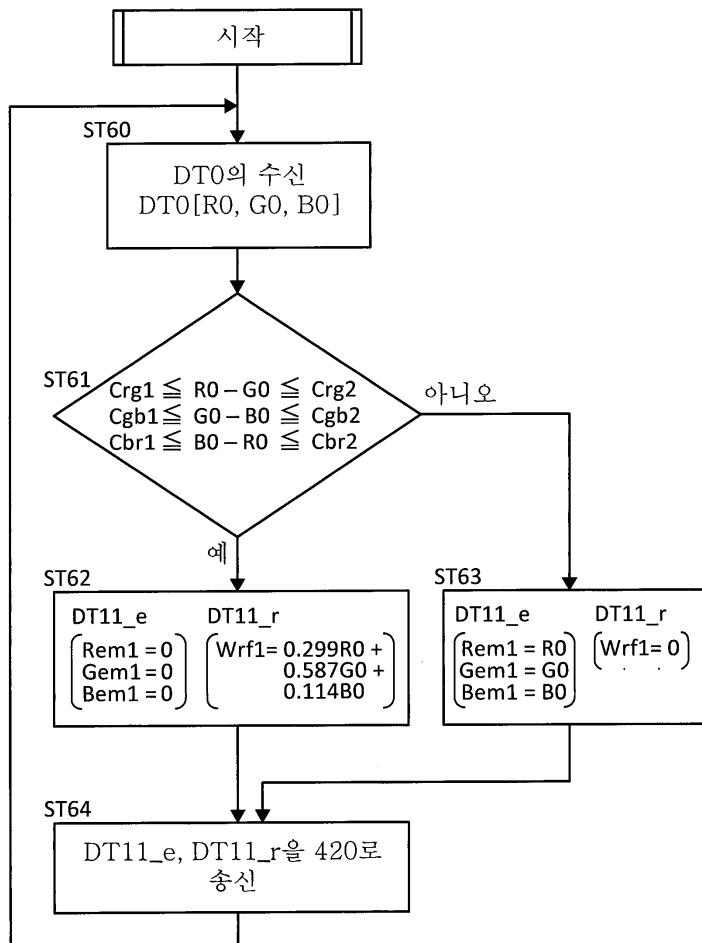
도면15



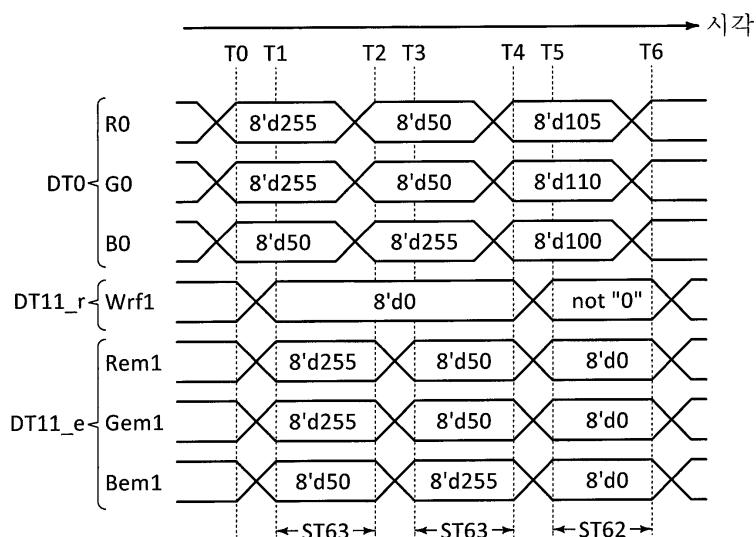
도면 16



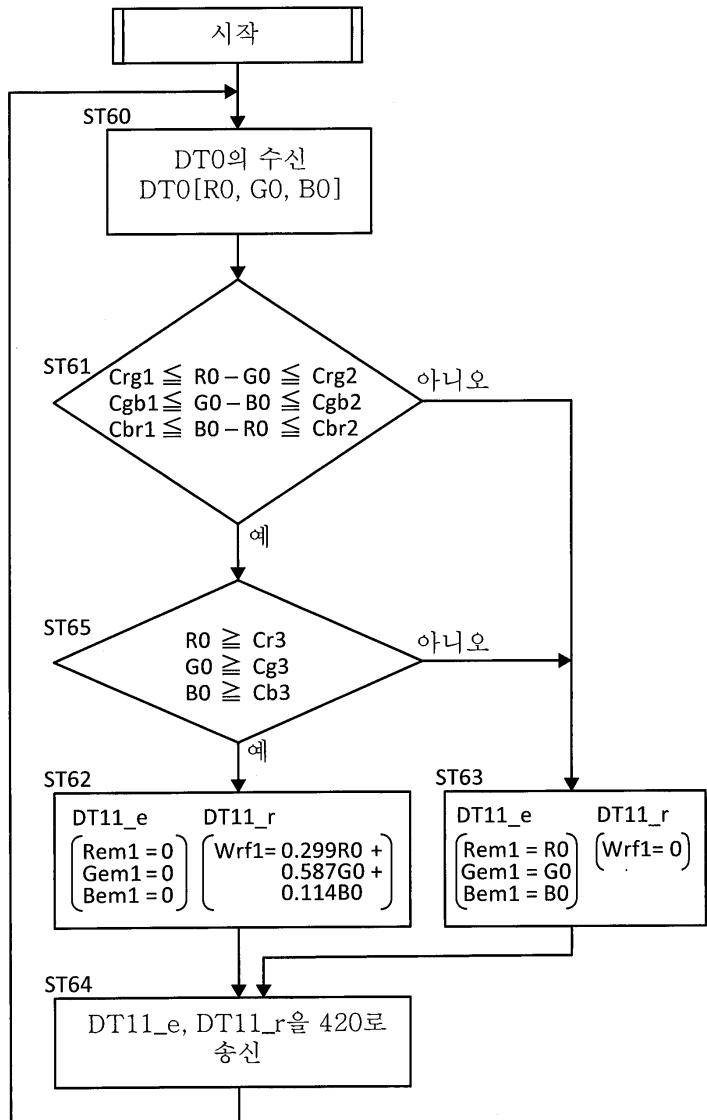
도면17



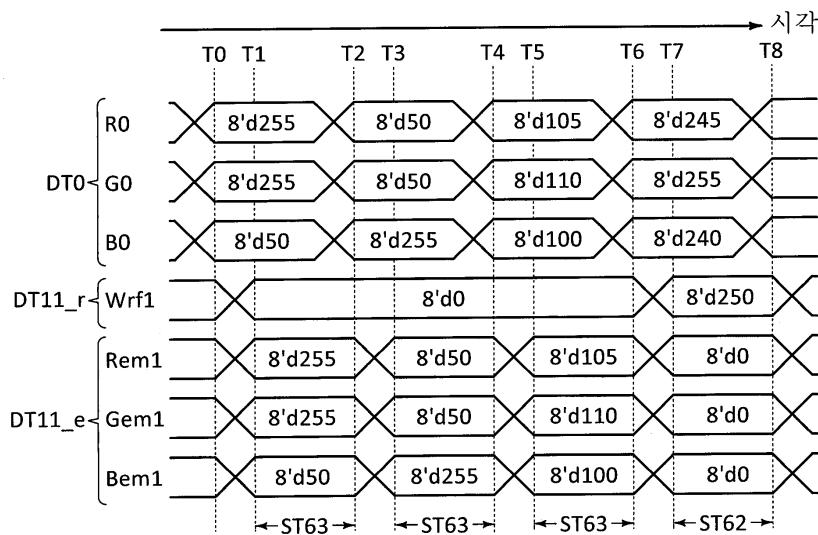
도면18



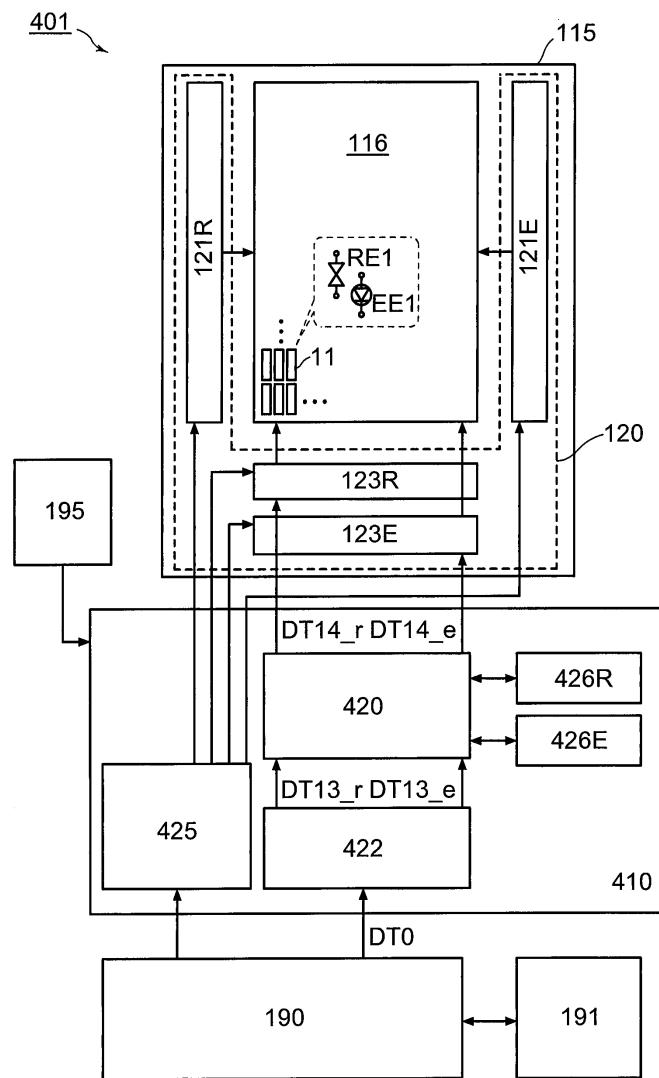
도면19



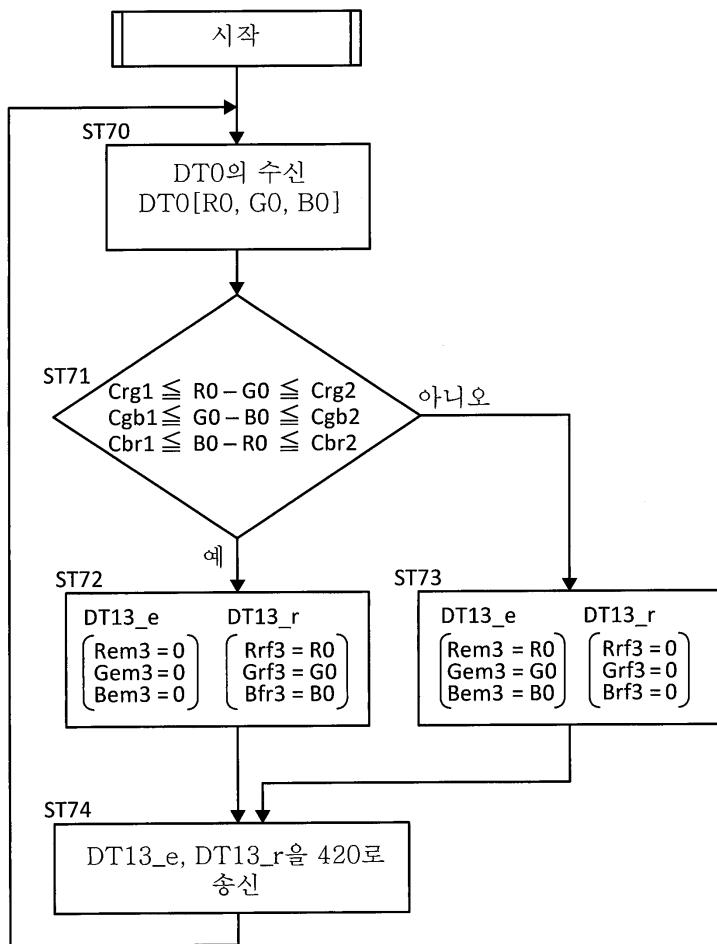
도면20



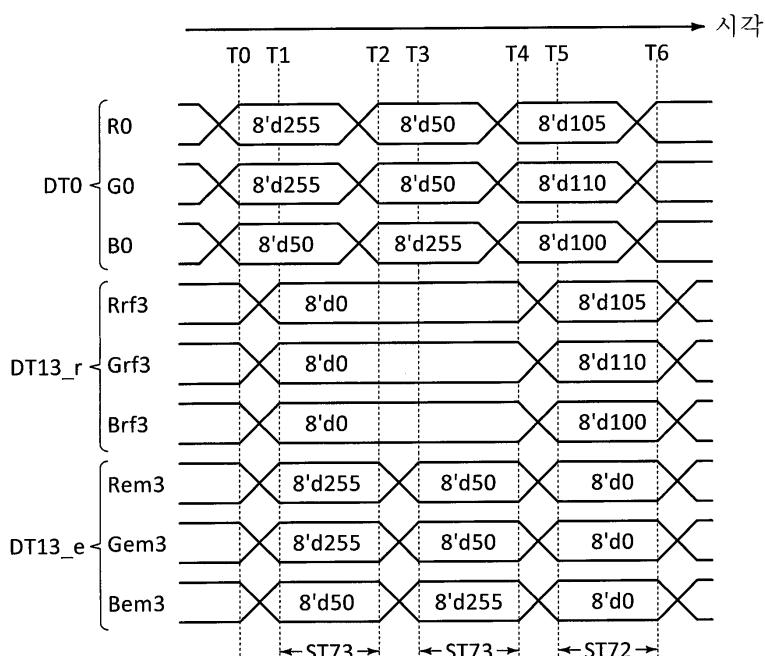
도면21



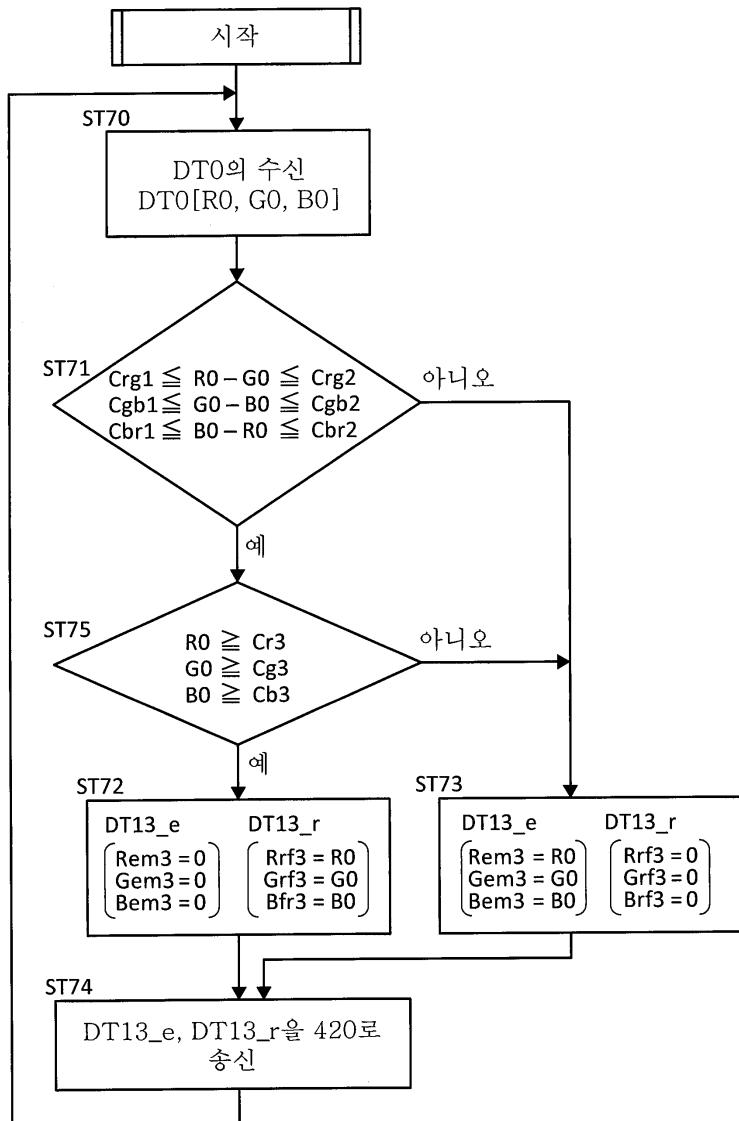
도면22



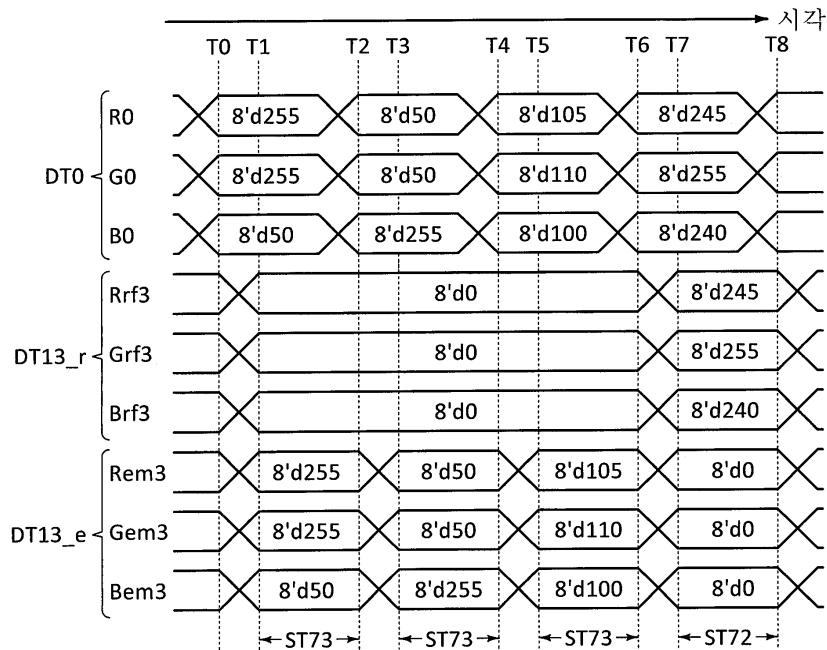
도면23



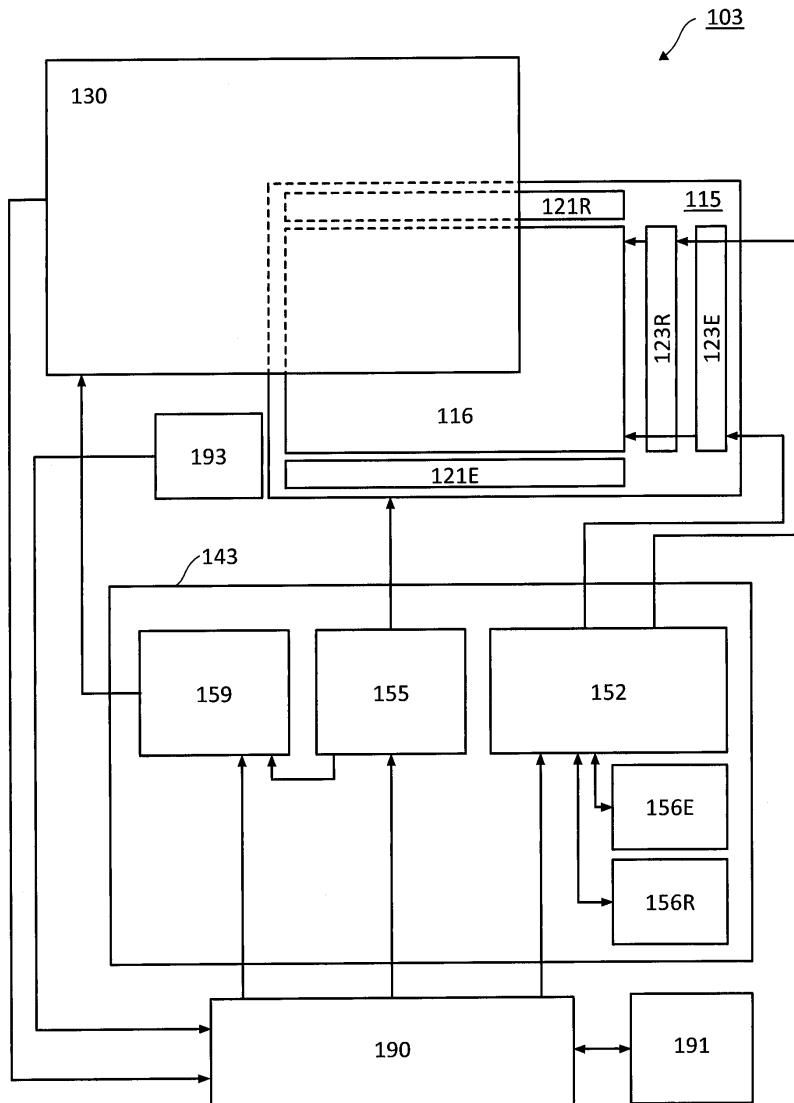
도면24



도면25

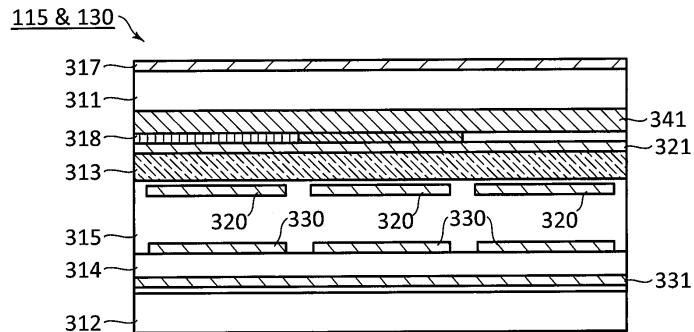


도면26

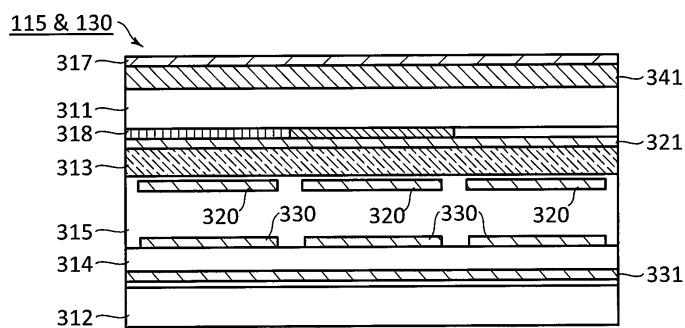


도면27

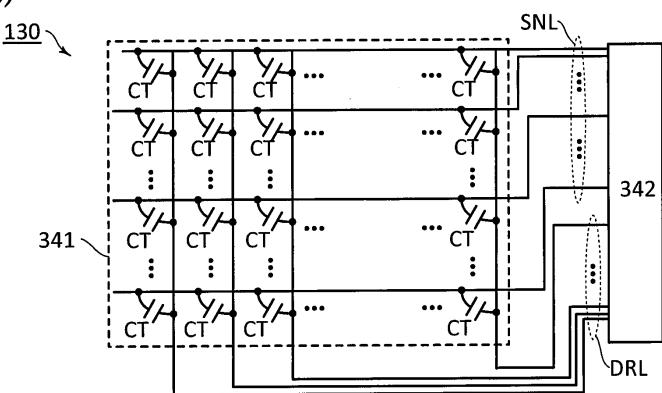
(A)



(B)

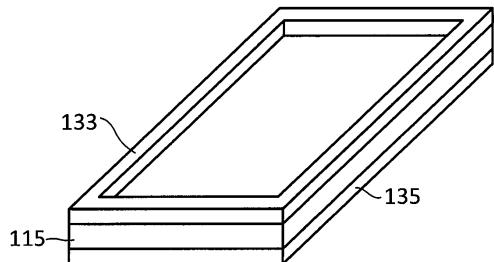


(C)

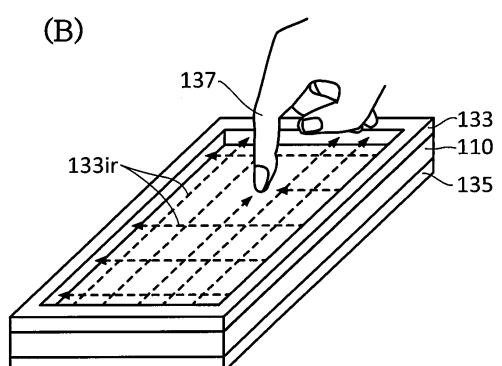


도면28

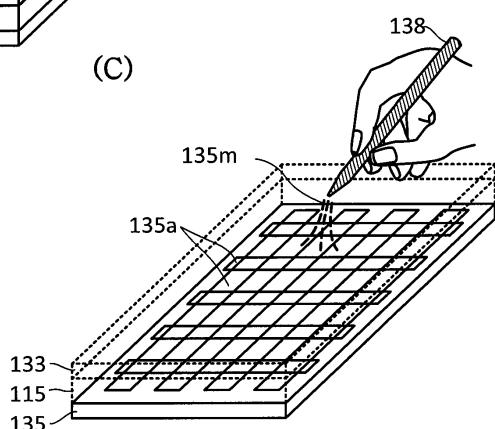
(A)



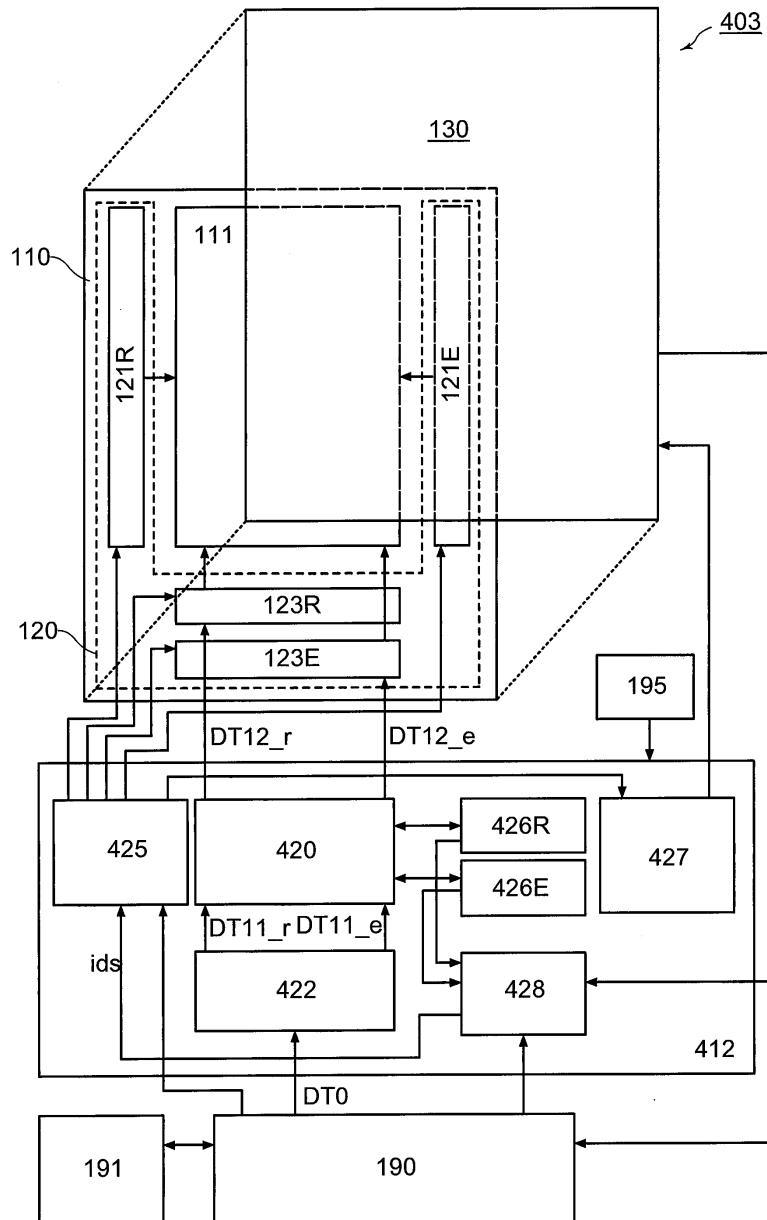
(B)



(C)

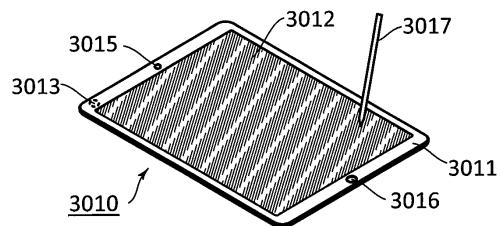


도면29

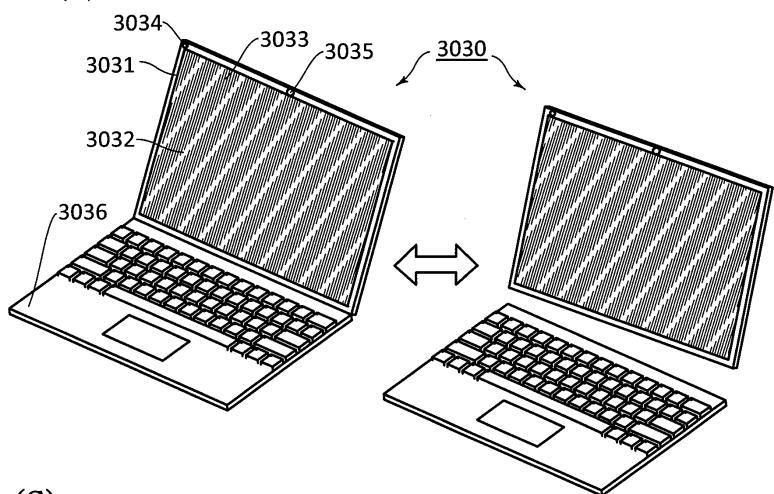


도면30

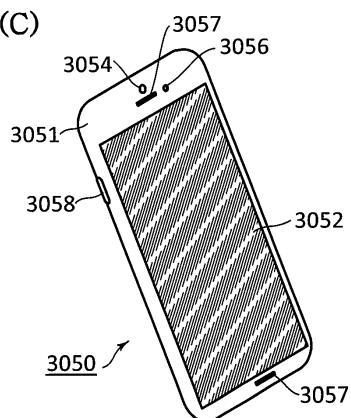
(A)



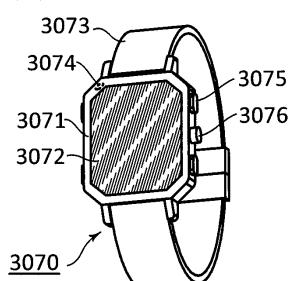
(B)



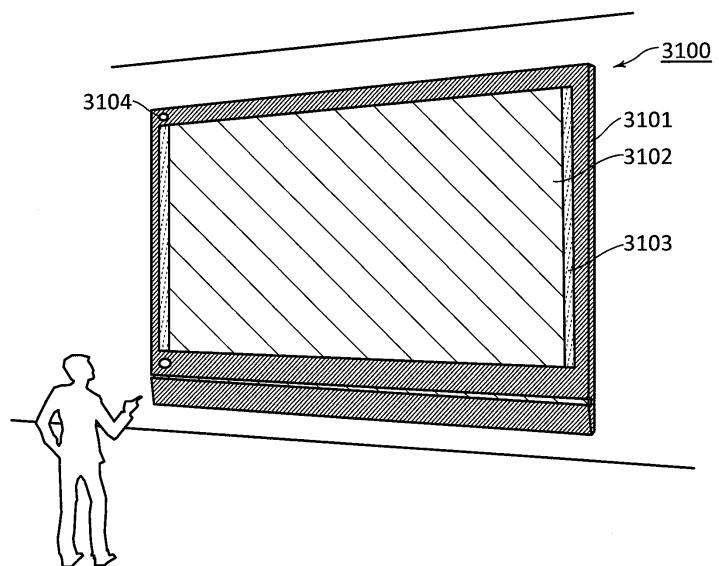
(C)



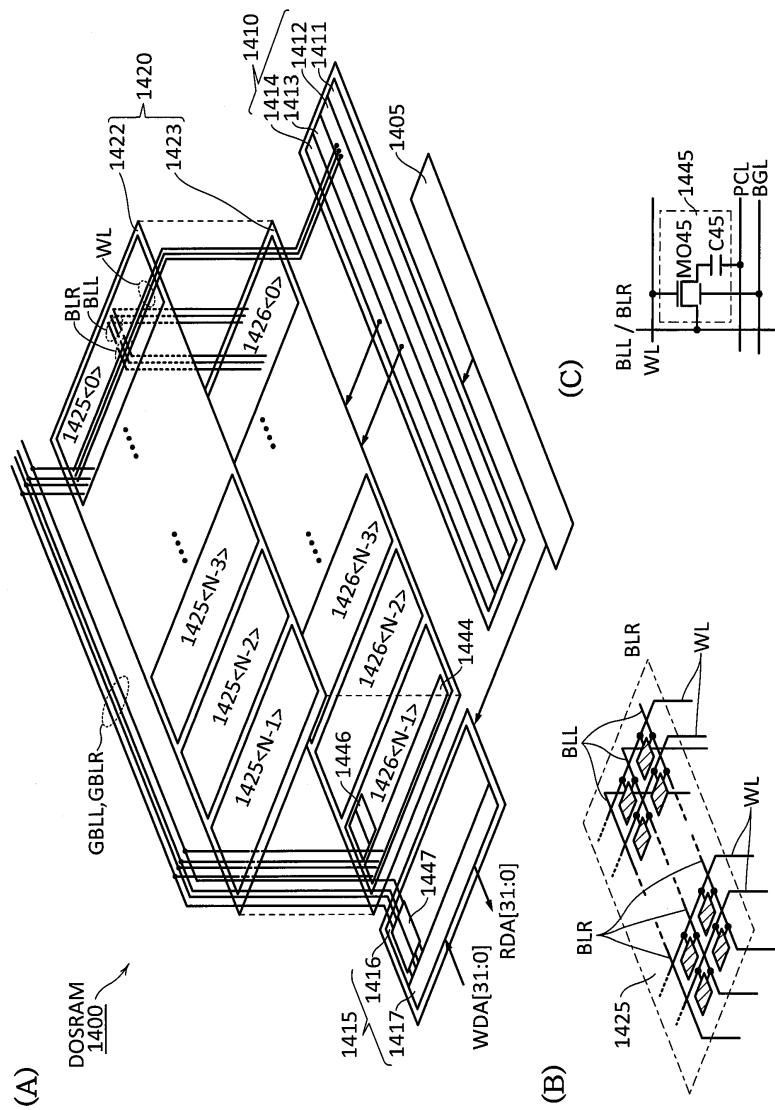
(D)



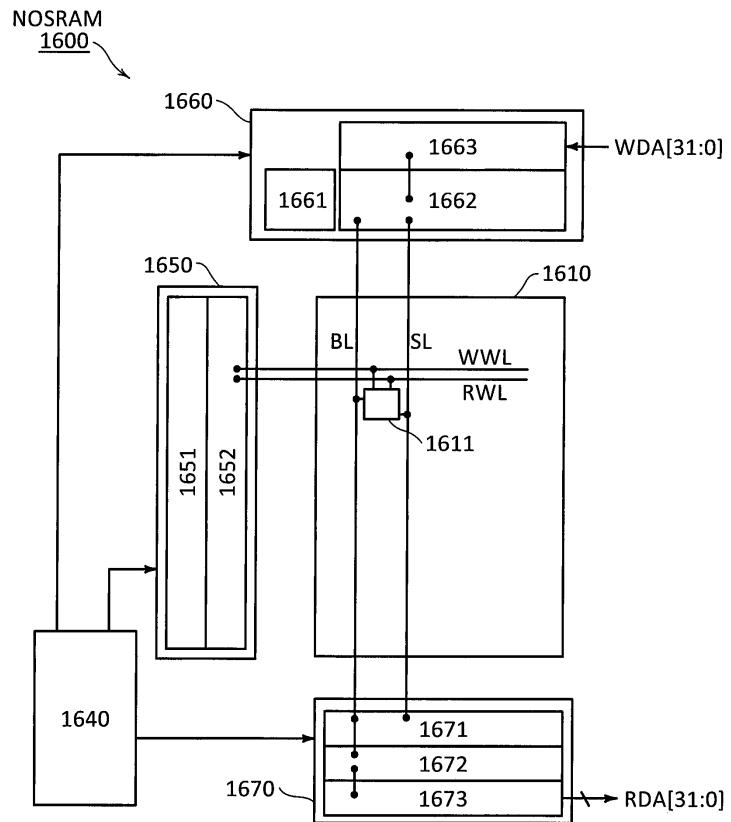
도면31



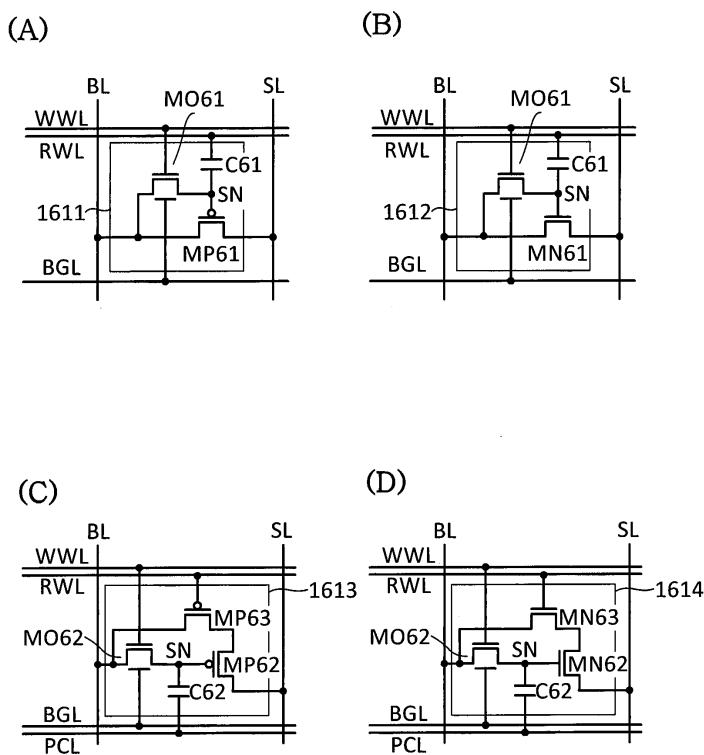
도면32



도면33



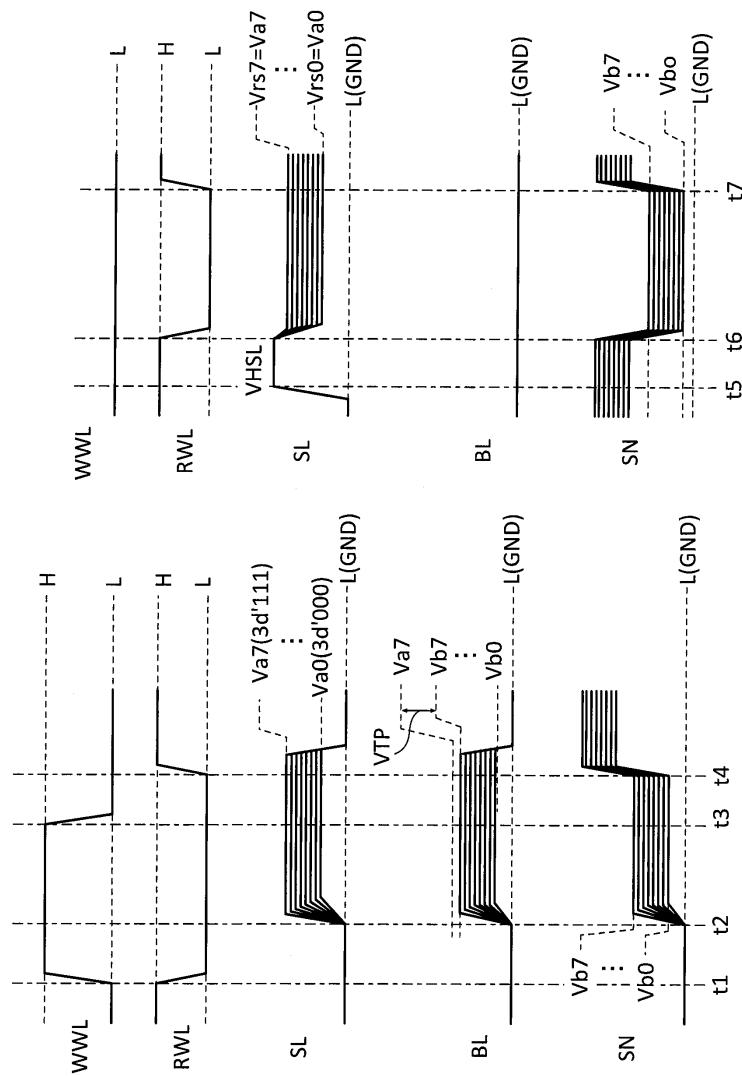
도면34



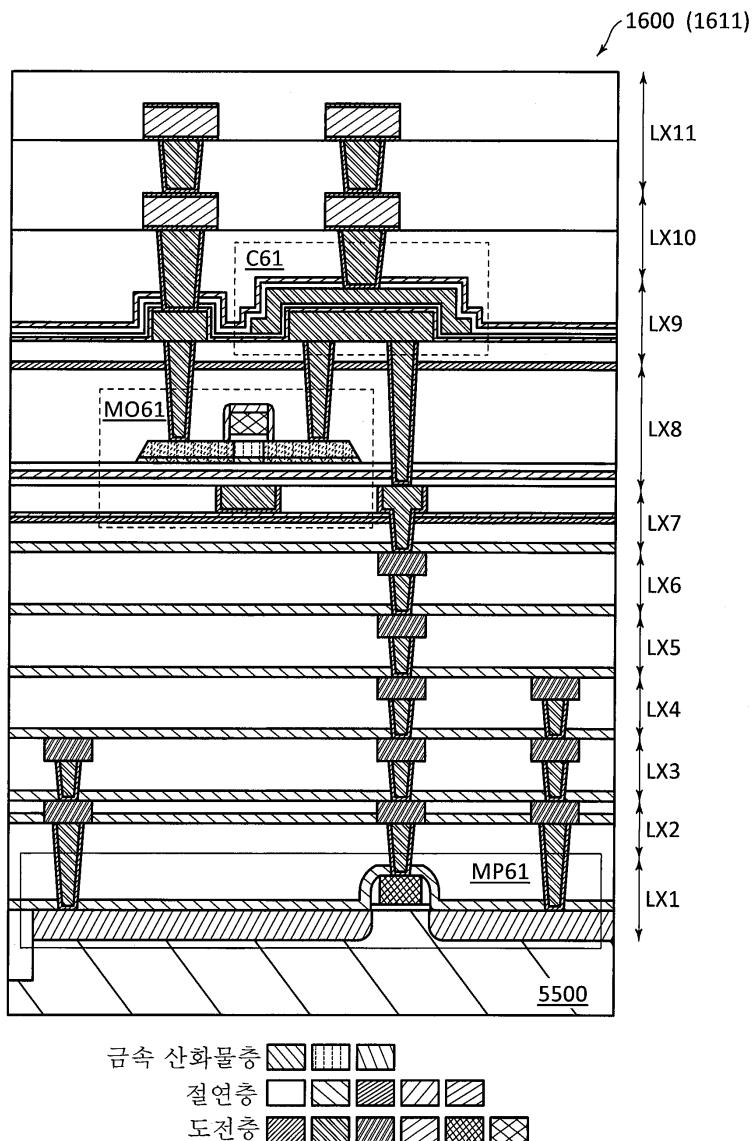
도면35

(B)

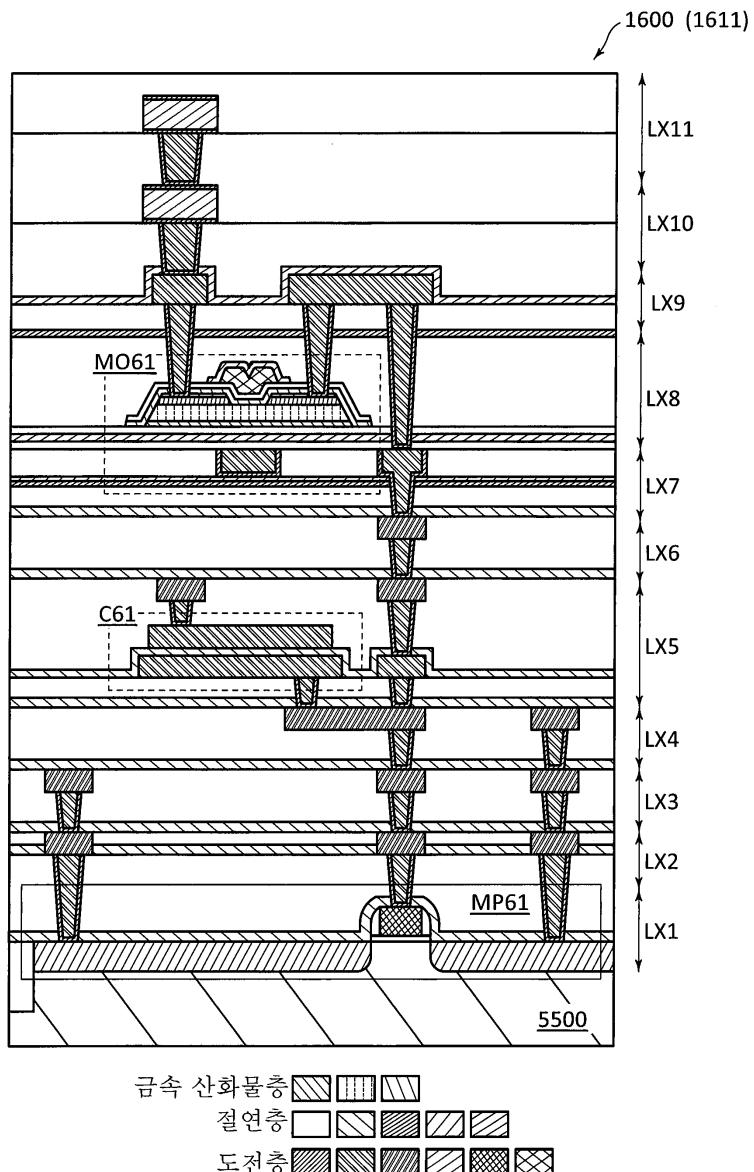
(A)



도면36

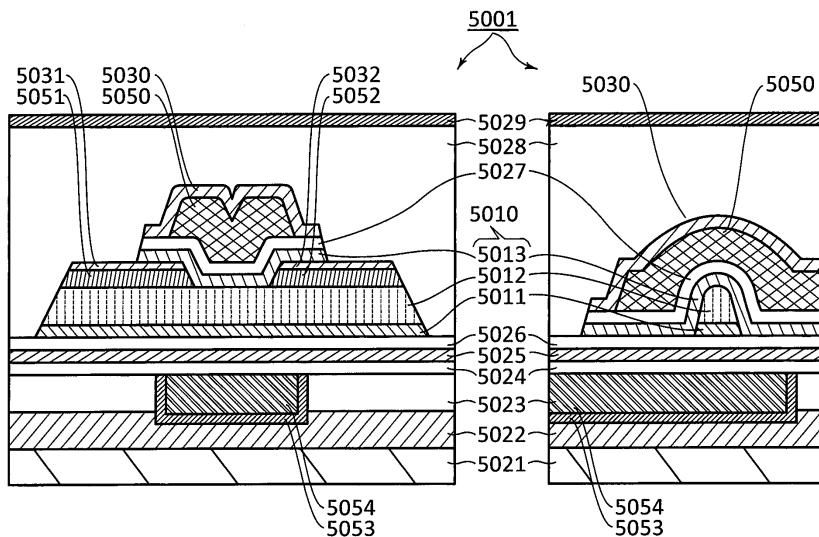


도면37

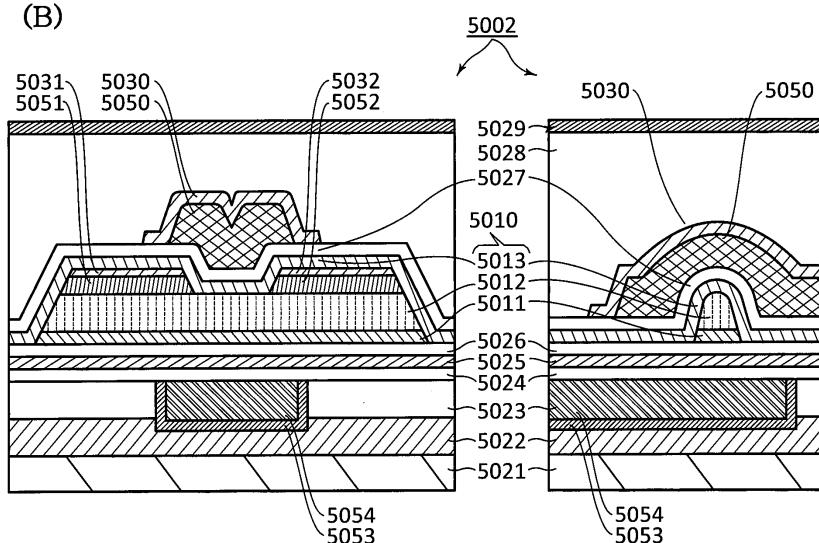


도면38

(A)

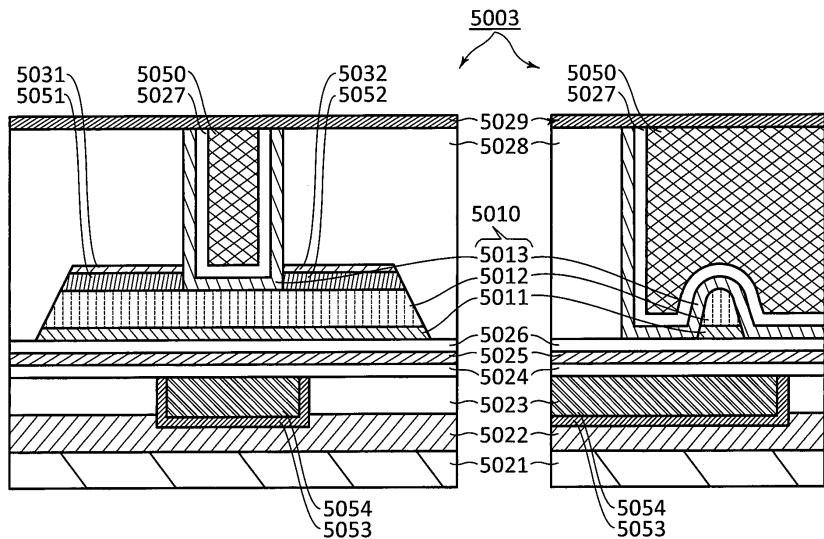


(B)

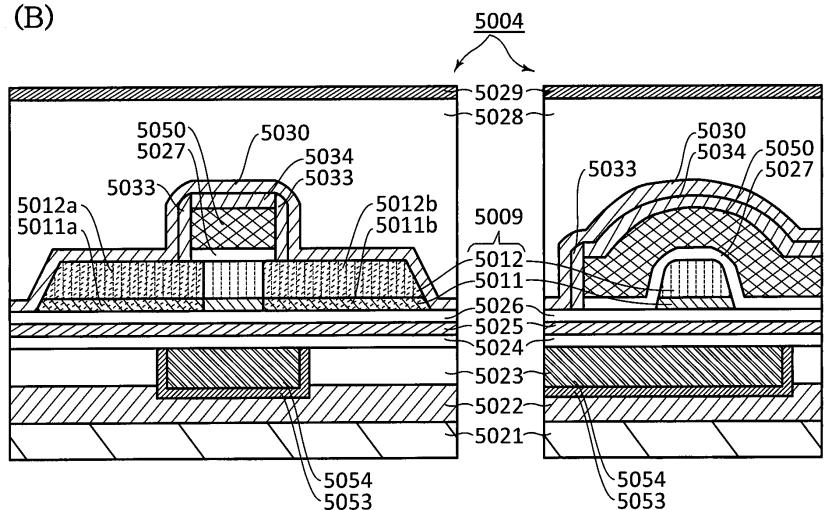


도면39

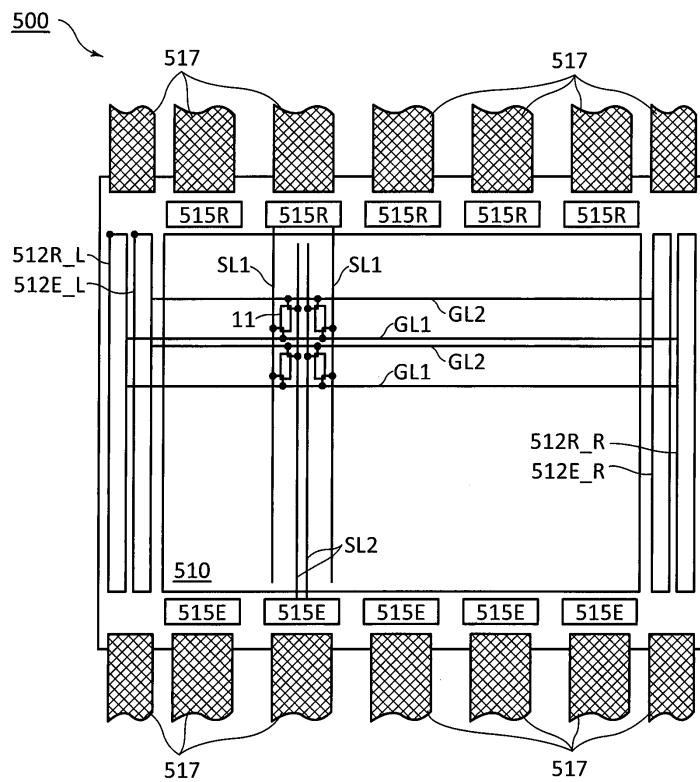
(A)



(B)

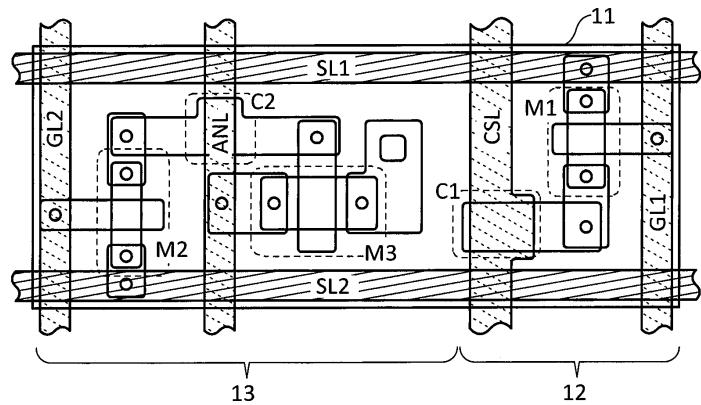


도면40

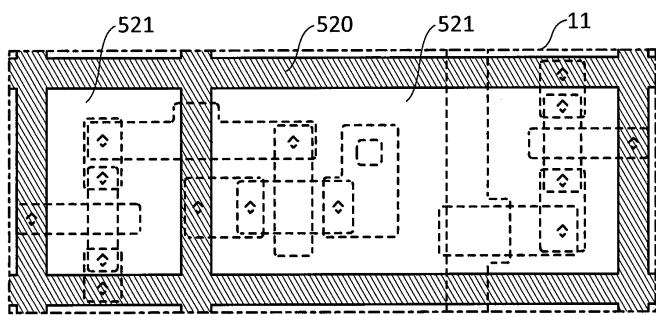


도면41

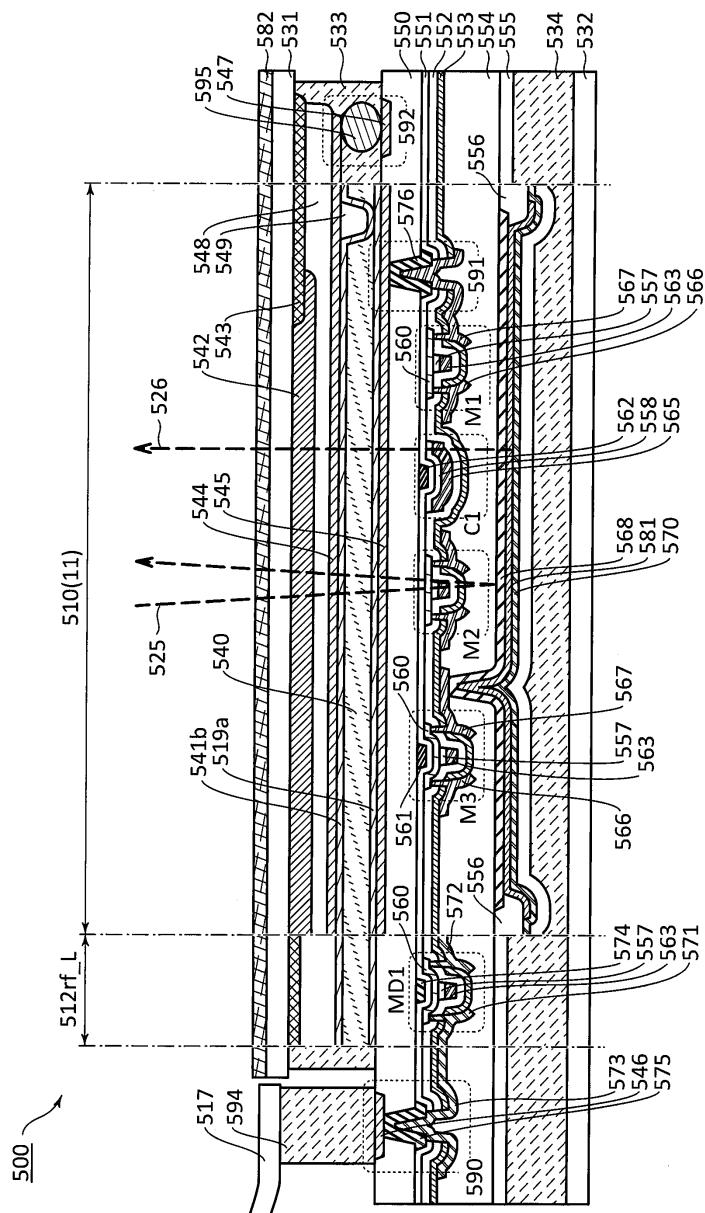
(A)



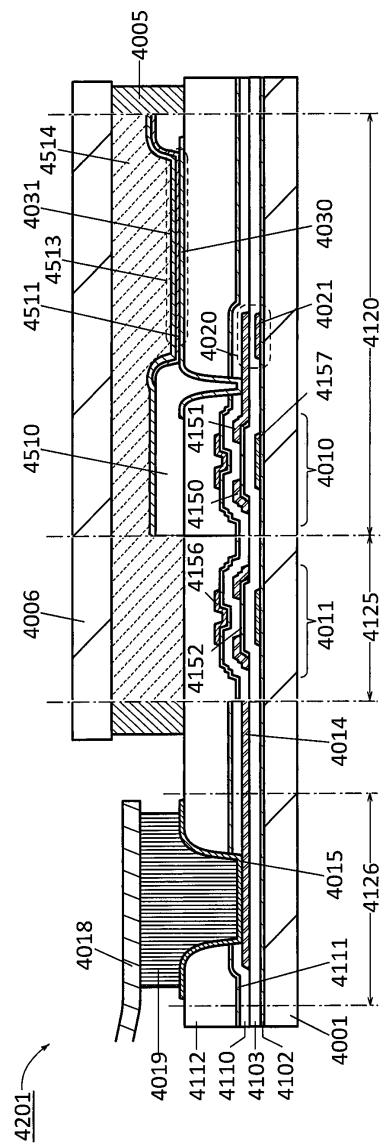
(B)



도면42



도면43



도면44

