



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0087587
(43) 공개일자 2025년06월16일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
H01L 21/78 (2006.01) H01L 21/02 (2006.01)
H01L 21/304 (2006.01) H01L 21/311 (2006.01)</p> <p>(52) CPC특허분류
H01L 21/78 (2013.01)
H01L 21/02118 (2013.01)</p> <p>(21) 출원번호 10-2025-7014192</p> <p>(22) 출원일자(국제) 2023년10월06일
심사청구일자 없음</p> <p>(85) 번역문제출일자 2025년04월29일</p> <p>(86) 국제출원번호 PCT/JP2023/036619</p> <p>(87) 국제공개번호 WO 2024/080257
국제공개일자 2024년04월18일</p> <p>(30) 우선권주장
JP-P-2022-163413 2022년10월11일 일본(JP)</p> | <p>(71) 출원인
가부시끼가이샤 레조낙
일본국 도쿄도 미나토쿠 히가시신바시 1초메 9방 1고</p> <p>(72) 발명자
미야모토, 유키
일본 1057325 도쿄도 미나토쿠 히가시신바시 1초메 9방 1고 가부시끼가이샤 레조낙 내
최, 해밀
일본 1057325 도쿄도 미나토쿠 히가시신바시 1초메 9방 1고 가부시끼가이샤 레조낙 내
(뒷면에 계속)</p> <p>(74) 대리인
장수길, 최인호, 오현식</p> |
|---|---|

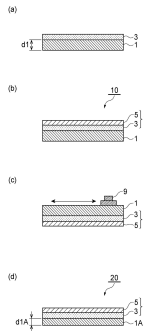
전체 청구항 수 : 총 3 항

(54) 발명의 명칭 **반도체 장치의 제조 방법**

(57) 요약

본 개시는, 반도체 웨이퍼와, 물과의 반응에 의하여 저분자화되는 수지를 포함하는 수지층과, 기재층을 구비하는 제1 적층체를 제작하는 제1 적층체 제작 공정과, 상기 제1 적층체의 상기 반도체 웨이퍼를 이면 연삭하여, 제2 적층체를 제작하는 제2 적층체 제작 공정과, 상기 제2 적층체의 상기 기재층을 제거하고, 이면 연삭된 상기 반도체 웨이퍼와, 상기 수지층을 구비하는 제3 적층체를 제작하는 제3 적층체 제작 공정을 구비하는, 반도체 장치의 제조 방법에 관한 것이다.

대표도



(52) CPC특허분류

H01L 21/02282 (2013.01)

H01L 21/304 (2013.01)

H01L 21/31133 (2013.01)

(72) 발명자

이와나가, 유키히로

일본 1057325 도쿄토 미나토쿠 히가시신바시 1쵸메
9방 1고 가부시끼가이샤 레조낙 내

와다, 마사유키

일본 1057325 도쿄토 미나토쿠 히가시신바시 1쵸메
9방 1고 가부시끼가이샤 레조낙 내

사카모토, 게이이치

일본 1057325 도쿄토 미나토쿠 히가시신바시 1쵸메
9방 1고 가부시끼가이샤 레조낙 내

와타나베, 마사히토

일본 1057325 도쿄토 미나토쿠 히가시신바시 1쵸메
9방 1고 가부시끼가이샤 레조낙 내

곤도, 히데카즈

일본 1057325 도쿄토 미나토쿠 히가시신바시 1쵸메
9방 1고 가부시끼가이샤 레조낙 내

사이토, 고이치

일본 1057325 도쿄토 미나토쿠 히가시신바시 1쵸메
9방 1고 가부시끼가이샤 레조낙 내

명세서

청구범위

청구항 1

반도체 웨이퍼와, 물과의 반응에 의하여 저분자화되는 수지를 포함하는 수지층과, 기재층을 구비하는 제1 적층체를 제작하는 제1 적층체 제작 공정과,

상기 제1 적층체의 상기 반도체 웨이퍼를 이면 연삭하여, 제2 적층체를 제작하는 제2 적층체 제작 공정과,

상기 제2 적층체의 상기 기재층을 제거하고, 이면 연삭된 상기 반도체 웨이퍼와, 상기 수지층을 구비하는 제3 적층체를 제작하는 제3 적층체 제작 공정을 구비하는, 반도체 장치의 제조 방법.

청구항 2

청구항 1에 있어서,

상기 제3 적층체를 다이싱함으로써, 개편화된 수지층편 부착 반도체 칩을 제작하는 수지층편 부착 반도체 칩 제작 공정을 더 구비하는, 반도체 장치의 제조 방법.

청구항 3

청구항 2에 있어서,

상기 수지층편 부착 반도체 칩의 수지층편 중의 상기 수지를 물과 반응시켜, 상기 수지층편 부착 반도체 칩으로부터 상기 수지층편을 제거하는 수지층편 제거 공정을 더 구비하는, 반도체 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 개시는, 반도체 장치의 제조 방법에 관한 것이다.

배경 기술

[0002] 반도체 장치의 제조에 있어서는, 반도체 웨이퍼의 일면(표면)에 패턴을 형성하고, 소정의 두께로 될 때까지 반도체 웨이퍼를 백그라인더 등으로 다른 일면(이면)을 연삭하는 이면 연삭(백그라인드) 공정을 거치는 것이 일반적이다. 이면 연삭 공정에 있어서는, 반도체 웨이퍼의 보호를 목적으로 하여, 반도체 웨이퍼에, 백그라인드 테이프를 접합하여 이면을 연삭하는 것이 일반적으로 행해지고 있다(예를 들면, 특허문헌 1).

선행기술문헌

특허문헌

[0003] (특허문헌 0001) 특허문헌 1: 일본 공개특허공보 2010-034379호

발명의 내용

해결하려는 과제

[0004] 본 개시는, 반도체 웨이퍼를 이면 연삭하는 공정을 구비하는 신규 반도체 장치의 제조 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0005] 본 개시는, [1] 내지 [3]의 반도체 장치의 제조 방법을 제공한다.

- [0006] [1] 반도체 웨이퍼와, 물과의 반응에 의하여 저분자화되는 수지를 포함하는 수지층과, 기재(基材)층을 구비하는 제1 적층체를 제작하는 제1 적층체 제작 공정과, 상기 제1 적층체의 상기 반도체 웨이퍼를 이면 연삭하여, 제2 적층체를 제작하는 제2 적층체 제작 공정과, 상기 제2 적층체의 상기 기재층을 제거하고, 이면 연삭된 상기 반도체 웨이퍼와, 상기 수지층을 구비하는 제3 적층체를 제작하는 제3 적층체 제작 공정을 구비하는, 반도체 장치의 제조 방법.
- [0007] [2] 상기 제3 적층체를 다이싱함으로써, 개편화(個片化)된 수지층편 부착 반도체 칩을 제작하는 수지층편 부착 반도체 칩 제작 공정을 더 구비하는, [1]에 기재된 반도체 장치의 제조 방법.
- [0008] [3] 상기 수지층편 부착 반도체 칩의 수지층편 중의 상기 수지를 물과 반응시켜, 상기 수지층편 부착 반도체 칩으로부터 상기 수지층편을 제거하는 수지층편 제거 공정을 더 구비하는, [2]에 기재된 반도체 장치의 제조 방법.

발명의 효과

- [0009] 본 개시에 의하면, 반도체 웨이퍼를 이면 연삭하는 공정을 구비하는 신규 반도체 장치의 제조 방법이 제공된다.

도면의 간단한 설명

- [0010] 도 1은, 반도체 장치의 제조 방법의 일 실시형태를 설명하기 위한 모식 단면도이며, 도 1의 (a), 도 1의 (b), 도 1의 (c), 및 도 1의 (d)는 각 공정을 나타내는 도이다.
- 도 2는, 반도체 장치의 제조 방법의 일 실시형태를 설명하기 위한 모식 단면도이며, 도 2의 (a), 도 2의 (b), 및 도 2의 (c)는 각 공정을 나타내는 도이다.
- 도 3은, 반도체 장치의 제조 방법의 일 실시형태를 설명하기 위한 모식 단면도이며, 도 3의 (a), 도 3의 (b), 및 도 3의 (c)는 각 공정을 나타내는 도이다.

발명을 실시하기 위한 구체적인 내용

- [0011] 이하, 도면을 참조하면서 본 실시형태에 대하여 상세하게 설명한다. 단, 본 개시는 이하의 실시형태에 한정되는 것은 아니다. 이하의 실시형태에 있어서, 그 구성 요소(스텝 등도 포함한다)는, 특별히 명시한 경우를 제외하고, 필수는 아니다. 동일 또는 상당 부분에는 동일 부호를 붙이고, 중복되는 설명은 생략한다. 상하좌우 등의 위치 관계는, 특별히 설명하지 않는 한, 도면에 나타내는 위치 관계에 근거하는 것으로 한다. 각 도면에 있어서의 구성 요소의 크기는 개념적인 것이며, 구성 요소 간의 크기의 상대적인 관계는 각 도면에 나타난 것에 한정되지 않는다.
- [0012] 본 개시에 있어서의 수치 및 그 범위에 대해서도 동일하며, 본 개시를 제한하는 것은 아니다. 본 명세서에 있어서 "~"를 이용하여 나타난 수치 범위는, "-"의 전후에 기재되는 수치를 각각 최솟값 및 최댓값으로서 포함하는 범위를 나타낸다. 본 명세서 중에 단계적으로 기재되어 있는 수치 범위에 있어서, 하나의 수치 범위로 기재된 상한값 또는 하한값은, 다른 단계적인 기재의 수치 범위의 상한값 또는 하한값으로 치환해도 된다. 본 명세서 중에 기재되어 있는 수치 범위에 있어서, 그 수치 범위의 상한값 또는 하한값은, 실시예에 나타나 있는 값으로 치환해도 된다.
- [0013] 본 명세서에 있어서 "층"이라는 용어는, 평면도로서 관찰했을 때에, 전체면에 형성되어 있는 형상의 구조에 더하여, 일부에 형성되어 있는 형상의 구조도 포함된다. 본 명세서에 있어서, "공정"이라는 용어는, 독립적인 공정뿐만 아니라, 다른 공정과 명확하게 구별할 수 없는 경우이더라도 그 공정의 소기의 작용이 달성되면, 본 용어에 포함된다.
- [0014] 본 명세서에 있어서, "(메트)아크릴로일"이란, 아크릴로일 및 메타아크릴로일 중 적어도 일방을 의미한다. 본 명세서에 있어서, "(폴리)옥시알킬렌기"란, 옥시알킬렌기 및 폴리옥시알킬렌기 중 적어도 일방을 의미한다. 폴리옥시알킬렌기는, 2 이상의 알킬렌기가 에터 결합으로 연결된 기이다. "(폴리)옥시에틸렌기" 등의 다른 유사한 표현에 있어서도 동일하다.
- [0015] 본 명세서에 예시하는 각 성분 및 재료는, 특별히 설명하지 않는 한, 1종을 단독으로 사용해도 되고, 2종 이상을 병용하여 사용해도 된다.
- [0016] [반도체 장치의 제조 방법]

[0017] 일 실시형태의 반도체 장치의 제조 방법은, 반도체 웨이퍼를 이면 연삭하는 공정을 구비하는 반도체 장치의 제조 방법에 관한 것이다. 당해 반도체 장치의 제조 방법은, 제1 적층체 제작 공정과, 제2 적층체 제작 공정과, 제3 적층체 제작 공정을 구비한다. 당해 반도체 장치의 제조 방법은, 수지층편 부착 반도체 칩 제작 공정을 더 구비하고 있어도 되고, 수지층편 제거 공정을 더 구비하고 있어도 된다. 도 1, 도 2, 및 도 3은, 반도체 장치의 제조 방법의 일 실시형태를 설명하기 위한 모식 단면도이다.

[0018] <제1 적층체 제작 공정>

[0019] 본 공정에서는, 반도체 웨이퍼(1)와, 물과의 반응에 의하여 저분자화되는 수지(이하 "수지 A"라고도 한다.)를 포함하는 수지층(3)과, 기재층(5)을 구비하는 제1 적층체(10)를 제작한다. 수지 A는, 물과의 반응에 의하여 저분자화됨으로써, 물에 대한 용해성이 향상되는 성질을 갖는 수지이다.

[0020] 수지 A는, 일 실시형태에 있어서, 에스터 결합 및 염기성 관능기를 포함하는 수지여도 된다. 에스터 결합 및 염기성 관능기를 포함하는 수지는, 물과 반응시킴으로써, 염기성 관능기 존재하에서의 에스터 결합의 가수분해 반응이 진행되어, 저분자화되는 수지이다. 수지층(3)은, 예를 들면, 수지 A를 고화시킴으로써, 또는 수지 A의 전구체를 반응 및 고화시킴으로써 형성할 수 있다.

[0021] 수지 A 중의 염기성 관능기는, 예를 들면, -NH-, 및 -NH₂를 들 수 있다.

[0022] 수지 A는, 제1 기를 2개 이상 포함하고, 에스터 결합을 갖는 화합물 A와, 제1 기와 결합을 형성 가능한 제2 기를 2개 이상 포함하며, 화합물 A와의 반응에 의하여 에스터 결합 및 염기성 관능기를 포함하는 수지를 형성할 수 있는 화합물 B를 포함하는 수지층 형성 재료를 이용하여 형성할 수 있다.

[0023] 화합물 A는 제1 기 중에 에스터 결합을 포함하고 있어도 되고, 제1 기와는 상이한 관능기로서 에스터 결합을 포함하고 있어도 된다. 화합물 A 중의 제1 기로서는, 예를 들면, (메트)아크릴로일옥시기; 아이소사이아네이트기; 환상 에터기(옥시레인기(옥시란일기, 에폭시기), 옥세테인기(옥세탄일기), 테트라하이드로퓨릴기, 테트라하이드로피란일기 등); 에틸렌성 불포화기(C=C) 등을 들 수 있다. 화합물 A 1분자 중의 제1 기의 수는, 2개 이상이며, 3개 이상, 또는 4개 이상이어도 되고, 10개 이하, 8개 이하, 6개 이하, 또는 5개 이하여도 된다.

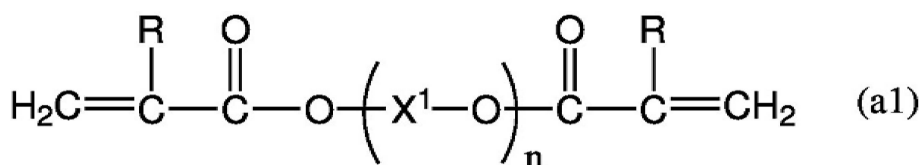
[0024] 화합물 A는, 2개 이상의 제1 기와, 이들 제1 기를 연결하는 연결기를 포함하는 화합물이어도 된다. 연결기는, 예를 들면, (폴리)옥시알킬렌기를 포함하고 있어도 된다. (폴리)옥시알킬렌기로서는, (폴리)옥시에틸렌기를 들 수 있다. 연결기는, 펜타에리트리톨 골격, 트라이메틸올프로페인 골격, 및 아이소사이아누레이트 골격으로 이루어지는 군으로부터 선택되는 적어도 하나의 골격을 포함하고 있어도 된다.

[0025] 화합물 A의 분자량 또는 수평균 분자량은, 150 이상, 500 이상, 또는 1000 이상이어도 되고, 50000 이하, 10000 이하, 또는 2000 이하여도 된다. 본 명세서에 있어서, "수평균 분자량"은, 젤 퍼미에이션 크로마토그래피법(GPC)으로 표준 폴리스타이렌에 의한 검량선을 이용한 폴리스타이렌 환산값이다.

[0026] 화합물 A는, 제1 기를 2개 포함하는 화합물이어도 되고, (메트)아크릴로일옥시기를 2개 포함하는 화합물이어도 된다. 제1 기를 2개 포함하는 경우, 제1 기를 2개 포함하는 경우 등과 비교하여, 수지 A가 물에 용해될 때까지의 시간이 보다 길어지는 경향이 있다.

[0027] (메트)아크릴로일옥시기를 2개 포함하는 화합물 A는, 하기 식 (a1)로 나타나는 구조를 포함하고 있어도 된다.

[0028] [화학식 1]



[0029]

[0030] 식 (a1) 중, R은 수소 원자 또는 메틸기를 나타낸다. X¹은 알킬렌기를 나타낸다. 알킬렌기의 탄소수는, 예를 들면, 2 이상이어도 되고, 10 이하, 6 이하, 4 이하, 또는 3 이하여도 된다. 알킬렌기는, 예를 들면, 에틸렌기(-CH₂-CH₂-)여도 된다.

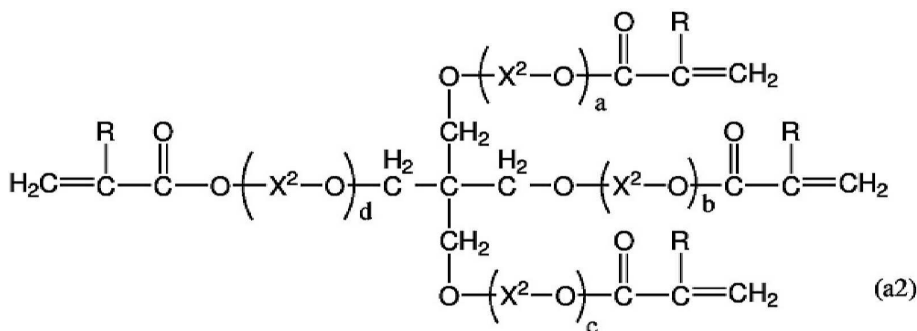
[0031] n은 1 이상의 정수를 나타낸다. n은, 예를 들면, 1 이상, 5 이상, 10 이상, 15 이상, 또는 20 이상이어도 되고, 50 이하, 45 이하, 40 이하, 35 이하, 30 이하, 또는 25 이하여도 된다.

[0032] (메트)아크릴로일옥시기를 2개 포함하는 화합물 A의 시판품으로서, 예를 들면, NK 에스터 A-1000(신나카무라 가가쿠 고교 주식회사제, 화학명: 폴리에틸렌글라이콜 #1000 다이아크릴레이트), A-600(신나카무라 가가쿠 고교 주식회사제, 화학명: 폴리에틸렌글라이콜 #600 다이아크릴레이트), A-400(신나카무라 가가쿠 고교 주식회사제, 화학명: 폴리에틸렌글라이콜 #400 다이아크릴레이트), A-200(신나카무라 가가쿠 고교 주식회사제, 화학명: 폴리에틸렌글라이콜 #200 다이아크릴레이트), 2G(신나카무라 가가쿠 고교 주식회사제, 화학명: 디에틸렌글라이콜 다이메타크릴레이트), 3G(신나카무라 가가쿠 고교 주식회사제, 화학명: 트리에틸렌글라이콜다이메타크릴레이트), 4G(신나카무라 가가쿠 고교 주식회사제, 화학명: 폴리에틸렌글라이콜 #200 다이메타크릴레이트), 9G(신나카무라 가가쿠 고교 주식회사제, 화학명: 폴리에틸렌글라이콜 #400 다이메타크릴레이트), 14G(신나카무라 가가쿠 고교 주식회사제, 화학명: 폴리에틸렌글라이콜 #600 다이메타크릴레이트), 23G(신나카무라 가가쿠 고교 주식회사제, 화학명: 폴리에틸렌글라이콜 #1000 다이메타크릴레이트), 라이트아크릴레이트 3EG-A(교에이샤 가가쿠 주식회사제, 화학명: 트리에틸렌글라이콜다이메타크릴레이트), 라이트아크릴레이트 4EG-A(교에이샤 가가쿠 주식회사제, 화학명: 폴리에틸렌글라이콜 #200 다이아크릴레이트), 라이트아크릴레이트 9EG-A(교에이샤 가가쿠 주식회사제, 화학명: 폴리에틸렌글라이콜 #400 다이아크릴레이트), 라이트아크릴레이트 14EG-A(교에이샤 가가쿠 주식회사제, 화학명: 폴리에틸렌글라이콜 #600 다이아크릴레이트), 라이트에스터 EG(교에이샤 가가쿠 주식회사제, 화학명: 에틸렌글라이콜다이메타크릴레이트), 라이트에스터 2EG(교에이샤 가가쿠 주식회사제, 화학명: 디에틸렌글라이콜다이메타크릴레이트), 라이트에스터 3EG(교에이샤 가가쿠 주식회사제, 화학명: 트리에틸렌글라이콜다이메타크릴레이트), 라이트에스터 4EG(교에이샤 가가쿠 주식회사제, 화학명: 폴리에틸렌글라이콜 #200 다이메타크릴레이트), 라이트에스터 9EG(교에이샤 가가쿠 주식회사제, 화학명: 폴리에틸렌글라이콜 #400 다이메타크릴레이트), 라이트에스터 14EG(교에이샤 가가쿠 주식회사제, 화학명: 폴리에틸렌글라이콜 #600 다이메타크릴레이트), 팬크릴 FA-222A(쇼와 덴코 머티리얼즈 주식회사제, 화학명: 디에틸렌글라이콜다이아크릴레이트), 팬크릴 FA-232A(쇼와 덴코 머티리얼즈 주식회사제, 화학명: 디에틸렌글라이콜다이아크릴레이트), 팬크릴 FA-220A, FA-230A, FA-240A, FA-260A, FA-2100A, FA-2200A(모두 쇼와 덴코 머티리얼즈 주식회사제, 화학명: 폴리에틸렌글라이콜다이아크릴레이트), 팬크릴 FA-222M(쇼와 덴코 머티리얼즈 주식회사제, 화학명: 디에틸렌글라이콜다이메타크릴레이트), 팬크릴 FA-232M(쇼와 덴코 머티리얼즈 주식회사제, 화학명: 디에틸렌글라이콜다이메타크릴레이트), 팬크릴 FA-220M, FA-230M, FA-240M, FA-260M, FA-2100M, FA-2200M(모두 쇼와 덴코 머티리얼즈 주식회사제, 화학명: 폴리에틸렌글라이콜다이메타크릴레이트)를 들 수 있다.

[0033] 화합물 A는, 제1 기를 3개 이상 포함하는 화합물이어도 되고, (메트)아크릴로일옥시기를 3개 이상 포함하는 화합물이어도 된다.

[0034] (메트)아크릴로일옥시기를 3개 이상 포함하는 화합물 A는, 예를 들면, 하기 식 (a2)로 나타나는 화합물이어도 된다.

[0035] [화학식 2]



[0036]

[0037] 식 (a2) 중, R은, 수소 원자 또는 메틸기를 나타내고, X²는 알킬렌기를 나타낸다. a, b, c 및 d는, 각각 독립적으로, 0 또는 1 이상의 정수를 나타낸다. 복수 존재하는 R은 각각 동일해도 되고 상이해도 된다. X²로 나타나는 알킬렌기의 탄소수는, 2 이상이어도 되고, 10 이하, 6 이하, 또는 3 이하여도 된다. X²로 나타나는 알킬렌기는, 예를 들면, 에틸렌기(-CH₂-CH₂-)여도 된다. X²는 복수 존재하는 경우, 각각 동일해도 되고 상이해도 된다. a, b, c 및 d의 합계 a+b+c+d는, 예를 들면, 1 이상, 5 이상, 10 이상, 15 이상, 20 이상, 25 이상, 또는 30 이상이어도 되고, 60 이하, 55 이하, 50 이하, 45 이하, 또는 40 이하여도 된다.

[0038] (메트)아크릴로일옥시기를 3개 이상 포함하는 화합물 A의 시판품으로서는, 예를 들면, NK 에스터 ATM-35E(신나카무라 가가쿠 고교 주식회사제, 화학명: 에톡시화 펜타에리트리톨테트라아크릴레이트), NK 에스터 A-TMPT-9E0(신나카무라 가가쿠 고교 주식회사제, 화학명: 에톡시화 트라이메틸올프로페인트리아크릴레이트), NK 에스터 AT-20E(신나카무라 가가쿠 고교 주식회사제, 화학명: 에톡시화 트라이메틸올프로페인트리아크릴레이트), NK 에스터 A-GLY-3E(신나카무라 가가쿠 고교 주식회사제, 화학명: 에톡시화 글리세린트리아크릴레이트), NK 에스터 A-GLY-9E(신나카무라 가가쿠 고교 주식회사제, 화학명: 에톡시화 글리세린트리아크릴레이트), NK 에스터 A-GLY-20E(신나카무라 가가쿠 고교 주식회사제, 화학명: 에톡시화 글리세린트리아크릴레이트), 및 A-DPH-12E(신나카무라 가가쿠 고교 주식회사제, 화학명: 에톡시화 다이펜타에리트리톨폴리아크릴레이트)를 들 수 있다.

[0039] 화합물 A는 물에 대하여 용해성을 나타내는 화합물이어도 된다. 화합물 A에 있어서의 25℃의 물 100g에 대한 용해도는, 1g 이상, 5g 이상, 또는 10g 이상이어도 된다. 용해도의 상한은 특별히 제한되지 않는다.

[0040] 화합물 A의 함유량은, 화합물 A 및 화합물 B의 합계 함유량 100질량부에 대하여, 80질량부 이상, 85질량부 이상, 또는 90질량부 이상이어도 되고, 99질량부 이하, 95질량부 이하, 또는 90질량부 이하여도 된다.

[0041] 화합물 B 중의 제2 기는, 제1 기의 종류에 따라 적절히 선택된다. 제1 기와, 제2 기의 조합은, 예를 들면, (메트)아크릴로일옥시기, 아이소사이아네이트기, 환상 에터기(옥시레닌기(옥시란일기, 에폭시기), 옥세테인기(옥세탄일기), 테트라하이드로퓨릴기, 테트라하이드로피란일기 등), 및 에틸렌성 불포화기(C=C)로 이루어지는 군으로부터 선택되는 적어도 1종의 제1 기와, 아미노기(-NH-, -NH₂) 및 머캡토기(-SH)로 이루어지는 군으로부터 선택되는 적어도 1종의 제2 기의 조합이어도 되고, (메트)아크릴로일옥시기와, 아미노기(-NH-, -NH₂)의 조합이어도 된다.

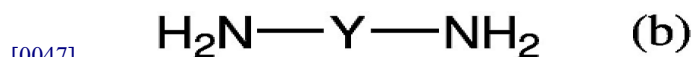
[0042] 화합물 B1 분자 중의 제2 기의 수는, 2개 이상이며, 10개 이하, 8개 이하, 6개 이하, 4개 이하, 또는 3개 이하여도 되고, 2개여도 된다. 화합물 B1 분자 중의 제2 기의 수는, 화합물 A1 분자 중의 제1 기의 수와 동일해도 되고, 상이해도 되며, 화합물 A1 분자 중의 제1 기의 수보다 적어도 된다.

[0043] 화합물 B는 제2 기 이외의 관능기를 포함하고 있어도 된다. 제2 기 이외의 관능기로서는, 예를 들면, 알킬렌기 및 -NH-(이미노기) 등을 들 수 있다.

[0044] 화합물 B는, 2개 이상의 제2 기와, 알킬렌기를 포함하는 화합물이어도 되고, 2개 이상의 제2 기와, 알킬렌기, -NH-를 포함하는 화합물이어도 되며, 2개 이상의 아미노기와, 알킬렌기, -NH-를 포함하는 화합물이어도 된다.

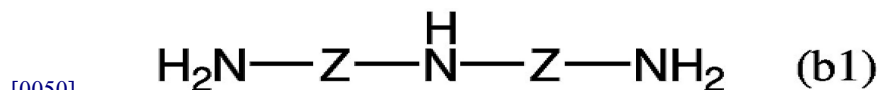
[0045] 화합물 B는, 예를 들면, 하기 식 (b)로 나타나는 화합물이어도 된다.

[0046] [화학식 3]



[0048] Y는 알킬렌기를 포함하는 2가의 기를 나타낸다. Y로 나타나는 알킬렌기를 포함하는 2가의 기는, -NH-를 포함하고 있어도 된다. 화합물 B는 예를 들면 하기 식 (b1)로 나타나는 화합물이어도 된다.

[0049] [화학식 4]



[0051] 식 (b) 중, Z는 알킬렌기를 나타낸다. 알킬렌기의 탄소수는, 1 이상, 2 이상, 또는 3 이상이어도 되고, 10 이하, 8 이하, 6 이하, 또는 4 이하여도 된다.

[0052] 화합물 B로서는, 예를 들면, 비스(3-아미노프로필)아민, 노보네인디아민, 에틸렌디아민, 다이에틸렌트리아민, 트리에틸렌테트라민, 테트라에틸렌펜타민, 폴리에터아민, 4,4'-다이아미노다이페닐설폰, 3,3'-다이아미노다이페닐설폰, 4,4'-다이아미노다이페닐에터, 1,3-비스(3-아미노페녹시)벤젠, 비스아닐린, 아미노벤질아민, 및 폴리옥시프로필렌디아민을 들 수 있다.

[0053] 화합물 B는 물에 대하여 용해성을 나타내는 화합물이어도 된다. 화합물 B에 있어서의 25℃의 물 100g에 대한 용해도는, 1g 이상, 5g 이상, 또는 10g 이상이어도 된다. 용해도의 상한은 특별히 제한되지 않는다.

- [0054] 화합물 A의 몰수에 대한, 화합물 B의 몰수의 비(화합물 B의 몰수/화합물 A의 몰수)는, 0.20 이상, 0.40 이상, 0.60 이상, 0.80 이상, 또는 1.00 이상이어도 된다. 화합물 A의 몰수에 대한, 화합물 B의 몰수의 비(화합물 B의 몰수/화합물 A의 몰수)는, 예를 들면, 10.00 이하, 8.00 이하, 6.00 이하, 4.00 이하, 3.00 이하, 2.50 이하, 또는 2.20 이하여도 된다.
- [0055] 화합물 B의 함유량은, 화합물 A 및 화합물 B의 합계 함유량 100질량부에 대하여, 1질량부 이상, 5질량부 이상, 8질량부 이상, 또는 10질량부 이상이어도 된다. 화합물 B의 함유량은, 화합물 A 및 화합물 B의 합계 함유량 100질량부에 대하여, 20질량부 이하, 15질량부 이하, 10질량부 이하, 또는 8질량부 이하여도 된다.
- [0056] 화합물 A 및 화합물 B의 반응 생성물인 수지 A는, 이들 화합물을 혼합 또는 혼련함으로써 얻을 수 있다. 혼합 및 혼련은, 통상의 교반기, 너케기, 3롤밀, 볼 밀, 비즈 밀 등의 분산기를 적절히, 조합하여 행할 수 있다.
- [0057] 반응은 필요에 따라 가열하면서 진행시켜도 된다. 화합물 A 및 화합물 B를 반응시킬 때의 반응 온도는, 예를 들면, 0℃ 이상, 10℃ 이상, 또는 20℃ 이상이어도 되고, 100℃ 이하, 85℃ 이하, 또는 70℃ 이하여도 된다. 상기 반응 온도로 유지하는 시간은, 예를 들면, 1.0분 이상이어도 되고, 60분 이하, 30분 이하, 10분 이하, 5분 이하, 또는 3분 이하여도 된다.
- [0058] 수지층(3)은, 수지 A 이외의 성분(그 외의 성분)을 더 포함하고 있어도 된다. 그 외의 성분으로서는, 예를 들면, 가소제; 태키파이어 등의 점착성 부여제; 산화 방지제; 류코 염료; 증감제; 커플링제 등의 밀착성 향상제; 중합 금지제; 광안정제; 소포제; 필러; 연쇄 이동제; 텍스토르피 부여제; 난연제; 이형제; 계면활성제; 활제; 대전 방지제 등의 첨가제를 들 수 있다. 이들 첨가제는, 공지의 것을 사용할 수 있다. 수지층(3)이 그 외의 성분을 포함하는 경우, 그 외의 성분의 함유량의 총량은, 수지층(3)의 총량을 기준으로 하여, 0~95질량%, 0.01~50질량%, 또는 0.1~10질량%여도 된다.
- [0059] 수지 A는, 유기 용제로 희석하여 바니시로서 이용해도 된다. 유기 용제로서는, 예를 들면, 톨루엔, 자일렌, 메시틸렌, 큐멘, p-사이렌 등의 방향족 탄화 수소; 헥세인, 헵테인 등의 지방족 탄화 수소; 메틸사이클로헥세인 등의 환상 알케인; 테트라하이드로퓨란, 1,4-다이옥세인 등의 환상 에터; 아세톤, 메틸에틸케톤, 메틸아이소부틸케톤, 사이클로헥산온, 4-하이드록시-4-메틸-2-펜탄온 등의 케톤; 아세트산 메틸, 아세트산 에틸, 아세트산 부틸, 락트산 메틸, 락트산 에틸, γ -뷰티로락톤 등의 에스터; 에틸렌카보네이트, 프로필렌카보네이트 등의 탄산 에스터; N,N-다이메틸폼아마이드, N,N-다이메틸아세트아마이드, N-메틸-2-피롤리돈(NMP) 등의 아마이드 등을 들 수 있다. 바니시 중의 고형분의 함유량, 즉, 바니시 중의 유기 용제 이외의 함유량은, 바니시의 총량을 기준으로 하여, 10~95질량%, 15~70질량%, 또는 20~50질량%여도 된다.
- [0060] 제1 적층체 제작 공정은, 예를 들면, 반도체 웨이퍼(1)를 준비하는 공정과, 반도체 웨이퍼(1) 상에, 수지 A를 포함하는 수지층(3)을 형성하는 공정(도 1의 (a) 참조)과, 수지층(3) 상에 기재층(5)을 배치하고, 제1 적층체(10)를 제작하는 공정(도 1의 (b) 참조)을 포함하고 있어도 된다.
- [0061] 제1 적층체 제작 공정은, 상기 방법에 한정되지 않고, 예를 들면, 기재층(5) 상에 수지 A를 포함하는 수지층(3)을 형성하는 공정과, 반도체 웨이퍼(1) 상에, 기재층(5) 및 수지층(3)을 구비하는 적층체를 수지층(3)이 반도체 웨이퍼(1)와 접하도록 배치하여, 제1 적층체(10)를 제작하는 공정(도 1의 (b) 참조)을 포함하고 있어도 된다. 기재층(5) 및 수지층(3)을 구비하는 적층체를 반도체 웨이퍼(1) 상에 배치하는 방법으로는, 가열하면서 또는 상온에서, 첩합 또는 래미네이팅하는 방법 등을 들 수 있다.
- [0062] 반도체 웨이퍼(1)로서는, 예를 들면, 단결정 실리콘, 다결정 실리콘, 각종 세라믹, 갈륨 비소 등의 화합물 반도체 등을 들 수 있다. 반도체 웨이퍼(1)는, 회로 형성면을 갖고 있어도 된다.
- [0063] 반도체 웨이퍼(1)의 두께(d1)는, 예를 들면, 10~1000 μm , 20~900 μm , 또는 30~800 μm 여도 된다.
- [0064] 수지층을 반도체 웨이퍼 상에 형성하는 방법으로서, 예를 들면, 수지를 스핀 코트법, 슬릿 코트법 등에 의하여 반도체 웨이퍼 상에 도포하는 것과, 도포된 수지를 고화시킴으로써 수지층을 형성하는 것을 포함하는 방법을 이용할 수 있다. 수지층은, 예를 들면, 반도체 웨이퍼 상의 회로 형성면 상에 배치되어도 된다. 수지는 상온 조건에서 고화시켜도 된다.
- [0065] 수지층(3)의 두께는, 예를 들면, 1~1000 μm , 3~500 μm , 또는 5~200 μm 여도 된다.
- [0066] 기재층(5)은, 제3 적층체 제작 공정에 있어서, 수지층(3)으로부터 제거 가능한 재료를 이용할 수 있다. 기재층(5)으로서는, 예를 들면, 폴리에틸렌(PE), 폴리프로필렌(PP) 등의 폴리올레핀 필름; 폴리에틸렌테레프탈레이트(PET), 폴리부틸렌테레프탈레이트(PBT), 폴리에틸렌나프탈레이트 등의 폴리에스터 필름; 폴리 염화 바이닐(PVC)

필름; 폴리이미드(PI) 필름; 폴리페닐렌설파이드(PPS) 필름; 에틸렌아세트산 바이닐(EVA) 필름; 폴리테트라플루오로에틸렌(PTFE) 필름 등을 들 수 있다.

- [0067] 기재층(5)의 두께는, 예를 들면, 10~1000 μm , 30~500 μm , 또는 50~200 μm 여도 된다.
- [0068] 이와 같이 하여, 반도체 웨이퍼(1)와, 수지 A를 포함하는 수지층(3)과, 기재층(5)을 이 순서로 구비하는 제1 적층체(10)를 제작할 수 있다.
- [0069] <제2 적층체 제작 공정>
- [0070] 본 공정에서는, 제1 적층체(10)의 반도체 웨이퍼(1)를 이면 연삭하여, 제2 적층체(20)를 제작한다(도 1의 (c) 참조). 제1 적층체(10)의 기재층(5) 및 수지층(3)은, 기재층(5)과, 기재층(5) 상에 마련된 수지층(3)을 갖는 백그라운드 테이프(7)로 간주할 수 있다. 제1 적층체(10)는, 반도체 웨이퍼(1)에, 백그라운드 테이프(7)가 첩부되어 있다고 할 수 있고, 제1 적층체(10)는, 그대로 이면 연삭(백그라운드) 공정에 제공할 수 있다.
- [0071] 반도체 웨이퍼(1)의 이면 연삭은, 일반적인 백그라운드를 이용하여 행할 수 있다. 도 1의 (d)에 나타내는 바와 같이, 반도체 웨이퍼(1)의 백그라운드 테이프(7)가 첩부되어 있는 면과는 반대 측의 면을, 예를 들면, 그라인더(9)를 이용하여, 반도체 웨이퍼(1)를 박화(薄化)한다.
- [0072] 이면 연삭된 반도체 웨이퍼(반도체 웨이퍼(1A))의 두께(d1A)는, 반도체 웨이퍼(1)의 두께(d1)보다 얇고, 예를 들면, 10~1000 μm , 20~900 μm , 또는 30~800 μm 여도 된다.
- [0073] 이와 같이 하여, 반도체 웨이퍼(1A)와, 수지(A)를 포함하는 수지층(3)과, 기재층(5)을 이 순서로 구비하는 제2 적층체(20)를 제작할 수 있다.
- [0074] <제3 적층체 제작 공정>
- [0075] 본 공정에서는, 제2 적층체(20)의 기재층(5)을 제거하고, 반도체 웨이퍼(1A)와, 수지층(3)을 구비하는 제3 적층체(30)를 제작한다(도 2의 (a) 참조).
- [0076] 제2 적층체(20)로부터 기재층(5)을 제거하는 방법은 특별히 제한되지 않고, 통상의 방법을 이용하여 행할 수 있다. 예를 들면, 기재층(5)으로서, 수지층(3)과 접하는 면에 있어서 점착성을 갖는 재료를 사용하고, 그 점착성의 정도를 조정함으로써, 제2 적층체(20)로부터 기재층(5)을 제거할 수 있다.
- [0077] 제3 적층체(30)의 수지층(3)은, 다음 공정 이후의 반도체 웨이퍼(1A)의 보호층으로서 이용하는 것이 가능해진다. 수지층(3)은, 물과의 반응에 의하여 저분자화되고, 그 결과로서, 물에 대한 용해성이 향상되는 수지를 포함하기 때문에, 보호층으로서 이용한 후의 공정에 있어서, 수계(水系) 용제를 이용하여 용이하게 제거하는 것이 가능하다.
- [0078] <수지층편 부착 반도체 칩 제작 공정>
- [0079] 본 공정에서는, 제3 적층체(30)를 다이싱함으로써, 개편화된 수지층편 부착 반도체 칩(15)을 제작한다.
- [0080] 수지층편 부착 반도체 칩 제작 공정은, 예를 들면, 다이싱 테이프(11)와, 반도체 웨이퍼(1A)와, 수지층(3)을 이 순서로 갖는 적층체(40)를 준비하는 공정(도 2의 (b) 참조)과, 적층체(40)에 있어서, 적어도 반도체 웨이퍼(1A) 및 수지층(3)을 다이싱함으로써, 개편화된 수지층편 부착 반도체 칩(15)을 얻는 공정(도 2의 (c) 참조)을 포함하고 있어도 된다.
- [0081] 다이싱 테이프(11)로서는, 예를 들면, 폴리테트라플루오로에틸렌 필름, 폴리에틸렌테레프탈레이트 필름, 폴리에틸렌 필름, 폴리프로필렌 필름, 폴리메틸펜텐 필름, 폴리이미드 필름 등의 플라스틱 필름 등을 들 수 있다. 다이싱 테이프(11)는, 필요에 따라, 프라이머 도포, UV 처리, 코로나 방전 처리, 연마 처리, 에칭 처리 등의 표면 처리가 행해져 있어도 된다. 다이싱 테이프(11)는, 점착성을 갖는 것이어도 된다. 이와 같은 다이싱 테이프(11)는, 상기의 플라스틱 필름에 점착성을 부여한 것이어도 되고, 상기의 플라스틱 필름의 편면에 점착제층을 마련한 것이어도 된다. 점착제층은, 자외선 경화형 또는 자외선 비경화형의 감압형 점착제로 이루어지는 것이어도 되고, 다이싱 시에는 반도체 소자가 비산되지 않는 충분한 점착력을 갖는 것이면 특별히 제한되지 않으며, 종래 공지의 것을 사용할 수 있다.
- [0082] 다이싱 테이프(11)의 두께는, 예를 들면, 10~1000 μm , 30~500 μm , 또는 50~300 μm 여도 된다.
- [0083] 적층체(40)는, 제3 적층체(30)의 반도체 웨이퍼(1A)에, 다이싱 테이프(11)를 첩부함으로써 얻을 수 있다.

- [0084] 계속해서, 적층체(40)에 있어서, 적어도 반도체 웨이퍼(1A) 및 수지층(3)(나아가서는 다이싱 테이프(11)의 일부)을 다이싱하여, 각각을 개편화한다. 다이싱은, 예를 들면, 다이싱 블레이드(13)에 의한 다이싱이어도 된다. 다이싱 블레이드(13)에 의한 다이싱은, 시판 중인 장치를 이용하여 행할 수 있다. 다이싱 블레이드(13)에 의한 다이싱은, 예를 들면, 반도체 웨이퍼(1A) 및 수지층(3)에 대하여, 평면시(平面視)에 있어서 격자상을 이루는 절단 패턴으로 행한다.
- [0085] 다이싱 블레이드(13)에 의한 다이싱은, 반도체 웨이퍼(1A) 또는 수지층(3)과, 다이싱 블레이드(13)의 접촉 개소에 있어서의 온도 상승을 억제하는 관점에서, 이들 접촉 개소에 냉각수(절삭수)를 가하면서 행해도 된다.
- [0086] 수지층(3)은, 절삭물(데브리)이 반도체 웨이퍼의 회로 형성면에 부착되는 것을 방지하는 보호층으로서 작용할 수 있다.
- [0087] 다이싱은, 블레이드 다이싱 대신에, 예를 들면, 플라즈마 다이싱, 스텔스 다이싱, 또는 레이저 다이싱이어도 된다.
- [0088] 이와 같이 하여, 반도체 웨이퍼(1A) 및 수지층(3)이 각각 개편화되고, 반도체 칩(1Aa) 및 수지층편(3a)을 갖는 수지층편 부착 반도체 칩(15)을 얻을 수 있다.
- [0089] 평면시에 있어서의 반도체 칩(1Aa)의 형상은, 예를 들면, 정사각형 또는 직사각형이어도 된다. 반도체 칩(1a)의 면적은, 예를 들면, 1~250mm², 4~200mm², 또는 9~150mm²여도 된다. 반도체 칩(1a)의 한 변의 길이는, 1mm 이상, 2mm 이상, 또는 3mm 이상이어도 되고, 20mm 이하, 18mm 이하, 또는 15mm 이하여도 된다. 반도체 칩(1Aa)의 두께는, 반도체 웨이퍼(1A)의 두께와 동일해도 된다.
- [0090] <수지층편 제거 공정>
- [0091] 본 공정에서는, 수지층편 부착 반도체 칩(15)의 수지층편(3a) 중의 수지를 물과 반응시켜, 수지층편 부착 반도체 칩(15)으로부터 수지층편(3a)을 제거한다. 수지층편(3a)에 포함되는 수지 A는, 물과의 반응에 의하여 저분자 화됨으로써, 물에 대한 용해성이 향상되는 점에서, 물을 이용함으로써, 수지층편 부착 반도체 칩(15)으로부터 수지층편(3a)을 용이하게 제거하는 것이 가능해진다.
- [0092] 수계 용제로서는, 물, 물과 친수성 유기 용매의 혼합 용매 등을 들 수 있다. 물과 친수성 유기 용매의 혼합 용매에 있어서, 물의 비율은, 예를 들면, 80질량% 이상으로 할 수 있다. 수계 용제는, 예를 들면, pH 조정제가 첨가되어 있어도 된다.
- [0093] 수계 용제는, 물이어도 된다. 물로서는, 예를 들면, 수돗물, 천연수, 정제수, 증류수, 이온 교환수, 순수, 및 초순수(Milli-Q수 등)를 들 수 있다. Milli-Q수란, 머크 밀리포어(머크사)의 Milli-Q수 제조 장치에 의하여 얻어지는 초순수를 의미한다. 물은, 불순물이 저감되어 있는 점에서, 정제수, 증류수, 이온 교환수, 순수, 또는 초순수여도 된다.
- [0094] 친수성 유기 용매로서는, 메탄올, 에탄올, 2-프로판올, 1,2-프로페인다이올 등의 알코올; 에틸렌글라이콜모노메틸에터, 프로필렌글라이콜모노메틸에터, 에틸셀로솔브, 프로필렌글라이콜모노프로필에터, 프로필렌글라이콜모노아이소프로필에터, 뷰틸셀로솔브, 에틸렌글라이콜모노아이소부틸에터, 프로필렌글라이콜모노부틸에터, 다이에틸렌글라이콜다이메틸에터, 다이에틸렌글라이콜다이에틸에터, 다이프로필렌글라이콜모노메틸에터 등의 글라이콜에터 등을 들 수 있다.
- [0095] pH 조정제로서는, 무기산, 무기염기, 유기산, 유기염기 등을 들 수 있다. 무기산으로서, 질산, 황산, 염산, 인산, 붕산 등을 들 수 있다. 무기염기로서는, 수산화 나트륨, 수산화 칼륨, 수산화 칼슘 등을 들 수 있다. 유기산으로서, 폼산, 아세트산, 프로피온산, 뷰티르산, 아크릴산, 벤조산, 피콜린산 등을 들 수 있다. 유기염기로서는, 1급 아민, 2급 아민, 3급 아민, 테트라메틸암모늄하이드록사이드, 테트라에틸암모늄하이드록사이드, 이미다졸계 화합물 등을 들 수 있다.
- [0096] 수지를 물과 반응시킬 때의 물의 온도는, 예를 들면, 5℃ 이상, 10℃ 이상, 15℃ 이상, 20℃ 이상, 25℃ 이상, 35℃ 이상, 45℃ 이상, 또는 55℃ 이상이어도 되고, 80℃ 이하, 또는 70℃ 이하여도 된다. 수지와 물을 반응시킬 때의 물의 온도 등을 조정함으로써, 수지층편이 물에 용해될 때까지의 시간을 조정하는 것이 가능하다. 수지를 물과 반응시킬 때의 물의 온도를 높게 함으로써 보다 단시간에 수지층편이 물에 용해되는 경향이 있다.
- [0097] 수지를 물과 반응시킬 때의 시간은, 예를 들면, 5분 이상, 10분 이상, 30분 이상, 60분 이상, 90분 이상, 또는 120분 이상이어도 되고, 150분 이하, 120분 이하, 90분 이하, 60분 이하, 45분 이하, 또는 30분 이하여도 된다.

- [0098] 수지층편 제거 공정은, 일 실시형태에 있어서, 수지층편 부착 반도체 칩(15)으로부터 수지층편(3a)을 수계 용제(17) 중에 침지시키는 공정(도 3의 (a) 참조)이어도 된다. 수지층편(3a)에 포함되는 수지 A는, 물과의 반응에 의하여 저분자화됨으로써, 물에 대한 용해성이 향상되는 점에서, 수계 용제(17) 중에 침지시킴으로써 수계 용제(17)에 유출되어, 효율적으로 수지층편(3a)을 제거할 수 있다.
- [0099] 이와 같이 하여, 반도체 웨이퍼(1A)로부터, 절삭물(데브리)의 부착이 충분히 억제된 반도체 칩(1Aa)을 복수 얻을 수 있다(도 3의 (b) 참조).
- [0100] 본 실시형태의 반도체 장치의 제조 방법은, 다이싱 테이프(11)의 점착제층에 대하여 자외선을 조사하는 자외선 조사 공정, 반도체 칩(1Aa)을 픽업하는 픽업 공정, 픽업된 반도체 칩(1Aa)과 지지 부재(19)를 점착제층(21)(다이본딩 필름 등)을 개재하여 열압착하여 접착하는 반도체 칩 접착 공정, 점착제층(21)을 열경화시키는 열경화 공정 등을 더 구비하고 있어도 된다.
- [0101] <자외선 조사 공정>
- [0102] 다이싱 테이프(11)의 점착제층이 자외선 경화형의 감압형 점착제로 구성되는 경우, 반도체 장치의 제조 방법은, 자외선 조사 공정을 구비하고 있어도 된다. 본 공정에서는, 점착제층에 대하여 자외선을 조사한다. 자외선 조사에 있어서, 자외선의 파장은 200~400nm여도 된다. 자외선 조사 조건은, 조도 및 조사량이 각각 30~240mW/cm²의 범위 및 50~500mJ/cm²의 범위여도 된다.
- [0103] <픽업 공정>
- [0104] 본 공정에서는, 개편화된 반도체 칩(1Aa)을 서로 이간시키면서, 다이싱 테이프(11) 측으로부터 니들로 밀어 올려진 반도체 칩(1Aa)을 흡인 콜릿으로 흡인하여 다이싱 테이프(11)로부터 픽업한다.
- [0105] 자외선 조사 공정 및 픽업 공정은, 수지층편 제거 공정 후에 행해도 되고, 수지층편 제거 공정 전에 행해도 된다.
- [0106] <반도체 칩 접착 공정>
- [0107] 본 공정에서는, 픽업된 반도체 칩(1Aa)과 지지 부재(19)를 점착제층(21)(다이본딩 필름 등)을 개재하여 열압착하여 접착한다. 다이본딩 필름은, 당해 분야에서 사용되는 다이본딩 필름을 이용할 수 있다. 지지 부재(19)에는, 복수의 반도체 칩(1Aa)을 접착해도 된다.
- [0108] 열압착에 있어서의 가열 온도는, 예를 들면, 80~160℃여도 된다. 열압착에 있어서의 하중은, 예를 들면, 5~15N 이어도 된다. 열압착에 있어서의 가열 시간은, 예를 들면, 0.5~20초여도 된다.
- [0109] <열경화 공정>
- [0110] 본 공정에서는, 점착제층(21)을 열경화시킨다. 가열 온도는, 다이본딩 필름의 구성 성분에 의하여 적절히 변경할 수 있다. 가열 온도는, 예를 들면, 60~200℃, 90~190℃, 또는 120~180℃여도 된다. 가열 시간은, 30분~5시간, 1~3시간, 또는 2~3시간이어도 된다. 온도 또는 압력은, 단계적으로 변경하면서 행해도 된다.
- [0111] 이와 같이 하여, 반도체 칩(1Aa)과, 반도체 칩(1Aa)을 탑재하는 지지 부재(19)와, 반도체 칩(1Aa)과 지지 부재(19)의 사이에 마련되고, 반도체 칩(1Aa)과 지지 부재(19)를 접착하는 점착제층(21)을 구비하는 반도체 장치(50)(도 3의 (c) 참조)를 제조할 수 있다.

부호의 설명

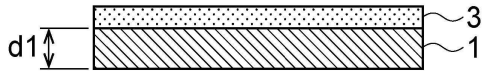
- [0112] 1, 1A...반도체 웨이퍼
- 1Aa...반도체 칩
- 3...수지층
- 3a...수지층편
- 5...기재층
- 7...백그라운드 테이프

- 9...그라인더
- 10...제1 적층체
- 11...다이싱 테이프
- 13...다이싱 블레이드
- 15...수지층편 부착 반도체 칩
- 17...수계 용제
- 19...지지 부재
- 20...제2 적층체
- 21...접착제층
- 30...제3 적층체
- 40...적층체
- 50...반도체 장치

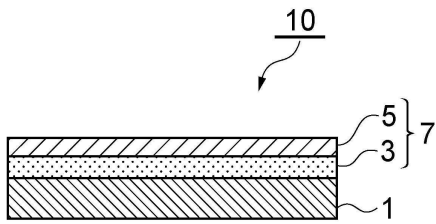
도면

도면1

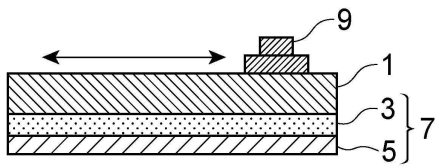
(a)



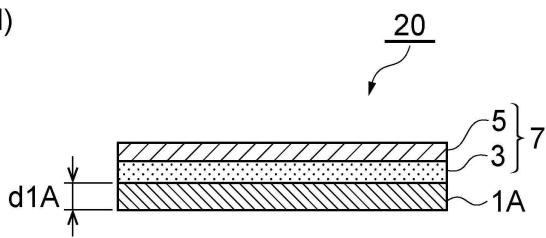
(b)



(c)

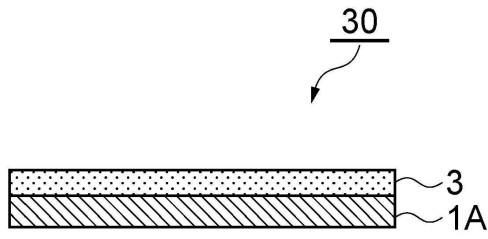


(d)

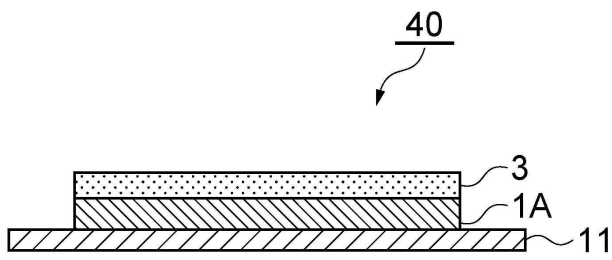


도면2

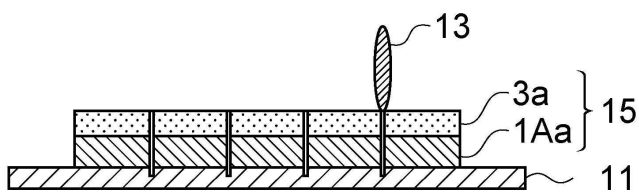
(a)



(b)

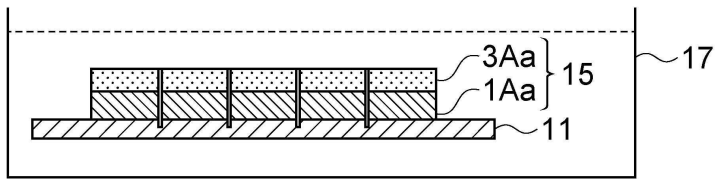


(c)

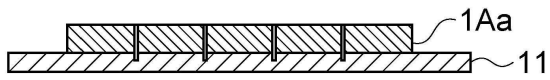


도면3

(a)



(b)



(c)

