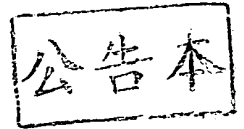


發明專利說明書



(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97136880

※申請日期：97年09月25日

※IPC分類：

H01L 29/786 (2006.01)

H01L 21/336 (2006.01)

一、發明名稱：

(中) 薄膜電晶體，其之製造方法以及使用其之顯示裝置

(英) Thin film transistor, manufacturing method therefor, and display apparatus using the same

二、申請人：(共 1 人)

1. 姓名：(中) 佳能股份有限公司

(英) CANON KABUSHIKI KAISHA

代表人：(中) 1. 內田 恒二

(英) 1. UCHIDA, TSUNEJI

地址：(中) 日本國東京都大田區下丸子三丁目三〇番二號

(英) 30-2, Shimomaruko 3-chome, Ohta-ku, Tokyo, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 3 人)

1. 姓名：(中) 島田 幹夫

(英) SHIMADA, MIKIO

國籍：(中) 日本

(英) JAPAN

2. 姓名：(中) 林 享

(英) HAYASHI, RYO

國籍：(中) 日本

(英) JAPAN

3. 姓名：(中) 雲見 日出也

(英) KUMOMI, HIDEYA

國籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本 ; 2007/09/28 ; 2007-254364 有主張優先權
2. 日本 ; 2008/07/30 ; 2008-196038 有主張優先權

九、發明說明

【發明所屬之技術領域】

本發明係有關薄膜電晶體、其製造方法以及使用該薄膜電晶體之顯示裝置，尤有關於 TFT 間具有改進之分散特性之薄膜電晶體、其製造方法以及使用該薄膜電晶體之顯示裝置。

【先前技術】

近年來，一直進行使用透明氧化物半導體作為主動層之 TFT 的發展。

美國專利第 US 2006/108636 A1 號揭示一種在使用包含 In(銦)、Ga(鎵)、Zn(鋅)及氧(O)之非晶態透明氧化物半導體膜(IGZO膜)作為主動層之 TFT 上的技術。

上述薄膜電晶體因薄膜透明，可於低溫下形成，且透明 TFT 可形成於諸如塑膠之具有撓性之基板上，而受到矚目。

美國專利第 US 2007/052025 A1 號揭示一種藉由提供保護膜於具有非晶態 IGZO 膜作為主動層之 TFT 上，增進環境穩定性之技術。

【發明內容】

已知氧化物半導體透過於氣氛中吸水，改變其半導體特性。

有關此問題，美國專利第 US 2007/052025 A1 號揭示

以保護層覆蓋半導體層以防因氣氛改變而操作不穩。此種技術可防止因氣氛改變達某一程度而操作不穩。

惟，發現底部閘極型 TFT 偶然於複數個同時製造的 TFT 間發生特性之分散，這在形成保護層前的階段未觀察出。

此外，當主動矩陣型顯示裝置使用產生此種特性分散之 TFT 時，該裝置造成所顯示影像之不均。本發明人理解該現象之機制如下。

底部閘極型 TFT 具有正形成於半導體層上之保護層。當藉由濺射技術等形成保護層時，半導體層中與保護層接觸之區域(局部層)可能於形成保護層的步驟中偶而損傷。於本說明書中，與上述保護層接觸之 TFT 半導體層之局部層於後文稱為後通道層。

另一方面，已知氧化物半導體在其內部缺氧時，因產生載體而減低其電阻。

於使用氧化物半導體之 TFT 情況下，依據位置深度不均勻且具有低電阻之損傷層可能因此種缺氧損傷而存在於半導體層之後通道層中。此種具有不均勻深度(厚度)之損傷層被視為 TFT 間特性分散之因素。

因此，本發明之目的在於改進因當藉由濺射技術形成保護層時半導體層所受損傷造成不均一而於 TFT 間造成之特性分散，並提高使用此改進 TFT 之主動矩陣型顯示裝置中影像的均勻性。

為解決上述方法，本發明提供一種薄膜電晶體，包括

閘極、閘極絕緣層、由非晶氧化物形成之半導體層、源極、汲極及保護層，其特徵在於，該保護層設在該半導體層上而與該半導體層接觸；以及該半導體層包括：第一層，至少發揮作為通道層之功能；以及第二層，具有較該第一層更高的電阻，該第二層設在該半導體層之保護層側上。

本發明亦提供一種製造薄膜電晶體之方法，該薄膜電晶體包括閘極、閘極絕緣層、由非晶氧化物形成之半導體層、源極、汲極及保護層，其特徵在於，該方法包括以下步驟：形成該閘極；形成該閘極絕緣層；形成該半導體層；形成該源極及該汲極；以及形成該保護層，其中該保護層設在該半導體層上而與該半導體層接觸；該形成該半導體層之步驟包含：形成第一層之步驟，該第一層至少發揮作為通道層之功能；以及形成第二層之步驟，該第二層具有較該第一層更高的電阻；以及該保護層在氧化氣氛中形成。

本發明亦提供一種製造薄膜電晶體之方法，該薄膜電晶體包括閘極、閘極絕緣層、由非晶氧化物形成之半導體層、源極、汲極及保護層，其特徵在於，該方法包括以下步驟：形成該閘極；形成該閘極絕緣層；形成該半導體層；形成該源極及該汲極；

形成該保護層；以及於形成該保護層後，在氧化氣氛中進行熱處理，其中該保護層設在該半導體層上而與該半導體層接觸；該進行熱處理之步驟包含：形成第一層之步驟，該第一層與該閘極絕緣層接觸，且至少發揮作為通道

層之功能；以及形成第二層之步驟，該第二層與該保護層接觸，且該第二層具有較該半導體層中該第一層更高的電阻。

根據本發明之製造方法包含當形成保護層時，將半導體層之後通道層氧化至較形成於其中之損傷層更深之位置。藉此，本發明將損傷層氧化以鈍化損傷層，並可有效防止負作用施加於薄膜電晶體中通道區域之電導特性。亦即，本發明可改進因當藉由濺射方法形成保護層時，半導體層所遭受之損傷不均而發生之 TFT 間特性之分散，並使用改進之 TFT 之提高於主動矩陣型顯示裝置中影像之均勻性。

結果，本發明可防止複數 TFT 間特性之分散。

此外，本發明可提供一種主動矩陣型顯示裝置，其藉由使用根據本發明，由 TFT 構成之像素驅動電路，呈現均勻之影像。

由以下參考附圖所作說明，本發明之進一步特點將可瞭然。

【實施方式】

以下將說明根據本發明之薄膜電晶體之實施例，一種製造方法以及使用此薄膜電晶體之顯示裝置。

根據本發明之薄膜電晶體由閘極、閘極絕緣層、由非晶氧化物形成之半導體層、源極、汲極及保護層構成。保護層設在半導體層上而與半導體層接觸。半導體層包括：

第一層，至少發揮作為通道層之功能；以及第二層，具有較第一層更高的電阻。第一層設在半導體層之閘極側上，且第二層設在半導體層之保護層側上。於本實施例中，以上第一層及第二層未必設成彼此獨立之「層」形式，而可形成在功能上分離之區域。本發明涵蓋藉由沿層厚方向改變成份及構造，將具有實質上不同功能之兩區形成在一個連續層上的情形。

根據本實施例，製造薄膜電晶體之第一方法包括以下步驟：形成閘極；形成閘極絕緣層；形成半導體層；形成源極和汲極；以及形成保護層。保護層形成在半導體層上而與半導體層接觸。形成半導體層之步驟包含：形成至少發揮通道層功能之第一層(區)之步驟；以及形成具有較第一層高之電阻之第二層(區)之步驟。保護層形成於氧化氣氛中。

根據本實施例，製造薄膜電晶體之第二方法包括以下步驟：形成閘極；形成閘極絕緣層；形成半導體層；形成源極和汲極；以及形成保護層。本發明包含於形成保護層之後在氧化氣氛中進行熱處理之步驟。保護層設在半導體層上而與半導體層接觸，且進行熱處理之步驟包含在半導體層中：形成與閘極絕緣層接觸且至少發揮通道層功能之第一層(區)之步驟；以及形成與保護層接且具有較第一層高之電阻之第二層(區)之步驟。

於本實施例中，較佳係使第二層之質量密度不大於第一層之質量密度。藉此構成，可使氧化部之深度大於損傷

部之深度，該損傷部係在保護層形成於半導體層時形成於半導體層中。因此，受到上述損傷之層(亦稱為損傷層)沿整個層厚方向氧化。如此，上述損傷層藉由形成具有高電阻之第二層獲得高電阻，這可有效防止上述半導體層降低電阻。這是因為損傷層藉由氧化獲得高電阻，且對半導體之特性無負作用。於本發明中，鈍化被界定為半導體層被修改成具有高電阻，且對半導體層之電特性無負作用(無有害作用)的狀態。

於本實施例中，較佳係將第二層形成為圓柱構造，以實現具有較上述低質量密度。換言之，第二層雖整體具有非晶態構造，卻可藉由金屬原子間之濃縮及稀釋空隙所造成的圓柱構造獲得上述低質量密度。於由金屬原子間之濃縮及稀釋空隙所形成，亦即由局部具有低質量密度之交界所圍繞之多數柱(於多數圓柱構造濃密形成狀態下)所形成的濃密圓柱構造中，所謂增進之氧化發生於具有低密度之相鄰柱間的交界中，且氧化自含有高濃縮氧之交界朝柱內部發生。亦即，在相較於具有高密度之交界區域，具有低密度之交界區域中，氧化速度增加。如此，氧化速度於第二層中增加，且損傷層藉由整體氧化被變換成高電阻之鈍化層。

於本實施例中，較佳係使至少第二層之質量密度不大於構成層材料之晶態中質量密度之90%。於此情況下，可使第二層中的氧化速度高於損傷之侵入速度。在此，第二層中的氧化速度意指單位時間內氧化進行速度。損傷之侵

入速度意指當保護層形成時，侵入半導體層之內部的損傷速度(形成缺氧等之速度)。藉由相較於損傷之侵入速度增加第二層中的氧化速度，氧化層可作成較損傷層更厚(氧化層作成包含在氧化層內部中，該氧化層係高電阻層)。

當舉 In(銻)、Ga(鎵)及 Zn(鋅)之氧化物為例來說明時，本實施例中構成材料之晶態的質量密度以第 1 圖中之 D 表示。在此， $D_{In_2O_3}$ 、 $D_{Ga_2O_3}$ 及 D_{ZnO} 分別表示 In_2O_3 、 Ga_2O_3 及 ZnO 之單晶。此外， C_{Ga}/C_{In} 及 C_{Zn}/C_{In} 分別表示 Ga(鎵)對 In(銻)及 Zn(鋅)對 In(銻)之成份比例。

其次，以下將說明使增進之氧化在本圓柱構造中有效之柱直徑及半導體層之層厚的條件。於本實施例中，形成圓柱構造之柱直徑平均值以不大於上述半導體層之厚度的 $2/3$ 較佳。於此情況下，第二層可有效地氧化。不管特定直徑如何，於徑向方向中自圓柱構造之交界進行之氧化速度均相同。然而，當圓柱構造具有大的直徑時，於柱之中央部仍有未氧化區域，以致於圓柱構造無法均勻使之具有高電阻。另一方面，當圓柱構造具有小的直徑時，氧化會進行至柱之中央部，以致於圓柱構造可均勻氧化並獲得高電阻。

於本實施例中，當上述第二層具有較第一層小的質量密度時，上述第二層可獲得高電阻。然而，若圓柱構造之直徑較小，且因氧化而獲得高電阻之層至少可作成與損傷層一樣深或可形成較損傷層深，第二層的質量密度即亦可與第一層者相等。因此，圓柱構造不會受限僅形成於第二

層，第一層可包含類似的圓柱構造。

於本實施例中，上述作用可藉由選擇用於非晶態氧化物半導體層之材料作為半導體層之材料並最佳化組成，予以提高。

本實施例亦可藉由於氧化氣氛中進行熱處理，並藉此，氧化半導體層至較損傷層更深的層，將損傷層鈍化，該損傷層在保護層已形成於半導體層上時，已由半導體層之表面形成。

於本實施例中，在保護層已形成時，已形成之損傷層被氧化成第二層，該第二層被鈍化並獲得高電阻，且於此情況下，電特性僅藉第一層決定，該第一層用來作為薄膜電晶體之有效通道層。藉此，甚至當損傷層於平面中具有均勻厚度時，仍因損傷層藉由氧化使之鈍化而可防止於複數個 TFT 間特性之分散。

根據本實施例，進行氧化處理至較損傷層更深的位置，該損傷層在保護層形成時形成於半導體層之後通道層。藉此，損傷層透過氧化鈍化，並可有效防止負作用施加於薄膜電晶體之通道區中的電導特性。結果，可適當地防止複數個 TFT 間特性之分散。

根據本發明，使用多數 TFT 所構成像素電路之主動矩陣型顯示裝置亦使顯示裝置可顯示均勻的待提供影像。

其次，將參考附圖說明根據本發明之薄膜電晶體、其製造方法以及使用該薄膜電晶體之顯示裝置。

第 2 圖係顯示本發明之一實施例，設有保護層之底部

閘極型 TFT 之構造之示意剖視圖。

如第 2 圖所示，根據本發明，設有保護層之底部閘極型 TFT 藉由堆疊閘極 2、閘極絕緣層 3、半導體層 4、源極 5、汲極 6 及保護層 7 於基板 1 上形成。

玻璃基板用於基板 1。由聚對苯二甲酸乙二醇酯 (PET)、聚萘二甲酸乙二酯 (PEN) 等製成之塑膠膜亦可用於基板 1。

閘極 2 堆疊在基板 1 上。閘極 2 可使用諸如鈦 (Ti)、鉬 (Mo)、鎢 (W)、鋁 (Al) 及金 (Au) 之金屬以及諸如 ITO (銦錫氧化物) 之導電氧化物。亦可使用諸如鉬-鎢 (Mo-W) 之合金於金屬。此外，可使用藉由夾裝對氧化物具有充分黏著性之諸如鈦 (Ti)、鋁 (Al) 及金 (Au) 之金屬製成之金屬堆疊體作為電極，以增進薄膜之黏著性。

閘極絕緣層 3 堆疊在基板 1 及閘極 2 上。閘極絕緣層 3 可使用諸如 SiO_x 、 SiN 及 SiON 之矽 (Si) 氧化物及矽 (Si) 氮化物。閘極絕緣層 3 亦可使用異於矽 (Si) 之其他金屬元素之氧化物及氮化物，例如 Al_2O_3 、 AlN 等。

半導體層 4 堆疊在閘極絕緣層 3 上。將含有銦 (In)、鎘 (Ga) 及鋅 (Zn) 之至少一者的氧化物半導體用於半導體層 4。稍後將說明半導體層 4 之構造。

源極 5 及汲極 6 堆疊在半導體層 4 上。源極 5 及汲極 6 可使用類似於閘極 2 者之金屬及導電氧化物。

同樣亦可使用諸如鉬-鎢 (Mo-W) 之合金於閘極 2。此外，例如鈦 (Ti) 與其他金屬之堆疊體可用於提高金屬黏著

力或對氧化物半導體之電接觸之用途。

當電極使用金屬堆疊體時，金屬堆疊體可使形成與相鄰層間之介面之金屬與用以將電荷送至介面或施加電壓之金屬共同扮演電極的角色。

保護層 7 堆疊在源極 5、汲極 6 及半導體層 4 上。保護層 7 形成於氧化氣氛中以氧化半導體層 4 之後通道。可使用諸如矽氧化物及矽氧氮化物之絕緣金屬氧化物於保護層 7。

在保護層 7 形成於其上之後，製品構造可於氧、氧與氮的混合氣體等的氣氛中，典型地在 100°C 至 300°C 的溫度範圍內，接受熱處理數分鐘至一小時。

當半導體層 4 為氧化物製成之保護層 7 所覆蓋時，形成保護層之步驟的後續成膜步驟不會對半導體層 4 之氧化狀態造成影響。

因此，可藉由進一步提供額外的金屬氮化物等於保護層 7 上，提供抗氧化氣氛的更強保護層。

源極 5 及汲極 6 可在保護層 7 形成於半導體層 4 上且圖案化之後形成，雖然這與本發明之作用無直接關聯。

於此情況下，半導體層 4 為保護層 7 所覆蓋，使透過蝕刻製程圖案化源極 5 及汲極 6 之操作對半導體層 4 之損傷極少。

(有關半導體層)

以下將參考第 10 圖，說明半導體層 4 之構造。

如第 10 圖顯示，本發明較佳實施例之一具有包括半導體層 4 之構造，該半導體層 4 包含：第一層 4a，其至少發揮通道層(半導體主動區)之功能；以及第二層 4b，其具有較第一層高的電阻。第一層 4a 設在半導體層 4 之閘極 2 側，且第二層 4b 設在半導體層 4 之保護層側。

第二層 4b 形成具有較第一層 4a 低之質量密度，且於半導體層 4 中包含一後通道層區(損傷層)，當保護層 7 形成於其上時，此區會損傷。

半導體層 4 分成兩層意指於電特性方面，在功能上，半導體層被分成兩區。亦即，甚至當半導體層由一層構成時，在功能上分開之兩區可能存在於該層的內部，且於兩區之間可能無須存在有在形態上清楚的交界。

本發明之要點在於提供使氧容易擴散於半導體層 4 之第二層 4b 所含後通道層，且不只使表面氧化且使較損傷層之厚度更深之層氧化的層，當形成保護層時，損傷容易從半導體層 4 之表面滲入。

藉此，將讓損傷滲入之半導體層 4 之層(損傷層)氧化以獲得高電阻並鈍化。

因此，甚至當損傷不均勻地到處滲入基板平面中的半導體層 4 時(甚至當損傷層之厚度不均勻時)，業已損傷且變成具有低電阻的後通道層的層整體鈍化，且不會造成 TFT 特性之不均。

晶體中原子之擴散現象依相鄰處之原子之跳躍頻率而定。當晶體中有空位時，原子跳躍之潛在障礙一般會降低

，且原子有更頻繁跳躍至相鄰處的傾向(原子更容易跳躍至相鄰處)。

換言之，原子容易透過空位擴散。同樣地，甚至在不具有清楚格位以致於非晶態具有低質量密度，且具有原子級之空位的非晶態中，原子仍容易擴散。

當以上說明應用於本發明情形時，氧原子容易於具有低質量密度之第二層 4b 中自表面擴散，且在氧化條件下形成保護層 7 時或在保護層 7 形成後於氧化氣氛中進行熱處理時，增加氧化速度。

藉由改變在形成半導體層 4 之過程中的成膜條件，可形成第二層 4b 以獲得較第一層 4a 更低的質量密度。例如藉由透過可形成相對高質量密度之薄膜之濺射技術形成第一層 4a，接著，透過可形成相對低質量密度之薄膜之脈波雷射沉積(PLD)技術形成第二層 4b，可實施各具有不同質量密度之雙層構造。

較理想的是形成第二層 4b，使之具有不大於在構成層之材料於結晶狀態下之質量密度之 90%的質量密度。

當藉由例如 PLD 技術形成非晶態氧化物半導體膜，可藉由增加成膜壓力，形成具有不大於結晶狀態下之質量密度之 90%之質量密度的薄膜。例如不大於 1 帕之成膜壓力提供具有於結晶狀態下之質量密度之 92 至 93%之質量密度的薄膜，且不小於 5 至 6 帕之成膜壓力提供具有於結晶狀態下之質量密度之 82 至 84%之質量密度的薄膜。

相反地，藉由濺射技術形成之非晶態氧化物半導體膜

獲得於結晶狀態下之質量密度之 93 至 94% 之質量密度。因此，藉由將利用 PLD 技術形成之非晶態氧化物半導體膜堆疊於利用濺射技術形成之非晶態氧化物半導體膜，形成各具有不同質量密度之雙層構造。當僅藉由濺射技術形成半導體層 4 時，可藉由在成膜期間減低功率密度，實施具有高質量密度之第一層 4a 及具有低質量密度之第二層 4b。

此外，本發明較佳實施例之一至少在第二層 4b 中具有包含圓柱構造之構造。以下將說明該實施例。

已知於多晶中，原子以比在晶粒(晶格擴散)中更大的速度在晶粒交界中擴散(晶粒交界擴散)。這是因為原子密度在晶粒交界中比在晶粒中低。同樣地，在非晶態中亦如此，當存在具有較低原子密度之交界時，原子於沿交界之方向中以較大擴散速度擴散。

非晶態薄膜一般被視為均勻，惟在形態尚可成圓柱構造。該圓柱構造意指顯示混亂之原子配置且非晶態，惟不顯示在空間上均勻原子密度或質量密度，且其中具有高密度之柱彼此透過具有低質量密度之交界區相互接觸之構造。

以下將說明圓柱構造形成於非晶態薄膜中的程序。自靶材濺射且自此流出之原子碰撞一構造並沉積於其上。接著，原子擴散於基板表面上，並固定於表面上。在成膜步驟早期自靶飛出之原子不均勻沉積而形成島形構造，且沉積表面具有微細不均。

微細不均顯示對次一飛出原子產生陰影作用。換言之，飛出原子進入位於突出部分之陰影中之區域的可能性較小，此乃因為該區域為突出部分所覆蓋。因此，當沉積表面上的原子具有小動能且表面上的擴散距離較島的直徑短時，很少原子到達不均勻部分的谷部。一旦隨著沉積進展，所形成不均強化陰影作用，薄膜即成長而加重表面的不均。

當薄膜進一步成長時，自周緣部分留下谷部以形成具有低密度之交界。如此，非晶態薄膜自島形構造變成具有圓柱構造的層，該圓柱構造具有低密度交界。

在受到下層之粗糙影響時，形成非晶態之圓柱構造。當下層平坦時，於成膜步驟的早期未形成圓柱構造。在沉積進展至某一膜厚之後，圓柱構造變得可確認。另一方面，當早期在待沉積之表面上有不均時，圓柱構造從成膜步驟的早期形成，以致於不均連續。這被視為因為沉積層的構造受到下層之表面粗糙影響所致。

因此，如以上說明，可例如藉由在半導體層之成膜期間降低濺射成膜功率、減少沉積於基板上之原子的動能以及原子擴散距離之加長而引發或增進圓柱構造之形成。亦可藉由提供不均於待沉積之表面上而引發或增進圓柱構造之形成。

第 4A 及 4B 圖係顯示半導體層氧化之進展方式之示意剖視圖。第 4A 圖顯示無圓柱構造之半導體層，第 4B 圖顯示有圓柱構造之半導體層。如於第 4A 圖中所示，當

半導體層無圓柱構造時，氧化僅沿膜厚方向進展。當如於第 4B 圖中所示，半導體層無圓柱構造時，氧化不僅沿膜厚方向進展，且沿徑向方向自圓柱構造之交界區進展至柱內部，於交界區以更高速度氧化。

因此效果，當保護層沉積於半導體層上時，半導體層自表面氧化之速度加快，且當保護層氧化而鈍化時，於半導體層中形成損傷層。

非晶態中圓柱構造可藉由例如使用 TEM(透射型電子顯微鏡(Transmission Electron Microscope)觀察 TFT 之截面，予以確認。惟，須故意使 TEM 影像散焦，這與正常觀察方法不同。入射於固體上之電子束的相改變。

在如非晶態中圓柱構造之交界區域中具有低密度之部分與圓柱構造內部之間，相變量不同。相差產生對比(相對比)，觀察出圓柱構造之交界於焦點不足中為高量度影像，且觀察出於過焦點中為低量度影像。

圓柱構造亦可藉 STEM-HAADF(掃描 TEM 高角度環狀黑場)影像確認。STEM 之黑場影像藉由在對樣本上稀薄的壓縮電子束掃描時，測量散射於樣本之電子的強度形成。

藉由以環狀偵測器偵測僅以高角度散射在以上電子間的電子及形成影像，獲得 HAADF 影像。以高角度散射之電子主要來自路德弗散射(Rutherford scattering)，散射強度與靶原子之原子數之平方成正比(Z 對比)。

因此，HAADF 影像顯示反映成份及質量厚度(mass thickness)之對比，俾具有低密度交界之圓柱構造可由

HAADF 影像確認。

顯示裝置可藉由將屬於上述 TFT 之輸出端子之源極或汲極連接於發光裝置或光學開關裝置之電極形成。

以下將參考顯示裝置之剖視圖，說明本發明之特定顯示裝置之配置例。

第 3 圖係顯示如本發明之一實施例，使用有機 EL 作為發光裝置之顯示裝置例子之剖視圖。

TFT 形成於基板 301 上，該基板 301 由閘極 302、閘極絕緣層 303、半導體層 304、汲極 305、源極 306 以及保護層 307 構成。

下電極 308 透過中間層絕緣膜 309 連接於源極 306。下電極 308 接觸發光層 310，且發光層 310 接觸上電極 311。在此，下電極 308、發光層 310 及上電極 311 構成有機 EL 裝置。

因此配置，可藉施加於 TFT 之閘極 302 之電壓控制自汲極 305 透過形成於半導體層 304 之通道流至源極 306 之電流值。因此，可控制待流入有機 EL 裝置之發光層 310 內之電流。

以下參考例示性實施例更詳細說明本發明，惟本發明不限於此等例示性實施例。

(例子)

{ 例子 1 }

以下將說明於本例子中，在半導體層包含圓柱構造之

TFT。

如第 2 圖所示設有保護層之底部閘極型 TFT 藉由使用玻璃基板製備。

首先，藉由使用鈦(Ti)靶及鉬(Mo)靶作為靶體之濺射技術，於其上形成包含 5 奈米(nm)之鈦(Ti)、40 奈米(nm)之鉬(Mo)及 5 奈米(nm)之鈦(Ti)之金屬薄膜。此金屬薄膜藉由光微刻技術圖案化，形成為閘極。

藉由使用 SiO_2 作為靶體之濺射技術，於其上形成 200 奈米(nm)之非晶態 SiO_x 膜，並將其形成為閘極絕緣層。此時，使用氬作為濺射氣體。

藉由使用銦-鋅-鎵-氧(In-Zn-Ga-O)作為靶體之濺射技術，於其上形成 40 奈米(nm)之包含銦-鋅-鎵-氧(In-Zn-Ga-O)之非晶態氧化物半導體膜。接著，藉由利用光微刻技術及濕蝕刻技術將半導體膜圖案化，形成半導體層。

接著，藉由使用鈦(Ti)靶及鉬(Mo)靶作為靶體之濺射技術，於其上形成包含 5 奈米(nm)之鈦(Ti)、100 奈米(nm)之鉬(Mo)及 5 奈米(nm)之鈦(Ti)之金屬薄膜。金屬薄膜藉由光微刻技術圖案化，並形成為源極及汲極。

藉由使用 SiO_2 作為靶體之濺射技術，於其上形成 100 奈米(nm)之非晶態 SiO_x 膜，並將其形成為保護層 7。此時，藉由使用以 50%比例混合之氧與氬氣體之混合氣體作為濺射氣體，在氧化氣氛中形成用於保護層之薄膜。

而且，TFT 在 250°C 下於含 20%氧之氮氣氣氛中接受

熱處理一小時。

如此，完成如第 2 圖所示設有保護層之底部閘極型 TFT。

第 5A 顯示如此製備之截面之 TEM 相片。在此，於 TEM 相片中，半導體層如觀察夾在閘極絕緣層與保護層之間。因下層之閘極絕緣層之不均而形成具有約 10 至 20 奈米 (nm) 之直徑之圓柱構造於半導體層中。第 5B 圖係 TFT 之示意圖。

第 6 圖顯示設有保護層之 96 件底部閘極型 TFT 之轉移特性 (I_d - V_g 特性)，該等 TFT 於半導體層中具有圓柱構造，並設有保護層。於第 6 圖中， I_d 表示汲極電流 (A) 且 V_g 表示閘極電壓 (V)。如於同圖中所示，所獲得之 TFT 呈現具有微小分散之極均勻特性。

第 7 圖顯示設有保護層之 96 件底部閘極型 TFT 之轉移特性 (I_d - V_g 特性)，其於半導體層中無圓柱構造 (無法確認)，並設有保護層。於 TFT 中，使用具有平滑表面之熱氧化矽 (Si) 作為閘極絕緣層，使無法確認半導體層中有圓柱構造。由同圖可知，相較於在第 6 圖所示半導體層中有圓柱構造之 TFT，TFT 顯示明顯有很大的特性分散。

第 8 圖係當電流上升時藉標準偏差 ($V_{o.n}$) 比較 96 件 TFT 之特性分散的圖表，該特性分散以轉移特性顯示。在此，表示當 10^{-10} 安培的汲極電流 (I_d) 開始流動時，閘極電壓 (V_g) 之值。據此，無法確認半導體層中有圓柱構造之 TFT 藉由設有保護層，增加 $V_{o.n}$ 之分散。另一方面，根據

本發明，於具有有圓柱構造之 TFT 中，甚至在設有保護層之後，將 V_{on} 之分散控制為低數值。

如此，根據本發明之配置，甚至當於其中形成保護層時，可製備高均勻度之 TFT。

〔例子 2〕

以下將說明於本例子中，包含半導體層之 TFT，該半導體層由以下諸層製成：第一層，具有高質量密度；以及第二層，具有低質量密度。

如第 9 圖所示設有保護層之底部閘極型 TFT 使用 n 型矽 (Si) 基板製備。

首先，於 n 型矽 (Si) 基板 92 上形成 100 奈米 (nm) 厚之熱氧化矽膜 (閘極絕緣膜 93)。於第 9 圖中未形成獨立閘極，惟 n 型矽 (Si) 基板 92 用來作為閘極。藉由使用銦 - 鋅 - 鎵 - 氧 (In-Zn-Ga-O) 作為靶體及室溫作為基板溫度之濺射技術，於其上形成 30 奈米 (nm) 之包含銦 - 鋅 - 鎵 - 氧 (In-Zn-Ga-O) 之非晶態氧化物半導體膜 (第一層)。而且，藉由使用室溫作為基板溫度之 PLD 技術，於其上形成 10 奈米 (nm) 之包含銦 - 鋅 - 鎵 - 氧 (In-Zn-Ga-O) 之非晶態氧化物半導體膜 (第二層)。二非晶態氧化物半導體膜 (第一層及第二層) 藉由利用光微刻技術及濕蝕刻技術將半導體膜圖案化，並形成為半導體層 94。

接著，藉由使用鈦 (Ti) 靶及鉬 (Mo) 靶作為靶體之濺射技術，於其上形成包含 5 奈米 (nm) 之鈦 (Ti)、100 奈米

(nm)之鉬(Mo)及 5 奈米(nm)之鈦(Ti)之金屬薄膜。金屬薄膜藉由光微刻技術圖案化，並形成為源極及閘極。

藉由使用 SiO_2 作為靶體之濺射技術，於其上形成 100 奈米(nm)之非晶態 SiO_x 膜。此時，藉由使用以 50%比例混合之氧與氬氣體之混合氣體作為濺射氣體，在氧化氣氛中形成用於保護層 97 之薄膜。

而且，TFT 在 250°C 下於含 20%氧之氮氣氛中接受熱處理一小時。

如此，完成底部閘極型 TFT，其使用 n 型矽基板，並如第 9 圖所示，設有保護層。

(密度依薄膜形成方法而異)

以下將研究有關以上 TFT，非晶態氧化物半導體膜之質量密度依薄膜形成方法不同而不同。

首先，對僅使用濺射方法作為薄膜形成方法之情形進行研究。在 n 型矽(Si)基板上形成 100 奈米(nm)厚之熱氧化矽(Si)膜，且僅藉由濺射技術，於其上形成包含銦-鋅-鎵-氧(In-Zn-Ga-O)之非晶態氧化物半導體膜，該濺射技術使用室溫作為基板溫度、300 W 之 RF 功率以及 0.5 帕的薄膜形成壓力。

藉由 X 射線螢光分析檢查如此獲得之非晶態氧化物半導體膜之成份，並由 X 射線反射儀決定質量密度。接著，所獲得之值相對於第 1 圖中所示晶態中的質量密度為 93.7%。

同樣地，在 n 型矽 (Si) 基板上形成 100 奈米 (nm) 厚之熱氧化矽 (Si) 膜，且僅藉由 PLD 技術，於其上形成包含銦 - 鋅 - 鎵 - 氧 (In-Zn-Ga-O) 之非晶態氧化物半導體膜，該 PLD 技術於藉具有 20 mJ (毫焦) 功率之濃縮 KrF 準分子雷射照射靶丸時，使用室溫作為基板溫度以及 6 帕的氧壓。當測量如此獲得之非晶態氧化物半導體膜之質量密度時，所獲得之值相對於第 1 圖所示晶態中的質量密度為 83.7%。

因此，可藉由組合濺射技術與 PLD 技術製備由以下諸層製成之半導體層：第一層，具有高質量密度；以及第二層，具有低質量密度。

〔例子 3〕

茲說明本例子中，第 3 圖中使用 TFT 之顯示裝置。

TFT 在類似於例子 1 之程序中製造。

在製備完 TFT 後，形成中間層絕緣膜 309。此時，形成用以連接汲極 305 與下電極 308 之接觸孔。

接著，藉由利用電子射束蒸汽沉積技術形成鋁 (Al) 膜，於其上形成下電極 308。下電極 308 透過接觸孔，與汲極 305 連接。

其次，藉由蒸汽沉積技術依序形成電子搬運層、發光層、電洞搬運層、電洞注射層，其等整體形成有機 EL 發光層。

最後，藉由利用濺射技術形成 ITO 膜，於其上形成上

電極 311。

在此，當施加電壓於 TFT 之源極 306 且施加於閘極 302 之電壓改變時，自汲極 305 經由下電極 308 將電流送入發光層 310，並可驅動有機 EL 裝置。

以此方式，可形成使用有機 EL 裝置之顯示裝置。

以上例示性實施例及例子說明於多數底部閘極型 TFT 方面的應用，惟，本發明未必受限於此。本發明甚至可應用於頂部閘極型 TFT 方面，只要 TFT 具有保護層部分設在半導體層上而與半導體層接觸之配置即可。

雖然本發明參考例示性實施例及例子，惟須知本發明不限於所揭示例示性實施例及例子。亦須知在不悖離如申請專利範圍所界定之本發明精神及範圍下可有本發明之其他許多實施例。

本申請案主張 2007 年 9 月 28 日所提出第 2007-254364 及 2008 年 7 月 30 日所提出第 2008-196038 號日本專利申請案之權益，在此併提其全文俾供參考。

【圖式簡單說明】

第 1 圖係表示舉包含 In(銻)、Ga(鎵)及 Zn(鋅)之氧化物為例，考慮組成比例下，理論加權密度之方程式。

第 2 圖係本發明之一實施例，設有保護層之底部閘極型 TFT 之剖視圖。

第 3 圖係本發明之一實施例，一顯示裝置例子之剖視圖。

第 4A 及 4B 圖係顯示半導體層氧化之進行狀態之示意剖視圖。

第 5A 及 5B 圖分別係顯示本發明之例示性實施例 1 之 TFT 中半導體層之圓柱構造之 TEM 截面相片，以及示意圖。

第 6 圖顯示設有保護層之 96 件底部閘極型 TFT 之轉移特性，該等 TFT 於半導體層中具有圓柱構造。

第 7 圖顯示設有保護層之 96 件底部閘極型 TFT 之轉移特性，其中未確認半導體層之圓柱構造。

第 8 圖係比較 96 件 TFT 中 V_{on} 之標準偏差的圖表。

第 9 圖係本發明之一實施例，使用 n 型矽基板並設有保護層之底部閘極型 TFT 之剖視圖。

第 10 圖係本發明之一實施例，設有保護層之底部閘極型 TFT 之剖視圖，且包含 TFT 之一部分之放大剖視圖。

【主要元件符號說明】

1,301：基板

2,302：閘極

3,303：閘極絕緣層

4,94,304：半導體層

4a：第一層

4b：第二層

5,305：源極

6,306 : 汲極

7,97,307 : 保護層

92 : n 型矽基板

93 : 閘極絕緣膜

308 : 下電極

309 : 層間絕緣膜

310 : 發光層

311 : 上電極

五、中文發明摘要

發明之名稱：薄膜電晶體，其之製造方法以及使用其之顯示裝置

一種電晶體，由閘極(2)、閘極絕緣層(3)、由非晶氧化物形成之半導體層(4)、源極(5)、汲極(6)及保護層(7)構成。保護層(7)設在半導體層(4)上而與半導體層(4)接觸，且半導體層(4)包括：第一層，至少發揮作為通道層之功能；以及第二層，具有較第一層更高的電阻。第一層設在半導體層(4)之閘極(2)側上，且第二層設在半導體層(4)之保護層(7)側上。

六、英文發明摘要

發明之名稱：

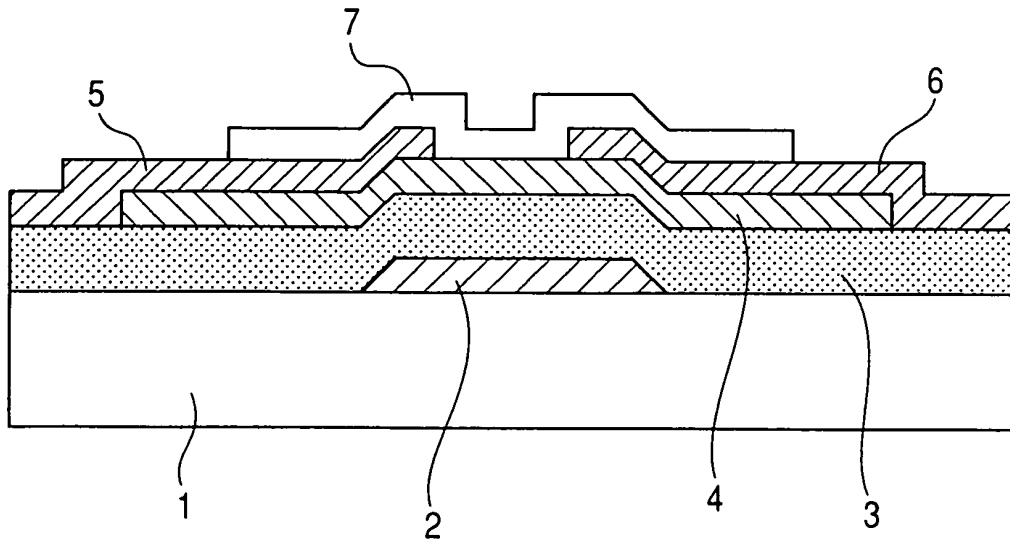
THIN FILM TRANSISTOR, MANUFACTURING METHOD THEREFOR,
AND DISPLAY APPARATUS USING THE SAME

A transistor is constituted of a gate electrode 2, a gate insulation layer 3, a semiconductor layer 4 formed of an amorphous oxide, a source electrode 5, a drain electrode 6 and a protective layer 7. The protective layer 7 is provided on the semiconductor layer 4 in contact with the semiconductor layer 4, and the semiconductor layer 4 includes a first layer at least functioning as a channel layer and a second layer having higher resistance than the first layer. The first layer is provided on the gate electrode 2 side of the semiconductor layer 4 and the second layer is provided on the protective layer 7 side of the semiconductor layer 4.

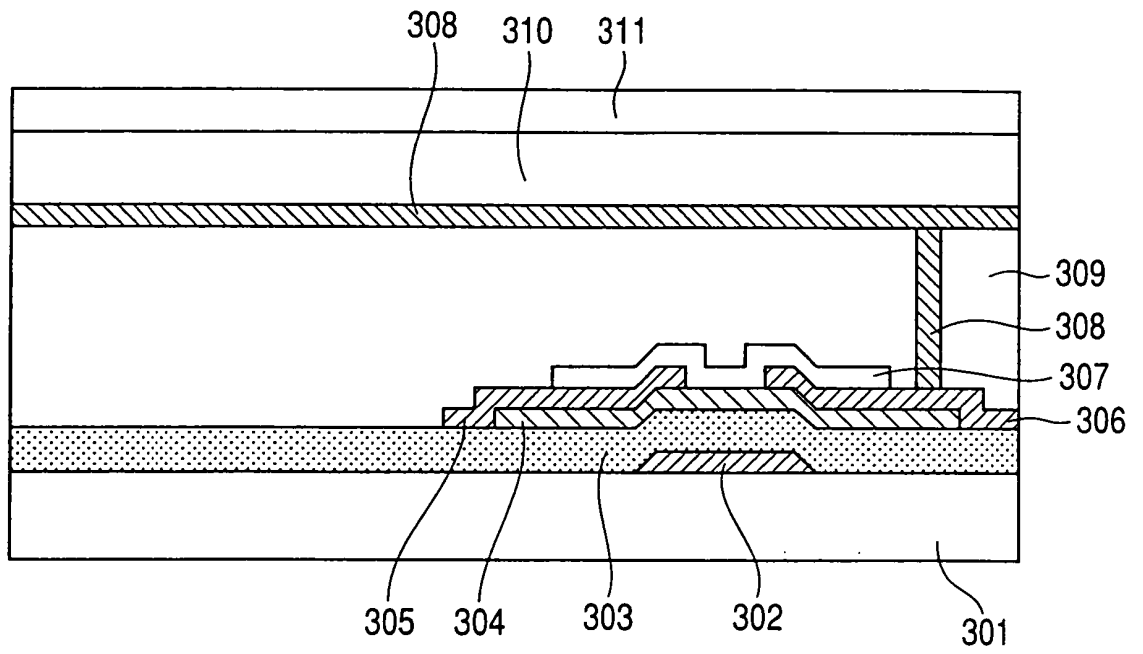
第1圖

$$D = \frac{D_{In2O3} + D_{Ga2O3} \times \frac{C_{Ga}}{C_{In}} + D_{ZnO} \times \frac{C_{Zn}}{C_{In}}}{1 + \frac{C_{Ga}}{C_{In}} + \frac{C_{Zn}}{C_{In}}}$$

第2圖

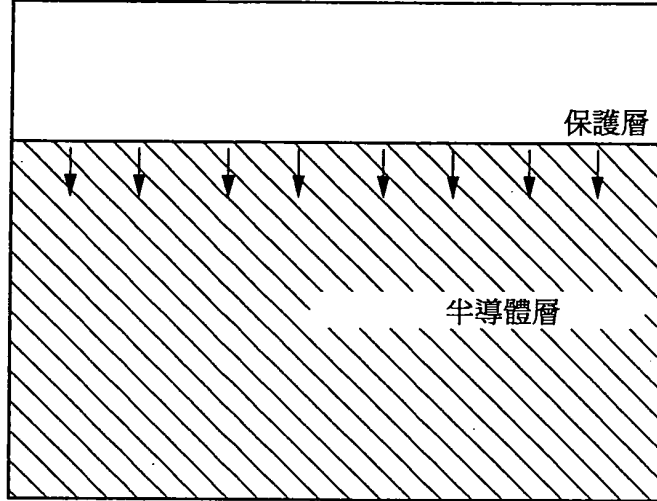


第3圖



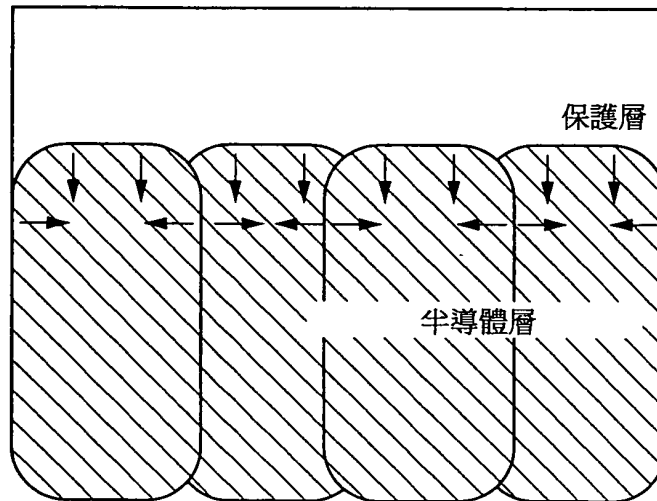
第4A圖

無圓柱構造

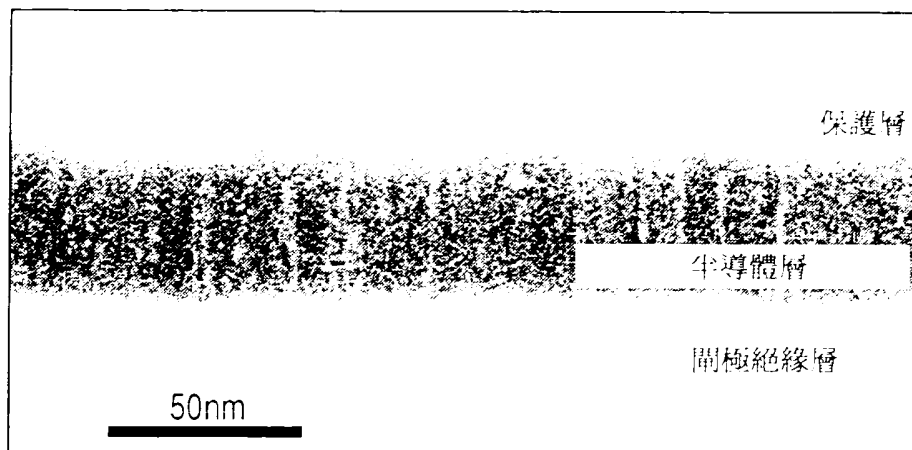


第4B圖

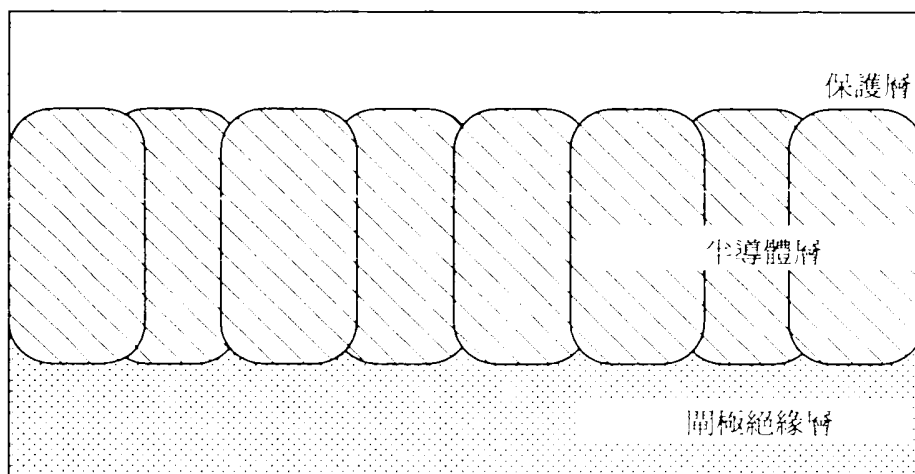
有圓柱構造



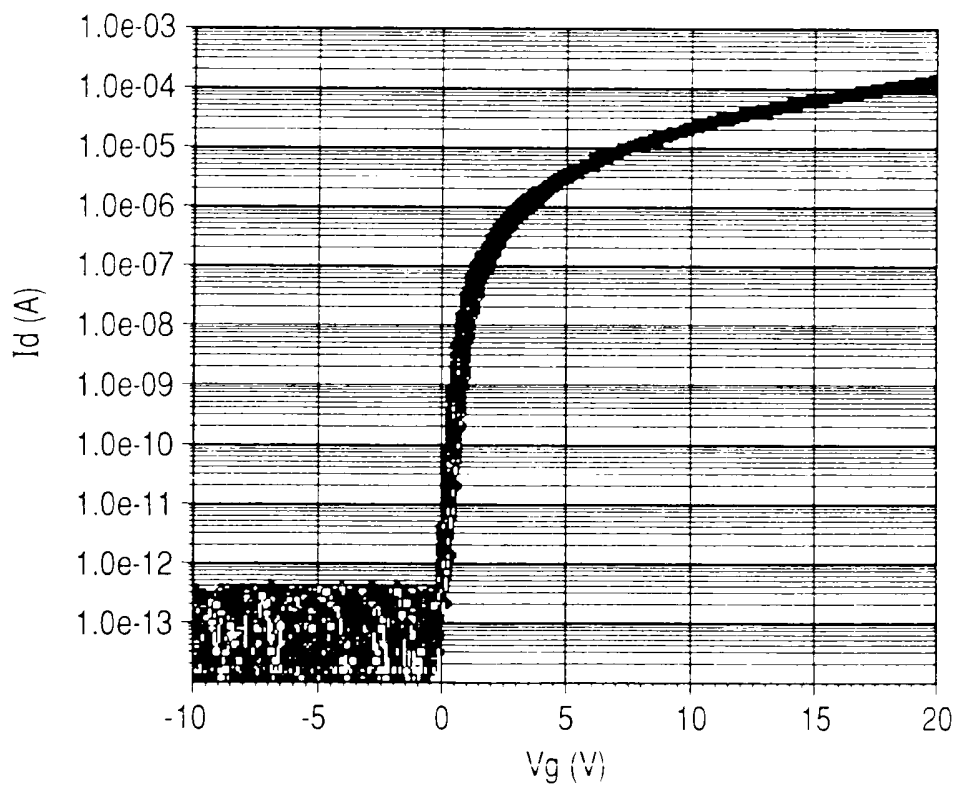
第5A圖



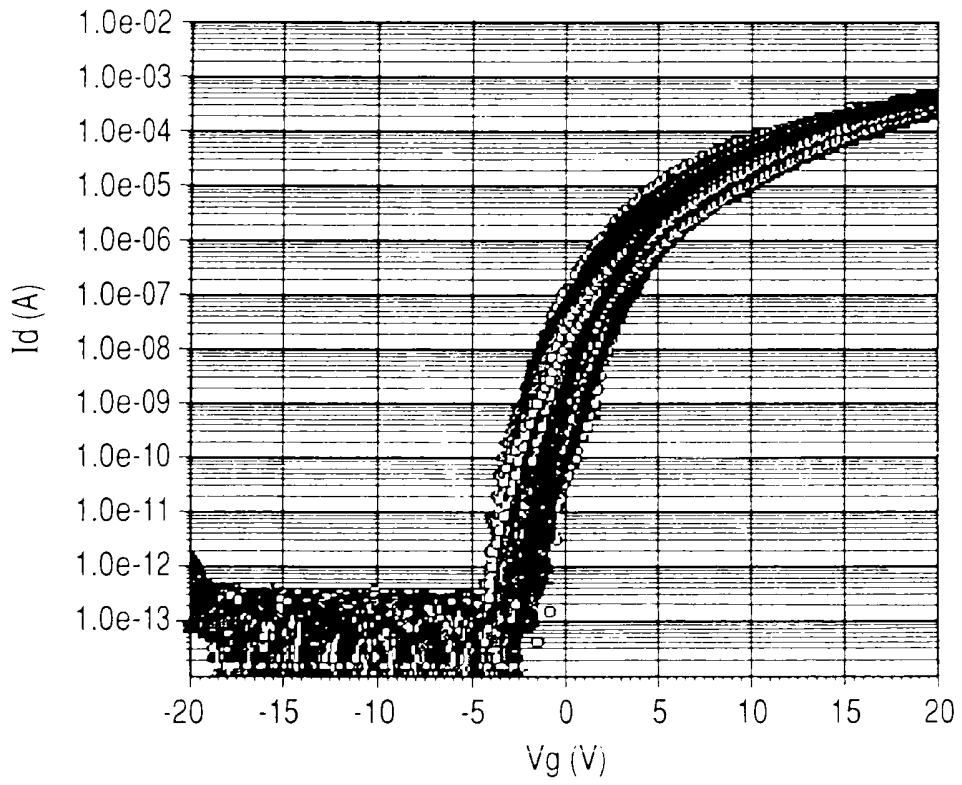
第5B圖



第6圖



第7圖

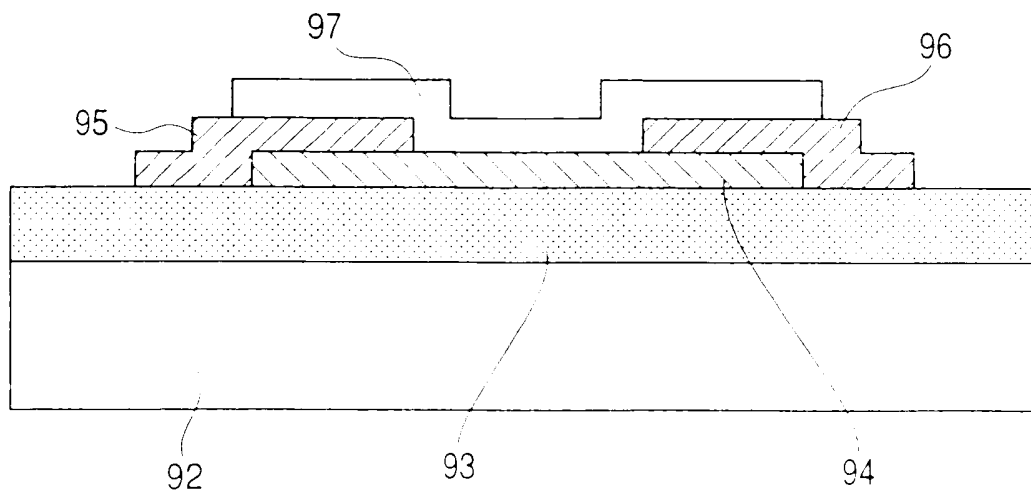


第8圖

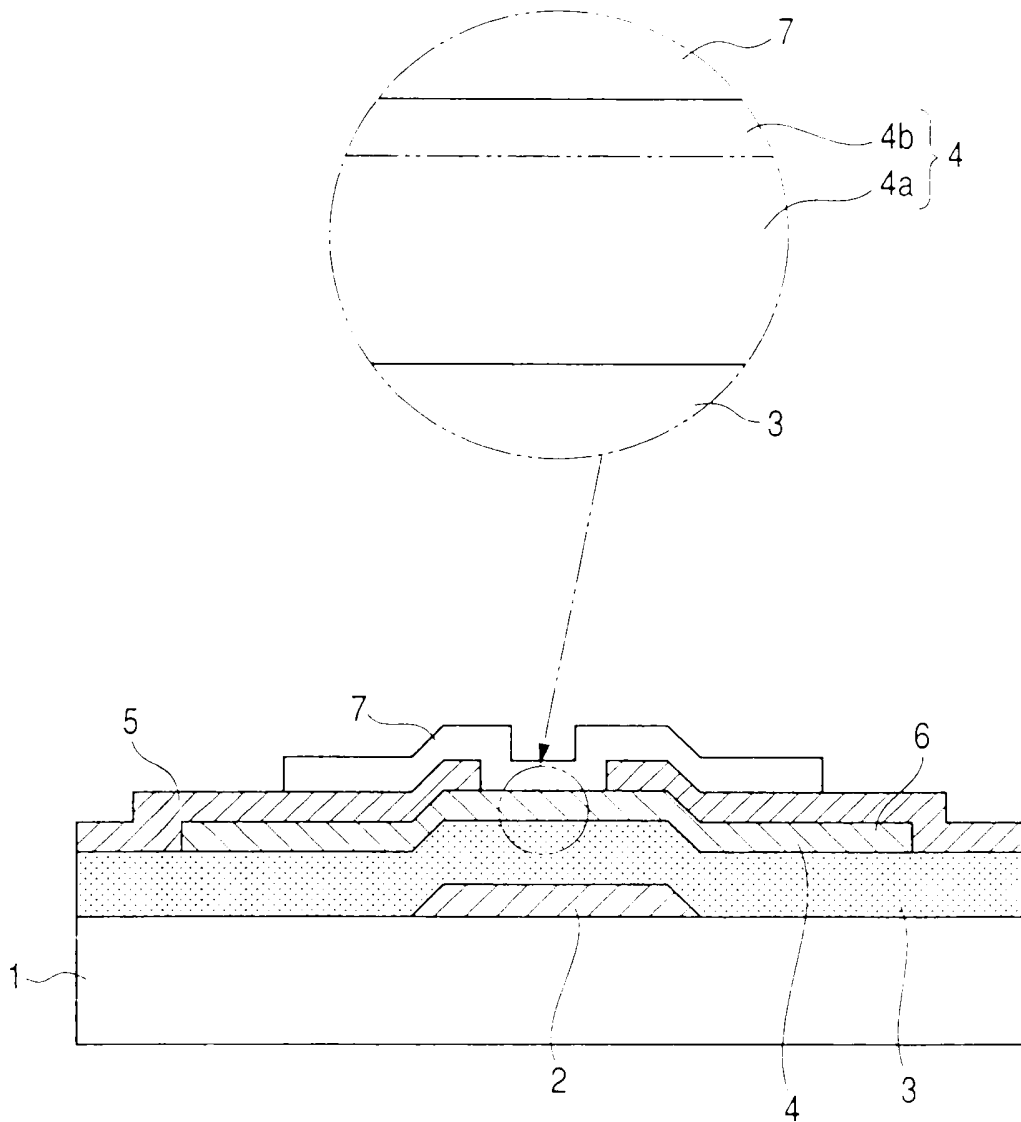
	無未設有保護層之 圓柱構造之TFT	無設有保護層之 圓柱構造之TFT	根據本發明之TFT
標準偏差 V_{on}	0.13	0.83	0.12

	無未設有保護層之 圓柱構造之TFT	無設有保護層之 圓柱構造之TFT	根據本發明之TFT
標準偏差 V_{on}	0.13 V	0.83 V	0.12 V

第9圖



第10圖



七、指定代表圖：

- (一) 本案指定代表圖為：第(2)圖
- (二) 本代表圖之元件符號簡單說明：

- 1：基板
- 2：閘極
- 3：閘極絕緣層
- 4：半導體層
- 5：源極
- 6：汲極
- 7：保護層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

第097136880號專利申請案中文申請專利範圍修正本

民國 101 年 9 月 7 日修正

十、申請專利範圍

1. 一種薄膜電晶體，包括閘極、閘極絕緣層、由非晶氧化物形成之半導體層、源極、汲極及保護層，其特徵在於，

該保護層設在該半導體層上而與該半導體層接觸；

該半導體層包括：第一層，至少發揮作為通道層之功能；以及第二層，具有較該第一層更高的電阻，該第二層設在該半導體層之保護層側上；以及

該第二層具有不大於該第一層之質量密度的質量密度。

2. 如申請專利範圍第 1 項之薄膜電晶體，其中，該第二層在構成該第二層之材料的晶態下，具有不大於 90% 的質量密度。

3. 如申請專利範圍第 1 項之薄膜電晶體，其中，該第二層含有圓柱構造。

4. 如申請專利範圍第 3 項之薄膜電晶體，其中，

該圓柱構造由具有不大於該半導體層厚度之 $2/3$ 之平均直徑值的多數圓柱構成。

5. 如申請專利範圍第 1 項之薄膜電晶體，其中，該半導體層由含有銮、鋅及鎘中至少一者之非晶氧化物半導體形成。

6. 如申請專利範圍第 1 至 5 項中任一項之薄膜電晶體

，其中，該第一層設在該半導體層之閘極側上。

7.一種製造薄膜電晶體之方法，該薄膜電晶體包括閘極、閘極絕緣層、由非晶氧化物形成之半導體層、源極、汲極及保護層，其特徵在於，該方法包括以下步驟：

形成該閘極；

形成該閘極絕緣層；

形成該半導體層，其包含第一層及第二層，該第一層至少如通道層運作，該第二層具有不大於該第一層之質量密度的質量密度；

形成該源極及該汲極；以及

形成該保護層，其中該保護層設在該半導體層上而與該半導體層接觸；

在該保護層形成後，該第二層與該第一層相比具有較高的電阻；

該保護層在氧化氣氛中形成。

8.一種製造薄膜電晶體之方法，該薄膜電晶體包括閘極、閘極絕緣層、由非晶氧化物形成之半導體層、源極、汲極及保護層，其特徵在於，該方法包括以下步驟：

形成該閘極；

形成該閘極絕緣層；

形成該半導體層，其包含第一層及第二層，該第一層至少如通道層運作，該第二層具有不大於該第一層之質量密度的質量密度；

形成該源極及該汲極；

形成該保護層；以及

於形成該保護層後，在氧化氣氛中進行熱處理，

其中

該保護層設在該半導體層上而與該半導體層接觸；

在該熱處理進行後，該第二層與該第一層相比具有較高的電阻。

9.如申請專利範圍第 7 或 8 項之製造薄膜電晶體之方法，其中該第二層具有柱狀結構。

10.一種顯示裝置，其特徵在於使用如申請專利範圍第 1 項之薄膜電晶體。