

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

115773

Patent dodatkowy
do patentu nr _____

Zgłoszono: 13.04.79 (P. 214929)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 25.02.80

Opis patentowy opublikowano: 28.02.1983

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Int. Cl.² G01T 1/172

Twórcy wynalazku: Jacek Białkowski, Marek Moszyński

Uprawniony z patentu: Instytut Badań Jądrowych, Warszawa (Polska)

Układ do badania krotności koincydencji zwłaszcza dla potrzeb fizyki jądrowej

1

Przedmiotem wynalazku jest układ do badania krotności koincydencji zwłaszcza dla potrzeb fizyki jądrowej.

Znanym przyrządem stosowanym do badania krotności koincydencji jest rejestr koincydencyjny "16 — Channel Discriminator Coincidence Register" firmy LRS z USA, który ma 16 kanałów wejściowych dołączonych do wejścia bramkującego oraz równolegle połączony układ odczytywania stanu kanałów w systemie CAMAC. Informacja o niskich krotnościach może być uzyskana zarówno przy wykorzystaniu kontrolnego wyjścia sumującego jak i cyfrowego wyjścia z rejestru.

W przypadku wykorzystania kontrolnego wyjścia sumującego należy dołączyć równolegle kilka analizatorów jednokanałowych ustawionych na odpowiednie krotności koincydencji. Krotność koincydencji można również określić wykorzystując połączenie wyjścia cyfrowego z komputerem.

Obydwa układy do określenia krotności koincydencji wymagają współpracy dodatkowych przyrządów i są kłopotliwe w zastosowaniu i zestrojeniu.

Celem wynalazku jest opracowanie samodzielnego układu pozwalającego określać krotność koincydencji a także badać jej widmo.

Cel ten został osiągnięty przez zbudowanie układu wyposażonego w 16-wejściowy rejestr koincydencyjny z dołączonym precyzyjnym układem sumowania liniowego poszczególnych bitów rejestru oraz układem cyfrowym określenia poszczególnych krotności koincydencji.

2

Istotą wynalazku jest to, że wejścia koincydencyjne i antykoincydencyjne układu koincydencji są połączone odpowiednio z wejściem bramkowania przez układ kontroli czasu otwarcia bramek oraz szeregowo połączenie układu opóźnienia nanosekundowego i układu kontroli impulsu wyjściowego.

Wejścia rejestru są połączone z bramkami i z układem kontroli impulsu wyjściowego, a jego wyjścia z lampkami kontrolnymi przez układy sterujące, z wyjściem liniowym przez układ liniowego sumowania i z układem wyjściowym krotności koincydencji przez cyfrowy układ sumowania i dekodery binarno dziesiętne. Jednocześnie układ wyjściowy krotności koincydencji jest połączony z układem kontroli impulsu wyjściowego przez układ opóźniający oraz posiada wyjścia krotności koincydencji zerowej, pierwszej, drugiej, trzeciej, czwartej i sumy pozostałych.

Układ posiada regulowany czas otwarcia bramek wejściowej od 20—200 ns. Wejścia bramek mogą być otwarte tylko raz na jeden cykl pracy układu regulowany od 0,5—5 us. Układ pozwala na precyzyjne badanie widma krotności koincydencji jak również na wykorzystywanie wyjść krotności np. do celu filtrowania widma koincydencji zawierającego kwanty i o dłuższych kaskadach.

Przedmiot wynalazku jest bliżej omówiony w oparciu o przykład wykonania, którego schemat blokowy przedstawiono na rysunku.

Układ według wynalazku posiada 16 bramek 1 sterowanych równolegle na wejściu bramkującym 2 przez

3

układ koincydencyjny 3 i dotychczas równolegle do poszczególnych wejść rejestru 4. Wejścia koincydencyjne 5 i antykoincydencyjne 6 układu koincydencji 3 są połączone odpowiednio z wejściem bramkowania 7 przez układ kontroli czasu 8 otwarcia bramek 1 oraz szeregowo połączenie układu opóźniającego 9 i układ kontroli impulsu wyjściowego 10.

Wejścia rejestru 4 są połączone z bramkami 1 i z układem kontroli długości impulsu wyjściowego 10, a jego wyjścia z lampkami kontrolnymi 11 przez układy sterujące 12, z wejściem liniowym 13 przez układ liniowego sumowania 14 i z układem wyjściowym krotności koincydencji 15 przez cyfrowy układ sumowania 16 i dekodery binarno dziesiętne 17.

Układ wyjściowy krotności koincydencji 15 jest połączony z układem kontroli impulsu wyjściowego 10 przez układ opóźniający 18 oraz posiada wyjścia krotności koincydencji zerowej, pierwszej, drugiej, trzeciej, czwartej i sumy pozostałych odpowiednio na wyjściach 19, 20, 21, 22, 23 i 24.

Działanie opisanego powyżej układu jest następujące. Impuls bramkujący podany na wyjście 7 wyzwala układ kontroli czasu 8 otwarcia bramek 1 i układ kontroli impulsu wyjściowego 10. Impuls z układu kontroli czasu 8 otwiera bramki wejściowe 1 poprzez układ koincydencyjny 3, natomiast impuls z układu kontroli impulsu wyjściowego 10 odblokowuje rejestr 4, poprzez układ opóźnienia nanosekundowego 9 jest dołączony do wejścia antykoincydencyjnego 6, a przez układ opóźnienia 18 do układu wyjściowego krotności koincydencji 15.

Otwarte bramki 1 oczekują na przyjęcie impulsów na wejściach kanałowych 25 i wtedy włączają odpowiednie bity rejestru 4. Wyjścia rejestru koincydencyjnego są wykorzystywane dla trzech celów: wytworzenie liniowego widma krotności koincydencji, otrzymanie informacji o poszczególnych krotnościach koincydencji i do indykacji częstości rejestracji koincydencji w poszczególnych kanałach rejestru.

4

Wytworzenie liniowego widma krotności na wyjściu 13 uzyskuje się przy pomocy precyzyjnego układu sumowania liniowego 14.

Otrzymanie wyjść dla poszczególnych krotności uzyskuje się przez sumowanie cyfrowe zawartości rejestru 4 z wyjściem binarnym, dekodowanie binarno dziesiętne 17, a następnie bramkowanie gotowej informacji przez układ kontroli impulsu wyjściowego 10 poprzez układ opóźnienia 18 niezbędny ze względu na czasy propagacji przy przygotowaniu zdekodowanej informacji cyfrowej.

Zastrzeżenie patentowe

Układ do badania krotności koincydencji, zwłaszcza dla potrzeb fizyki jądrowej wyposażony korzystnie w szczególności kanałami wejściowymi, **znamienny tym**, że wejście koincydencyjne (5) i antykoincydencyjne (6) układu koincydencji (3) dołączonego do wejścia (2) bramek (1) z wejściem kanałowym (25) są połączone odpowiednio z wejściem bramkowania (7) przez układ kontroli czasu (8) otwarcia bramek (1) oraz szeregowo połączenie układu opóźnienia nanosekundowego (9) i układu kontroli impulsu wyjściowego (10), wejścia rejestru (4) są połączone z bramkami (1) i układem kontroli impulsu wyjściowego (10), a jego wyjścia z lampkami kontrolnymi (11) przez układy sterujące (12), z wyjściem liniowym (13) przez układ liniowego sumowania (14) i z układem wyjściowym krotności koincydencji (15) przez cyfrowy układ sumowania (16) i dekodery binarno dziesiętne (17), jednocześnie układ wyjściowy krotności koincydencji (15) jest połączony z układem kontroli impulsu wyjściowego (10) przez układ opóźniający (18) oraz posiada wyjścia krotności koincydencji zerowej, pierwszej, drugiej, trzeciej, czwartej i sumy pozostałych odpowiednio na wyjściach (19, 20, 21, 22, 23, 24).

