

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4729872号
(P4729872)

(45) 発行日 平成23年7月20日 (2011.7.20)

(24) 登録日 平成23年4月28日 (2011.4.28)

(51) Int.Cl.	F I
H O 1 L 21/338 (2006.01)	H O 1 L 29/80 Q
H O 1 L 29/812 (2006.01)	H O 1 L 29/80 H
H O 1 L 29/778 (2006.01)	H O 1 L 21/205
H O 1 L 21/205 (2006.01)	H O 1 L 21/28 3 O 1 B
H O 1 L 21/28 (2006.01)	H O 1 L 29/50 J
請求項の数 8 (全 16 頁) 最終頁に続く	

(21) 出願番号	特願2004-176676 (P2004-176676)	(73) 特許権者	000241463
(22) 出願日	平成16年6月15日 (2004.6.15)		豊田合成株式会社
(65) 公開番号	特開2006-4977 (P2006-4977A)		愛知県清須市春日長畑1番地
(43) 公開日	平成18年1月5日 (2006.1.5)	(74) 代理人	100087723
審査請求日	平成18年8月30日 (2006.8.30)		弁理士 藤谷 修
		(72) 発明者	小崎 正芳
			愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内
		(72) 発明者	平田 宏治
			愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内
		(72) 発明者	千田 昌伸
			愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内
		最終頁に続く	

(54) 【発明の名称】 電界効果トランジスタの製造方法

(57) 【特許請求の範囲】

【請求項1】

III族窒化物系化合物半導体より成るバッファ層とバリア層とを有し、前記バッファ層の前記バリア層に対する界面側にチャンネルが形成される電界効果トランジスタの製造方法であって、

前記バリア層を結晶成長させる結晶成長工程において、前記バリア層の材料ガスを運ぶキャリアガスの中で、水素 (H_2) ガスが占めるガス分圧比 R を「 $r_1 < R < r_2$ ($1 < r_1 < 1/4$, $1/2 > r_2 > 0$, $r_1 > r_2$)」なる範囲内で、時間 t に対して連続的又は段階的に、単調に減少させることを特徴とする電界効果トランジスタの製造方法。

【請求項2】

前記結晶成長工程において、前記ガス分圧比 R を段階的に m 回 ($m \geq 1$) 減少させることにより、前記バリア層をノンドープの $Al_xGa_{1-x}N$ ($0 < x < 1$) から成る計 $m+1$ 層の半導体層から形成することを特徴とする請求項1に記載の電界効果トランジスタの製造方法。

【請求項3】

前記バリア層を2層構成とし、

先に積層するバリア層第1層を、水素 (H_2) ガスを主なキャリアガスとして結晶成長させ、

次に積層するバリア層第2層を、希ガス又は窒素 (N_2) ガスから成る不活性ガスを主なキャリアガスとして結晶成長させることを特徴とする請求項2に記載の電界効果トラン

ジスタの製造方法。

【請求項 4】

前記バリア層第 1 層の膜厚 d_1 と前記バリア層第 2 層の膜厚 d_2 を、 $10\text{ nm} < d_1 < 30\text{ nm}$ 、 $10\text{ nm} < d_2 < 30\text{ nm}$ 、かつ、 $30\text{ nm} < d_1 + d_2 < 60\text{ nm}$ を満たすように、前記第 1 層と第 2 層とを形成することを特徴とする請求項 3 に記載の電界効果トランジスタの製造方法。

【請求項 5】

前記バッファ層の最上層を、ノンドープの GaIn により形成したことを特徴とする請求項 1 乃至請求項 4 の何れか 1 項に記載の電界効果トランジスタの製造方法。

【請求項 6】

前記バリア層を構成する各半導体層を、ノンドープの $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$) で形成することを特徴とする請求項 1 乃至請求項 5 の何れか 1 項に記載の電界効果トランジスタの製造方法。

【請求項 7】

前記バリア層を構成する各半導体層を、ノンドープの $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.15 < x < 0.3$) で形成することを特徴とする請求項 1 乃至請求項 5 の何れか 1 項に記載の電界効果トランジスタの製造方法。

【請求項 8】

前記バリア層を構成する各半導体層の前記アルミニウム組成比 x を、積層順序に従って単調に減少させたことを特徴とする請求項 1 乃至請求項 7 の何れか 1 項に記載の電界効果トランジスタの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、III 族窒化物系化合物半導体の結晶成長によって製造可能な電界効果トランジスタ（各種の FET や HEMT 等）の製造方法に関する。

【背景技術】

【0002】

III 族窒化物系化合物半導体の結晶成長によって製造される電界効果トランジスタの構成やその製造方法としては、例えば下記の特許文献 1 に記載されている技術などが、一般にも広く知られている。

これらの従来技術においては、半導体層を結晶成長させる際にその材料ガスを運ぶキャリアガスとして水素 (H_2) ガスが用いられることが多い。

【0003】

その理由は、次の通りである。

（理由 1）水素ガスをを用いた場合、結晶成長させる半導体層の結晶性を良質に形成することが、その他のキャリアガスよりも比較的容易である。このことは、素子のシート抵抗や素子特性のばらつきや歩留りなどの点で有利である。

（理由 2）水素ガスをを用いた場合、バッファ層とバリア層などの各半導体層間の界面の平坦性や或いはその界面近傍における組成変動の急峻性などを高めることが、その他のキャリアガスよりも比較的容易である。このため、チャネルを移動するキャリアの移動度を高く良好に確保することが、比較的容易となる。このことは、素子の小型化や高性能化などの点で有利である。

【特許文献 1】特開 2003 - 45899

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、水素 (H_2) ガスをキャリアガスとして用いた場合、最後に積層される半導体層の表面は、平坦或いは平滑には形成され難くなり、その結果、次の様な問題が生じる。

10

20

30

40

50

(問題点1) 接続すべき電極の大きさに対して、その半導体層の表面の凹凸形状の起伏が相対的に大きくなり過ぎると、その表面上に正確に電極を形成することが困難となる。このため、電極の微細化が阻害され、素子の小型化が困難となる。

(問題点2) 或いは、例え所望の位置に電極が形成できたとしても、接続強度やオーミック性などの電極特性を、必ずしも十分には安定させることができない。このため、素子の歩留りを確保することが難しくなり、よって、所望の電界効果トランジスタの工業的な量産態勢を確立することも困難となる。

【0005】

上記の様な表面荒れが生じてしまう原因は、水素(H_2)ガスが奏するエッチング作用にあるものと考えられる。そこで、この点を改善するために、例えば窒素(N_2)ガスをキャリアガスとして用いてバリア層を結晶成長させると、上記の表面荒れの問題を改善することができる。しかしながら、この方法によれば、前述の理由1、理由2に基づいて得られていた、移動度やシート抵抗などに関わる所望の電気的特性を同時に得ることは、必然的に困難となる。

【0006】

本発明は、上記の課題を解決するために成されたものであり、その目的は、素子のシート抵抗や微細電極の形成の確実性やチャンネル中のキャリアの移動度などが何れも優れた、高性能化や小型化に好適な電界効果トランジスタを実現することである。

【課題を解決するための手段】

【0007】

まず、本製造方法の発明により製造される一例としての電界効果トランジスタについて説明する。

電界効果トランジスタは、III族窒化物系化合物半導体より成るバッファ層とバリア層とを有し、バッファ層のバリア層に対する界面側にチャンネルが形成される電界効果トランジスタにおいて、そのバリア層の積層構造を、少なくとも次の(1)、(2)の計2層を備えた多層構造である。

(1) バリア層の内の最下層の半導体層を構成し、バッファ層との界面における組成変化が急峻に形成された急峻界面提供層。

(2) バリア層の内の最上層の半導体層を構成し、上面が平坦に形成された電極接続面提供層。

更に、上記のバリア層を構成する各半導体層を何れも、 $Al_xGa_{1-x}N$ ($0 < x < 1$) から形成しても良い。

【0008】

ただし、上記のバリア層は、通常、一般にキャリア供給層などとも呼ばれることがある。また、上記のバッファ層は、通常、一般に下地層などとも呼ばれることがある。上記の第1の手段で言うバッファ層は、半導体の結晶成長の分野で、結晶成長させるべき所望の半導体層と結晶成長基板との間の格子定数差の問題を解消又は緩和するために、それらの間に形成する薄膜の半導体層(例: 膜厚約250nm前後のAlN層など)の意味ではないが、実際の構成上、その様な半導体層をも、上記の第1の手段で言う所のバッファ層(下地層)の概念中には含み得る。

例えば、GaNのバルク結晶から成る結晶成長基板を使用する場合、上記の格子定数差の問題は始めから存在しないが、その様な場合にも、バッファ層(下地層)は必要である。ただし、この場合、そのGaNのバルク結晶から成る結晶成長基板で、バッファ層(下地層)を兼ねても良い。

【0009】

上記のバリア層の最上の半導体層には、ドレイン電極、ソース電極、ゲート電極を形成する。ただし、ゲート電極は、絶縁膜などを介して間接的に形成しても良い。これらの各種の電極に関わる構成形態は任意で良く、例えばオーミック性や整流作用などを考慮しつつ、周知の適当な構成形態を任意に選択、採用することができる。また、電界効果トランジスタは、バリア層の厚さなどによって、ノーマリーオンのトランジスタにでも、ノーマ

10

20

30

40

50

リーオフのトランジスタにでも、何れのタイプの電界効果トランジスタにでも構成することができる。これらの諸構成は任意で良い。

【 0 0 1 0 】

以下、電界効果トランジスタの構造または製造手順を最適化するための各種の要件に付いて説明する。

キャリアの移動度が大きいチャネルを形成したり、各オーミック電極近傍におけるバリア層のオーミック特性を最適化したりするためには、バリア層に垂直な方向におけるキャリアのエネルギー準位（即ち、各半導体層のバンドギャップ）の最適化が必要になることは言うまでもないが、その最適化を実施するためには、少なくとも以下に示すパラメータ（１）～（３）が非常に重要である。

【 0 0 1 1 】

（１）半導体層の厚さ

特に、バリア層を構成する各半導体層の各厚さを最適化することにより、バリア層を適度に空乏層化させたり、上記のトンネル効果におけるキャリアのトンネリングの確率を最適化したりすることができる。或いは、バリア層を構成する各半導体層の各厚さを最適化することにより、更には、ゲート電圧によるチャネルの生成／消滅に対する制御性を適正に確保したりすることができる。即ち、各半導体層の厚さの最適化により、電子供給の流れや、電子蓄積層（チャネル）の制御容易性を改善することができる。

【 0 0 1 2 】

（２）Al 組成比

各半導体層の Al 組成比を最適化すれば、これにより、各半導体層のバンドギャップエネルギーや、或いは電子親和力を最適化することができるので、良好なチャネル構造を形成することができる。

例えば、バリア層の電子親和力はバッファ層の電子親和力よりも小さくしなくてはならない。即ち、基本的には、バリア層のバンドギャップエネルギーは、バッファ層のバンドギャップエネルギーよりも大きくしなくてはならない。このため、バリア層とバッファ層とを何れも $Al_xGa_{1-x}N$ ($0 < x < 1$) から形成する場合には、バリア層の Al 組成比 x は、バッファ層の Al 組成比 x よりも大きくしなくてはならない。また、両層の各バンドギャップエネルギーの差は、基本的には、大きいほうが望ましい。勿論、バリア層の Al 組成比などは、バリア層のオーミック特性の最適化パラメータにもなり得る。

また、特に、オーミック電極（ソース電極、ドレイン電極）に直接接合される半導体層の場合、Al 組成比を最適化することにより、良好なオーミック性を確保することができる。

【 0 0 1 3 】

（３）不純物の有無

ドーパント（不純物）の有無又は濃度によって、各半導体層のキャリア密度や絶縁性やオーミック特性などを最適化することができる。高移動度を実現するためには、少なくともチャネルやその近傍を形成する半導体層においては、キャリアの散乱を防止するために不純物は添加しない方が良い。また、高抵抗率が要求される半導体層に付いても、不純物は添加しない方が良い。これらの意味で、特に、バッファ層の少なくとも最上層を構成する半導体層は、ノンドーブ層であることが望ましい。

ただし、バリア層は、必ずしもノンドーブ層にする必要はなく、例えば n 型に形成しても良い。この様な構成によっても、高性能な電界効果トランジスタを製造することができる。

【 0 0 1 4 】

第 1 本発明は、III 族窒化物系化合物半導体より成るバッファ層とバリア層とを有し、バッファ層のバリア層に対する界面側にチャネルが形成される電界効果トランジスタの製造方法であって、バリア層を結晶成長させる結晶成長工程において、バリア層の材料ガスを運ぶキャリアガスの中で、水素 (H_2) ガスが占めるガス分圧比 R を「 $r_1 < R < r_2$ ($1 < r_1 < 1/4$, $1/2 > r_2 > 0$, $r_1 > r_2$)」なる範囲内で、時間 t に対して連続的

10

20

30

40

50

又は段階的に、単調に減少させることを特徴とする電界効果トランジスタの製造方法である。

ただし、より望ましくは、上記のバリア層を結晶成長させる結晶成長工程において、上記のガス分圧比 R を「 $r_1 \leq R \leq r_2$ ($1/2 < r_1 < 1/4 < r_2 < 0$)」なる範囲内で、時間 t に対して連続的又は段階的に、単調に減少させることである。

また、第2発明は、結晶成長工程において、ガス分圧比 R を段階的に m 回 ($m \geq 1$) 減少させることにより、上記のバリア層をノンドープの $Al_xGa_{1-x}N$ ($0 < x < 1$) から成る計 $m+1$ 層の半導体層から形成することを特徴とする電界効果トランジスタの製造方法である。

さらに、第3発明は、バリア層を2層構成とし、先に積層するバリア層第1層を、水素 (H_2) ガスを主なキャリアガスとして結晶成長させ、次に積層するバリア層第2層を、希ガス又は窒素 (N_2) ガスから成る不活性ガスを主なキャリアガスとして結晶成長させることを特徴とする電界効果トランジスタの製造方法である。

上記で検討した各パラメータを最適化することは非常に重要となる。

以下に記載する条件は、以上の各観点を踏まえて考案されたものであり、よって、本発明を更に具体的に実施するに当たっては、以下の何れかの手段を採用することがより望ましい。

【0015】

【0016】

また、バリア層を構成する各半導体層を何れも、ノンドープの $Al_xGa_{1-x}N$ ($0.1 \leq x \leq 0.3$) から形成しても良い。

【0017】

また、バリア層を構成する各半導体層のアルミニウム組成比 x を、その積層順序に従って単調に減少する様に設定しても良い。

ただし、上記の「単調に減少する」とは、概ね次の様な減少傾向を示すことを言う。即ち、番号 N を独立変数とする関数 $z = f(N)$ に付いて、 N の定義域上における任意の番号 N_1, N_2 に対して「 $N_1 < N_2 \Rightarrow f(N_1) > f(N_2)$ 」が成り立つ時、この関数 f を広義の単調減少関数と言い、また、従属変数 z は番号 N に対して単調に減少すると言う。したがって、バリア層を構成する各半導体層のアルミニウム組成比 x を全て或いは部分的に同じにすることを含んでいる。

【0018】

また、上記の番号 N を例えば時間 t などの連続変数に置き換えた場合にも同様に、以下でも上記と同様の表現を用いるものとする。即ち、例えば、所定の定義域上における任意の時刻 t_1, t_2 に対して「 $t_1 < t_2 \Rightarrow z_1 = f(t_1) > z_2 = f(t_2)$ 」が成り立つ時にも同様に、従属変数 z は独立変数 t に対して単調に減少すると言う。

【0019】

次に、下側に積層されたバリア層第1層と、このバリア層第1層の上側に積層されたバリア層第2層との計2層の半導体層から、上記のバリア層を形成しても良い。

即ち、ここで言うバリア層第1層は急峻界面提供層に当たり、また、上記のバリア層第2層は電極接続面提供層に当たる。

【0020】

また、バリア層第1層の膜厚 d_1 とバリア層第2層の膜厚 d_2 とを、何れも「 $10 \text{ nm} \leq d_1 \leq 30 \text{ nm}$ 、 $10 \text{ nm} \leq d_2 \leq 30 \text{ nm}$ 、かつ、 $30 \text{ nm} \leq d_1 + d_2 \leq 60 \text{ nm}$ 」が成立する様に設定することが望ましい。

【0021】

また、バッファ層の最上層をノンドープの GaN から形成することが望ましい。ただし、バッファ層は勿論、単層構造であってもよい。その場合には、バッファ層の最上層は、バッファ層そのものに該当する。

【0022】

【0023】

10

20

30

40

50

【 0 0 2 4 】

【 0 0 2 5 】

以上の本発明の手段により、の課題を効果的、或いは合理的に解決することができる。

【発明の効果】

【 0 0 2 6 】

以上の本発明の手段によって得られる効果は以下の通りである。

また、第 1 本発明によれば、上記の結晶成長工程において、上記のガス分圧比 R が段階的或いは連続的に単調減少されるので、電界効果トランジスタを製造することが可能或いは容易となるばかりでなく、また、それらと同等のデバイス性能を有する、バリア層が単層構造の電界効果トランジスタを製造することも略同様に可能或いは容易となる。例えば、バリア層が単層構造の電界効果トランジスタを製造する場合には、上記のガス分圧比 R を例えば略一様に連続的に単調減少させるなどすれば良い。

10

この第 1 発明が上記の様に良好に作用する理由は、前にも言及した様に、上記のガス分圧比 R が高い場合程、前述の急峻界面提供層が良好に形成され易く、また、上記のガス分圧比 R が低い場合程、前述の電極接続面提供層が良好に形成され易くなるためである。ただし、ここで、界面が急峻であることの利点は、前にも言及した様に、チャンネル中を移動する電子の移動度が向上するためである。また、表面が平坦或いは平滑であることの利点は、前にも言及した様に、電極の微細化が可能或いは従来よりも容易となるためである。

また、第 2 本発明によれば、上記のガス分圧比 R が m 回にわたって段階的かつ単調に減少するので、優れた電界効果トランジスタを製造することができる。

20

また、第 3 本発明によれば、電界効果トランジスタを製造することが可能または容易となる。また、上記のガス分圧比 R が高い場合程、前述の急峻界面提供層が良好に形成され易く、かつ、上記のガス分圧比 R が低い場合程、前述の電極接続面提供層が良好に形成され易くなるため、第 3 発明によれば、極めて良好なデバイス特性を実現することができる。

本発明の製造方法により製造される一例としての電界効果トランジスタによれば、上記の急峻界面提供層によって、バリア層の結晶性を良好に確保することができ、バリア層とバッファ層との界面近傍における半導体結晶の組成変化が急峻となる。

更に、上記の電極接続面提供層によって、バリア層の表面の平坦性や平滑性も良好に確保される。

30

【 0 0 2 7 】

バリア層とバッファ層との界面の急峻性を確保することは、チャンネル中を移動するキャリアの散乱によるキャリアの移動度の低減を抑制する効果があるものと考えられる。

【 0 0 2 8 】

したがって、電界効果トランジスタにおいて、上記の界面付近に形成されるチャンネル中を移動するキャリアの移動度や、或いは素子のシート抵抗などの各種の電気特性を良好に確保できると同時に、バリア層の表面の平坦性や平滑性も良好に確保され、これにより、ゲート電極の密着性が向上するので、ゲート電圧による電界効果の制御容易性を改善することも同時に可能又は容易となる。

【 0 0 2 9 】

40

更に、バリア層のバンドギャップエネルギーを大きく確保することが容易である。したがって、バッファ層にはインジウム (In) を含んだ半導体結晶などを用いなくても、バリア層のバンドギャップエネルギーとバッファ層のバンドギャップエネルギーの差を十分に大きく確保することができる。したがって、バリア層とバッファ層との間の界面荒れが生じ難くなる。即ち、バリア層とバッファ層との界面をより確実に平坦或いは平滑にすることができるので、より確実にキャリアの移動度を良好に確保することができる。

また、バリア層をノンドープ層とすることは、半導体素子の耐圧性の観点からも有利である。

【 0 0 3 0 】

なお、インジウム (In) を含んだ半導体結晶を結晶成長させた場合に、その後に積層

50

される他の半導体層との間で界面荒れが生じ易くなる事情については、例えば次の文献等からも容易に理解することができる。

(1) 公開特許公報：特開平 11 - 068159

(2) 公開特許公報：特開平 9 - 139543

(3) 公開特許公報：特開平 8 - 88432

【0031】

また、チャネル周辺のポテンシャル曲線などを最適化することが可能または容易になる。特に、アルミニウム組成比に対する下限値の設定はチャネルを確実に形成するための制約であり、一方、上限値の設定は良好なオーミック電極を形成するための制約である。

【0032】

また、バリア層のバンドギャップエネルギーとバッファ層のバンドギャップエネルギーの差を大きく確保することができるので、チャネル周辺のポテンシャル曲線などを最適化することが可能または容易になる。また、特に、オーミック電極が直接接合された半導体層に付いては、この様な電子親和力の最適化によって、そのオーミック性を良好に確保することも容易となる。

【0033】

また、電界効果トランジスタのバリア層を2層構成で実現することができる。即ち、このバリア層第1層によって急峻界面提供層を形成し、かつ、バリア層第2層によって電極接続面提供層を構成することができる。即ち、上記の個々の利点を備えた急峻界面提供層と電極接続面提供層との各々を有するバリア層を最小の積層構成で実現することができる。

即ち、この構成は、最も容易に電界効果トランジスタを実現するための手段であり、よって、この構成によれば、小型化や高性能化に非常に有利な本発明の電界効果トランジスタを効率よく生産することができる。

【0034】

また、バリア層全体の厚さが最適化されるので、バリア層のオーミック特性を最適化することができる。ただし、電極接続面提供層（上記のバリア層第2層）を薄く形成し過ぎると、平坦或いは平滑な表面が形成され難くなるなど、その膜厚の積層ムラに基づく悪影響が素子特性として表面化し易くなるため注意を要する。

即ち、バリア層第1層の厚さとバリア層第2層の厚さに付いて、これらの作用に関する観点より、経験的かつ総合的に最適化された適正範囲を示すものである。

【0035】

更に、高移動度を実現するためには、少なくともチャネルが形成される半導体層においては、キャリアの散乱を防止するために不純物は添加しない方が良い。また、高抵抗率が要求される半導体層に付いても、不純物は添加しない方が良い。これらの意味で、特に、バッファ層の少なくとも最上層を構成する半導体層は、ノンドープ層であることが望ましい。

【0036】

また、バッファ層の最上層を GaN から形成した場合には、バッファ層の最上層をインジウムを含まない半導体 ($Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)) から形成する場合、この最上層のバンドギャップエネルギーを最小に抑えることができる。ここでインジウム (In) を用いないのは、前にも言及した様にバッファ層とバリア層との界面における界面荒れを良好に防止するためであり、これらの限りにおいて、GaN は最小のバンドギャップエネルギーを与える半導体と言える。

したがって、所望のチャネルを良好に形成することができる。

【0037】

【0038】

【0039】

【0040】

【発明を実施するための最良の形態】

10

20

30

40

50

【0041】

バリア層の結晶成長に使用する不活性ガスとしては、希ガス（He, Ne, Ar, Kr, Xe, Rn）や、窒素（N₂）ガスや、或いはこれらの混合気体を用いることができる。また、不活性ガスとしてこれらの混合気体を用いる場合には、その混合比は任意で良い。また、主なキャリアガス（即ち、キャリアガスの主成分）として、水素（H₂）ガス、窒素（N₂）ガス、或いは希ガス等を用いる場合に、結晶成長させるべき半導体結晶中に、望ましくない原子や分子が残留（混入）する恐れがない限り、その他の気体が、そのキャリアガス中に微量若しくは若干量混合されていても、特段本発明の作用を妨げるものではない。

【0042】

10

また、本発明の電界効果トランジスタを構成する結晶成長基板の材料としては、耐熱性や放熱性の点で炭化シリコン（SiC）が最も適しているが、価格をも大きく加味すれば、サファイアや、シリコン（Si）などを用いた実施形態をも十分に考えることができる。また、GaN基板を用いることは、価格や放熱性などの点で有利とは言えないが、GaN基板の採用は、特に本発明の適用を妨げるものではない。

また、オーミック電極やショットキー電極の形成形態としては、周知の任意の形態を採用することができる。例えば、ゲート電極は、前にも言及した様に、バリア層の最上層の上に薄膜の絶縁膜を介して形成しても良い。

【0043】

以下、本発明を具体的な実施例に基づいて説明する。

20

ただし、本発明の実施形態は、以下に示す個々の実施例に限定されるものではない。

【実施例1】

【0044】

図1は、本実施例1の電界効果トランジスタ100の断面図である。この電界効果トランジスタ100は、結晶成長によってIII族窒化物系化合物半導体を順次積層することにより形成した半導体素子であり、その結晶成長基板101は、厚さ約300μmのサファイアから形成されている。この結晶成長基板101の上には、厚さ約40nmのAlNから成るAlN層102が形成されている。このAlN層102は結晶成長基板101と、後に積層する半導体層103との間の格子定数の不整合を解消又は緩和するためのものである。

30

【0045】

そして、このAlN層102の上には厚さ約2μmのノンドープのGaNから成る半導体層103が形成されている。以下、この半導体層103と上記のAlN層102との計2層を合わせて総称的に単にバッファ層と言うことがある。勿論、このバッファ層（層102と層103）が、請求項1などに記載されているバッファ層に相当する半導体層である。

【0046】

更に、半導体層103の上には、厚さ約40nmのノンドープのAl_{0.2}Ga_{0.8}Nから成る半導体層104が積層されている。この半導体層104の膜厚（約40nm）は、ゲートON時にバリア層とバッファ層との界面、即ち、層104と層103との界面の近傍に生成されるチャンネルと、下記の個々のオーミック電極（105, 107）との間におけるキャリア（電子）のトンネル効果が、それぞれ確実かつ良好に発現するように設定されている。

40

【0047】

即ち、半導体層104は、本発明に基づく厚さ約30nmの急峻界面提供層1041と、本発明に基づく厚さ約10nmの電極接続面提供層1042の計2層の半導体層から構成されている。これらは双方共に上記の通りノンドープのAl_{0.2}Ga_{0.8}Nから形成されているが、急峻界面提供層1041を結晶成長させる際には、キャリアガスとしてH₂を使用した。また、電極接続面提供層1042を結晶成長させる際には、キャリアガスとしてN₂を使用した。

50

【 0 0 4 8 】

また、符号 1 0 5 , 1 0 6 , 1 0 7 はそれぞれ、ソース電極（オーミック電極）、ゲート電極（ショットキー電極）、ドレイン電極（オーミック電極）を示している。各オーミック電極（ソース電極 1 0 5 とドレイン電極 1 0 7）は、何れもチタン（Ti）から成る膜厚約 1 0 0 の薄い金属層を蒸着によって積層し、その上にアルミニウム（Al）から成る膜厚約 3 0 0 0 の金属層を更に蒸着にて積層したものである。これらのオーミック電極は、1 秒未満のフラッシュアニール処理による約 7 0 0 ~ 9 0 0 の熱処理によって、良好に密着及び合金化されている。他方、ゲート電極 1 0 6 は、約 1 0 0 のニッケル（Ni）から成る金属層を蒸着によって積層し、その上に、金（Au）から成る金属層を更に約 3 0 0 0 蒸着して形成したショットキー電極である。

10

【 0 0 4 9 】

以下、上記の電界効果トランジスタ 1 0 0 の製造方法を、本発明の特徴部分（半導体層 1 0 4 1 , 1 0 4 2）を中心に説明する。

上記の電界効果トランジスタ 1 0 0 の各半導体層（半導体層 1 0 2 , 1 0 3 , 1 0 4）は何れも、有機金属化合物気相成長法（MOVPE）による気相成長により結晶成長されたものである。ここで用いられたガスは、キャリアガス（ H_2 又は N_2 ）と、アンモニアガス（ NH_3 ）と、トリメチルガリウム（ $Ga(CH_3)_3$ ）と、トリメチルアルミニウム（ $Al(CH_3)_3$ ）などである。

ただし、これらの半導体層を結晶成長させる方法としては、上記の有機金属化合物気相成長法（MOVPE）の他にも、分子線気相成長法（MBE）、ハライド気相成長法（HVPE）等が有効である。

20

【 0 0 5 0 】

図 2 に、本実施例 1 におけるバリア層 1 0 4（即ち、急峻界面提供層 1 0 4 1 と電極接続面提供層 1 0 4 2）形成時のキャリアガス供給形態を示す。このグラフの縦軸はキャリアガス中に占める水素（ H_2 ）ガスの分圧比 R を示している。また、横軸は結晶成長時間であり、時刻 $t = 0$ が急峻界面提供層 1 0 4 1 の結晶成長開始時刻を示し、時刻 $t = t_1$ が電極接続面提供層 1 0 4 2 の結晶成長終了時刻を示している。

更に、詳しくは、以下の結晶成長条件にしたがって、バリア層 1 0 4 を積層した。

【 0 0 5 1 】

（バリア層 1 0 4 の結晶成長条件）

30

（ 1 ）急峻界面提供層 1 0 4 1

（ a ）キャリアガス : H_2 （ R = 1 ）

（ b ）結晶成長温度 : 1 0 0 0 [°C]

（ c ）結晶成長気圧 : 1 0 1 3 [hPa] （結晶成長炉内の全圧）

【 0 0 5 2 】

（ 2 ）電極接続面提供層 1 0 4 2

（ a ）キャリアガス : N_2 （ R = 0 ）

（ b ）結晶成長温度 : 1 0 0 0 [°C]

（ c ）結晶成長気圧 : 1 0 1 3 [hPa] （結晶成長炉内の全圧）

【 0 0 5 3 】

図 3 は、バリア層 1 0 4 全体の厚さ（ $d_1 + d_2$ ）を 4 0 0 nm に固定する時、電極接続面提供層 1 0 4 2 の膜厚 d_2 [nm] をパラメータとして、電極接続面提供層 1 0 4 2 の表面の像（表面モフォロジー）を 5 種類（ $d_2 = 0 \sim 4 0 0$ nm）、原子間力顕微鏡（Atomic Force Microscope）を使って出力したものである。

40

図 4 - A に、この電極接続面提供層 1 0 4 2 の膜厚 d_2 と各表面の粗さとの関係を示す。縦軸は、電極接続面提供層 1 0 4 2 の表面の 1 方向における凹凸波形の平均振幅（Root Mean Square）を、 $d_2 = 0$ nm の時の値を基準（規格化表面粗さ = 1）として、即ち、膜厚約 4 0 0 nm の急峻界面提供層 1 0 4 1 だけでバリア層 1 0 4 全体を形成した場合を基準として、規格化したものである。

【 0 0 5 4 】

50

また、図4-Bのグラフは、ゲート電極106形成前の電界効果トランジスタ100のシート抵抗の規格化値と、上記の膜厚 d_2 との関係を、図4-Aの場合と同様に $d_2 = 0$ の時の値を基準（：規格化シート抵抗 = 1）として示したものである。

これらの測定結果より、バリア層104全体の膜厚を400にする場合、電極接統面提供層1042の膜厚 d_2 の適正範囲は、約100 ~ 300程度の範囲であり、より望ましくは約150 ~ 200程度の範囲になることができる。

【0055】

この様に、バリア層104を形成した結果、本実施例1の電界効果トランジスタ100においては、シート抵抗などの各種の電気特性を良好に確保でき、同時に良好な表面平坦性に基づいて電極を従来よりも効果的に微細化することができた。

【実施例2】

【0056】

図5は、本実施例2の電界効果トランジスタ200の断面図である。この電界効果トランジスタ200は、結晶成長によってIII族窒化物系化合物半導体を順次積層することにより形成した半導体素子であり、その結晶成長基板201は、厚さ約400 μm の炭化シリコン（SiC）から形成されている。この結晶成長基板201の上には、厚さ約0.2 μm のAlNから成るAlN層202が形成されている。このAlN層202は結晶成長基板201と、後に積層する半導体層203との間の格子定数の不整合を解消又は緩和するためのものである。

【0057】

そして、このAlN層202の上には厚さ約2 μm のノンドープのGaNから成る半導体層203が形成されている。以下、この半導体層203と上記のAlN層202との計2層を合わせて総称的に単にバッファ層と言うことができる。勿論、このバッファ層（層202と層203）が、請求項1などに記載されているバッファ層に相当する半導体層である。

【0058】

更に、半導体層203の上には、厚さ約40nmのノンドープの $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ から成る半導体層204が積層されている。この半導体層204の膜厚（約40nm）は、ゲートON時にバリア層とバッファ層との界面、即ち、層2041と層203との界面の近傍に生成されるチャンネルと、下記の個々のオーミック電極（205, 207）との間に

おけるキャリア（電子）のトンネル効果が、それぞれ確実かつ良好に発現する様に設定されている。

【0059】

即ち、半導体層204は、本発明に基づく厚さ約10nmの急峻界面提供層2041と、本発明に基づく厚さ約30nmの電極接統面提供層2042の計2層の半導体層から構成されている。これらは双方共に上記の通りノンドープの $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ から形成されているが、急峻界面提供層2041を結晶成長させる際には、キャリアガスとして H_2 を使用した。また、電極接統面提供層2042を結晶成長させる際には、キャリアガスとして N_2 を使用した。

【0060】

また、符号205, 206, 207はそれぞれ、ソース電極（オーミック電極）、ゲート電極（ショットキー電極）、ドレイン電極（オーミック電極）を示している。各オーミック電極（ソース電極205とドレイン電極207）は、何れもチタン（Ti）から成る膜厚約100の薄い金属層を蒸着によって積層し、その上にアルミニウム（Al）から成る膜厚約3000の金属層を更に蒸着にて積層したものである。これらのオーミック電極は、1秒未満のフラッシュアニール処理による約700 ~ 900の熱処理によって、良好に密着及び合金化されている。他方、ゲート電極206は、約100のニッケル（Ni）から成る金属層を蒸着によって積層し、その上に、金（Au）から成る金属層を更に約3000蒸着して形成したショットキー電極である。

【0061】

以下、上記の電界効果トランジスタ 200 の製造方法を、本発明の特徴部分（半導体層 2041, 2042）を中心に説明する。

上記の電界効果トランジスタ 200 の各半導体層（半導体層 202, 203, 204）は何れも、有機金属化合物気相成長法（MOVPE）による気相成長により結晶成長されたものである。ここで用いられたガスは、キャリアガス（ H_2 又は N_2 ）と、アンモニアガス（ NH_3 ）と、トリメチルガリウム（ $Ga(CH_3)_3$ ）と、トリメチルアルミニウム（ $Al(CH_3)_3$ ）などである。

ただし、これらの半導体層を結晶成長させる方法としては、上記の有機金属化合物気相成長法（MOVPE）の他にも、分子線気相成長法（MBE）、ハライド気相成長法（HVPE）等が有効である。

10

【0062】

本実施例 2 におけるバリア層 204（即ち、急峻界面提供層 2041 と電極接続面提供層 2042）形成時のキャリアガス供給形態を、前述の実施例 1 と同様、図 2 に示す。このグラフの縦軸は、前述の実施例 1 と同様、キャリアガス中に占める水素（ H_2 ）ガスの分圧比 R を示している。また、横軸は結晶成長時間であり、時刻 $t = 0$ が急峻界面提供層 2041 の結晶成長開始時刻を示し、時刻 $t = t_1$ が電極接続面提供層 2042 の結晶成長終了時刻を示している。

更に、詳しくは、以下の結晶成長条件にしたがって、バリア層 204 を積層した。

【0063】

（バリア層 204 の結晶成長条件）

20

（1）急峻界面提供層 2041

（a）キャリアガス : H_2 ($R = 1$)

（b）結晶成長温度 : 1000 [°C]

（c）結晶成長気圧 : 1013 [hPa]（結晶成長炉内の全圧）

【0064】

（2）電極接続面提供層 2042

（a）キャリアガス : N_2 ($R = 0$)

（b）結晶成長温度 : 1000 [°C]

（c）結晶成長気圧 : 1013 [hPa]（結晶成長炉内の全圧）

【0065】

30

図 6 は、バリア層 204 全体の厚さ（ $d_1 + d_2$ ）を 40 nm に固定する時、電極接続面提供層 2042 の膜厚 d_2 [nm] をパラメータとして、電極接続面提供層 2042 の表面の像を 2 種類（ $d_2 = 0$ nm, 30 nm）、原子間力顕微鏡（Atomic Force Microscope）を使って出力したものである。

図 7 - A に、この電極接続面提供層 2042 の膜厚 d_2 と各表面の粗さとの関係を示す。縦軸は、電極接続面提供層 2042 の表面の 1 方向における凹凸波形の平均振幅（Root Mean Square）を、 $d_2 = 0$ の時の値を基準（規格化表面粗さ = 1）として、即ち、膜厚約 40 nm の急峻界面提供層 2041 だけでバリア層 204 全体を形成した場合を基準として、規格化したものである。

【0066】

40

また、図 7 - B のグラフは、ゲート電極 206 形成前の電界効果トランジスタ 200 のシート抵抗の規格化値と、上記の膜厚 d_2 との関係を示す。図 7 - A の場合と同様に $d_2 = 0$ nm の時の値を基準（規格化シート抵抗 = 1）として示したものである。

これらの測定結果からも、所望の電気特性と電極の微細化とを高度かつ合理的に両立させるためには、バリア層 204 は、急峻界面提供層 2041 と電極接続面提供層 2042 との 2 層構成にすると良いことが判る。

【0067】

この様に、バリア層 204 を形成した結果、本実施例 2 の電界効果トランジスタ 200 においては、シート抵抗などの各種の電気特性を良好に確保でき、同時に良好な表面平坦性に基づいて電極を従来よりも効果的に微細化することができた。

50

【 0 0 6 8 】

〔その他の変形例〕

本発明の実施形態は、上記の形態に限定されるものではなく、その他にも以下に例示される様な変形を行っても良い。この様な変形や応用によっても、本発明の作用に基づいて本発明の効果をj得ることができる。

【 0 0 6 9 】

(変形例 1)

例えば、上記の実施例 1 では、図 2 からjも判る様に、キャリアガス中に占める水素ガスの分圧比 R を一度で、略 1 から略 0 に一気に減少させたが、その他にも例えば図 8 に例示する様に、キャリアガス中に占める水素ガスの分圧比 R は、略一様に連続的に減少させる様にしても良い。この様にした場合、上記の様に問題のバリア層 1 0 4 を明確に 2 層（即ち、急峻界面提供層 1 0 4 1 と電極接続面提供層 1 0 4 2 ）に分けて認識することはできないが、しかしながら、上記の電界効果トランジスタ 1 0 0 と略同等の性能を有する電界効果トランジスタを製造することができる。

10

【 0 0 7 0 】

(変形例 2)

また、キャリアガス中に占める水素ガスの分圧比 R は、多段階に分けて時々刻々と段階的に減少させる様にしても良い。また、なだらかに連続的に減少させたり、急峻に段階的に減少させたりする形態を組み合わせるて実施しても良い。図 9 に例示される実施形態は、その様な組み合わせの形態を例示するものである。

20

これらの何れの実施形態においても、本発明の手段に基づいて、本発明の作用・効果をj得ることができる。

【産業上の利用可能性】

【 0 0 7 1 】

本発明は、半導体の表面荒れの防止方法に関し、半導体素子の電極の微細化への可能性または容易性を良好に確保するためのものである。また、同時に本発明は、結晶成長によって積層される半導体層間の界面近傍に略平面状に生成されるチャンネル中を移動するキャリアの移動度に関し、その移動度を良好に確保するためのものである。

したがって、本発明は、III族窒化物系化合物半導体の結晶成長によって製造可能な電界効果トランジスタ（各種の F E T や H E M T 等）の設計や製造に大いに有用なものであり、各種の電界効果トランジスタの小型化や高性能化に当たって非常に大きな効果を發揮する。

30

【図面の簡単な説明】

【 0 0 7 2 】

【図 1】実施例 1 の電界効果トランジスタ 1 0 0 の断面図

【図 2】実施例 1 におけるキャリアガス供給形態を示すグラフ

【図 3】層 1 0 4 2 の各膜厚 d_2 における各表面の顕微鏡写真

【図 4 - A】層 1 0 4 2 の膜厚 d_2 と表面の粗さとの関係を示すグラフ

【図 4 - B】層 1 0 4 2 の膜厚 d_2 とシート抵抗との関係を示すグラフ

【図 5】実施例 2 の電界効果トランジスタ 2 0 0 の断面図

40

【図 6】層 2 0 4 2 の各膜厚 d_2 における各表面の顕微鏡写真

【図 7 - A】層 2 0 4 2 の膜厚 d_2 と表面の粗さとの関係を示すグラフ

【図 7 - B】層 2 0 4 2 の膜厚 d_2 とシート抵抗との関係を示すグラフ

【図 8】変形例 1 におけるキャリアガス供給形態を示すグラフ

【図 9】変形例 2 におけるキャリアガス供給形態を示すグラフ

【符号の説明】

【 0 0 7 3 】

1 0 0 : 電界効果トランジスタ（実施例 1）

1 0 1 : 結晶成長基板（サファイア）

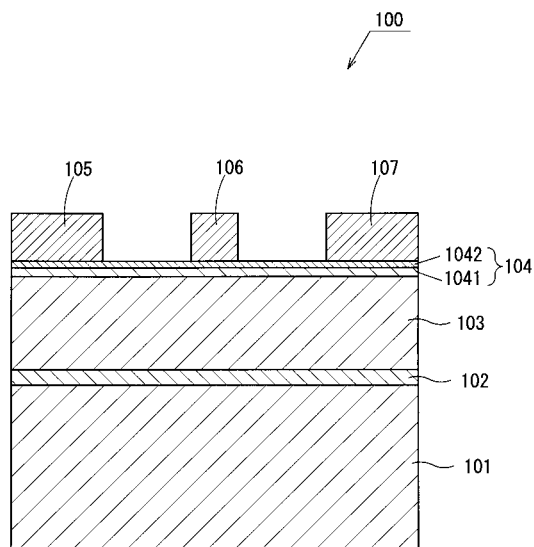
1 0 2 : A l N 層（バッファ層）

50

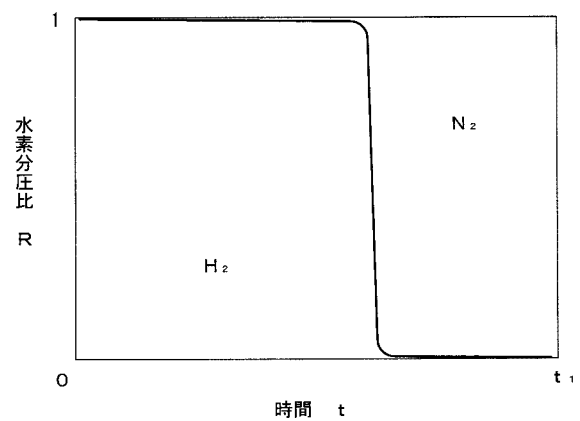
- 103 : GaNから成る半導体層（バッファ層）
 104 : AlGaNから成る半導体層（バリア層）
 1041 : 急峻界面提供層
 1042 : 電極接続面提供層
 105 : ソース電極（オーミック電極）
 106 : ゲート電極（ショットキー電極）
 107 : ドレイン電極（オーミック電極）
 【0074】
 200 : 電界効果トランジスタ（実施例2）
 201 : 結晶成長基板（SiC）
 202 : AlN層（バッファ層）
 203 : GaNから成る半導体層（バッファ層）
 204 : AlGaNから成る半導体層（バリア層）
 2041 : 急峻界面提供層
 2042 : 電極接続面提供層
 205 : ソース電極（オーミック電極）
 206 : ゲート電極（ショットキー電極）
 207 : ドレイン電極（オーミック電極）

10

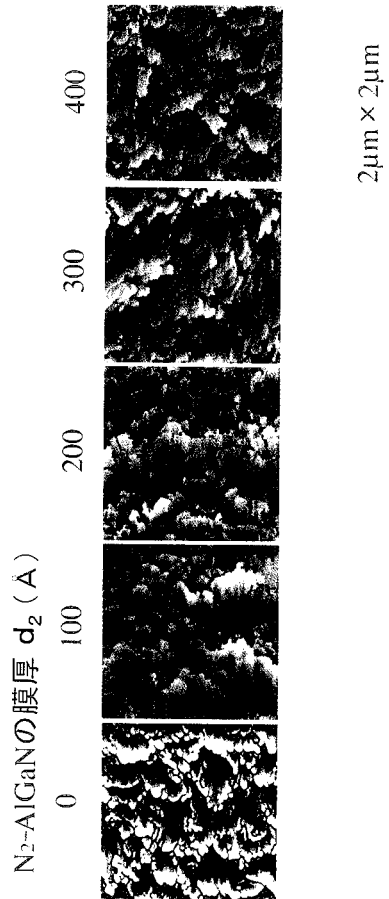
【図1】



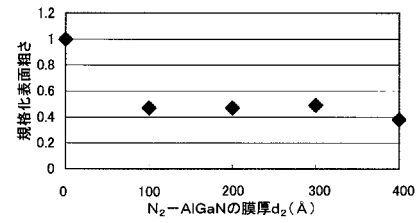
【図2】



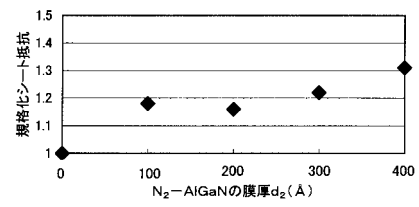
【図 3】



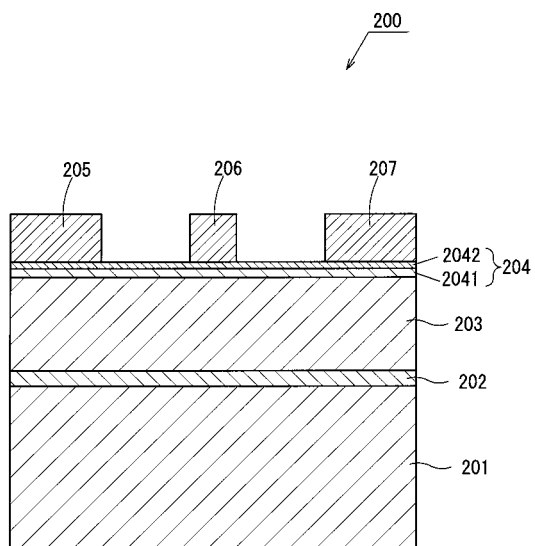
【図 4 - A】



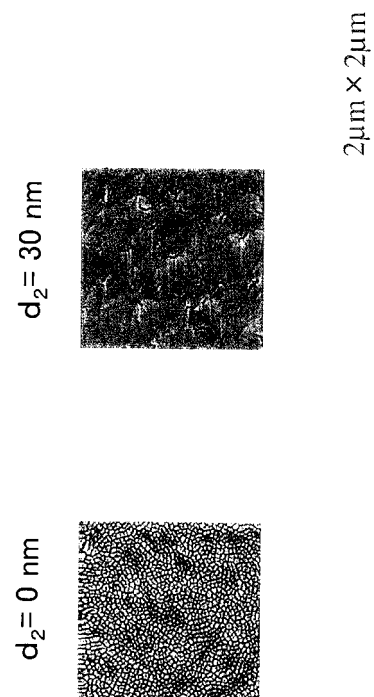
【図 4 - B】



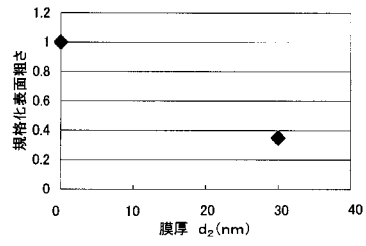
【図 5】



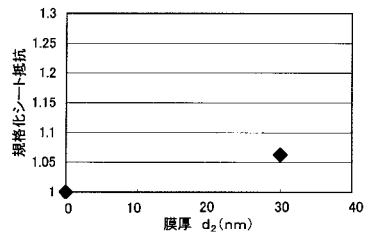
【図 6】



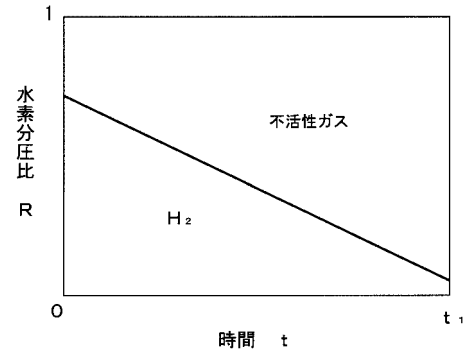
【図 7 - A】



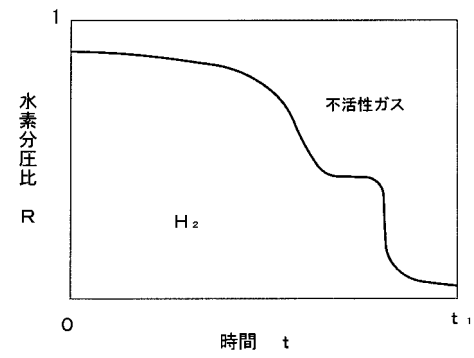
【図 7 - B】



【図 8】



【図 9】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 29/417 (2006.01)

(72)発明者 柴田 直樹

愛知県西春日井郡春日町大字落合字長畑 1 番地 豊田合成株式会社内

審査官 村岡 一磨

(56)参考文献 国際公開第 2 0 0 3 / 0 4 9 1 9 3 (W O , A 1)

特表 2 0 0 5 - 5 0 9 2 7 4 (J P , A)

特開平 1 1 - 2 6 1 0 5 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 2 1 / 3 3 8

H 0 1 L 2 1 / 2 0 5

H 0 1 L 2 1 / 2 8

H 0 1 L 2 9 / 4 1 7

H 0 1 L 2 9 / 7 7 8

H 0 1 L 2 9 / 8 1 2