

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2012-178708
(P2012-178708A)

(43) 公開日 平成24年9月13日 (2012.9.13)

(51) Int.Cl.
H04N 5/202 (2006.01)

F I
H04N 5/202

テーマコード (参考)
5C021

審査請求 未請求 請求項の数 10 O L (全 13 頁)

(21) 出願番号 (22) 出願日	特願2011-40458 (P2011-40458) 平成23年2月25日 (2011.2.25)	(71) 出願人 000116024 ローム株式会社 京都府京都市右京区西院溝崎町2 1 番地 (71) 出願人 597065329 学校法人 龍谷大学 京都府京都市伏見区深草塚本町6 7 番地 (74) 代理人 100083806 弁理士 三好 秀和 (74) 代理人 100133514 弁理士 寺山 啓進 (74) 代理人 100122910 弁理士 三好 広之 (74) 代理人 100117064 弁理士 伊藤 市太郎
		最終頁に続く

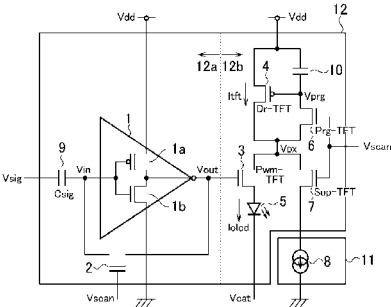
(54) 【発明の名称】 発光装置用信号処理回路

(57) 【要約】

【課題】入力データのビット数を大きくすることなく、輝度分解能の劣化を防ぎ、簡単な回路構成で非直線性の補正を行うことができる発光装置用信号処理回路を提供する。

【解決手段】ピクセル回路12は、キャパシタ9、インバータ1、FET2、FET3、FET4、発光ダイオード等による発光素子5、FET6、FET7、キャパシタ9、キャパシタ10で構成される。ドライバー回路11は、定電流源8で構成される。インバータ1から出力されるパルスのパルス幅の変化により発光素子5の輝度レベルを変化させる。キャパシタ9に、輝度信号が保持される。また、三角波の線形部に非線形性を持たせた信号がVsigに入力される。輝度信号と非線形波形信号との差に基づいてインバータ1は、出力パルス幅を決定する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

発光装置に接続された駆動回路に供給されるパルス幅の変化により発光装置の輝度レベルを変化させる発光装置用信号処理回路であって、

入力される輝度信号を保持するとともに前記輝度信号と入力される非線形波形信号とに基づいて出力パルス幅を決定し、前記駆動回路にパルス信号を供給するパルス幅変調回路と、

前記非線形波形信号を生成する非線形波形信号生成回路とを備え、

前記非線形波形信号は三角波の線形部に非線形性を持たせたことを特徴とする発光装置用信号処理回路。

10

【請求項 2】

前記三角波の線形部に非線形性を持たせたのは、べき乗の非線形性であることを特徴とする請求項 1 に記載の発光装置用信号処理回路。

【請求項 3】

前記パルス幅変調回路は、前記入力される輝度信号を保持する第 1 の動作期間と、前記非線形波形信号が入力されてパルス幅が変化したパルス信号を出力する第 2 の動作期間により作動することを特徴とする請求項 1 又は請求項 2 のいずれかに記載の発光装置用信号処理回路。

【請求項 4】

前記非線形波形信号生成回路は、キャパシタを用いた三角波生成回路の前記キャパシタを非線形キャパシタにより構成することを特徴とする請求項 1 ~ 請求項 3 のいずれか 1 項に記載の発光装置用信号処理回路。

20

【請求項 5】

前記非線形波形信号生成回路は、正弦波発生回路から出力される正弦波を用いた全波整流回路により構成されていることを特徴とする請求項 1 ~ 請求項 3 のいずれか 1 項に記載の発光装置用信号処理回路。

【請求項 6】

前記非線形波形信号生成回路は、正弦波発生回路から出力される正弦波を用いた同期検波回路により構成されていることを特徴とする請求項 1 ~ 請求項 3 のいずれか 1 項に記載の発光装置用信号処理回路。

30

【請求項 7】

前記正弦波発生回路は、出力される正弦波の周波数及び振幅を適宜設定できることを特徴とする請求項 5 又は請求項 6 のいずれかに記載の発光装置用信号処理回路。

【請求項 8】

前記正弦波発生回路は、ウィーンブリッジ発振回路であることを特徴とする請求項 7 に記載の発光装置用信号処理回路。

【請求項 9】

前記発光装置は発光素子で構成されており、前記発光素子の輝度レベルを変化させることを特徴とする請求項 1 ~ 請求項 8 のいずれか 1 項に記載の発光装置用信号処理回路。

40

【請求項 10】

前記発光素子は、発光ダイオードであることを特徴とする請求項 9 に記載の発光装置用信号処理回路。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、発光装置に対してガンマ補正等の非線形処理を行う発光装置用信号処理回路に関する。

【背景技術】**【0002】**

従来、受像機側の発光出力特性（ノンリニア特性）を考慮して、送信側でその特性を考

50

慮して予め補正を行う技術が知られている。例えば、テレビジョン受像機は、陰極線管（C R T ; Cathode Ray Tube）を表示装置として用いるものが多いが、このC R Tもノンリニア特性を有する。このようなノンリニア特性はガンマ特性と呼ばれるもので、受像側のノンリニア特性は、入力を x 、出力を y で表したとき、 $y = x^\gamma$ と表せる。この曲線が、図11に示す発光装置の入出力特性のようになる。

【0003】

このため、送像側又は受像側で、図11のガンマ補正曲線に示される、 $y = x^{1/\gamma}$ となるガンマ特性を加えて、受像側のC R Tのガンマ特性を相殺している。このような処理によって、テレビジョン受像機は、C R Tのガンマ特性が補正され、図11の補正後の総合特性に示すように、リニアな表示が行える。

10

【0004】

また、最近では、発光ダイオード等を用いた発光装置による表示装置が提案されている。発光素子を用いた発光装置についても、図11に示すような入出力特性が存在し、これをガンマ補正する場合がある。また、画像処理上、ガンマ補正を行うことも多い。

【0005】

上記のように、ガンマ補正処理を行う場合は、例えば、特許文献1に示されるように、映像信号を、一度デジタル信号に変換し、メモリに記憶されているガンマ特性を満足させるようなガンマ補正データを読み出した後、アナログ信号に変換して再度映像信号とし、入出力特性を比例関係となるようにしていた。

【先行技術文献】

20

【特許文献】

【0006】

【特許文献1】特開平6 - 6820号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかし、従来技術のガンマ補正処理は、上記のように、映像信号を一度デジタル信号にして、ガンマ補正メモリの内容を読み出すようにしている。

【0008】

このため、ガンマ補正データを記憶させるメモリが必要である。また、ガンマ特性の信号レベルの低い黒レベル付近は非常にゲインが高い。従来の語長に準じてデジタルのハードウェアで構成しようとすると、どうしてもビット（bit）落ちが発生してしまう。例えば、Aビットの輝度分解能を得るためには、 $(A + 2)$ ビット以上の入力データが必要となる。したがって、Aビットのデータ入力によるガンマ補正であると、 $(A - 2)$ ビット程度の輝度分解能に劣化してしまう。

30

【0009】

また、上記の輝度分解能の劣化を防ぐために語長を大きくすると、後段での処理にも影響を及ぼしてしまい回路規模が非常に増大してしまう。

【0010】

本発明は、上述した課題を解決するために創案されたものであり、入力データのビット数を大きくすることなく、輝度分解能の劣化を防ぎ、簡単な回路構成で非直線性の補正を行うことができる発光装置用信号処理回路を提供することを目的としている。

40

【課題を解決するための手段】

【0011】

上記目的を達成するために、本発明の発光装置用信号処理回路は、発光装置に接続された駆動回路に供給されるパルス幅の変化により発光装置の輝度レベルを変化させる発光装置用信号処理回路であって、入力される輝度信号を保持するとともに前記輝度信号と入力される非線形波形信号とに基づいて出力パルス幅を決定し、前記駆動回路にパルス信号を供給するパルス幅変調回路と、前記非線形波形信号を生成する非線形波形信号生成回路とを備え、前記非線形波形信号は三角波の線形部に非線形性を持たせたことを主要な特徴と

50

する。

【発明の効果】

【0012】

本発明によれば、発光装置の輝度レベルを駆動回路に供給されるパルス幅の変化により、変えるようにし、駆動回路にパルスを供給するパルス幅変調回路は、入力される輝度信号を保持するとともに、この輝度信号と入力される非線形波形信号とに基づいて出力パルス幅を決定しているので、輝度信号のレベルによりパルス幅変調回路の出力パルス幅が変化する。一方、パルス幅変調回路に入力される非線形波形信号は三角波の線形部に非線形性を持たせた信号となっているので、パルス幅変調回路の出力パルス幅の変化率が線形ではなく非線形となり、ガンマ補正と同様な効果が得られる。

10

【図面の簡単な説明】

【0013】

【図1】本発明の発光装置用信号処理回路の主要部分の回路構成を示す図である。

【図2】図1の回路の動作を説明するためのタイムチャート示す図である。

【図3】三角波形の線形部に非線形性を持たせた信号波形を生成する回路構成を示す図である。

【図4】三角波形信号を生成する回路構成を示す図である。

【図5】図1の回路に図3(a)の信号を入力させ、キャパシタ9に蓄積されるデータを変化させた場合の出力信号波形を示す図である。

【図6】図1の回路に図4(a)の信号を入力させ、キャパシタ9に蓄積されるデータを変化させた場合の出力信号波形を示す図である。

20

【図7】非線形信号を生成する回路構成を示す図である。

【図8】図7の回路の入力波形と出力波形とを示す図である。

【図9】非線形信号を生成する回路構成を示す図である。

【図10】三角波の線形部にべき乗の非線形性を持たせた信号波形の例を示す図である。

【図11】発光装置の入出力特性とガンマ補正曲線と補正後の総合特性とを示す図である。

。

【図12】正弦波発生回路の回路構成例を示す図である。

【発明を実施するための形態】

【0014】

30

以下、図面を参照して本発明の一実施形態を説明する。以下の図面の記載において、同一または類似の部分には同一または類似の符号を付している。構造に関する図面は模式的なものであり、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれている場合がある。

【0015】

例えば、発光ダイオード等の発光素子を2次元状に並べた発光装置には、アクティブマトリックス回路やパッシブマトリックス回路などがあるが、そのうちの1ピクセル分に相当する回路構成を示すのが図1である。

【0016】

図1は、また、本発明の発光装置用信号処理回路の主要部分の回路構成例を示すものであり、ピクセル回路12とドライバー回路11とから構成される。ピクセル回路12は、キャパシタ9、インバータ1、FET2、FET3、FET4、発光ダイオード等による発光素子5、FET6、FET7、キャパシタ9、キャパシタ10で構成される。ここで、FET2、3、6、7はN型MOSトランジスタであり、FET4はP型MOSトランジスタである。ドライバー回路11は、定電流源8で構成される。

40

【0017】

また、インバータ1は、その内部に示されるように、例えば、P型MOSのFET1aとN型MOSのFET1bとで構成される。

【0018】

ピクセル回路12は、図1の破線で示されるように、キャパシタ9、インバータ1、F

50

F E T 2 からなるパルス幅変調回路 1 2 a と、F E T 3、F E T 4、F E T 6、F E T 7、キャパシタ 1 0 からなる発光素子 5 の電流駆動回路 1 2 b とからなる。パルス幅変調回路 1 2 a は、入力信号からパルス幅の異なるパルス信号を生成するものであり、電流駆動回路 1 2 b は、電流均一化回路であり、F E T 4 の駆動電流のパラツキを低減するものである。

【 0 0 1 9 】

ここで、図 2 のタイムチャートを参照しながら、その動作を説明する。図 2 に示すように、ピクセル回路 1 2 の動作には、データプログラム期間における動作と、発光期間における動作がシーケンスに繋がっており、この 2 つの期間による繰り返しによりピクセル回路 1 2 は作動する。

10

【 0 0 2 0 】

まず、パルス幅変調回路 1 2 a のデータプログラム期間から説明する。入力信号 Vsig が、図 2 に示されるように、入力されたとなると、キャパシタ 9 で直流成分が除去されて、インバータ 1 に入力される。インバータ 1 は、自己バイアス型インバータであり、閾値電圧 Vsb を有している。Vscan 信号が F E T 2 のゲートに与えられると、F E T 2 によりインバータ 1 の入力側と出力側とが短絡されるので、Vscan 信号期間における Vsig (すなわち Vdata) と Vsb の差がキャパシタ 9 に充電される。

【 0 0 2 1 】

次に、発光期間における動作が実行されると、Vsig のラインに Sweep Wave (三角波) が供給される。Sweep Wave は、キャパシタ 9 を通過して Vin に到達する。しかし、F E T 2 のゲート電圧はローレベルとなっており、F E T 2 はオフとなっている。また、キャパシタ 9 には、上述したように Vdata と Vsb との差 ($Vdata - Vsb$) が充電されているので、Vin には、Sweep Wave から ($Vdata - Vsb$) を引いた信号が現われる。ここで、インバータ 1 の出力 Vout には、Vin における負のレベルの信号が反転して正の信号となって現われるので、図のようなパルス幅を持った信号となる。すなわち、($Vdata - Vsb$) を閾値としてこの値より負側の Sweep Wave 信号が、正のパルス信号となって現われる。

20

【 0 0 2 2 】

電流駆動回路 1 2 b のデータプログラム期間は、駆動電流書き込みトランジスタである F E T 6 と電流供給トランジスタである F E T 7 はオンしている。Vprg の電圧は、キャパシタ 1 0 に充電された電圧である。また、電流 Itft は、定電流源 8 に流れる Isup にほぼ等しい。電流 Isup は、キャパシタ 1 0 とピクセル回路全体を充電するのに十分な電流であり、Vprg と Vpx は固定されている。

30

【 0 0 2 3 】

発光期間になると、以下のように動作する。キャパシタ 1 0 は充電され、Vprg は、駆動トランジスタである F E T 4 のゲートに供給されているので、F E T 4 は、飽和領域に達している。電流 Itft は不変であり、一定の電流を保っている。ここで、電流 Ioled は、だいたい電流 Isup に等しくなる。入力信号 Vsig が入力されたとき、ピクセル回路 1 2 の発光素子 5 の電流の流れを見る上で、Vscan、Vsig、Vdd、GND、発光素子 5 のカソード側電圧 Vcat 等が必要となる。

【 0 0 2 4 】

以上のようにして、発光期間において、Vout に正のパルスが現われている期間、F E T 3 がオンとなって、電流 Itft 及び電流 Ioled (期間 τ_{oled}) が流れることになり、この期間、発光素子 5 が駆動されて発光する。したがって、Vout に現われる正のパルス幅 W を変化させれば、発光素子 5 の輝度を変化させることができる。例えば、パルス幅 W を大きくすれば輝度が上がり、パルス幅 W を小さくすれば輝度が下がる。

40

【 0 0 2 5 】

このようにパルス幅 W を変化させて発光素子 5 の輝度を変化させるためには、データプログラム期間中に、キャパシタ 9 に書き込まれる ($Vdata - Vsb$) の値を所定の LUT (ルックアップテーブル) 等を用い、置き換える方法等が考えられる。($Vdata - Vsb$) を変化させると、発光期間中に Vsig に入力される Sweep Wave に対する閾値が変化するため、パル

50

ス幅 W が変化する。

【 0 0 2 6 】

したがって、データプログラム期間中に、輝度信号を V_{sig} に入力させれば良い。この場合、キャパシタ 9 に書き込まれる ($V_{data} - V_{sb}$) のうち、 V_{data} が輝度信号に相当する。

【 0 0 2 7 】

なお、データプログラム期間中に、キャパシタ 9 に書き込まれる ($V_{data} - V_{sb}$) が一定であっても、発光期間中に V_{sig} に入力される Sweep Wave の形状、例えば三角波のパルス幅などが変化すると、これに対応してパルス幅 W が変化する。

【 0 0 2 8 】

ここで、発光表示装置等において、輝度信号のガンマ補正を行う場合、上記パルス幅の長さにより発光素子 5 の輝度を制御できることを利用する。そこで、図 1 の回路の入力信号 V_{sig} に、図 2 の Sweep Wave に示した三角波ではなく、図 3 (a) に示す曲線を入力する。比較として、三角波を図 4 (a) に示す。三角波は、図 4 (a) に示すように、三角を構成する R_1 、 R_2 の領域が直線となる線形信号である。

【 0 0 2 9 】

一方、図 3 (a) の信号では、信号を構成する S_1 、 S_2 の領域が直線ではなく、非直線 (曲線) となっているため、この信号は非線形信号である。図 3 (a) に示す曲線は、図 4 (a) の三角波の R_1 、 R_2 の線形部に非線形性を持たせて、 S_1 、 S_2 の曲線としたものである。 S_2 の部分は、図 1 1 のガンマ補正曲線のカーブと同等なものとなっており、 S_1 の部分は、図 1 1 のガンマ補正曲線を y 軸に対称にした曲線に相当している。

【 0 0 3 0 】

上記入力波形の違いにより、図 1 の V_{out} 、 I_{oled} の出力波形がどのように変化するのかを求めたのが、図 5 と図 6 である。図 5 は、図 3 (a) の波形を図 1 の V_{sig} に入力した結果であり、図 6 は、図 4 (a) の波形を図 1 の V_{sig} に入力した結果である。まず、データプログラム期間中の V_{data} について、DC レベルを一定の値ずつ段階的に変化させた。次に、図 3 (a) の波形を図 1 の V_{sig} に入力する場合に、図 3 (a) の波形の形状は変えずに、 V_{data} の DC レベルの変化と同じ DC レベルにして入力した。また、図 4 (a) の波形を図 1 の V_{sig} に入力する場合においても、図 4 (a) の波形の形状は変えずに、 V_{data} の DC レベルの変化と同じ DC レベルにして入力した DC レベルを一定の値ずつ段階的に変化させて入力した。

【 0 0 3 1 】

図 5、6 とともに、向かって左側がデータプログラム期間の信号であり、向かって右側が発光期間の信号である。

【 0 0 3 2 】

図 5、6 とともに、データプログラム期間の信号 V_{scan} 、 V_{data} 、 V_{sb} 、 I_{tft} 、 I_{sup} は同じものを用いている。図 5、6 において発光期間の信号について、 V_{out} 、 I_{oled} とともに、 V_{sig} の DC レベルの一定の変化とともに、どのようなパルス幅となるのかが示されている。 V_{sig} の DC レベルは、一定の値ずつ段階的に変化させているので、この変化は線形な変化である。この変化に対して図 6 の V_{out} 、 I_{oled} におけるパルス幅の変化は、均一となっている。

【 0 0 3 3 】

このように、入出力特性は、線形となる。一方、図 5 では、 V_{out} 、 I_{oled} のパルス幅の変化は、不均一となっている。すなわち、パルス幅が小さい間は、パルス幅の増加率は小さいが、パルス幅が大きくなるにつれて、パルス幅の増加率は次第に大きくなっている。このように、図 3 (a) の波形によるものでは、入出力特性は非線形であり、その特性はガンマ補正曲線とほぼ同等なものとなる。

【 0 0 3 4 】

したがって、データプログラム期間の信号 V_{sig} に発光素子 5 に対する輝度信号を入力させて、キャパシタ 9 に書き込まれる V_{data} 信号とし、次に、発光期間の信号 V_{sig} に、図 3 (a) のような、三角波の線形部に非直線性を持たせた信号を入力させると、輝度信号の

10

20

30

40

50

入出力特性は、非直線的なものとなり、ガンマ特性に近くなる。上記で説明したように、図3(a)の波形は、y軸に対して対称なガンマ補正曲線を2つ合わせたような波形になっているからである。このため、ガンマ補正と同等な効果により、入出力特性が改善される。

【0035】

また、ガンマ補正は、上述したように、 $y = x^{1/\gamma}$ と表わせる。 x のべきである($1/\gamma$)によって、ガンマ補正曲線のカーブが変わるが、これは、図1の発光期のVsig信号を、図10のようにすることで達成できる。P1、P2、P3の波形のように、パルス幅と非線形部分の曲線形状を変化させていくことで、上記xのべき乗(累乗($1/\gamma$))を変化させた場合のガンマ特性曲線に相当させることができる。

10

【0036】

以上のように、対称なガンマ曲線を2つ合わせたような形状の信号波形を作成するための回路が、図3(b)に示されている。図3(b)は、キャパシタを用いた三角波生成回路のキャパシタを非線形キャパシタとした回路である。この回路は、定電流源21、P型MOSトランジスタのFET22、N型MOSトランジスタのFET23、定電流源24、非線形キャパシタ25により構成されている。非線形キャパシタ25としては、強誘電体キャパシタ等を用いる。FET22のドレイン端子が定電流源21に、ソース端子がFET23のドレイン端子及び非線形キャパシタに接続されている。

【0037】

また、FET22のゲートとFET23のゲートは接続されている。FET22のゲートとFET23のゲートが接続されている入力端子に、図のような矩形状のパルスが入力されると、入力信号がローレベル状態のときは、FET23がオフとなり、FET22がオンとなって定電流源21の電流がFET22を通して流れ、非線形キャパシタ25を充電する。このため、最初の状態では、非線形キャパシタ25が、所定の電圧まで充電されている。

20

【0038】

次に、入力信号がハイレベルになると、FET22はオフとなり、一方、FET23はオンとなる。このため、非線形キャパシタの充電は止まるとともに、FET23により定電流源24の方向に電流が流れる。これにより、非線形キャパシタ25は、放電される。しかし、非線形キャパシタ25は、放電の動作が非線形に行われ、一定の割合で放電されないので、図3(a)のS1の部分のような曲線形状となる。

30

【0039】

次に、入力信号がハイレベルからローレベルに変化すると、FET23はオフとなり、一方、FET22はオンとなる。このため、非線形キャパシタ25の放電は止まるとともに、FET22を介して定電流源21の電流により非線形キャパシタ25の充電が行われる。先程の放電の過程と同様、非線形キャパシタ25は、充電の動作が非線形に行われ、一定の割合で充電されないので、図3(a)のS2の部分のように、曲線形状となる。以上のようにして、図3(a)に示す非線形の信号波形が形成される。なお、前述した、べき乗の非線形性を持たせるには、非線形キャパシタ25の充放電特性が異なるものを用いれば良い。

40

【0040】

一方、図4(b)は、図4(a)の三角波形を作成する回路を示す。定電流源51、FET52、FET53、定電流源54に関する回路構成は、図3(b)と同じであるので、説明を省略する。ここで図3(b)と異なるのは、キャパシタ55は、非線形キャパシタではなく、通常用いられる線形キャパシタで構成されていることである。線形キャパシタは、充電及び放電の動作が線形に行われるので、図3(a)のように、キャパシタ55が放電動作を行っている場合は、一定の割合で放電され、R1の部分のように直線形状となる。また、キャパシタ55が充電動作を行っている場合は、一定の割合で充電されるので、R2の部分のように直線形状となる。

【0041】

50

次に、図 3 (a) の信号波形を生成するための他の回路構成を図 7 に示す。図 7 の回路は、正弦波発振回路 3 5、ダイオード群 3 0、抵抗 3 6 で構成される全波整流回路である。なお、ダイオード群 3 0 は、ダイオード 3 1 ~ 3 4 からなる。正弦波発振回路 3 5 の出力は、図 8 (a) のように正弦波となる。図 8 (a) の正弦波のうち、正電圧の期間は、ダイオード 3 1 とダイオード 3 3 に電流が流れる。抵抗 3 6 の両端に、図 8 (a) の正弦波の正電圧期間と同じ形状の電圧が発生する。一方、負電圧の期間は、ダイオード 3 2 とダイオード 3 4 に電流が流れる。抵抗 3 6 の両端に、図 8 (a) の正弦波の負電圧期間の電圧を反転させた形状の電圧が発生する。以上のように、図 8 (b) の信号波形を得ることができる。なお、前述した、べき乗の非線形性を持たせるには、正弦波発振回路 3 5 から出力される正弦波の振幅や周波数を変えて用いれば良い。

10

【 0 0 4 2 】

さらに、他の波形生成回路を図 9 に示す。図 9 の回路は同期検波回路であり、正弦波発振回路 4 0、非反転増幅器 4 1、反転増幅器 4 2、インバータ 4 3、アナログスイッチ 4 4、4 5、コンパレータ 4 6 で構成される。正弦波発振回路 4 0 の出力は、非反転増幅器 4 1 の入力と反転増幅器 4 2 の入力とコンパレータ 4 6 の入力に接続されている。非反転増幅器 4 1 の出力はアナログスイッチ 4 4 の入力に、反転増幅器 4 2 の出力はアナログスイッチ 4 5 の入力に接続されている。コンパレータ 4 6 の出力はインバータ 4 3 の入力及びアナログスイッチ 4 4 の制御端子に接続されている。インバータ 4 3 の出力はアナログスイッチ 4 5 の制御端子に接続されている。また、アナログスイッチ 4 4 とアナログスイッチ 4 5 は接続されて、同期検波回路の出力信号となる。

20

【 0 0 4 3 】

正弦波発振回路 4 0 からの正弦波信号が非反転増幅器 4 1、反転増幅器 4 2、及びコンパレータ 4 6 に入力されると、まず、正弦波の正電圧の期間は、非反転増幅器 4 1 により、正電圧信号が非反転増幅器 4 1 から出力される。また、反転増幅器 4 2 により、正電圧信号が反転されて負電圧信号となり、反転増幅器 4 2 から出力される。他方、正弦波信号がコンパレータ 4 6 にも入力されるので、正弦波信号の正電圧の期間におけるコンパレータ 4 6 の出力はハイレベルのパルス信号となる。

【 0 0 4 4 】

このハイレベルの信号は、アナログスイッチ 4 4 を駆動してアナログスイッチ 4 4 を導通させ、非反転増幅器 4 1 の出力の正電圧信号がアナログスイッチ 4 4 を介して出力される。一方、アナログスイッチ 4 5 は、コンパレータ 4 6 の出力がインバータ 4 3 によって反転されたローレベルの信号が印加されるので、アナログスイッチ 4 5 は導通せず、反転増幅器 4 2 の出力の負電圧信号は出力されない。

30

【 0 0 4 5 】

次に、正弦波の負電圧の期間は、非反転増幅器 4 1 の出力は負電圧信号、反転増幅器 4 2 の出力は正電圧信号、コンパレータ 4 6 の出力はローレベル信号となる。このローレベル信号により、アナログスイッチ 4 4 はオフの状態となり、非反転増幅器 4 1 の出力はアナログスイッチ 4 4 から出力されない。一方、コンパレータ 4 6 の出力は、インバータ 4 3 によって反転されてハイレベル信号となるので、アナログスイッチ 4 5 は導通し、反転増幅器 4 2 の出力の正電圧信号は、アナログスイッチ 4 5 から出力される。

40

【 0 0 4 6 】

以上のようにして、図 7 の全波整流回路の出力と同様な出力信号が得られる。この波形が、図 9 の Vsig に示されている。なお、前述した、べき乗の非線形性を持たせるには、正弦波発振回路 4 0 から出力される正弦波の振幅や周波数を変えて用いれば良い。

【 0 0 4 7 】

次に、図 7、9 で説明した正弦波発振回路 3 5、4 0 の回路構成例を図 1 2 に示す。図 1 2 は、ウィーンブリッジ発振回路を示す。オペアンプ 6 1、抵抗 6 0、6 2、6 3、6 5、キャパシタ 6 4、6 6 で構成される。オペアンプ 6 1 の正帰還側は、オペアンプ 6 1 の出力に直列に接続されたキャパシタ 6 6 と抵抗 6 5、及び抵抗 6 5 と GND との間に並列に接続された抵抗 6 3 と抵抗 6 4 によるバンドパスフィルタが構成されている。このバ

50

ンドパスフィルタは、発振させたい周波数帯だけを通すものである。一方、負帰還側は、オペアンプ 6 1 の非反転増幅率を決める抵抗 6 2、抵抗 6 0 により構成される。

【 0 0 4 8 】

抵抗 6 0、6 2、6 3、6 5 の抵抗値をそれぞれ R_4 、 R_3 、 R_2 、 R_1 とし、キャパシタ 6 4、6 6 のキャパシタンスをそれぞれ C_2 、 C_1 とする。オペアンプ 6 1 の非反転増幅率 $A = (1 + (R_3 / R_4))$ であるので、この増幅率 A を変えることで、正弦波出力の振幅を変化させることができる。また、ウィーンブリッジ発振回路の発振条件は、増幅率 $A \geq 3$ である。

【 0 0 4 9 】

他方、正帰還側のバンドパスフィルタによる正弦波の周波数条件 f は、 $f = 1 / (2\pi (C_1 C_2 R_1 R_2)^{1/2})$ と表わせる。ここで、 $C_1 = C_2 = C_0$ と同じ値のキャパシタンスを用い、 $R_1 = R_2 = R_0$ と同じ抵抗値を用いれば、 $f = 1 / (2\pi R_0 C_0)$ となる。

10

【 0 0 5 0 】

以上のように、正弦波発振回路 3 5、4 0 にウィーンブリッジ発振回路を適用し、かつ R_3 、 R_4 の比率を変えることで正弦波出力の振幅を変化させることができ、また、 C_1 、 C_2 、 R_1 、 R_2 の値を変化させることで、正弦波出力の周波数を変化させることができる。これにより、図 7、9 の回路では、図 1 0 のような、べき乗の非線形性を持たせることができる。

【 0 0 5 1 】

20

以上のように、発光素子 5 の入出力を非線形に変化させることができ、ガンマ補正を行うことができる。したがって、図 1 の回路及び、非線形波形信号の生成回路として、図 3、7、9 などを選択して用いて 1 ピクセル分の回路を構成し、これらを 2 次元状に配列すれば、ガンマ補正処理を行うことができる発光装置を得ることができる。

【産業上の利用可能性】

【 0 0 5 2 】

本発明の発光装置の信号処理回路の構成は、特に発光素子を有する表示装置の入出力特性の改善に適用することができる。

【符号の説明】

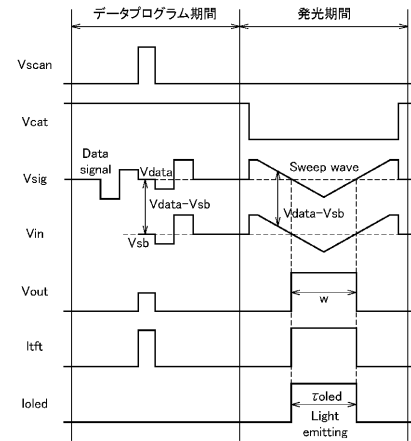
【 0 0 5 3 】

30

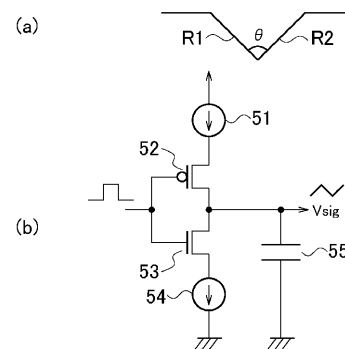
- 1 インバータ
- 1 a F E T
- 1 b F E T
- 2 F E T
- 3 F E T
- 4 キャパシタ
- 5 F E T
- 6 キャパシタ
- 7 F E T
- 8 定電流源
- 9 キャパシタ
- 1 0 キャパシタ
- 1 1 電源電圧回路
- 1 2 ピクセル回路

40

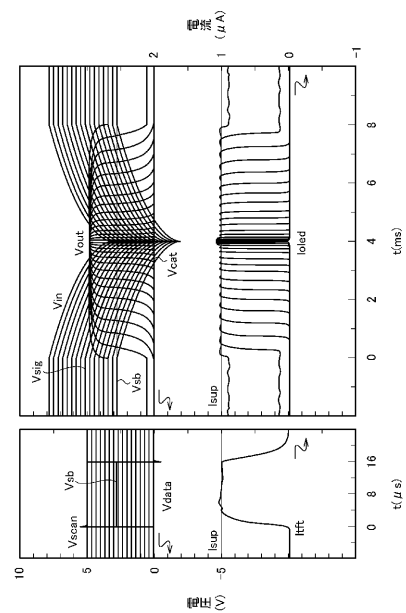
【 図 2 】



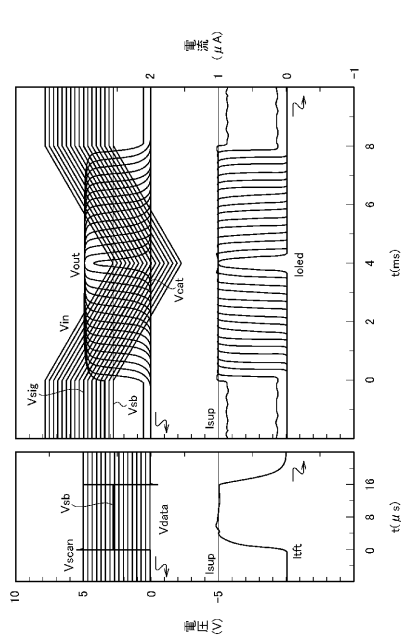
【 図 4 】



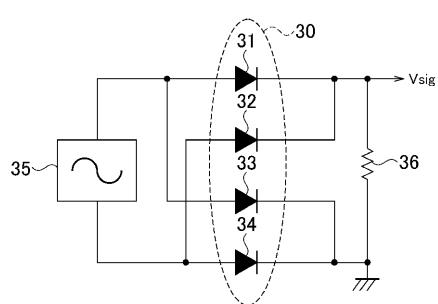
【図 5】



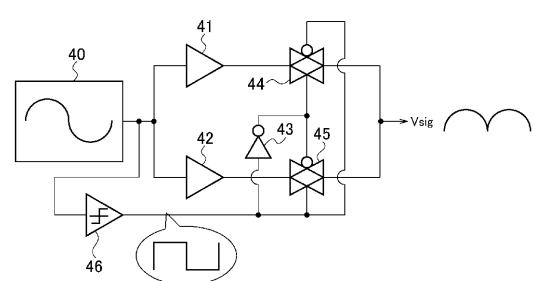
【図 6】



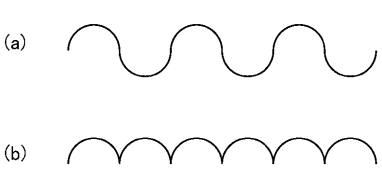
【図 7】



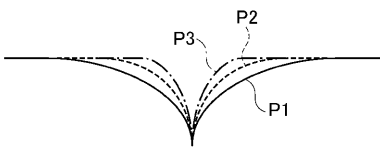
【図 9】



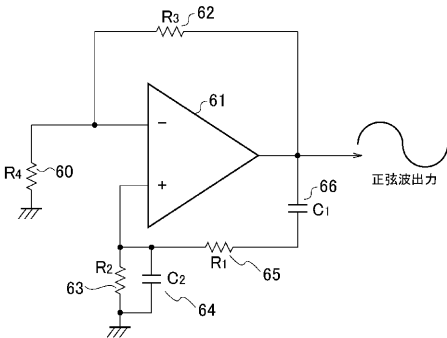
【図 8】



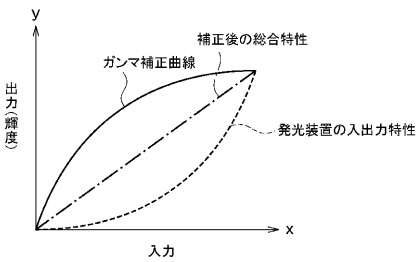
【図 1 0】



【図 1 2】



【図 1 1】



フロントページの続き

(72)発明者 西ノ原 大介

京都府京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

(72)発明者 木村 睦

滋賀県大津市瀬田大江町横谷 1 - 5 学校法人 龍谷大学内

Fターム(参考) 5C021 PA28 RB03 XA34