



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H03M 13/00 (2006.01)		(45) 공고일자	2007년07월16일
		(11) 등록번호	10-0740367
		(24) 등록일자	2007년07월10일
(21) 출원번호	10-2001-7014708	(65) 공개번호	10-2002-0010148
(22) 출원일자	2001년11월17일	(43) 공개일자	2002년02월02일
심사청구일자	2005년05월09일		
번역문 제출일자	2001년11월17일		
(86) 국제출원번호	PCT/US2000/012588	(87) 국제공개번호	WO 2000/70457
국제출원일자	2000년05월08일	국제공개일자	2000년11월23일
(81) 지정국	<p>국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬란드, 일본, 케냐, 키르기즈스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리베이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크멘, 터키, 트리니다드토바고, 우크라이나, 우간다, 우즈베키스탄, 베트남, 폴란드, 포르투갈, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 아랍에미리트, 남아프리카, 인도네시아, 인도, 가나, 크로아티아, 세르비아, 몬테네그로, 짐바브웨, 그라나다, 시에라리온, 감비아, 안티구와바부다, 코스타리카, 도미니카, 알제리, 모로코, 탄자니아,</p> <p>AP ARIPO특허 : 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 시에라리온, 가나, 감비아, 짐바브웨, 탄자니아,</p> <p>EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르기즈스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크멘,</p> <p>EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴, 핀란드, 사이프러스,</p> <p>OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디부아르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우,</p>		
(30) 우선권주장	09/314,580	1999년05월18일	미국(US)
(73) 특허권자	저콤, 인크 미국 91320 캘리포니아, 사우전드 오크스, 코포레이트 센터 드라이브 2300, 저콤 코포레이트 헤드쿼터스		
(72) 발명자	모리스, 러셀, 에이. 미국 76248 텍사스주 켈러크릭뷰 드라이브 1528 바라베시, 다릴, 더블유. 미국 76051 텍사스주 그레이프바인 세이디클렌드 드라이브 3216		
(74) 대리인	백만기		

이중희
주성민

(56) 선행기술조사문헌
JP08511400 T
KR1019990022018 A

KR1019990022018
US05640395 A1

심사관 : 송병준

전체 청구항 수 : 총 18 항

(54) 에러 정정 방법, 및 그를 위한 통신 터미널과 기록가능한 매체

(57) 요약

순방향 에러 정정(FEC) 방법은, 예를 들면, 시분할 다원 접속(TDMA) 포맷과 같은, 다원 액세스 포맷에서 동작하도록 되어 있다. FEC 송신대역 중앙국 및 복수의 FEC 송신대역 원격지국은 타임 프레임 동안 그 사이에 데이터 및 부합하는 에러 정정 데이터를 송신한다. 타임 프레임은 에러 정정 데이터가 송신될 수 있는 동안의 타임 슬롯이다. 대역외 타임 슬롯에 할당된 FEC 송신대역 원격지국(106)은 통신 동안에 효과적으로 및 동적으로 조정된다.

대표도

도 4

특허청구의 범위

청구항 1.

통신 시스템에서 송신 에러를 정정하는 방법으로서,

제1 논리 채널로부터 베어러 데이터 패킷을 수신하는 단계와,

상기 제1 논리 채널과 다른 제2 논리 채널로부터 에러 정정 데이터 패킷을 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 베어러 데이터 패킷에 대응함 - 와,

상기 에러 정정 데이터 패킷으로 상기 베어러 데이터 패킷을 정정하는 단계

를 포함하는 에러 정정 방법.

청구항 2.

제1항에 있어서,

상기 제1 논리 채널로부터 복수의 베어러 데이터 패킷을 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 복수의 베어러 데이터 패킷에 대응함 - 와,

상기 에러 정정 데이터 패킷으로 상기 복수의 베어러 데이터 패킷을 정정하는 단계

를 더 포함하는 에러 정정 방법.

청구항 3.

통신 시스템에서 송신 에러를 정정하는 방법으로서,

제1 시간 주기 동안 복수의 베어러 데이터 패킷을 수신하는 단계와,

상기 제1 시간 주기와 다른 제2 시간 주기 동안 에러 정정 데이터 패킷을 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 복수의 베어러 데이터 패킷에 대응함 - 와,

상기 에러 정정 데이터 패킷으로 상기 복수의 베어러 데이터 패킷을 정정하는 단계

를 포함하는 에러 정정 방법.

청구항 4.

통신 시스템에서 송신 에러를 정정하는 방법으로서,

복수의 타임 프레임 각각을 적어도 하나의 대역내(in-band) 타임 슬롯 및 적어도 하나의 대역외(out-of-band) 타임 슬롯으로 분할하는 단계와,

상기 복수의 타임 프레임의 적어도 하나의 대역내 타임 슬롯동안 복수의 베어러 데이터 패킷을 수신하는 단계와,

서브대역외 타임 슬롯 동안 에러 정정 데이터 패킷을 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 복수의 베어러 데이터 패킷에 대응함 - 와,

상기 에러 정정 데이터 패킷을 이용하여 상기 베어러 데이터 패킷을 정정하는 단계

를 포함하는 에러 정정 방법.

청구항 5.

제4항에 있어서,

상기 베어러 데이터 패킷 및 상기 에러 정정 데이터 패킷은 둘다 상기 복수의 타임 프레임 중 하나 동안 수신되는 에러 정정 방법.

청구항 6.

제4항에 있어서,

상기 베어러 데이터 패킷은 상기 복수의 타임 프레임 중 하나 동안 수신되며,

상기 에러 정정 데이터 패킷은 상기 복수의 타임 프레임 중 다른 하나 동안 수신되는 에러 정정 방법.

청구항 7.

제4항에 있어서,

상기 에러 정정 데이터 패킷을 이용하여 상기 복수의 베어러 데이터 패킷을 정정하는 단계를 더 포함하는 에러 정정 방법.

청구항 8.

기록가능한 매체에 있어서,

제1 시간 주기 동안 베어러 데이터 패킷을 수신하는 단계와,

상기 제1 시간 주기와 다른 제2 시간 주기 동안 에러 정정 데이터 패킷을 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 베어러 데이터 패킷에 대응함 - 와,

상기 에러 정정 데이터 패킷으로 상기 베어러 데이터 패킷을 정정하는 단계

를 포함하는 컴퓨터 프로그램을 포함하는 기록가능한 매체.

청구항 9.

제8항에 있어서,

상기 컴퓨터 프로그램은 복수의 베어러 데이터 패킷을 수신하는 단계를 더 포함하며,

상기 에러 정정 데이터 패킷은 상기 복수의 베어러 데이터 패킷에 대응하며,

상기 컴퓨터 프로그램은 상기 에러 정정 데이터 패킷으로 상기 복수의 베어러 데이터 패킷을 정정하는 단계를 더 포함하는 기록가능한 매체.

청구항 10.

기록가능한 매체에 있어서,

대역내 타임 슬롯 동안 베어러 데이터 패킷을 수신하는 단계와,

대역외 타임 슬롯 동안 에러 정정 데이터 패킷을 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 베어러 데이터 패킷에 대응함 - 와,

상기 에러 정정 데이터 패킷을 사용하여 상기 베어러 데이터 패킷을 정정하는 단계

를 포함하는 컴퓨터 프로그램을 포함하는 기록가능한 매체.

청구항 11.

제10항에 있어서,

상기 컴퓨터 프로그램은 단일 타임 프레임 동안 상기 베어러 데이터 패킷 및 상기 에러 정정 데이터 패킷을 수신하는 단계를 더 포함하는 기록가능한 매체.

청구항 12.

제10항에 있어서,

상기 컴퓨터 프로그램은,

하나의 타임 프레임에서 상기 베어러 데이터 패킷을 수신하는 단계와,

상기 타임 프레임과 다른 타임 프레임에서 상기 에러 정정 데이터 패킷을 수신하는 단계를 더 포함하는 기록가능한 매체.

청구항 13.

제10항에 있어서,

상기 컴퓨터 프로그램은,

복수의 타임 프레임 동안 복수의 베어러 데이터 패킷을 각각 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 복수의 베어러 데이터 패킷에 대응함 - 와,

상기 에러 정정 데이터 패킷으로 상기 복수의 베어러 데이터 패킷을 정정하는 단계

를 더 포함하는 기록가능한 매체.

청구항 14.

통신 터미널에 있어서,

수신기와,

상기 수신기에 전기적으로 결합된 에러 정정 디코더와,

상기 수신기 및 상기 에러 정정 디코더에 전기적으로 결합된 베어러/FEC 데이터 레지스터와,

상기 에러 정정 디코더 및 상기 베어러/FEC 데이터 레지스터에 전기적으로 결합된 프로세서

를 포함하고,

상기 프로세서는,

대역내 타임 슬롯 동안 베어러 데이터 패킷을 수신하는 단계와,

대역외 타임 슬롯 동안 에러 정정 데이터 패킷을 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 베어러 데이터 패킷에 대응함 - 와,

상기 에러 정정 디코더에, 상기 에러 정정 데이터 패킷을 사용하여 상기 베어러 데이터 패킷을 정정할 것을 지시하는 단계

를 포함하는 컴퓨터 프로그램을 포함하는 통신 터미널.

청구항 15.

제14항에 있어서,

상기 컴퓨터 프로그램은,

복수의 타임 프레임 동안 복수의 베어러 데이터 패킷을 각각 수신하는 단계 - 상기 에러 정정 데이터 패킷은 상기 복수의 베어러 데이터 패킷에 대응함 - 와,

상기 베어러/FEC 데이터 레지스터에, 상기 복수의 베어러 데이터 패킷을 저장 및 축적할 것을 지시하는 단계, 및

상기 에러 정정 디코더에, 상기 에러 정정 데이터 패킷으로 상기 복수의 베어러 데이터 패킷을 정정할 것을 지시하는 단계를 더 포함하는 통신 터미널.

청구항 16.

제14항에 있어서,

송신기,

상기 송신기에 전기적으로 결합된 에러 정정 인코더, 및

상기 송신기 및 상기 에러 정정 인코더에 전기적으로 결합된 FEC 데이터 레지스터

를 더 포함하고, 상기 프로세서는 상기 에러 정정 인코더 및 상기 FEC 데이터 레지스터에 전기적으로 결합되며,

상기 컴퓨터 프로그램은,

다른 대역내 타임 슬롯 동안 다른 베어러 데이터 패킷을 송신하는 단계,

상기 에러 정정 인코더에게 상기 다른 베어러 데이터 패킷으로부터 다른 에러 정정 데이터 패킷을 생성할 것을 지시하는 단계, 및

다른 대역외 타임 슬롯 동안 다른 에러 정정 데이터 패킷을 송신하는 단계

를 더 포함하며,

상기 다른 에러 정정 데이터 패킷은 상기 다른 베어러 데이터 패킷에 대응하는 통신 터미널.

청구항 17.

제15항에 있어서,

송신기,

상기 송신기에 전기적으로 결합된 에러 정정 인코더, 및

상기 송신기 및 상기 에러 정정 인코더에 전기적으로 결합된 FEC 데이터 레지스터

를 더 포함하고, 상기 프로세서는 상기 에러 정정 인코더 및 상기 FEC 데이터 레지스터에 전기적으로 결합되며,

상기 컴퓨터 프로그램은,

복수의 타임 프레임에 걸쳐 다른 대역내 타임 슬롯 동안 복수의 베어러 데이터 패킷을 송신하는 단계,
 상기 에러 정정 인코더에, 상기 복수의 베어러 데이터 패킷으로부터 에러 정정 데이터를 생성할 것을 지시하는 단계,
 상기 FEC 데이터 레지스터에, 상기 에러 정정 데이터를 축적 및 저장할 것을 지시하는 단계, 및
 단일 타임 프레임에 걸쳐 대역외 타임 슬롯 동안 다른 에러 정정 데이터 패킷으로서 상기 에러 정정 데이터를 송신하는 단계
 를 더 포함하는 통신 터미널.

청구항 18.

제17항에 있어서, 상기 수신기 및 상기 송신기에 결합된 안테나를 더 포함하는 통신 터미널.

청구항 19.

삭제

청구항 20.

삭제

청구항 21.

삭제

청구항 22.

삭제

청구항 23.

삭제

청구항 24.

삭제

청구항 25.

삭제

청구항 26.

삭제

청구항 27.

삭제

청구항 28.

삭제

청구항 29.

삭제

청구항 30.

삭제

청구항 31.

삭제

청구항 32.

삭제

청구항 33.

삭제

명세서

기술분야

본 발명은 통신 시스템에서, 보다 상세히는, 순방향 에러 정정 스킴을 포함하는 통신 시스템에서의 에러 정정의 분야에 관한 것이다.

배경기술

디지털 통신 시스템은 트래픽 데이터가 통신되거나 전달되는 통신 채널을 이용한다. 이러한 채널은 통상적으로 유한 채널 용량을 가지는 대역폭으로 제한된다. 노이즈 및 간섭의 다양한 형태와 같은, 채널의 다른 속성을 함께 가진 채널 용량은, 통계적 확실성, 원인, 또는 다른 것에 의해 채널 상으로 통신된 트래픽 데이터에서 에러 상태의 삽입으로 나타난다. 이러한 에러 상태의 효과는, 원격지국(remote station)이 중앙국(central station)과 통신할 때 통하는 예견불가능한 공중과 통신 채널(over-the-air communications channel)을 통상적으로 이용하는 무선 통신 시스템에서 특히 명백할 것이다.

이러한 에러 상태의 효과를 제거하거나 적어도 감소시키는 기술은 순방향 에러 정정(FEC: Forward Error Correction)이라고 불린다. 통상적으로, FEC 기술의 이용은 베어러(bearer) 데이터와 함께 에러 검출 데이터 및 에러 정정 데이터를 송신하는 것을 수반한다. 에러 검출 데이터 및 에러 정정 데이터는, 송신기뿐만 아니라 수신기에 알려져 있는 에러 검출 알고리즘 및 에러 정정 알고리즘을 이용함으로써 통상적으로 베어러 데이터 자체로부터 도출되고, 디지털 무선 통신 시스템의 경우 서로 통신하는 원격지국과 중앙국에 알려져 있는 에러 검출 알고리즘 및 에러 정정 알고리즘을 이용한다.

FEC 기술은 시분할 다원 접속(TDMA) 무선 통신 시스템에서 이용되어 왔다. TDMA 시스템은 동일 주파수 대역을 사용하고 이산 시간 주기 동안에 원격지국 및 중앙국간에 베어러 데이터를 송신하는 복수의 원격지국 및 중앙국간의 통신을 허용한다(즉, 각 원격지국은 주기적으로(cyclically) 반복하는 타임 프레임의 각각의 타임 슬롯 동안에 베어러 데이터 버스트로 분할된 베어러 데이터를 송수신한다).

알려진 무선 통신에서, 송신에 앞서, 중앙국 또는 원격지국은 각각의 에러 검출 알고리즘 및 에러 정정 알고리즘에 따라 에러 검출 데이터 및 에러 정정 데이터로 베어러 데이터를 첨부하고 인코딩한다. 가역 원격지국 또는 중앙국은 각 에러 정정 가능 베어러 데이터 패킷을 수신하고, 에러 정정 알고리즘에 따라 에러 정정가능 베어러 패킷을 프로세싱함으로써 각 에러 정정가능 베어러 데이터에 있는(에러 정정 알고리즘의 제한 내에서) 임의의 에러를 자동적으로 정정하며, 에러 정정 알고리즘에 따라 정정된 에러 정정가능 베어러 데이터 패킷을 프로세싱함으로써 각 정정된 에러 정정가능 베어러 데이터 패킷에 있는 임의의 잔류 에러(residual error)를 검출한다.

그러나, 송신 에러의 효과를 제거하거나 감소시키기 위해 FEC 기술의 사용은 저비용 통신 시스템으로 이루어지지 않는다. 알려진 시스템의 특정 타임 슬롯에서 송신하는 사용자가 이용가능한 송신 대역폭은 부가적인 데이터, 및 특히, 에러 정정 데이터를 송신하기 위해 필요한 오버헤드에 의해 감소한다. 각 에러 정정가능 베어러 데이터 패킷을 가진 에러 정정 데이터의 송신은 어떤 순간에 100% 또는 그 이상의 오버헤드를 필요로 할 수 있다. 오버헤드에서 이러한 증가는 통상적으로 트래픽 데이터(고정된 송신 비트 레이트 대 사용자)를 이용할 수 있는 대역폭에서의 감소라는 결과로 나타난다.

알려진 무선 통신 시스템에서, 중앙국 및 원격지국간에 통신된 트래픽 데이터의 비트 에러 레이트(BER)는 원격지국 및 중앙국간의 상대 거리, 환경적인 상태, 트래픽 데이터 송신 레이트 등과 같이, 동적으로 변하는 상태에 종속한다. 본원과 동

시에 출원된 참조 문헌으로서 그 상세한 설명이 개시되는 시스템에는, 에러 정정 데이터의 양은 시스템의 리소스를 보다 효율적으로 이용하기 위해서 BER에 따라 변화된다. 이러한 경우에, 특정 타임 슬롯 상에서 송신되고 수신된 에러 정정 가능 베어러 데이터 패킷에 담긴 베어러 데이터의 양은 변할 수 있다. 결과적으로, 베어러 데이터의 운영이 보다 어렵게 될 수 있어 시스템이 보다 복잡해지고, 사용자에게 제공된 데이터 레이트는 채널 상태에 따라 변한다. 많은 시스템은 피크 요건(peak requirements)을 충족시키기 위해서 대역폭을 보전하여, 노말(normal) 상태 동안 낭비된 대역폭이라는 결과로 나타난다.

따라서, 균일한 양의 베어러 데이터를 가지는 에러 정정가능 베어러 데이터 블록을 송신하여, 여전히 높은 질의 통신을 제공하면서도, FEC 데이터에 대해 이용가능한 비사용 용량을 사용할 수 있게 해 주는 (즉, 전체 시스템 활용도를 향상시키는) FEC 스킴을 구비한 통신 시스템이 필요하게 되었다.

다른 바람직한 방법은 다른 주파수 대역(FDMA)에서 베어러 데이터 및 에러 정정 데이터를 송신하는 것, 또는 다른 코드(CDMA)를 사용하는 것, 또는 임의의 다른 직교 메커니즘(orthogonal mechanism)을 사용하는 것을 각각 포함할 수 있다.

발명의 상세한 설명

본 발명은 다른 논리 채널(logical channel)에서 베어러 정보와 관련된 베어러 정보 및 에러 정정 정보를 송신하고 수신하는 새로운 방법을 포함한다.

본 발명의 바람직한 방법은, 복수의 타임 프레임 동안 FEC 송신대역 중앙국과 통신하는 복수의 FEC 송신대역 원격지국을 가지는 무선 통신 시스템을 포함한다. 복수의 타임 프레임에서 각 타임 프레임은 복수의 타임 슬롯으로 분할된다. 타임 슬롯은 대역내 타임 슬롯 및 대역외 타임 슬롯을 포함하고, 이들은 바람직하게는, 특정 타임 슬롯이 임의의 주어진 타임 프레임 동안 대역내 타임 슬롯으로서 구현될 수도 있고 대역외 타임 슬롯으로서 구현될 수도 있다는 점에서 비전용적(non-dedicated)이다. 적어도 하나의 FEC 송신대역(transband) 원격지국은 복수의 타임 프레임의 대역내 타임 슬롯 동안 베어러 데이터 패킷을 송신 및/또는 수신한다. 적어도 하나의 FEC 송신대역 원격지국은, 복수의 타임 프레임의 적어도 하나의 대역외 타임 슬롯 동안 적어도 하나의 송신된 및/또는 수신된 베어러 데이터 패킷에 대응하는 에러 정정 데이터 패킷을 송신 및/또는 수신한다. 이 FEC 송신대역 원격지국의 일부는 서브대역외 타임 슬롯 동안 에러 정정 데이터 패킷을 송신 및/또는 수신할 수 있으며, 즉 복수의 타임 프레임 상에서 대역외 타임 슬롯을 공유한다.

복수의 FEC 송신대역 원격지국 및 FEC 송신대역 중앙국간에 베어러 데이터 및 에러 정정 데이터의 송신은 시스템 데이터 오버헤드를 생성하고, 이것은 FEC 송신대역 원격지국이 개시되고, 종료될 때, 또는 FEC 송신대역 원격지국의 에러 정정 데이터 오버헤드 레이팅이 변경될 때 변한다. 대역내 타임 슬롯 및 대역외 타임 슬롯으로의 복수의 FEC 송신대역 원격지국의 할당은, 시스템 데이터 오버헤드가 바뀔 때 동적으로 수정되는 원격지국 할당 조합으로 기술될 수 있다.

실시예

도 1은 본 발명의 실시예에 따라 동작하도록 배열된 TDMA 무선 통신 시스템(100)을 도시한다. FEC 송신대역 중앙국(104)은 셀(102) 내에서 각각의 FEC 송신대역 원격지국(106)과 통신하는 것으로 도시된다. 셀(102)은 매크로-셀, 마이크로-셀, 무선 로컬 루프, 또는 다수의 통신 디바이스가 서로 통신할 수 있는 임의의 네트워크일 수 있다. FEC 송신대역 중앙국(104)은 기지국, 기지국 프로세서, 이동 교환국, 또는 다수의 원격지국과 통신할 수 있는 임의의 통신 디바이스일 수 있다. FEC 송신대역 원격지국(106)은 이동 핸드셋 및 무선 로컬 루프 터미널의 임의의 조합일 수 있다.

FEC 송신대역 중앙국(104) 및 각각의 FEC 송신대역 원격지국(106)은 시분할 다원 접속/주파수분할 듀플렉스(TDMA/FDD) 포맷으로 통신한다. 즉, FEC 송신대역 중앙국(104) 및 각각의 FEC 송신대역 원격지국(106)간에 각각의 통신은 시간적으로 격리되어 있고, FEC 송신대역 중앙국(104) 및 특정 FEC 송신대역 원격지국(106)간에 다운링크 통신은 FEC 송신대역 중앙국(104) 및 특정 FEC 송신대역 원격지국(106)간에 업링크 통신으로부터 주파수적으로 격리되어 있다. FEC 송신대역 중앙국(104)은 1960MHZ와 같은 단일 다운링크 주파수 상에서 FEC 송신대역 원격지국(106)으로 데이터를 송신하고, FEC 송신대역 원격지국(106)은 1880MHZ와 같은 단일 업링크 주파수 상에서 FEC 송신대역 중앙국으로 데이터를 송신한다. 본 발명이 TDMA/FDD로만 국한되지 않는다는 점에 유의해야 한다.

도 2에 도시된 바와 같이, 다운링크 주파수는 주기적으로 반복하는 다운링크 타임 프레임(108(1))으로 분할되고, 업링크 주파수는 주기적으로 반복하는 업링크 타임 프레임(108(2))으로 분할된다(이하에서는 집합적으로 타임 프레임 쌍(108(1)/(2))으로 칭함). 타임 프레임 쌍(108(1)/(2))은 다운링크 타임 슬롯(110(1)) 및 업링크 타임 슬롯(110(2))의 각각의 세트

로 더 분할된다(이하에서는 집합적으로 타임 슬롯 쌍(110(1)/(2))으로 칭함). 업링크 타임 프레임(108(2))은 다운링크 타임 프레임(108(1))과 함께 동기화된다. 다운링크 타임 슬롯(110(1))은 다운링크 대역내 타임 슬롯(109(1))으로서 또는 다운링크 대역외 타임 슬롯(111(1))으로서 사용된다. 업링크 타임 슬롯(110(2))은 업링크 대역내 타임 슬롯(109(2))으로서 또는 업링크 대역외 타임 슬롯(111(2))으로서 사용된다. 다운링크 대역내 타임 슬롯(109(1)) 및 업링크 대역내 타임 슬롯(109(2))(이하에서는 집합적으로 대역내 타임 슬롯 쌍(109(1)/(2))으로 칭함)과 다운링크 대역외 타임 슬롯(111(1)) 및 업링크 대역외 타임 슬롯(111(2))(이하에서는 집합적으로 대역외 타임 슬롯 쌍(111(1)/(2))으로 칭함)은, 타임 슬롯 쌍(110(1)/(2)) 각각이 임의의 주어진 타임 프레임 쌍(108(1)/(2)) 동안 대역내 타임 슬롯 쌍(109(1)/(2))으로서 사용될 수도 있고 대역외 타임 슬롯 쌍(111(1)/(2))으로서 사용될 수도 있다는 점에서 비전용적이다. 특정 다운링크 타임 프레임(108(1))을 특정 업링크 타임 프레임(108(2))과 그룹핑(grouping)하기 위해 사용될 때, 또는 특정 다운링크 타임 슬롯(110(1))을 특정 업링크 타임 슬롯(110(2))과 그룹핑(grouping)하기 위해 사용될 때 용어 "쌍"은, 타임 프레임 쌍(108(1)/(2)) 또는 타임 슬롯 쌍(110(1)/(2)) 내에서의 대칭(symmetry)을 내포하지는 않는다.

FEC 송신대역 원격지국(106)들은 FEC 송신대역 중앙국(104)으로부터 베어러 데이터 패킷을 각각 수신하게 될 다운링크 대역내 타임 슬롯(109(1))으로 각각 할당된다(이 경우에, 각각의 FEC 송신대역 원격지국(1-4)에 대한 타임 슬롯 D1, D2, D5 및 D7). FEC 송신대역 원격지국(106)은 FEC 송신대역 중앙국(104)으로 베어러 데이터 패킷을 각각 송신하게 될 업링크 대역내 타임 슬롯(109(2))으로 각각 할당된다(이 경우에, 각각의 FEC 송신대역 원격지국(1-4)에 대한 타임 슬롯 U4, U5, U8 및 U10). 이처럼, 여러 개인, 이 경우 3개인 지연 타임 슬롯이 대응하는 다운링크 타임 슬롯(110(1))과 업링크 타임 슬롯(110(2))간에 유도되어 FEC 송신대역 원격지국(106)들에 하드웨어를 추가 설치하지 않을 수 있다. 지연된 일부 타임 슬롯이 주어지더라도, 만약 원격지국(106)이 동일 타임 슬롯에서 베어러 데이터를 송신하고 에러 정정 데이터를 수신하거나, 또는 그 반대의 경우라면(예를 들면, 원격지국 1이 타임 슬롯 D1에서 베어러 데이터를 송신하고 타임 슬롯(U1)에서 에러 정정 데이터를 수신하는 것과 같은 것), 이 원격지국은 부가적인 하드웨어를 필요로 할 것이라는 점에 유의해야만 한다. 그러나, 통상적으로, 시스템은 이 하드웨어 추가 설치의 필요성이 발생하지 않도록 구성될 수 있다. 시스템의 특정 프로토콜에 따라, 비사용 타임 슬롯 쌍(110(1)/(2))은 다른 FEC 송신대역 원격지국(106)에 의해 사용될 수 있는 아이들(idle) 타임 슬롯일 수 있고, 또는 대안으로, FEC 송신대역 중앙국(104) 및 FEC 송신대역 원격지국(106)간에 제어 데이터 송신 또는 FEC 송신대역으로부터 방송 데이터 송신과 같은, 다양한 다른 기능을 지원할 수도 있다.

FEC 송신대역 원격지국(106)은 FEC 송신대역 중앙국으로부터 에러 정정 데이터 패킷을 수신하게 될 다운링크 대역외 타임 슬롯(111(1))으로 각각 할당된다(이 경우에, 각 FEC 송신대역 원격지국 1-3에 대해 타임 슬롯 D10 및 FEC 송신대역 원격지국 4에 대해 타임 슬롯(12)). 도 2에서 명백히 드러나듯이, 다운링크 대역외 타임 슬롯(111(1))을 다운링크 서브-대역외 타임 슬롯(111(1'))으로 분할함으로써, 하나 이상의 FEC 송신대역 원격지국(106)이 단일 다운링크 대역외 타임 슬롯(111(1)) 동안 에러 정정 데이터 패킷을 수신할 수 있다. 즉, 다운링크 대역외 타임 슬롯(111(1)) 동안 에러 정정 데이터 패킷을 수신하는 각 FEC 송신대역 원격지국(106)은, 모든 다운링크 타임 프레임(108(1)) 동안 에러 정정 데이터 패킷을 수신하는 것이라기 보다는, 타임 슬롯 D10에서의 경우처럼, 일부 다운링크 타임 프레임(108(1)) 상에서 다운링크 대역외 타임 슬롯(111(1))을 다른 FEC 송신대역 원격지국(106)과 공유하는 것이다.

FEC 송신대역 원격지국(106)들은 FEC 송신대역 중앙국(104)으로 에러 정정 데이터 패킷을 각각 송신하게 될 업링크 대역외 타임 슬롯(111(2))으로 각각 할당된다(이 경우에, 각 FEC 송신대역 원격지국 1-3에 대해 타임 슬롯(U1) 및 FEC 송신대역 원격지국 4에 대해 타임 슬롯(U3)). 다운링크 대역외 타임 슬롯(111(1))과 마찬가지로, 업링크 대역외 타임 슬롯(111(2))은 필요하다면 타임 슬롯(U1)에서의 경우처럼, 업링크 서브-대역외 타임 슬롯(111(2'))으로 분할될 수 있다.

베어러 데이터 패킷이 에러 정정 데이터를 가지고 인코딩되지 않으므로, 대역내 타임 슬롯 쌍(109(1)/(2))은 에러 정정 데이터 오버헤드를 지원할 필요가 없고, 각 베어러 데이터 패킷에 있는 베어러 데이터의 양은, FEC 오버헤드 및 대역외 비트 레이트가 변할지라도, 타이밍 윈도우마다 균일하게 유지된다.

대안으로, 단일 주파수가 베어러 데이터의 다운링크 및 업링크 송신을 위해 이용되고, FEC 송신대역 중앙국(104) 및 특정 FEC 송신대역 원격지국(106)간의 다운링크 통신은 FEC 송신대역 중앙국(104) 및 특정 FEC 송신대역 원격지국(106)간의 업링크 통신과 시간적으로 격리되어 있는 시분할 다원 접속/시분할 듀플렉스(TDMA/TDD) 포맷으로, 무선 통신 시스템(100)이 구성된다. 도 3에 도시된 바와 같이, 다운링크/업링크 주파수는 주기적으로 반복하는 타임 프레임(108(3))으로 분할되고, 이것은 타임 슬롯(110(3))으로 더 분할된다. 타임 슬롯(110(3))의 반은 데이터의 다운링크 송신에서 전용으로 쓰이고, 타임 슬롯(110(3))의 반은 데이터의 업링크 송신에서 전용으로 쓰인다. 업링크 타임 슬롯(110(3))의 양과 업링크 타임 슬롯(110(3))의 수가 같지 않을 수 있음에 유의해야만 한다.

각 FEC 송신대역 원격지국(106)은, FEC 송신대역 중앙국(104)으로부터 다운링크 베어러 데이터 패킷을 각각 수신할 수 있고 FEC 송신대역 중앙국(104)으로 업링크 베어러 데이터 패킷을 각각 송신할 수 있게 되는 대역내 타임 슬롯(110(3))으

로 할당된다(이 경우에, 각 FEC 송신대역 원격지국(1-4)에 대해 타임 슬롯((D1,U1),(D2,U2), (D3,U3) 및 (D4,U4)). 각 FEC 송신대역 원격지국(106)은, FEC 송신대역 중앙국(104)으로부터 다운링크 에러 정정 데이터 패킷을 각각 수신할 수 있고 FEC 송신대역 중앙국(104)으로 업링크 에러 정정 데이터 패킷을 각각 송신할 수 있게 되는 대역외 타임 슬롯(110(3))에 할당된다(이 경우에, 각 FEC 송신대역 원격지국 1-3에 대해 타임 슬롯 D5, U5 및 FEC 송신대역 원격지국 4에 대해 타임 슬롯 D6, U6).

비록 도 1이 단일 주파수 쌍(TDMA/FDD) 또는 단일 주파수(TDMA/TDD) 상에서 FEC 송신대역 중앙국(104)과의 통신에 있어 단지 4개의 FEC 송신대역 원격지국(106)을 도시할지라도, 실제로 FEC 송신대역 중앙국(104)은 주파수 또는 주파수 쌍의 넓은 범위 상에서 많은 다른 FEC 송신대역 원격지국(106)과 동시에 통신한다.

두 TDMA 타입에 대해, 특정 FEC 송신대역 원격지국(106)이 에러 정정 데이터 패킷을 송신 또는 수신하게 되는 대역외 타임 슬롯(111)의 서브-대역외 타임 슬롯(111')의 비율은 에러 정정 데이터 패킷을 송신 또는 수신하기 위해 이 FEC 송신대역 원격지국(106)의 각각에 요구된 오버헤드의 양(에러 정정 데이터 대 베어러 데이터의 비로 표현됨)에 기초한다.

예를 들어, 도 3을 참조하면, 만약 FEC 송신대역 원격지국 1-3의 각각이 FEC 송신대역 중앙국(104)으로부터 하나의 베어러 데이터 패킷(33 1/3% 오버헤드 레이팅)에 대응하는 에러 정정 데이터를 수신하기 위하여 33 1/3% 오버헤드를 요구한다면, FEC 송신대역 원격지국 1-3의 각각은 서브-대역외 타임 슬롯(111(1')) 동안, 다운링크 대역외 타임 슬롯(111(1)) 동안 수신된 전체 에러 정정 데이터의 33 1/3%를 수신한다. 즉, FEC 송신대역 원격지국 1-3의 각각은 매 세 번째 대역외 타임 슬롯 D5에서 100% 오버헤드를 나타내는 에러 정정 데이터를 수신한다. 반면에, 만약 FEC 송신대역 원격지국 1-3이 25%, 50% 및 25% 오버헤드 레이팅을 각각 가진다면, FEC 송신대역 원격지국 1-3의 각각은 서브-대역외 타임 슬롯(111(1')) 동안, 다운링크 대역외 타임 슬롯(111(1)) 동안 수신된 전체 에러 정정 데이터의 25%, 50% 및 25%를 각각 수신한다. 즉, FEC 송신대역 원격지국(1 및 3)의 각각은 매 네 번째 대역외 타임 슬롯 D5에서 100% 오버헤드를 나타내는 에러 정정 데이터를 수신하고, FEC 송신대역 원격지국 2는 매 두 번째 대역외 타임 슬롯 D5에서 100% 오버헤드를 나타내는 베어러 데이터를 수신한다.

대역외 타임 슬롯(111)에 의해 지원되는 최대 오버헤드는, 대역외 타임 슬롯(111)이 서브-대역외 타임 슬롯(111')으로 더 분할되었는지에 관계없이, 100%를 초과할 수 없음에 유의해야만 한다. 즉, 대역외 타임 슬롯(111)을 구비한 FEC 송신대역 원격지국에 의한 베어러 데이터 패킷의 송신 및 수신과 연관된 에러 정정 데이터의 전체 오버헤드는 대역외 타임 슬롯(111) 마다 100%를 초과할 수 없다. 예를 들어, 도 3에 대해, FEC 송신대역 원격지국 4에 의해 송신 또는 수신된 에러 정정 데이터 오버헤드의 양은 100%를 초과할 수 없고, FEC 송신대역 원격지국 1-3에 의해 송신 또는 수신된 에러 정정 데이터 오버헤드의 전체 양은 100%를 초과할 수 없다. 예를 들면, FEC 송신대역 원격지국 1-3의 각 오버헤드 레이팅은 33 1/3%, 33 1/3% 및 33 1/3%일 수 있고, 이 합이 100%가 된다; 또는 25%, 50% 및 25%이며, 또한 합이 100%가 된다. 100%를 초과하는 특정 FEC 송신대역 원격지국(106)의 오버헤드 레이팅이 있을 수 있으며, 이 경우에는, 그런 에러 정정 데이터를 송신하기 위해 하나보다 많은 대역외 타임 슬롯(111)을 이용할 필요가 있을 수 있다는 점에 유의해야만 한다.

비록 대역외 타임 슬롯(111) 동안 송신 또는 수신된 에러 정정 데이터를 최대화하는 것이 때때로 효율적일지라도, 단지 특정 대역외 타임 슬롯(111)을 사용하는 FEC 송신대역 원격지국의 오버헤드 레이팅 또는 특정 대역외 타임 슬롯(111)을 공유하는 임의의 FEC 송신대역 원격지국의 조합된 오버헤드 레이팅이 100%이어야 한다는 필요 조건은 없다. 이 후에 보다 상세히 기술되는 바와 같이, 특정 대역외 타임 슬롯(111)의 조합된 오버헤드 레이팅이 FEC 송신대역 원격지국의 주어진 특정 오버헤드 레이팅과 100% 같을 수는 없다는 몇 예가 있다.

임의의 타임 슬롯(110)의 특성이 임의의 주어진 시간에서 무선 통신 시스템(100)의 특정 필요에 의존하며, 따라서 시간중속적이라는 점에서, 대역내 타임 슬롯(109) 및 대역외 타임 슬롯(111)은 전용적이지 않다는 점에 유의해야 한다.

도 4는 서로(TDMA/FDD 또는 TDMA/TDD)간의 통신에 있어서 무선 통신 시스템의 FEC 송신대역 중앙국(104) 및 하나의 FEC 송신대역 원격지국(106)의 블럭도를 도시한다. FEC 송신대역 중앙국(104) 및 FEC 송신대역 원격지국(106)은, FEC 송신대역 중앙국(104) 및 FEC 송신대역 원격지국(106)간의 바람직하고 효율적인 통신을 보장하기 위해 가역 대역외 FEC 스킴을 이용한다.

FEC 송신대역 원격지국(106)은, 도 2 및 3에 각각 도시된 바와 같이 TDMA/FDD 또는 TDMA/TDD 스킴에 따라 FEC 송신대역 중앙국(104)으로 업링크 베어러 데이터 패킷 및 업링크 에러 정정 패킷을 송신한다. FEC 송신대역 원격지국(106)은 업링크 베어러 데이터 패킷 및 업링크 에러 정정 데이터 패킷 송신의 타이밍을 조정(orchestrating)하기 위해서 프로세서(112)를 구비한다.

업링크 에어 정정가능 베어러 데이터 패킷은 전기적으로 FEC 송신대역 원격지국(106)에 결합된 입/출력 디바이스(114)에서 발생하는 업링크 트래픽 데이터를 포함한다. 입/출력 디바이스(114)는, 통상적으로 음성 인코더/디코더, 또는 예를 들면 개인 컴퓨터와 같은 데이터 유닛이다. 프로세서(112)는 전기적으로 입/출력 디바이스(114)에 결합되고, 업링크 트래픽 데이터가 입/출력 디바이스(114)로부터 송신되는 동안 입/출력 디바이스(114)와 응답 확인(handshaking) 동작을 수행한다. 입/출력 디바이스(114)는 에어 검출 인코더(116)에 전기적으로 결합되고, 이곳으로 업링크 베어러 데이터 패킷을 송신한다.

프로세서(112)는 에어 검출 인코더(116)에 전기적으로 또한 결합되고, 이곳으로 FEC 송신대역을 통보하는 상태 데이터와 같이 업링크 제어 데이터를 송신한다. 에어 검출 디코더(116)는 업링크 제어 데이터로 업링크 베어러 데이터 패킷을 부가한다. 에어 검출 디코더(116)는 또한 순환 중복 검사(CRC: cyclical redundancy check) 알고리즘에 따라 에어 검출 데이터를 생성하고 업링크 베어러 데이터 패킷에 에어 검출 데이터를 첨부한다. 그러나, 에어 검출 인코더(116)는 본 발명에 의해 교시된 원리에서 벗어나지 않고 에어 검출 알고리즘의 다른 타입을 구비할 수 있다.

에어 검출 디코더(116)는 전기적으로 에어 정정 인코더(118)에 결합된다. 에어 검출 인코더(118)는 에어 정정 알고리즘에 따라 에어 정정 데이터를 생성한다. 에어 정정 인코더(118)는, 업링크 베어러 데이터 패킷으로부터 독립하여 에어 정정 데이터를 저장하는 FEC 데이터 레지스터(134)에 전기적으로 결합된다.

에어 정정 인코더(118)는, 각 적당한 타임 슬롯에 업링크 베어러 데이터 패킷을 반송 주파수로 변조하는 변조기(120)에 전기적으로 결합된다. FEC 데이터 레지스터(134)는, 각 적당한 타임 슬롯에 업링크 에어 정정 데이터 패킷을 반송 주파수로 변조하는 변조기(120)에 전기적으로 결합된다. 변조기(120)는, 업링크 베어러 데이터 패킷 및 에어 정정 패킷을 증폭하고 필터링하는 송신기(122)에 전기적으로 결합된다. 송신기는, FEC 송신대역 중앙국(104)으로 공중파에 의해 업링크 베어러 데이터 패킷 및 업링크 에어 정정 데이터 패킷을 송신하는 안테나(124)에 전기적으로 결합된다.

FEC 송신대역 원격지국(106)은 또한, 도 2 및 3에 각각 도시된 TDMA/FDD 또는 TDMA/TDD 스킴에 따라 FEC 송신대역 중앙국(104)으로부터 다운링크 베어러 데이터 패킷 및 다운링크 에어 정정 데이터 패킷을 수신한다. 업링크 베어러 데이터 패킷 및 업링크 에어 정정 데이터 패킷 송신에서와 같이, FEC 송신대역 원격지국 프로세서(112)는 다운링크 베어러 데이터 패킷 및 다운링크 에어 정정 데이터 패킷 수신 타이밍을 조정(orchestrating)한다. 다운링크 베어러 데이터 패킷은, FEC 송신대역 중앙국(104)에 전기적으로 결합된 입/출력 디바이스(114')에서 생성된 다운링크 트래픽 데이터를 포함한다. 무선 통신 시스템(100)의 FEC 송신대역 중앙국(104) 측의 입/출력 디바이스(114')는, 통상적으로 공중 회선 교환 전화망(PSTN) 또는 인터넷과 같은 통신 네트워크에 대한 인터페이스이다.

안테나(124)는, FEC 송신대역 중앙국(104)으로부터 공중파에 의해 다운링크 베어러 데이터 패킷 및 다운링크 에어 정정 데이터 패킷을 수신한다. 안테나(124)는 다운링크 베어러 데이터 패킷 및 다운링크 에어 정정 데이터 패킷을 필터링하는 수신기(126)에 전기적으로 결합된다. 수신기(126)는 반송 주파수로부터 다운링크 베어러 데이터 패킷 및 다운링크 에어 정정 데이터 패킷을 추출하는 복조기(128)에 전기적으로 결합된다.

복조기(128)는, 다운링크 베어러 데이터 패킷 및 다운링크 에어 정정 데이터 패킷을 프로세싱하고 에어 정정 알고리즘에 따라 다운링크 베어러 데이터 패킷을 정정하는 에어 정정 디코더(130)에 전기적으로 결합된다.

FEC 송신대역 원격지국(106)은 복조기(128) 및 에어 정정 디코더(130) 사이에 전기적으로 결합된 베어러/FEC 데이터 레지스터(136)를 포함한다. 베어러/FEC 데이터 레지스터(136)는, 에어 정정 디코더(130)를 통한 프로세싱에 앞서 다운링크 베어러 데이터 패킷 및 다운링크 에어 정정 패킷을 저장하고 축적한다.

도 5에 도시된 바와 같이, FEC 송신대역 원격지국 프로세서(112)는, FEC 송신대역 원격지국(106)에서 프로세싱 기능의 모든 것을 수행하는 CPU(138)를 포함한다. 프로세서(112)는, FEC 송신대역 원격지국(106)이 업링크 대역내 타임 슬롯(109) 동안 업링크 베어러 데이터 패킷을 송신하도록 그리고 업링크 대역외 타임 슬롯(111) 동안 대응 업링크 에어 정정 데이터 패킷을 송신하도록 허용하고, 다운링크 대역내 타임 슬롯(109) 동안 다운링크 베어러 데이터 패킷을 수신하도록 그리고 다운링크 대역외 타임 슬롯(111) 동안 대응 다운링크 에어 정정 데이터 패킷을 수신하도록 허용하는 인스트럭션을 더 포함한다. 이러한 인스트럭션은, 예를 들어 CPU(138)에 탑재되어 있거나 그로부터 분리되어 있을 수 있는 ROM 칩과 같은 저장 디바이스에 내장된 컴퓨터 소프트웨어 프로그램의 형태를 가진다.

FEC 송신대역 원격지국 프로세서(112)는 무선 통신 시스템(100)이 구비한 FEC 스킴과 관련된 상태 데이터의 저장을 위해 다양한 기억 장소(memory location)를 더 포함한다. 설명을 위해, 기억장소는 레지스터와 같이 도 5에 도시된다. 그러나, 데이터의 저장 및 액세스를 허용하는 임의의 기억 저장 수단을 채택할 수 있다는 것이 이해되어야 한다.

프로세서(112)는 다운링크 베어러 타이밍 레지스터(140), 업링크 베어러 타이밍 레지스터(142), 다운링크 FEC 타이밍 레지스터(144), 및 업링크 FEC 타이밍 레지스터(146)를 포함한다. 다운링크 베어러 타이밍 레지스터(140)는, FEC 송신대역 원격지국(106)이 FEC 송신대역 중앙국(104)으로부터 다운링크 베어러 데이터 패킷을 수신하게 될 특정 대역내 타임 슬롯(109) 및 특정 타임 프레임(108)을 지시하는 동기화 데이터를 저장한다. 업링크 베어러 타이밍 레지스터(142)는, FEC 송신대역 원격지국(106)이 FEC 송신대역 중앙국(104)으로 업링크 베어러 데이터 패킷을 송신하게 될 특정 대역내 타임 슬롯(109) 및 특정 타임 프레임(108)을 지시하는 동기화 데이터를 저장한다. 통상적으로, FEC 송신대역 원격지국(106)은 매 타임 프레임(106) 동안 FEC 송신대역 중앙국(104)으로 베어러 데이터 패킷을 각각 송신하고 FEC 송신대역 중앙국(104)으로부터 베어러 데이터 패킷을 각각 수신한다.

다운링크 FEC 타이밍 레지스터(144)는, FEC 송신대역 원격지국(106)이 FEC 송신대역 중앙국(104)으로부터 다운링크 에러 정정 데이터 패킷을 수신하게 될 지정된 대역외 타임 슬롯(111) 및 지정된 타임 프레임(108)을 지시하는 동기화 데이터를 저장한다. 업링크 FEC 타이밍 레지스터(146)는, FEC 송신대역 원격지국(106)이 FEC 송신대역 중앙국(104)으로 업링크 에러 정정 데이터 패킷을 송신하게 될 지정된 대역외 타임 슬롯(111) 및 지정된 타임 프레임(108)을 지시하는 동기화 데이터를 저장한다. 상술한 타이밍 레지스터의 각각에 속하는 동기화 데이터는 두 가지 타입인 현재 및 미래로 특징지어진다. 현재 동기화 데이터는 현재 타임 프레임 쌍(108(1)/(2))에 관련하고, 미래 동기화 데이터는 바로 다음의 타임 프레임 쌍(108(1)/(2))에 관련한다.

FEC 송신대역 중앙국(104)의 컴포넌트리(componentry)는 FEC 송신대역 원격지국(106)의 컴포넌트리와 유사하다. 즉, 도 4에 도시된 바와 같이, FEC 송신대역 원격지국(106)과 같은 FEC 송신대역 중앙국(104)은 프로세서(112'), 에러 검출 인코더(116'), 에러 정정 인코더(118'), 변조기(120'), 송신기(122') 및 안테나(124')를 포함하며, 모두 다수의 FEC 송신대역 원격지국(106)으로 다운링크 베어러 데이터 패킷의 송신을 용이하게 하기 위하여 서로 함께, 및 입/출력 디바이스(114')와 함께 구성되고 배열된다. 마찬가지로, FEC 송신대역 중앙국(104)은 수신기(126'), 복조기(128'), 에러 정정 디코더(130'), 및 에러 검출 디코더(132')를 포함하고, 모두 다수의 FEC 송신대역 원격지국(106)으로부터 업링크 베어러 데이터 패킷의 수신을 용이하게 하기 위하여 서로 함께, 및 프로세서(112'), 안테나(124') 및 입/출력 디바이스(114')와 함께 구성되고 배열된다.

FEC 송신대역 중앙국(104)은 FEC 데이터 레지스터(134')의 세트 및 베어러/FEC 데이터 레지스터(136')의 세트를 더 포함하고, 이것들은 FEC 송신대역 원격지국(106)이 구비한 FEC 데이터 레지스터(134) 및 베어러/FEC 데이터 레지스터(136)와 각각 유사하며, 거의 동일한 방식으로 기능한다. FEC 데이터 레지스터(134') 및 베어러 데이터 레지스터(136)의 각각의 세트에서 레지스터의 수는 타임 프레임 쌍(108(1)/(2))(TDMA/FDD)이 지원하거나 또는 타임 프레임(108(3))(TDMA/TDD)이 지원하는 FEC 송신대역 원격지국(106)의 수와 동일하다. FEC 데이터 레지스터(134')의 세트는, FEC 송신대역 원격지국(106)에 대해 상술한 것과 거의 동일한 방식으로 프로세서(112'), 에러 정정 인코더(118') 및 변조기(120')와 함께 배열된다. 마찬가지로, 베어러/FEC 데이터 레지스터(136')의 세트는, FEC 송신대역 원격지국(106)에 대해 상술한 것과 거의 동일한 방식으로 프로세서(112'), 에러 정정 인코더(118') 및 복조기(128')와 함께 배열된다.

도 6에 도시된 바와 같이, FEC 송신대역 중앙국 프로세서(112')는, FEC 송신대역 중앙국(104)에서 프로세싱 기능의 모든 것을 수행하는 CPU(138')를 포함한다. 프로세서(112')는, FEC 송신대역 원격지국(106)이 다운링크 대역내 타임 슬롯(109) 동안 다운링크 베어러 데이터 패킷을 및 다운링크 대역외 타임 슬롯(111) 동안 대응 다운링크 에러 정정 데이터 패킷을 송신하도록 허용하고, 업링크 대역내 타임 슬롯(109) 동안 업링크 베어러 데이터 패킷을 및 업링크 대역외 타임 슬롯(111) 동안 대응 업링크 에러 정정 데이터 패킷을 수신하도록 허용하는 인스트럭션을 더 포함한다. 이러한 인스트럭션은, 앞으로 상술되는 바와 같이, FEC 송신대역 중앙국(104)이 시스템 데이터 오버헤드의 변경에 응답하는 원격지국 할당 조합을 동적으로 조정하도록 또한 허용한다. 이러한 인스트럭션은, 예를 들어 CPU(138')에 탑재되어 있거나 그로부터 분리되어 있을 수 있는 ROM 칩에 내장된 컴퓨터 소프트웨어 프로그램의 형태를 가진다.

FEC 송신대역 중앙국 프로세서(112')는 무선 통신 시스템(100)이 구비한 FEC 스킴과 관련된 상태 데이터의 저장을 위해 다양한 기억 장소를 더 포함한다. 도 6에서는, 설명을 위해, 기억장소가 레지스터로서 도시된다. 그러나, 데이터의 저장 및 액세스를 허용하는 임의의 기억 저장 수단이 구비될 수 있다는 것이 이해되어야 한다.

프로세서(112')는 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144'), 및 업링크 FEC 타이밍 레지스터(146')의 세트를 포함하고, 이것들은 FEC 송신대역 원격지국 프로세서(112)가 구비한 다운링크 베어러 타이밍 레지스터(140), 업링크 베어러 타이밍 레지스터(142), 다운링크 타이밍 레지스터(144) 및 업링크 FEC 타이밍 레지스터(146)와 각각 유사하며, 거의 동일한 방식으로 기능한다. 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144') 및 업링크 FEC 타이밍 레지스터(146')의 각각의 세트에서 레지스터의 수는, 타임 프레임 쌍(108(1)/(2))(TDMA/FDD)이 지원하는지 또는 타임 프레임(108(3))(TDMA/TDD)이 지원하는지 FEC 송신대역 원격지국(106)의 수와 동일하다.

FEC 송신대역 중앙국(104)은, 각 타임 슬롯(110)의 속성(즉, 사용되지 않는지, 또는 대역내 타임 슬롯(109)으로 사용되거나 대역외 타임 슬롯(111)으로 사용되는지), 및 각 타임 슬롯(110)을 사용하는 FEC 송신대역 원격지국(106) 또는 특정 FEC 송신대역 원격지국(106)을 제어한다. 이 기능을 용이하게 하기 위하여, 프로세서(112')는 다운링크 타임 슬롯 레지스터(148')의 세트 및 업링크 타임 슬롯 레지스터(150')의 세트를 포함한다. 다운링크 타임 슬롯 레지스터(148')의 세트의 수는 FEC 송신대역 원격지국(106)에서 이용가능한 다운링크 타임 슬롯(110)의 수와 동일하고, 업링크 타임 슬롯 레지스터(150')의 세트에서 레지스터의 수는 FEC 원격지국(106)에서 이용가능한 업링크 타임 슬롯(110)의 수와 동일하다. 다운링크 타임 슬롯 레지스터(148')의 세트 및 업링크 타임 슬롯 레지스터(150')의 세트에서 각 레지스터는, 현재 타임 슬롯 타임(비사용, 대역내, 대역외), 각 타임 슬롯(110)을 사용하는 FEC 송신대역 원격지국(106)의 식별(identification)(만약 특정 대역외 타임 슬롯(111)이 서브-대역외 타임 슬롯(111')을 포함한다면, 둘 이상의 FEC 원격지국(106)이 식별될 수 있음), 및 타임 슬롯(110)이 대역외 타임 슬롯(111)인 경우에 대역외 타임 슬롯(111)에 의해 현재 지원되고 있는 에러 정정 데이터 오버헤드를 지시하는 데이터를 저장한다.

본 발명의 원리를 기술함에 있어서 단일성을 위해, 다운링크 및 업링크 주파수(TDMA/FDD)의 단일 쌍 또는 단일 다운링크/업링크 주파수(TDMA/TDD) 상에서 다수의 FEC 송신대역 원격지국(106)과 통신할 필요가 있는 FEC 송신대역 중앙국(104)에서의 컴포넌트만이 도 4 및 6에 도시됨에 유의해야만 한다. 그러나, 실제로, FEC 송신대역 중앙국(104)은, 소정 범위의 다운링크 및 업링크 주파수(TDMA/FDD)의 쌍들 또는 다운링크/업링크 주파수들(TDMA/TDD) 상에서 다수의 FEC 송신대역 원격지국(106)과 통신하고, 멀티플렉서(multiplexer) 및 디멀티플렉서(demultiplexer)와 같이 FEC 송신대역 원격지국(106) 내에 구비되지 않은 다른 컴포넌트를 포함한다. 게다가, FEC 데이터 레지스터(134'), 베어러/FEC 데이터 레지스터(136'), 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144'), 업링크 FEC 타이밍 레지스터(146'), 다운링크 타임 슬롯 레지스터(148'), 및 업링크 타임 슬롯 레지스터(150')의 각각의 세트의 수는 무선 통신 시스템(100)에 의해 이용되는 다운링크 및 업링크 주파수 쌍(TDMA/FDD)의 수 또는 다운링크/업링크 주파수(TDMA/TDD)의 수와 동일하다.

도 2 및 4를 참조하면, 다운링크 타임 프레임(108(1)) 및 업링크 타임 프레임(108(2)) 동안 FEC 송신대역 중앙국(104)과 특정 FEC 송신대역 원격지국(106) 사이의 베어러 데이터 패킷과 에러 정정 데이터 패킷 송신에 대하여, TDMA/FDD 포맷으로 구성된 무선 통신 시스템(100)의 동작이 설명된다.

FEC 송신대역 중앙국(104)은 다운링크 타임 프레임(108(1))의 지정된 대역내 타임 슬롯(109(1)) 동안 FEC 송신대역 원격지국(106)으로 베어러 데이터 패킷을 송신한다. FEC 송신대역 원격지국(106)은 이러한 베어러 데이터 패킷을 수신 및 저장한다. FEC 송신대역 중앙국(104)은 베어러 데이터 패킷에 대응하는 에러 정정 데이터가 있다면 이를 저장한다. 서브-대역외 타임 슬롯(111(1')) 동안 FEC 송신대역 중앙국(104)이 FEC 송신대역 원격지국(106)으로 에러 정정 데이터 패킷을 송신하지 않으면, 대응 베어러 데이터 패킷이 송신되는 것과 동일한 다운링크 타임 프레임(108(1))의 지정된 다운링크 대역외 타임 슬롯(111(1)) 동안, FEC 송신대역 중앙국(104)은 FEC 송신대역 원격지국(106)에 에러 정정 데이터를 에러 정정 데이터 패킷으로서 송신한다. FEC 송신대역 원격지국(106)은 에러 정정 데이터 패킷을 수신하여 베어러 데이터 패킷을 정정한다.

예를 들어, FEC 송신대역 원격지국(106)이 도 2에 도시된 바와 같이 FEC 송신대역 원격지국 4이면, FEC 송신대역 중앙국(104)은 다운링크 타임 프레임(108(1)) 동안 FEC 송신대역 원격지국 4에 하나의 베어러 데이터 패킷을 송신하는 한편, 베어러 데이터 패킷에 대응하는 에러 정정 데이터를 저장한다. FEC 송신대역 원격지국 4은 다운링크 타임 프레임(108(1))의 타임 슬롯 D7 동안 베어러 패킷 데이터를 수신하여 저장한다. FEC 송신대역 중앙국(104)은 베어러 데이터 패킷이 송신되는 것과 동일한 다운링크 타임 프레임(108(1)) 동안 FEC 송신대역 원격지국 4에 에러 정정 데이터 패킷을 송신한다. FEC 송신대역 원격지국 4은 타임 슬롯 D12 동안 에러 정정 데이터 패킷을 수신하고, 베어러 데이터 패킷을 정정한다.

그러나, 다운링크 서브-대역외 타임 슬롯(111(1')) 동안 FEC 송신대역 중앙국(104)이 에러 정정 데이터 패킷을 송신하는 경우, FEC 송신대역 중앙국(104)은 다수의 다운링크 타임 프레임(108(1)) 동안 송신되는 다수의 베어러 데이터 패킷에 각

각 대응하는 에러 정정 데이터 패킷을 저장하여 축적한다. FEC 송신대역 원격지국(106)은 대응 에러 정정 데이터 패킷을 수신할 때까지 다수의 베어러 데이터 패킷을 수신, 저장 및 축적한다. FEC 송신대역 중앙국(104)은 지정된 타임 프레임(108(1))의 지정된 다운링크 대역외 타임 슬롯(111(1)) 동안 FEC 송신대역 원격지국(106)에 에러 정정 데이터 패킷으로서 상기 축적된 에러 정정 데이터를 송신한다. FEC 송신대역 원격지국은 에러 정정 데이터 패킷을 수신하고, 상기 다수의 축적된 베어러 데이터 패킷을 정정한다.

예를 들어, FEC 송신대역 원격지국(106)이 도 2에 도시된 바와 같이 FEC 송신대역 원격지국 2이고, FEC 송신대역 원격지국 1-3 각각이 33 1/3% 오버헤드 레이팅을 가지면, FEC 송신대역 중앙국(104)은 3개의 다운링크 타임 프레임 동안 3개의 베어러 데이터 패킷을 FEC 송신대역 원격지국 2에 각각 송신하는 한편, 3개의 베어러 데이터 패킷에 대응하는 에러 정정 데이터를 축적한다. FEC 송신대역 원격지국 2는 3개의 다운링크 타임 프레임(108(1))의 타임 슬롯 D2 동안 3개의 베어러 데이터 패킷을 수신하여 축적한다. FEC 송신대역 중앙국(104)은 3번째 베어러 데이터 패킷이 송신되는 것과 동일한 다운링크 프레임(108(1)) 동안 FEC 송신대역 원격지국 2에 에러 정정 데이터 패킷을 송신한다. FEC 송신대역 원격지국 2는 타임 슬롯 D10 동안 에러 정정 데이터 패킷을 수신하고, 3개의 축적된 데이터 패킷을 정정한다.

상술된 일반적인 프로시저에 따라, FEC 송신대역 중앙국(104)과 특정 FEC 송신대역 원격지국(106) 사이의 통신 프로세스는 블록 코딩이라는 가정 하에 설명되지만, 본 발명에 의해 교시되는 원리를 벗어나지 않는 다른 타입의 코딩이 채택될 수 있다. FEC 송신대역 중앙국 프로세서(112')는 먼저, 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144') 및 업링크 FEC 타이밍 레지스터(146')의 각 세트에서 FEC 송신 원격지국(106)에 관련된 식별 데이터를 포함하는 레지스터를 미래 동기화 데이터(즉, 다음 타임 프레임 쌍(108(1)/(2))에 관한 동기화 데이터)로 갱신한다.

그리고, FEC 송신대역 중앙국 프로세서(112')는 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144') 및 업링크 FEC 타이밍 레지스터(146')의 각 세트에서 FEC 송신대역 원격지국(106)에 관련된 레지스터로부터 현재 동기화 데이터(즉, 현재 다운링크 타임 프레임(108(1)) 및 업링크 타임 프레임(108(2))에 관한 동기화 데이터)를 취득한다. 유사하게, FEC 송신대역 원격지국 프로세서(112)는 다운링크 베어러 타이밍 레지스터(140), 업링크 베어러 타이밍 레지스터(142), 다운링크 FEC 타이밍 레지스터(144) 및 업링크 FEC 타이밍 레지스터(146)로부터 현재 동기화 데이터를 취득한다.

현재 동기화 데이터에 따라서, FEC 송신대역 중앙국 프로세서(112')는 FEC 송신대역 중앙국(104)에, 현재 다운링크 타임 프레임(108(1))의 지정된 대역내 타임 슬롯(109(1)) 동안 다운링크 베어러 데이터 패킷을 송신할 것을 지시한다. 프로세서(112')는 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144') 및 업링크 FEC 타이밍 레지스터(146')의 각 세트 내의 관련 레지스터를 액세스하고, 그로부터 미래 동기화 데이터를 취득한다.

자동 재시도 요청(이하, 'ARQ'라 함 : Automatic Retry Request) 신호가 FEC 송신대역 원격지국(106)으로부터 수신되지 않으면, 이하 상세히 설명되는 바와 같이, FEC 송신대역 중앙국 프로세서(112')는 다운링크 베어러 데이터 패킷으로서 에러 검출 인코더(116')에 트래픽 데이터의 전달을 지시하는 제어 신호를 입/출력 디바이스(114')에 보낸다.

프로세서(112')는 미래 동기화 데이터를 나타내는 다운링크 제어 데이터를 에러 검출 인코더(116')에 전달한다. 에러 검출 인코더(116')는 다운링크 베어러 데이터 패킷에 다운링크 제어 데이터를 첨부한다. 에러 검출 인코더(116')는 또한 다운링크 베어러 데이터 패킷에 기초하여 에러 검출 알고리즘에 따라 에러 검출 데이터를 생성하고, 여기에 다운링크 베어러 데이터 패킷을 첨부한다. 그리고, 에러 검출 인코더(116')는 에러 정정 인코더(118')에 다운링크 베어러 데이터 패킷을 전달한다. 에러 정정 인코더(118')는 다운링크 베어러 데이터 패킷에 기초하여 에러 정정 알고리즘에 따라 에러 정정 데이터를 생성한다. 에러 정정 인코더(118')는 에러 정정 데이터를 FEC 데이터 레지스터(134') 세트의 관련 레지스터에 전달하며, 에러 정정 데이터는 지정된 다운링크 타임 프레임(108(1))의 지정된 다운링크 대역외 타임 슬롯(111(1)) 동안 다운링크 에러 정정 데이터로서 송신을 위해 이곳에 저장 및 축적된다. 에러 정정 데이터 패킷이 다운링크 서브-대역외 타임 슬롯(111(1'))에서 송신되는 경우, 지정된 다운링크 타임 프레임(108(1))은 현재 다운링크 타임 프레임(108(1))이 아닐 수 있다는 것에 주목하자.

에러 정정 인코더(118')는 다운링크 베어러 데이터 패킷을 변조기(120')에 전달하고, 거기에서 다운링크 베어러 데이터 패킷이 다운링크 반송 주파수로 변환된다. 그리고, 다운링크 베어러 데이터 패킷은 송신기(122')에 전달되고, 거기에서 다운링크 베어러 데이터 패킷이 증폭 및 필터링된다. 그리고, 송신기(122')는 다운링크 베어러 데이터 패킷을 안테나(124')에 전달하고, 이에 의해 다운링크 베어러 데이터가 공중파로 FEC 송신대역 원격지국(106)의 안테나에 송신된다.

그러나, ARQ 신호가 수신되었으면, FEC 송신대역 중앙국 프로세서(112')는 결합있는 베어러 데이터 패킷이 포함되어 있는 동일한 트래픽 데이터를 입출력 디바이스(114')(또는 내부 스토리지)가 에러 정정 인코더(116')에 재전달하도록 한다. 그리고, 다운링크 베어러 데이터 패킷은 ARQ 신호가 수신되지 않았던 경우와 동일한 방식으로 FEC 송신대역 중앙국(104)을 통해 처리된다.

선입선출(이하, 'FIFO'라 함) 프로토콜을 유지하기 위해서는, 이전 다운링크 타임 프레임(108(1)) 동안이지만 결합있는 데이터 패킷의 송신 후에 FEC 송신대역 중앙국(104)에 의해 송신되었던 임의의 다운링크 베어러 데이터 패킷이, 결합있는 베어러 패킷에 대응하는 베어러 데이터 패킷의 송신에 후속하여 미래 다운링크 타임 프레임(108(1)) 동안 재송신된다. 현재 다운링크 타임 프레임(108(1)) 동안 또는 미래 다운링크 타임 프레임(108(1)) 동안 송신되는 에러 정정 데이터 패킷은 결합있는 베어러 데이터 패킷과 관련되는 것과 동일한 에러 정정 데이터를 그 초반부에 포함한다. 이하 더 상세히 설명되는 바와 같이, 결합있는 베어러 데이터 패킷의 수신 이전에 수신되는 베어러 데이터 패킷 및 이들 이전의 베어러 데이터 패킷에 속하는 에러 정정 데이터 패킷 부분은 이미 처리되었고, 따라서 재송신될 필요가 없다.

현재 동기화 데이터에 따라, FEC 송신대역 원격지국 프로세서(112)는 FEC 송신대역 원격지국(106)이 현재 다운링크 타임 프레임(108(1))의 지정된 대역내 타임 슬롯(109(1)) 동안 다운링크 베어러 데이터 패킷을 수신하도록 한다. FEC 송신대역 원격지국(106)의 안테나(124)는 다운링크 베어러 데이터 패킷을 수신한다. 다운링크 베어러 데이터 패킷은 수신기(126)에 전달되는데, 여기에서 다운링크 베어러 데이터 패킷이 필터링되어 복조기(128)로 전달된다. 복조기(128)는 반송 주파수로부터 다운링크 베어러 데이터 패킷을 복조하고, 다운링크 베어러 데이터 패킷을 베어러/FEC 데이터 레지스터(136)에 전달하는데, FEC 송신대역 원격지국(106)이 다운링크 에러 정정 데이터 패킷을 수신할 때까지 다운링크 베어러 데이터 패킷은 이곳에 저장된다.

현재 동기화 데이터에 따라, FEC 송신대역 중앙국 프로세서(112')는 FEC 송신대역 중앙국(104)이 지정된 다운링크 타임 프레임(108(1))의 지정된 다운링크 대역외 타임 슬롯(111(1)) 동안 다운링크 에러 정정 데이터 패킷을 송신하도록 한다.

현재 다운링크 타임 프레임(108(1)) 동안 FEC 송신대역 중앙국 프로세서(112')에 다운링크 에러 정정 데이터 패킷이 송신되지 않아야 할 것이라는 것을 현재 동기화 데이터가 나타내면, FEC 송신대역 중앙국 프로세서(112')는 FEC 송신대역 중앙국(104)이 현재 다운링크 타임 프레임(108(1)) 동안 다운링크 에러 정정 데이터 패킷을 송신하지 않도록 한다. 그 대신, FEC 데이터 레지스터(132') 세트의 관련 레지스터에 저장된 에러 정정 데이터가 미래 다운링크 타임 프레임(108(1)) 동안 다운링크 에러 정정 데이터 패킷으로서 FEC 송신대역 원격지국(106)으로 송신된다.

현재 다운링크 타임 프레임(108(1)) 동안 다운링크 에러 정정 데이터 패킷이 송신되어야 한다는 것을 현재 동기화 데이터가 나타내면, FEC 송신대역 중앙국 프로세서(112')는 FEC 송신대역 중앙국(104)이 현재 다운링크 타임 프레임(108(1))의 지정된 다운링크 대역외 타임 슬롯(111(1)) 동안 다운링크 베어러 데이터 패킷을 송신하도록 한다.

FEC 송신대역 중앙국 프로세서(112')는 다운링크 에러 정정 데이터 패킷으로서 에러 정정 데이터를 변조기(120')에 전달하라고 프롬프트하는 제어 신호를 FEC 데이터 레지스터(134') 세트의 관련 레지스터에 보내고, 변조기(120')에서 에러 정정 데이터가 업링크 반송 주파수로 변조된다. 그리고, 다운링크 에러 정정 데이터 패킷은 송신기(122')에 전달되어, 증폭 및 필터링된다. 그리고, 송신기(122')는 다운링크 에러 정정 데이터 패킷을 안테나(124')로 전달하고, 여기에서 다운링크 에러 정정 데이터는 현재 다운링크 타임 프레임(108(1))의 지정된 다운링크 대역외 타임 슬롯(111(1)) 동안 FEC 송신대역 원격지국(106)의 안테나에 공중파로 송신된다.

현재 동기화 데이터에 따라, FEC 송신대역 원격지국 프로세서(112)는 FEC 송신대역 원격지국(106)이 지정된 다운링크 타임 프레임(108(1))의 지정된 다운링크 대역외 타임 슬롯(111(1)) 동안 다운링크 에러 정정 데이터 패킷을 수신하도록 하는데, 에러 정정 데이터 패킷이 다운링크 서브-대역외 타임 슬롯(111(1'))에 송신되는 경우 다운링크 타임 프레임(108(1))은 현재 다운링크 타임 프레임(108(1))이 아닐 수 있다.

현재 다운링크 타임 프레임(108(1)) 동안 FEC 송신대역 원격지국(106)에 의해 다운링크 에러 정정 데이터 패킷이 수신되지 않아야 한다는 것을 현재 동기화 데이터가 나타내면, FEC 송신대역 원격지국 프로세서(112)는 FEC 송신대역 원격지국(106)이 에러 정정 데이터 패킷의 수신 및 수신된 다운링크 데이터 패킷의 정정을 하지 않도록 한다. 그 대신, 베어러/FEC 데이터 레지스터(136)에 저장된 임의의 베어러 데이터 패킷은 미래 다운링크 타임 프레임(108(1)) 동안 정정된다.

현재 다운링크 타임 프레임(108(1)) 동안 FEC 송신대역 원격지국(106)에 의해 다운링크 에러 정정 데이터 패킷이 수신되어야 한다는 것을 현재 동기화 데이터가 나타내면, FEC 송신대역 원격지국 프로세서(112)는 FEC 송신대역 원격지국

(106)이 에러 정정 데이터 패킷을 수신하고, 수신된 다운링크 베어러 데이터 패킷을 정정하도록 한다. FEC 송신대역 원격지국(106)의 안테나(124)는 다운링크 에러 정정 데이터 패킷을 수신한다. 다운링크 에러 정정 데이터 패킷은 수신기(126)에 전달되고, 여기에서 다운링크 에러 정정 데이터 패킷이 필터링되고 복조기(128)에 전달된다. 복조기(128)는 반송 주파수로부터 다운링크 에러 정정 데이터 패킷을 추출하고, 베어러/FEC 데이터 레지스터(136)에 다운링크 에러 정정 데이터 패킷을 전달한다.

FEC 송신대역 원격지국 프로세서(112)는, 베어러 데이터/FEC 레지스터(134)에 제일 처음 입력된 제1 다운링크 베어러 데이터 패킷 및 제1 다운링크 베어러 데이터 패킷에 관련된 다운링크 에러 정정 데이터 패킷의 일부를 에러 정정 디코더(13)에 전달하는 제어 신호를 베어러 데이터/FEC 레지스터(134)에 보낸다. 서브-대역외 타임 슬롯(111(1))이 사용되지 않으면, 제1 다운링크 베어러 데이터 패킷이 베어러 데이터/FEC 레지스터(134)에서 유일한 다운링크 베어러 데이터 패킷이고, 전체 다운링크 에러 정정 데이터 패킷이 이러한 다운링크 베어러 패킷에 대응할 것이라는 것에 주목하자. 그러나, 서브-대역외 타임 슬롯(111(1))이 사용되면, 제1 다운링크 베어러 데이터 패킷이 베어러 데이터/FEC 레지스터(134)에서 여러 다운링크 베어러 데이터들 중 제일 앞의 것이고, 다운링크 에러 정정 데이터 패킷의 일부만이 이러한 다운링크 베어러 데이터 패킷에 대응할 것이다. 그리고, 에러 정정 데이터를 생성하기 위해 FEC 송신대역 중앙국(104)에 의해 사용되었던 에러 정정 알고리즘의 제한 내에서 에러 정정 디코더(130)가 다운링크 베어러 데이터 패킷을 정정한다. 그리고, 정정된 다운링크 베어러 데이터 패킷은 에러 검출 디코더(132)에 전달되어, 잔류 에러의 존재를 판정하도록 처리된다.

에러 검출 디코더(132)가 정정된 다운링크 베어러 데이터 패킷에서 잔류 에러를 감지하지 못하면, 에러 검출 디코더(132)는 에러 검출 디코더(132)가 현재 유효 다운링크 베어러 데이터 패킷을 갖고 있다는 것을 나타내는 제어 신호를 프로세서(112)에 보낸다. 그리고, 다운링크 제어 데이터는 다운링크 베어러 데이터 패킷에서 분리된다. 다운링크 베어러 데이터 패킷은 입/출력 디바이스(114)에 전달되어 유효 다운링크 베어러 데이터 패킷으로서 처리되고, 다운링크 제어 데이터는 프로세서(112)에 전달되어 적절하게 처리된다.

에러 검출 디코더(132)가 제1 정정된 다운링크 베어러 데이터 패킷에서 적어도 하나의 잔류 에러를 감지하여, 결합있는 다운링크 베어러 데이터 패킷을 검출하면, 에러 검출 디코더(132)는 결합있는 다운링크 베어러 데이터 패킷의 존재를 나타내는 제어 신호를 프로세서(112)에 보낸다. 입출력 디바이스가 지연-민감성(delay-sensitive; 데이터 유닛 등)이 아니면, 결합있는 다운링크 베어러 데이터 패킷은 입/출력 디바이스(114)에 전달되지 않는다. 그 대신, 프로세서(112)는 FEC 송신대역 원격지국(106)이 다음 가용 업링크 타임 프레임(108(2))의 대역내 타임 슬롯동안 FEC 송신대역 중앙국(104)에 ARQ 업링크 제어 데이터를 송신하도록 한다. 업링크 제어 데이터는 또한 특정 결합있는 베어러 데이터 패킷을 나타낸다. 사전에 송신되었던 결합있는 베어러 데이터 패킷 및 임의의 후속 데이터 패킷이 재송신될 것이기 때문에, 프로세서(12)는 그 내부에 있는 임의의 다운링크 베어러 데이터 및 다운링크 에러 정정 데이터를 제거하는 제어 신호를 에러 정정 디코더(130) 및 베어러/FEC 데이터 레지스터(136)에 보낸다. 미래 다운링크 타임 프레임(108(1))동안 수신되며 퍼지(purge)된 베어러 데이터 패킷과 관련된 임의의 나머지 다운링크 에러 정정 데이터도 퍼지된다. 몇몇 응용에서는 지연을 회피하기 위해 잔류 에러들이 허용될 수 있다. 이러한 경우, 다운링크 베어러 데이터 패킷은 입/출력 디바이스(114)에 전달되어 처리되므로, ARQ 업링크 제어 데이터는 FEC 송신대역 중앙국(104)에 전달되지 않는다.

대안적인 실시예에서, 나머지 다운링크 베어러 데이터 및 대응 다운링크 에러 정정 데이터는 제거되지 않고, 결합있는 다운링크 베어러 데이터 패킷만이 다시 재송신된다. 즉, 결합있는 베어러 데이터 패킷의 수신에 후속하여 FEC 송신대역 원격지국(106)에 의해 수신되는 다운링크 베어러 데이터 패킷 및 이들 베어러 데이터 패킷에 대응하는 다운링크 에러 정정 데이터가 다시 재송신되지 않는다. FEC 송신대역 원격지국(106)이 재송신된 다운링크 베어러 데이터 패킷 및 다운링크 베어러 데이터 패킷에 대응하는 다운링크 에러 정정 데이터를 수신하는 경우, 재송신된 다운링크 베어러 데이터 패킷이 먼저 정정되고, 결합있는 다운링크 데이터 패킷이 없었던 것과 동일한 방식으로 나머지 다운링크 베어러 데이터 패킷이 정정된다.

입/출력 디바이스(114)가 지연-민감성(음성 인코더/디코더 등)이면, 결합있는 다운링크 베어러 데이터 패킷은 결합있는 업링크 트래픽 데이터로 입/출력 디바이스(114)에 출력된다. 그러나, 프로세서(112)는 결합있는 다운링크 트래픽 데이터를 나타내는 제어 신호를 입/출력 디바이스(114)에 보낸다.

정정된 베어러 데이터 패킷에서 잔류 에러가 검출되지 않거나, 또는 입/출력 디바이스(114)가 지연-민감성이면, 프로세서(12)는, 에러 정정 디코더(130)에, 적용가능한 경우, 다음 다운링크 베어러 데이터 패킷 및 다음 다운링크 베어러 데이터 패킷과 관련된 에러 정정 데이터 패킷의 일부를 전달하기 위한 제어 신호를 베어러/FEC 데이터 레지스터(136)에 보낸다. 에러 정정 디코더(130)는 에러 정정 알고리즘의 제한 내에서 다음 다운링크 베어러 데이터 패킷을 정정한다. 그리고, 정정된 다운링크 베어러 데이터 패킷은 상술된 제1 다운링크 베어러 데이터 패킷에서와 동일한 방식으로 처리된다.

이러한 다운링크 베어러 데이터 패킷 정정 및 검출 처리는 베어러/FEC 데이터 레지스터(136)에 현재 저장된 모든 다운링크 베어러 데이터 패킷이 FEC 송신대역 원격지국(106)을 통해 처리될 때까지 반복된다. 몇몇 경우에는 수신된 다운링크 베어러 정정 패킷에 포함되는 에러 정정 데이터가 수신된 다운링크 베어러 데이터 패킷의 수와 정확히 대응하지 않는다는 것에 주목해야 한다. 수신된 에러 정정 데이터 양은 저장 및 축적된 모든 다운링크 베어러 데이터 패킷을 정정하기 위한 요구량 이상 또는 이하일 수 있다.

분할가능한 에러 정정 데이터 패킷(그 일부가 복수의 베어러 데이터 패킷에 각각 대응하는 에러 정정 데이터 패킷 등)을 생성하는 것보다는 오히려 서브-대역내 슬롯(111(1'))을 채택하는 경우에서의 베어러 데이터 패킷을 인코딩하는 대안적인 방법에서, 복수의 베어러 데이터 패킷 전체에 대응하는 에러 정정 데이터 패킷이 생성된다. 즉, 여러 개의 타임 슬롯에 해당하는 베어러 데이터가 FEC 송신대역 중앙국(104)의 에러 정정 인코더(118')에 전달되어, 베어러 데이터 전체에 대응하는 에러 정정 데이터가 생성된다. 베어러 데이터는 복수의 베어러 데이터 패킷으로서 FEC 송신대역 원격지국(106)에 전달되어, 복수의 다운링크 타임 프레임(108(1))에 걸쳐 수신 및 축적된다. 에러 정정 데이터는 에러 정정 데이터 패킷으로서 FEC 송신대역 원격지국(106)에 전달되어, 복수의 베어러 데이터 패킷 전체를 정정하기 위해 사용된다. 잔류 에러가 검출되면, FEC 송신대역 원격지국(106)은 복수의 베어러 데이터 패킷 및 에러 정정 데이터 패킷이 재송신되어야 한다는 것을 나타내는 제어 신호를 FEC 송신대역 중앙국(104)에 보낸다.

FEC 송신대역 중앙국 프로세서(112')는 마지막으로 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144') 및 업링크 타이밍 레지스터(146') 세트의 관련 레지스터에 저장된 미래 동기화 데이터를 이하 보다 상세히 설명될 다음 타임 프레임 쌍(108(1)/(2)) 동안 사용될 현재 동기화 데이터에 보낸다.

현재 동기화 데이터에 따라, FEC 송신대역 원격지국 프로세서(112)는 FEC 송신대역 원격지국(106)이 업링크 베어러 데이터 패킷 및 업링크 에러 정정 데이터 패킷을 생성 및 송신하도록 하고, FEC 송신대역 중앙국 프로세서(112')는 FEC 송신대역 중앙국(104)이 다운링크 베어러 데이터 패킷 및 다운링크 에러 정정 데이터 패킷과 관련하여 상술한 것과 동일한 방식으로 업링크 베어러 데이터 패킷 및 업링크 에러 정정 데이터 패킷을 수신 및 정정하게 한다. 그러나, FEC 송신대역 원격지국(106)이 업링크 베어러 데이터 패킷 상에 인코딩하는 제어 신호는 동기화 데이터의 제어가 FEC 송신대역 중앙국(104)에 집중되기 때문에 동기화 데이터를 포함하지 않는다.

TDMA/TDD 포맷으로 구성된 무선 통신 시스템(100)의 동작은, FEC 송신대역 원격지국(106)이 다운링크 베어러 데이터 패킷 및 다운링크 에러 정정 데이터 패킷을 수신하고, 다운링크 타임 프레임(108(1)) 및 업링크 타임 프레임(108(2)) 보다는 오히려 단일 다운링크/업링크 타임 프레임(108(3)) 동안 업링크 베어러 데이터 패킷 및 업링크 에러 정정 데이터 패킷을 송신한다는 차이점 이외에는, 상술된 TDMA/FDD 포맷으로 구성된 무선 통신 시스템(100)에 관한 것과 유사하다.

FEC 송신대역 원격지국(106)이 다운링크 베어러 데이터 패킷, 업링크 베어러 데이터 패킷, 다운링크 에러 정정 블록 및 업링크 에러 정정 데이터 패킷을 송신하거나 수신하는 순서는 상술된 순서에 제한되는 것이 아니고, 본 발명에 의해 시사되는 원리를 벗어나지 않는 임의의 순서로 송신될 수 있다는 것에 주목해야 한다.

도 2 및 도 7을 참조하면, TDMA/FDD 포맷으로 구성된 무선 통신 시스템(100)의 동작이 현재 다운링크 타임 프레임(108(1)) 및 업링크 타임 프레임(108(2)) 동안 FEC 송신대역 중앙국(104) 및 다수의 FEC 송신대역 원격지국(106) 사이에서 다운링크 및 업링크 주파수 쌍을 통한 베어러 데이터 패킷 및 에러 정정 데이터 패킷의 송신에 관한 시스템 레벨에서 설명된다.

무선 통신 시스템(100)은 본 명세서의 설명상 시스템 데이터 오버헤드라 총칭되는 시스템 에러 정정 데이터 오버헤드(FEC 송신대역 중앙국과의 현재 통신에서 FEC 송신대역 원격지국(106)에 요구되는 총 에러 정정 데이터 오버헤드 등) 및 시스템 트래픽 데이터 오버헤드(FEC 중앙국과의 현재 통신에서 FEC 송신대역 원격지국(106)에 요구되는 총 트래픽 데이터 오버헤드 등)를 포함한다. 무선 통신 시스템(100)은 또한 현재 원격지국 할당 조합(도 2에 도시된 바와 같이, FEC 원격지국 1-3은 각각 다운링크 대역내 타임 슬롯(109(1))으로서의 타임 슬롯 D1, D2 및 D5와 다운링크 대역외 타임 슬롯(111(1))으로서의 타임 슬롯 D10에 할당되고, FEC 송신대역 원격지국 4는 다운링크 대역내 타임 슬롯(109(1))으로서의 타임 슬롯 D7 및 대역외 타임 슬롯(111(1))으로서의 타임 슬롯 12에 할당됨)을 포함한다. 현재 원격지국 할당 조합은 시스템 데이터 오버헤드가 변경되지 않는 한 변경되지 않는다. 그러나, FEC 송신대역 원격지국이 FEC 송신대역 중앙국과의 통신을 개시하려는 시도(이하, "FEC 송신대역 원격지국 개시"라 함), FEC 송신대역 원격지국이 FEC 송신대역 중앙국과의 통신을 종료하려는 시도(이하, "FEC 송신대역 원격지국 종료화"라 함), 또는 FEC 송신대역 원격지국이 그 에러 정정 오버헤드

레이팅을 변경하려는 시도(이하, "FEC 송신대역 원격지국 오버헤드 변화"라 함) 등이 있는 경우와 같이, 시스템 데이터 오버헤드가 변경되어야 하는 경우가 있다. 이러한 경우, 현재 원격지국 할당 조합은 미래 원격지국 할당 조합을 선택함으로써 시스템 오버헤드의 변화를 조정하도록 변경된다.

단계 152에서, FEC 송신대역 중앙국(104)은, 현재 다운링크 타임 프레임(108(1)) 및 업링크 타임 프레임(108(2))(타임 프레임 쌍(108(1)/(2))) 동안, 무선 통신 시스템(100)의 시스템 데이터 오버헤드가 다음 타임 프레임 쌍(108(1)/(2))에서 변경되어야 하는지 여부를 판정한다. FEC 송신대역 중앙국 프로세서(112')는 먼저 FEC 송신대역 원격지국(106)이 FEC 송신대역 중앙국(104)과의 통신을 개시하려고 시도하는지 여부를 판정한다. FEC 송신대역 원격지국(106)은 전용 방송 채널을 통해 요청 신호를 송신함으로써 FEC 송신대역 중앙국(104)과의 통신 개시를 요청하고, 이는 업링크 타임 프레임(108(2))의 전용 방송 타임 슬롯(도시되지 않음) 동안 FEC 송신대역 중앙국(104)에 의해 수신 및 처리된다.

FEC 송신대역 중앙국 프로세서(112')는 다음으로 현재 FEC 송신대역 중앙국(104)과 통신중인 FEC 송신대역 원격지국(106)이 FEC 송신대역 중앙국(104)과의 통신을 종료하려고 시도하는지 여부를 판정한다. FEC 송신대역 원격지국(106)은 업링크 타임 프레임(108(2))의 대역내 타임 슬롯(109(2)) 동안 FEC 송신대역 중앙국(104)과의 통신을 종료하려는 요청을 나타내는 제어 데이터를 갖는 베어러 데이터를 송신함으로써 FEC 송신대역 중앙국(104)과의 통신 종료를 요청하고, 이는 FEC 송신대역 중앙국(104)에 의해 수신 및 처리된다.

FEC 송신대역 중앙국 프로세서(112')는 다음으로 현재 FEC 송신대역 중앙국(104)과 통신중인 FEC 송신대역 원격지국(106)이 다운링크 송신에 관한 그 오버헤드 레이팅을 조절하려고 시도하는지 또는 FEC 송신대역 중앙국(104)이 업링크 송신에 관하여 FEC 송신대역 원격지국(104)의 오버헤드 레이팅을 조절하려고 시도하는지 여부를 판정한다. FEC 송신대역 원격지국(106)은 업링크 타임 프레임(108(2))의 대역내 타임 슬롯(109(2)) 동안 여러 정정 알고리즘의 선택을 나타내는 제어 데이터를 갖는 베어러 데이터 패킷을 송신함으로써 그 오버헤드 레이팅 조절을 요청하고, 이는 FEC 송신대역 중앙국(104)에 의해 수신 및 처리된다. FEC 송신대역 중앙국(104)은 다운링크 타임 프레임(108(1))의 대역내 타임 슬롯(109(1)) 동안 여러 정정 알고리즘의 선택을 나타내는 제어 데이터를 송신함으로써 FEC 송신대역 원격지국(106)의 오버헤드 레이팅 조절을 요청한다.

FEC 송신대역 중앙국(104)이 FEC 송신대역 원격지국(106)으로부터 FEC 송신대역 중앙국(104)과의 통신 개시 요청, FEC 송신대역 중앙국과의 통신 종료 요청을 나타내는 신호를 수신하지 않거나, 또는 FEC 송신대역 원격지국(106)의 오버헤드 레이팅을 조절하기 위한 FEC 송신대역 원격지국(106) 또는 FEC 송신대역 중앙국(104)의 요청이 없는 경우, FEC 송신대역 중앙국은 시스템 데이터 오버헤드가 변경되지 않는다고 판정한다. 그리고, 무선 통신 시스템(100)은 단계 154 내지 160으로 진행하여, FEC 송신대역 중앙국(104)은 현재 FEC 송신대역 중앙국(104)과 현재 통신중인 FEC 송신대역 원격지국(106)과 통신한다.

단계 154에서, FEC 송신대역 중앙국(104)은 현재 FEC 송신대역 중앙국과 통신중인 FEC 송신대역 원격지국(106)이 있는지 여부를 판정한다. 현재 FEC 송신대역 중앙국(104)과 통신중인 FEC 송신대역 원격지국(106)이 존재하지 않으면, 무선 통신 시스템(100)은 단계 152로 진행하고, 다음 타임 프레임 쌍(108(1)/(2)) 동안 FEC 송신대역 중앙국(104)은 다시 시스템 데이터 오버헤드가 변경되어야 하는지 여부를 판정한다.

단계 154에서, 현재 FEC 송신대역 중앙국(104)과 통신중인 FEC 송신대역 원격지국이 존재하면, FEC 송신대역 중앙국(104)은 단계 156에서 미래 동기화 데이터를 결정한다. 즉, FEC 송신대역 중앙국 프로세서(112')는 FEC 송신대역 원격지국(106) 각각에 대하여, 베어러 데이터 패킷이 각각 송신 및 수신되는 다음 대역내 타임 슬롯 쌍(109(1)/(2)) 및 다음 프레임 쌍(108(1)/(2))을 결정한다. FEC 송신대역 중앙국(112')은 또한 FEC 송신대역 원격지국(106) 각각에 대하여, FEC 원격지국(106)이 각각 여러 정정 데이터 패킷을 수신 및 송신하는 다음 대역외 타임 슬롯(111(1)) 및 대역외 타임 슬롯(111(2))(대역외 타임 슬롯 쌍(111(1)/(2))과 다음 타임 프레임 쌍(108(1)/(2))을 결정한다. 그리고, FEC 송신대역 중앙국 프로세서(112')는 이에 따라 다운링크 타이밍 레지스터(140'), 업링크 타이밍 레지스터(142'), 다운링크 여러 정정 타이밍 레지스터(144') 및 업링크 여러 정정 타이밍 레지스터(146') 미래 세트의 미래 동기화 데이터를 이러한 정보로 갱신한다.

어느 FEC 송신대역 원격지국(106)도 재할당되지 않는 한(원격 지국의 개시, 종료 또는 오버헤드 변경 등에 기인함), FEC 송신대역 원격지국(106)에 의해 사용된 특정 대역내 타임 슬롯 쌍(109(1)/(2)) 및 대역외 타임 슬롯 쌍(111(1)/(2)) 각각은 일정하게 유지된다. 이 경우, 대역내 타임 슬롯 쌍(109(1)/(2)) 및 대역외 타임 슬롯 쌍(111(1)/(2))에 대한 동기화 데이터는 타임 프레임 간에서 동일하다.

임의의 FEC 송신대역 원격지국(106)이 서브-대역외 타임 슬롯 쌍(111(1)/(2))을 채택하면, 이들 FEC 송신대역 원격지국(106) 각각이 모든 타임 프레임 쌍(108(1)/(2))을 사용하지는 않고, 오히려 각각의 타임 프레임 쌍(108(1)/(2))을 공유할

것이다. 이 경우, 타임 프레임 쌍(108(1)/(2))에 대하여 동기화 데이터는 변경된다. 특정 대역의 타임 슬롯 쌍(111(1)/(2))을 공유하는 복수의 원격지국(106)에 대하여, FEC 송신대역 중앙국 프로세서(112')는 이하의 표준을 고려하여 다음 타임 프레임 쌍(108(1)/(2)) 동안 각각 여러 정정 데이터 패킷을 송신 및 수신하기 위해 FEC 송신대역 원격지국(106)을 선택한다.

특정 다운링크-서브-대역의 타임 슬롯(111(1'))에 대하여, 선택된 특정 FEC 송신대역 원격지국(106)은 다음 다운링크 타임 프레임(108(1)) 동안 여러 정정 데이터 패킷의 수신 직전에 FEC 송신대역 중앙국(104)이 현재 저장한 여러 정정 데이터의 최대량을 가지게 되는 것이다. FEC 송신대역 중앙국(104)이 현재 저장한 여러 정정 데이터의 최대량을 가지게 되는 FEC 송신대역 원격지국(106)이 2 이상이면, 최소 오버헤드 레이팅을 갖는 FEC 송신대역 원격지국(106)(즉, 주어진 다운링크 타임 프레임(108(1)) 양에 대해 최대 시간 지연을 초래하는 FEC 송신대역 원격지국)이 선택된다. 최소 오버헤드 레이팅을 갖는 FEC 송신대역 원격지국(106)이 2 이상이면, FEC 송신대역 중앙국 프로세서(112')는 FEC 송신대역 중앙국(104)과의 통신이 먼저 개시된 FEC 송신대역 원격지국(106)을 선택한다.

예를 들어, 도 8은 단일 다운링크 대역의 타임 슬롯(111(1))을 공유하는 3개의 FEC 송신대역 원격지국(106)(FEC 송신대역 원격지국 1-3)에 대한 여러 정정 블록 송신 시퀀스를 나타낸다. 각각의 다운링크 타임 프레임(108)에 대하여, FEC 송신대역 원격지국 1-3 각각에 대해 FEC 송신대역 중앙국(104)에 축적된 여러 정정 오버헤드의 양이 도시된다. 축적된 여러 정정 오버헤드의 양은 "그로스 오버헤드(gross overhead)", 즉 다운링크 타임 프레임(108)의 공유된 다운링크 대역의 타임 슬롯(109(1)) 동안 여러 정정 데이터 패킷의 송신을 고려하지 않고 다운링크 타임 프레임(108(1))의 종단에 축적된 여러 정정 데이터 오버헤드, 및 "넷 오버헤드(net overhead)", 즉 다운링크 타임 프레임(108)의 공유된 다운링크 대역의 타임 슬롯(109(1)) 동안 여러 정정 데이터 패킷의 송신을 고려하여 다운링크 타임 프레임(108(1))의 종단에 축적된 여러 정정 데이터 오버헤드로 더 분할된다. 각각의 FEC 송신대역 원격지국 1-3은 33 1/3%의 오버헤드 레이팅을 갖는다.

다운링크 타임 프레임 1 동안, FEC 송신대역 원격지국 1-3에 대한 그로스 오버헤드는 각각 100%, 33% 및 67%로 도시된다. FEC 송신대역 원격지국 1에 대한 그로스 오버헤드가 최대이기 때문에, FEC 송신대역 원격지국 1은 타임 프레임 1 동안 FEC 송신대역 중앙국(104)으로부터 여러 정정 데이터 패킷을 수신하기 위해 이전 다운링크 타임 프레임(108)에서 FEC 송신대역 중앙국에 의해 선택될 것이다. FEC 송신대역 원격지국 3에 대한 그로스 오버헤드가 타임 프레임 2 동안 최대일 것이기 때문에, 다운링크 타임 프레임 1의 초기에, FEC 송신대역 중앙국 프로세서(112')는 다운링크 타임 프레임 2 동안 여러 정정 데이터 패킷을 수신할 FEC 송신대역 원격지국을 선택한다. 타임 프레임 1 동안, 100% 오버헤드를 갖고 FEC 송신대역 원격지국 1에 대한 축적된 여러 정정 데이터를 포함하는 여러 정정 데이터 패킷이 FEC 송신대역 원격지국 1에 송신된다. 결과적으로, FEC 송신대역 원격지국 1에 대한 넷 오버헤드는 100%에서 0%까지 변화하고, FEC 송신대역 원격지국(1 및 2)에 대한 넷 오버헤드는 변경되지 않고 각각 33% 및 67%로 유지된다.

타임 프레임 2 동안, 각각의 FEC 송신대역 원격지국 1-3에 대한 베어러 데이터 패킷의 송신에 후속하여, 33% 이상의 오버헤드가 FEC 송신대역 원격지국 1-3 각각에 대해 축적되므로, FEC 송신대역 원격지국 1-3에 대하여 각각 33%, 67% 및 100%의 그로스 오버헤드를 생성한다. 타임 프레임 2 동안, 100% 오버헤드를 갖고 FEC 송신대역 원격지국 3에 대하여 축적된 여러 정정 데이터를 포함하는 여러 정정 데이터 패킷이 FEC 송신대역 원격지국 3에 송신된다. 결과적으로, FEC 송신대역 원격지국 3에 대한 넷 오버헤드는 100%에서 0%까지 변화하고, FEC 송신대역 원격지국(1 및 2)에 대한 넷 오버헤드는 변경되지 않고 각각 33% 및 67%로 유지된다.

도 8에 도시된 바와 같이, 상술된 표준에 따라서, 매 3개 타임 프레임마다 주기적으로 반복하는 패턴(FEC 송신대역 원격지국 1-3은 1, 3, 2 순서로 여러 정정 데이터 패킷을 수신함)이 타임 프레임 1에서 시작한다. 즉, FEC 송신대역 원격지국 1은 타임 프레임 1, 4, 7 등 동안에 각각 여러 정정 데이터 패킷을 수신한다. FEC 송신대역 원격지국 2는 타임 프레임 3, 6, 9 등 동안에 각각 여러 정정 데이터 패킷을 수신한다. FEC 송신대역 원격지국 3은 타임 프레임 2, 5, 8 등 동안에 각각 여러 정정 데이터 패킷을 수신한다.

도 9는 3개의 FEC 송신대역 원격지국(106)(FEC 송신대역 원격지국 1-3)이 각각 20% 오버헤드 레이팅(총 60%)을 갖는 여러 정정 데이터 패킷 시퀀스를 도시한다. 도시된 바와 같이, 주기적인 패턴은 도 8에 대하여 위에 설명한 것과 동일하다. 그러나, FEC 송신대역 원격지국 1-3 각각에 의해 수신되는 여러 정정 데이터 패킷은 100% 보다는 오히려 60% 오버헤드를 갖는다.

도 10은 3개의 FEC 송신대역 원격지국(106)(FEC 송신대역 원격지국 1-3)이 각각 20%, 50% 및 10% 오버헤드 레이팅(총 80%)을 갖는 여러 정정 데이터 패킷 시퀀스를 도시한다. 도시된 바와 같이, 매 7개 타임 프레임마다 주기적으로 반복하는 패턴(FEC 송신대역 원격지국 1-3은 2, 1, 2, 2, 1, 2, 3의 순서로 여러 정정 데이터 패킷을 수신함)은 타임 프레임 6에서 시작한다. 즉, FEC 송신대역 원격지국 2는 타임 프레임 7, 10, 14, 17 등 동안에 각각 여러 정정 데이터 패킷을 수신

한다. FEC 송신대역 원격지국 1은 타임 프레임 6, 8, 9, 11, 13, 15, 16, 18 등 동안에 각각 여러 정정 데이터 패킷을 수신한다. FEC 송신대역 원격지국 3은 타임 프레임 12, 19 등 동안에 각각 여러 정정 데이터 패킷을 수신한다. FEC 송신대역 원격지국 1-3에 의해 수신되는 여러 정정 데이터 패킷은 변화한다. FEC 송신대역 원격지국 1은 60% 또는 80% 오버헤드를 갖는 여러 정정 데이터 패킷을 수신한다. FEC 송신대역 원격지국 2는 50% 또는 100% 오버헤드를 갖는 여러 정정 데이터 패킷을 수신한다. FEC 송신대역 원격지국 3은 70% 오버헤드를 갖는 여러 정정 데이터 패킷을 수신한다.

도 8, 9 및 10에 도시된 바와 같이, 생성된 특정 주기적인 패턴은 다운로드 대역의 타임 슬롯(111(1))을 공유하는 FEC 송신대역 원격지국(106) 각각의 오버헤드 레이팅에 의존한다.

따라서, FEC 송신대역 중앙국 프로세서(112')는 상술한 표준에 따라 다음 다운로드 타임 프레임(108(1))의 공유된 다운로드 대역의 타임 슬롯(111(1)) 동안 여러 정정 데이터 패킷을 수신하는 특정 FEC 송신대역 원격지국(106)을 선택한다. 유사한 방식으로, FEC 송신대역 중앙국 프로세서(112')는 다음 업링크 타임 프레임(108(2))의 공유된 업링크 대역의 타임 슬롯(111(2)) 동안 여러 정정 데이터 패킷을 송신하는 특정 FEC 송신대역 원격지국(106)을 선택한다. 여러 정정 데이터를 수신하기 위해 특정 FEC 송신대역 원격지국(106)에 대해 요구되는 오버헤드는 여러 정정 데이터를 송신하기 위해 특정 FEC 송신대역 원격지국(106)에 대해 요구되는 오버헤드와는 다르기 때문에, 특정 FEC 송신대역 원격지국(106)에 대한 다운로드 여러 정정 데이터 패킷 시퀀스는 특정 FEC 송신대역 원격지국(106)에 대한 업링크 여러 정정 데이터 패킷 시퀀스와는 다를 것이다. 따라서, FEC 송신대역 원격지국(106)이 반드시 특정 업링크 타임 프레임(108(2)) 동안 여러 정정 데이터 패킷을 송신하고, 대응 다운로드 타임 프레임(108(1)) 동안 여러 정정 데이터 패킷을 수신해야 하는 것은 아니다.

단계 158에서, FEC 송신대역 중앙국(104)은 FEC 송신대역 중앙국(104)과 현재 통신중인 FEC 송신대역 원격지국(106)과 통신한다. 현재 타임 프레임 쌍(108(1)/(2)) 동안, FEC 송신대역 중앙국(104)은 도 4에 대해 위에서 설명한 것과 동일한 방식으로 이들 FEC 송신대역 원격지국(106)으로 데이터를 송신/FEC 송신대역 원격지국(106)으로부터 데이터를 수신한다. 즉, FEC 송신대역 중앙국 프로세서(112')는 다운로드 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운로드 FEC 타이밍 레지스터(144') 및 업링크 FEC 타이밍 레지스터(146')의 각 현재 세트의 레지스터로부터 현재 데이터를 액세스하고 FEC 송신대역 원격지국(104) 각각에 속하는 식별 데이터를 구성하는 미래 동기화 데이터를 취득한다.

현재 동기화 데이터에 따라서, FEC 송신대역 중앙국(104)은 미래 동기화 데이터를 나타내는 제어 데이터로 인코딩되는 베어러 데이터 패킷을, 현재 다운로드 타임 프레임(108(1))의 지정된 대역내 타임 슬롯(109(1)) 각각 동안 각각의 FEC 송신대역 원격지국(106)에 송신하며, 현재 업링크 타임 프레임의 지정된 대역내 타임 슬롯(109(2)) 동안 각각의 FEC 송신대역 원격지국(106)으로부터 베어러 데이터 패킷을 수신한다. 현재 동기화 데이터에 따라서, FEC 송신대역 중앙국(104)은 여러 정정 데이터 패킷을, 현재 다운로드 타임 프레임(108(1))의 지정된 대역의 타임 슬롯(111(1)) 각각 동안 여러 정정 데이터 패킷을 현재 수신하도록 지정된 각각의 FEC 송신대역 원격지국(106)에 송신하며, 현재 다운로드 타임 프레임(108(2))의 지정된 대역의 타임 슬롯(111(2)) 각각 동안 여러 정정 데이터 패킷을 현재 송신하도록 지정된 각각의 FEC 송신대역 원격지국(106)으로부터 여러 정정 데이터 패킷을 수신한다.

단계 160에서, FEC 송신대역 중앙국 프로세서(112')는 미래 동기화 데이터를 다운로드 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운로드 FEC 타이밍 레지스터(144'), 및 업링크 FEC 타이밍 레지스터(146')의 세트에서 관련된 레지스터의 현재 동기화 데이터에 운반한다.

단계 162에서, FEC 송신대역 중앙국(104)은 다음 다운로드 타임 프레임(108(2))의 지정된 다운로드 방송 타임 슬롯(도시 안됨) 동안 FEC 송신대역 중앙국(104)과 현재 통신하지 않는 FEC 송신대역 원격지국(106)에 데이터를 송신한다. 예컨대, 개시 FEC 송신대역 중앙국(106)이 이전의 업링크 타임 프레임(108(2)) 동안 FEC 송신대역 중앙국(104)과의 통신을 개시할 것을 요청받는 경우, FEC 송신대역 중앙국(104)은 후술될 바와 같이 그 FEC 송신대역 원격지국(106)으로 미래 동기화 데이터를 통신하는 제어 신호를 FEC 송신대역 원격지국(106)으로 송신한다.

무선 통신 시스템(100)은, FEC 송신대역 중앙국(104)이, 상기 시스템의 시스템 데이터 오버헤드가 변경되어야 하는지 여부를 다음 타임 프레임 쌍(108(1)/(2))의 시작 동안 결정하는 단계 152로 복귀한다.

단계 152에서, FEC 송신대역 중앙국(104)이 현재 업링크 윈도우(108(2))의 시작 동안 FEC 송신대역 원격지국(106)으로부터 자신과의 통신을 개시하려고 하는 제어 신호를 수신하는 경우, FEC 송신대역 중앙국 프로세서(112')는 증가된 시스템 데이터 오버헤드를 지원하는 미래 원격지국 할당 조합을 선택함에 의해 개시 FEC 송신대역 원격지국(106)을 수용한다.

단계 164에서, FEC 송신대역 중앙국 프로세서(112')는 다운링크 타임 슬롯 레지스터(148') 및 업링크 타임 슬롯 레지스터(150')의 세트를 액세스하여, 각각의 타임 슬롯(110)에 대해 타임 슬롯(110)의 타입, 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 식별 및 오버헤드 레이팅, 및 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 지연 감도(FEC 송신대역 원격지국(106)에 전기 접속된 입/출력 디바이스(114)의 지연 감도에 의해)를 나타내는 데이터를 획득한다.

미래 원격지국 할당 조합은 단계 166 및 168에서 결정된다. 단계 166에서, 개시 원격지국(106)은 대역내 타임 슬롯 쌍(109(1)/(2))으로서 비사용 타임 슬롯 쌍(110(1)/(2))을 할당받는다. 단계 168에서, 개시 원격지국(106)은 대역외 타임 슬롯 쌍(111(1)/(2))을 할당받는다. 바람직하게는, 개시 원격지국(106)은 서브-대역외 타임 슬롯 쌍(111(1)/(2))'(즉, 현재 사용되는 대역외 타임 슬롯 쌍(111(1)/(2)))을 할당받는다. 이런 방식으로, 사용된 대역외 타임 슬롯 쌍(111(1)/(2))의 수는 최소화되며, 궁극적으로는 대역내 타임 슬롯 쌍(109(1)/(2))으로서 사용될 비사용 타임 슬롯 쌍(110(1)/(2))의 수를 최대화한다. 예컨대, 40 및 30% 각각의 오버헤드 레이팅을 갖는 2개의 원격지국(106)이 현재 대역외 타임 슬롯 쌍(111(1)/(2))'을 할당받는 경우, 30% 오버헤드 레이팅을 갖는 개시 원격지국(106)은 그 대역외 타임 슬롯 쌍(111(1)/(2))'에 할당될 수 있어 100%의 전체 오버헤드를 생성하여, 그 대역외 타임 슬롯 쌍(111(1)/(2))을 완전히 활용하게 된다. 개시 원격지국(106)을 서브-대역외 타임 슬롯 쌍(111(1)/(2))에 할당하는 것이 임의의 지연 감도 원격지국(106)의 통신 품질을 열화시키거나 또는 중앙/원격지국 수용능력을 초과하는 방식으로 행해져서는 안된다는 점에 유의해야 한다. 즉, 특정 서브-대역외 타임 슬롯 쌍(111(1)/(2))에 할당된 원격지국(106)의 수가 증가함에 따라 이런 원격지국(106)들 각각에 의해 야기된 지연이 증가한다는 사실을 고려해야만 한다.

FEC 송신대역 중앙국 프로세서(112')가 미래 원격지국 할당 조합(즉, 개시 및 현재 FEC 송신대역 원격지국(106)에 대한 타임 슬롯 쌍(110(1)/(2)) 할당)을 결정한 후, 무선 통신 시스템(100)은 FEC 송신대역 중앙국 프로세서(112')가 타임 슬롯(110)의 타입, 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 식별 및 오버헤드 레이팅, 및 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 지연 감도를 나타내는 개정된 데이터를 포함하는 개정 타임 슬롯 데이터로, 다운링크 타임 슬롯 레지스터(148')의 세트 및 업링크 타임 슬롯 레지스터(150')의 세트를 갱신하는 단계 170으로 진행한다.

개시 FEC 송신대역 원격지국(106)이 대역내 타임 슬롯 쌍(109(1)/(2))으로 할당된 후, 또는 FEC 송신대역 중앙국(104)이 FEC 송신대역 중앙국(104)과의 통신을 개시하려고 하는 FEC 송신대역 원격지국(106)으로부터 제어 신호를 절대 수신할 수 없는 경우, 무선 통신 시스템(100)은, FEC 송신대역 중앙국(104)과 현재 통신하는 FEC 송신대역 원격지국(106)이 FEC 송신대역 중앙국(104)과의 통신을 종료하고자 하는지 여부를 FEC 송신대역 중앙국(104)이 현재 타임 프레임 쌍(108)(1)/(2) 동안 결정하는 단계 152로 진행한다.

단계 152에서, FEC 송신대역 중앙국(104)이 이와 통신을 종료하고자 하는 FEC 송신대역 원격지국(106)으로부터 제어 신호를 수신하는 경우, FEC 송신대역 중앙국은 이전에 할당되어 있던 대역외 타임 슬롯 쌍(111(1)/(2)) 및 대역내 타임 슬롯 쌍(110(1)/(2))으로부터 원격지국(106)의 할당을 종료하고, 필요하다면 중앙/원격지국의 수용능력을 초과함이 없이 원격지국(106)의 현재 할당을 대역외 타임 슬롯 쌍으로 변경함에 의해, 대역내 타임 슬롯 쌍(109)(1)/(2)으로서 사용되도록 이용가능한 비사용 타임 슬롯 쌍(110(1)/(2))의 양을 최대화시키는 미래 원격지국 할당 조합을 선택함에 의해 FEC 송신대역 원격지국(106)의 종료를 수용한다.

단계 172에서, FEC 송신대역 중앙국 프로세서(112')는 다운링크 타임 슬롯 레지스터(148') 및 업링크 타임 슬롯 레지스터(150')의 세트를 액세스하여, 각각의 타임 슬롯(110)에 대해 타임 슬롯(110)의 타입, 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 식별 및 오버헤드 레이팅, 및 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 지연 감도를 나타내는 데이터를 얻게 된다.

미래 원격지국 할당 조합은 단계 174 및 176에서 결정된다. 단계 174에서, 종료 FEC 송신대역 원격지국(106)의 할당은 대역내 타임 슬롯 쌍(109(1)/(2))으로부터 종료되어, 빈 대역내 타임 슬롯 쌍(109(1)/(2))으로부터 비사용 타임 슬롯 쌍(110(1)/(2))을 생성한다.

단계 176에서, 종료 FEC 송신대역 원격지국(106)의 할당은 대역외 타임 슬롯 쌍(111(1)/(2))으로부터 종료된다. 비사용 타임 슬롯 쌍(110(1)/(2))은 빈 대역외 타임 슬롯 쌍(111(1)/(2))에 이전에 할당된 종료 FEC 송신대역 원격지국(106)이 단일 FEC 송신대역 원격지국(106)이라면, 즉 종료 FEC 송신대역 원격지국(106)이 서브-대역외 타임 슬롯 쌍(111(1)/(2))을 채용하지 않는다면, 빈 대역외 타임 슬롯 쌍(111(1)/(2))으로부터 생성된다. 종료 FEC 송신대역 원격지국(106)이 서브-대역외 타임 슬롯 쌍(111(1)/(2))을 채용하지 않는 경우(즉, 대역외 타임 슬롯 쌍(111(1)/(2))이 다른 FEC 송신대역 원

격지국(106)에 의해 공유되는 경우), FEC 송신대역 원격지국(106)의 종료는 그 대역외 타임 슬롯 쌍(111(1)/(2))에 의해 현재 지원되는 오버헤드를 감소시킨다. 이 경우, 이용이 자유로워지는 오버헤드는 현재 원격지국(106)에 의해 사용될 수 있어, 대역외 타임 슬롯 쌍(111(1)/(2))을 비워 비사용 타임 슬롯 쌍(110(1)/(2))으로 되게 할 수 있다.

따라서, 재할당에 의해 비사용 타임 슬롯 쌍(110(1)/(2))이 이전에 점유된 대역외 타임 슬롯 쌍(111(1)/(2))으로부터 생성될 수 있다면, 남아있는 원격지국(106)은 재할당된다. 예컨대, 각각 40%의 오버헤드 레이팅을 갖는 2개의 원격지국(106)이 서브-대역외 타임 슬롯 쌍(111(1)/(2))을 공유하며, 이들 원격지국(106) 중 하나가 종료되는 경우, 60%까지의 전체 오버헤드 레이팅을 갖는 원격지국(106) 또는 원격지국(106)들은 대역외 타임 슬롯 쌍(111(1)/(2))으로부터 이런 서브-대역외 타임 슬롯 쌍(111(1)/(2))으로 재할당될 수 있어, 비사용 타임 슬롯 쌍(110(1)/(2))이 대역외 타임 슬롯 쌍(111(1)/(2))으로부터 생성되게 된다. 다시 한번, 서브-대역외 타임 슬롯 쌍(111(1)/(2))으로 원격지국(106)의 재할당이, 임의의 지연 감도 원격지국(106)의 통신 품질을 열화시키거나 또는 중앙/원격지국 수용능력을 초과하는 방식으로 행해져서는 안된다는 것에 유의해야 한다.

FEC 송신대역 중앙국 프로세서(112')가 현재 FEC 송신대역 원격지국(106)에 대한 타임 슬롯 쌍(110(1)/(2)) 재할당을 결정한 후, 무선 통신 시스템(100)은 단계 178로 진행하여, FEC 송신대역 중앙국 프로세서(112')가, 타임 슬롯(110)의 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 식별 및 오버헤드 레이팅, 및 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 지연 감도를 나타내는 개정된 데이터를 포함하는 개정 타임 슬롯으로, 다운로드 타임 슬롯 레지스터(148')의 세트, 업링크 타임 슬롯 레지스터(148')의 세트 및 업링크 타임 슬롯 레지스터(150')의 세트를 갱신한다.

FEC 송신대역 원격지국(106)과 FEC 송신대역 중앙국(104)간의 통신이 종료된 후, 또는 FEC 송신대역 중앙국(104)이 FEC 송신대역 중앙국(104)과의 통신을 종료하고자 하는 FEC 송신대역 원격지국(106)으로부터 제어 신호를 결코 수신할 수 없는 경우, 무선 통신 시스템(100)은 단계 152로 진행하고, 거기에서 FEC 송신대역 중앙국(104)은 현재 FEC 송신대역 중앙국(104)과 통신하고 있는 FEC 송신대역 원격지국(106)이 그 오버헤드 레이팅을 조절하고자 하는지의 여부를, 현재 타임 프레임 쌍(108)(1)/(2)동안 결정한다. 원격지국이 그 오버헤드 레이팅을 동적으로 변경하도록 조절되는 무선 통신 시스템의 상세는 본 명세서에 참고로 함체된 미국특허출원 제09/314,578호에 개시되어 있다.

FEC 송신대역 중앙국(104)이 그 오버헤드 레이팅을 조절하고자 하는 FEC 송신대역 원격지국(106)으로부터 제어 신호를 수신하는 경우, FEC 송신대역 원격지국 프로세서(112')는 오버헤드가 증가하는 경우 증가된 시스템 데이터 오버헤드를 지지하며 오버헤드가 감소하는 경우 필요하다면 대역외 타임 슬롯 쌍(111(1)/(2))으로 원격지국(106)의 현재 할당을 변경함에 의해 대역내 타임 슬롯 쌍(109(1)/(2))으로서 사용되도록 이용가능한 비사용 타임 슬롯 쌍(110(1)/(2))의 양을 최대화하는 미래 원격지국 할당 조합을 선택함에 의해 오버헤드 레이팅의 변경을 수용한다.

단계 180에서, FEC 송신대역 중앙국 프로세서(112')는 다운로드 타임 슬롯 레지스터(148') 및 업링크 타임 슬롯 레지스터(150')의 세트를 액세스하여, 각각의 타임 슬롯에 대해 타임 슬롯(110)의 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 식별 및 오버헤드 레이팅, 및 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 지연 감도를 나타내는 데이터를 얻게 된다.

미래 원격지국 할당 조합은 단계 182, 184 및 186에서 결정된다. 단계 182에서, FEC 송신대역 중앙국 프로세서(112')는 오버헤드 변경 FEC 송신대역 원격지국(106)이 오버헤드 레이팅에서 증가 또는 감소를 요청하는지를 먼저 결정한다. 오버헤드 변경 FEC 송신대역 원격지국(106)이 그 오버헤드 레이팅에서 감소를 요청하는 경우, 원격지국(106)이 현재 할당된 대역외 타임 슬롯 쌍(111(1)/(2))은 감소된다. 따라서, 단계 184에서, 재할당이 비사용 타임 슬롯 쌍(110(1)/(2))으로 하여금 이전에 점유된 대역외 타임 슬롯 쌍(111(1)/(2))으로부터 생성되게 하는 경우, 원격지국(106)은 재할당된다. 예컨대, 각각 40%의 오버헤드 레이팅을 갖는 2개의 원격지국(106)이 서브-대역외 타임 슬롯 쌍(111(1)/(2))을 공유하며, 이들 원격지국(106)중 하나의 오버헤드 레이팅이 20%까지 감소하는 경우, 40%까지의 전체 오버헤드 레이팅을 구비한 원격지국(106) 또는 원격지국(106)들은 대역외 타임 슬롯 쌍(111(1)/(2))으로부터 이런 서브-대역외 타임 슬롯 쌍(111(1)/(2))으로 재할당될 수 있어, 비사용 타임 슬롯 쌍(110(1)/(2))이 대역외 타임 슬롯 쌍(111(1)/(2))으로부터 생성되게 한다.

단계 180에서 오버헤드 변경 FEC 송신대역 원격지국(106)이 그 오버헤드 레이팅에서 증가를 요청하는 경우, 원격지국(106)이 현재 할당되는 대역외 타임 슬롯 쌍(111(1)/(2))의 오버헤드는 증가한다. 따라서, 단계 186에서, 그 오버헤드 레이팅의 증가를 요청하는 원격지국(106)이 서브-대역외 타임 슬롯 쌍(111(1)/(2))으로 현재 할당되는 경우, 그 오버헤드에서의 증가는 서브-대역외 타임 슬롯 쌍(111(1)/(2))의 오버헤드 수용능력을 초과하게 되며, 원격지국(106)은 다른 서브-대역외 타임 슬롯 쌍(111(1)/(2)) 또는 서브-대역외 타임 슬롯 쌍(111(1)/(2))으로 할당된다. 예컨대, 각각 40%의 오버헤

드 레이팅을 갖는 2개의 원격지국(106)이 서브-대역외 타임 슬롯 쌍(111(1)/(2))을 공유하며, 이들 원격지국(106)중 하나의 오버헤드 레이팅이 80%까지 증가하는 경우, 이런 원격지국(106)은 20%까지의 전체 오버헤드 레이팅을 갖는 원격지국(106) 또는 원격지국(106)들이 현재 할당되는 서브-대역외 타임 슬롯 쌍(111(1)/(2))으로 재할당될 수 있다.

FEC 송신대역 중앙국 프로세서(112')가 현재 FEC 송신대역 원격지국(106)에 대한 타임 슬롯 쌍(110(1)/(2))을 결정한 후, 무선 통신 시스템(100)은 단계 188로 진행하여, FEC 송신대역 중앙국 프로세서(112')는 타임 슬롯(110)의 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 식별 및 오버헤드 레이팅 및 타임 슬롯(110)에 현재 할당된 FEC 송신대역 원격지국(106)의 지연 감도를 나타내는 데이터를 포함하는 개정된 타임 슬롯 데이터로, 다운링크 타임 슬롯 레지스터(148')의 세트 및 업링크 타임 슬롯 레지스터(150')를 갱신한다.

무선 통신 시스템(100)은 단계 154 내지 162로 진행하여, FEC 송신대역 중앙국(104)과 FEC 송신대역 원격지국(106)간의 통신이 제공된다. 단계 154 내지 162는, 무선 통신 시스템이 단계 156에서 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144') 및 업링크 FEC 타이밍 레지스터(146')의 각각의 세트에서 미래 동기화 데이터를 결정할 때 그 시스템에서의 변화를 고려하는 점을 제외하고는 상술한 바와 유사한 방식으로 수행된다.

FEC 송신대역 원격지국(106)의 개시에 후속하여, 무선 통신 시스템(100)이 단계 156에 있으면, FEC 송신대역 중앙국 프로세서(112')는 이들 레지스터 세트 각각의 현재 비사용 레지스터를 선택하며 개시 FEC 송신대역 원격지국(106)과 연관된 식별 데이터를 저장한다. FEC 송신대역 중앙국 프로세서(112')는 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(140') 및 원격지국(106)과 연관된 업링크 FEC 타이밍 레지스터(142') 각각의 세트의 레지스터에서 미래 동기화 데이터를 저장하여 시스템 오버헤드에서의 변화를 고려한다.

즉, 원격지국(106)의 개시와 시스템 데이터 오버헤드에서의 연속적인 증가에 기인하여, 에러 정정 데이터 패킷 시퀀스는 변경된다. 예컨대, 도 11은 3개의 FEC 송신대역 원격지국(106)(FEC 송신대역 원격지국 1-3)이 각각 20%, 50% 및 10% 오버헤드 레이팅을 가지며, 타임 프레임 6에서 시작하며 7 타임 프레임마다 반복하는(즉, FEC 송신대역 원격지국 1-3이 다음의 순서: 2,1,2,2,1,2,3로 에러 정정 데이터 패킷을 수신한다) 주기적 패턴을 달성하는 에러 정정 데이터 패킷 시퀀스를 도시한다. 20% 오버헤드를 갖는 개시 FEC 송신대역 원격지국(FEC 송신대역 원격지국 4)이 타임 프레임 20에서 통신을 시작하는 경우, 주기적 패턴은 이에 따라 변경된다. 타임 프레임 28에서 시작하며 10 타임 프레임마다 반복하여, FEC 송신대역 원격지국 1-4는 다음의 순서: 4,2,1,2,2,4,2,1,2,3으로 에러 정정 데이터 패킷을 수신한다.

FEC 송신대역 원격지국(106)의 종료에 후속하여, 무선 통신 시스템(100)이 단계 156에 있으면, FEC 송신대역 중앙국 프로세서(112')는 종료 FEC 송신대역 원격지국(106)과 연관된 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(144') 및 업링크 FEC 타이밍 레지스터(146') 각각의 레지스터에서 임의의 식별 데이터와 현재 및 미래 동기화 데이터를 삭제한다. FEC 송신대역 중앙국 프로세서(112')는 시스템 오버헤드에서의 변화를 고려하여, 원격지국(106)과 연관된 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(140') 및 업링크 FEC 타이밍 레지스터(142') 각각의 세트의 레지스터에서 미래 동기화 데이터를 저장한다.

즉, FEC 송신대역 원격지국(106)의 종료와 이에 따른 시스템 데이터 오버헤드에서의 연속적인 감소에 기인하여, 에러 정정 데이터 패킷 시퀀스의 주기적 패턴은 변경된다. 예컨대, 도 12는 3개의 FEC 송신대역 원격지국(106)(FEC 송신대역 원격지국 1-3)이 각각 20%, 50% 및 10% 오버헤드 레이팅을 가지며, 타임 프레임 6에서 시작하며 7 타임 프레임마다 반복하는(즉, FEC 송신대역 원격지국 1-3이 다음의 순서: 2,1,2,2,1,2,3으로 에러 정정 데이터 패킷을 수신한다) 주기적 패턴을 달성하는 에러 정정 데이터 패킷 시퀀스를 도시한다. 10% 오버헤드를 갖는 개시 FEC 송신대역 원격지국(FEC 송신대역 원격지국 3)이 타임 프레임 20에서 FEC 송신대역 중앙국(104)과 통신을 종료하는 경우, 주기적 패턴은 이에 따라 변경된다. 타임 프레임 22에서 시작하며 3 타임 프레임마다 반복하여, FEC 송신대역 원격지국 1-2는 다음의 순서: 2,2,1로 에러 정정 데이터 패킷을 수신한다.

FEC 송신대역 원격지국(106)의 오버헤드 레이팅의 변경에 후속하여 무선 통신 시스템(100)이 단계 156에 있으면, FEC 송신대역 중앙국 프로세서(112')는 시스템 오버헤드에서의 변경을 고려하여, 개시 원격지국(106)과 연관된 다운링크 베어러 타이밍 레지스터(140'), 업링크 베어러 타이밍 레지스터(142'), 다운링크 FEC 타이밍 레지스터(140') 및 업링크 FEC 타이밍 레지스터(142') 각각의 세트의 레지스터에서 미래 동기화 데이터를 저장한다.

즉, 원격지국(106) 오버헤드 레이팅의 변경과 이에 따른 시스템 데이터 오버헤드에서의 연속적인 변경에 기인하여, 에러 정정 데이터 패킷 시퀀스의 주기적 패턴은 변경된다. 예컨대, 도 13은 3개의 FEC 송신대역 원격지국(106)(FEC 송신대역

원격지국 1-3)이 각각 20%, 50% 및 10% 오버헤드 레이팅을 가지며, 타임 프레임 6에서 시작하며 7 타임 프레임마다 반복하는(즉, FEC 송신대역 원격지국 1-3이 다음의 순서:2,1,2,2,1,2,3에서 에러 정정 데이터 패킷을 수신한다) 주기적 패턴을 달성하는 에러 정정 데이터 패킷 시퀀스를 도시한다. FEC 송신대역 원격지국 2의 오버헤드 레이팅이 50%에서 20%로 변경되는 경우, 주기적 패턴은 이에 따라 변경된다. 타임 프레임 22에서 시작하며 8 타임 프레임마다 반복하여, FEC 송신대역 원격지국 1-2는 다음의 순서: 2,3,1,2,1,3,2,1로 에러 정정 데이터 패킷을 수신한다.

무선 통신 시스템(100)은 업링크/다운링크 타임 프레임 쌍(108)(1)/(2)이 아니라 단일 다운링크/업링크 타임 프레임(108(3))을 사용한다는 점을 제외하고는, TDMA/TDD 포맷에서 상술한 것과 유사한 방식으로 동작될 수 있다. 무선 통신 시스템(100)은 상술한 양방향 모드가 아니라 단방향 모드에서도 동작될 수 있다. 즉, 베어러 데이터 패킷 및 에러 정정 패킷은 다운링크 송신 또는 업링크 송신 중 어느 하나 그러나 둘 다는 아닌 것으로 FEC 송신대역 중앙국(104)과 FEC 송신대역 원격지국(106)간에 송신된다.

본 발명은 상술한 무선 통신 시스템으로 제한되는 것이 아니며, 예컨대 위성 기반 통신 시스템과 같은 다른 타입의 무선 통신 시스템, 또는 예컨대 LAN 시스템 또는 광섬유 네트워크와 같은 다른 타입의 유선 기반 시스템을 포함할 수 있다.

이와 같이, 통신 시스템의 데이터 스트루프트(throughput)를 개선하기 위한 장치 및 방법이 개시된다. 본 발명의 실시예 및 출원이 도시되고 개시된다 할지라도, 본 발명은 발명의 요지를 벗어남이 없이 많은 변경이 가능하다는 것은 본 기술 분야의 전문가들에게는 자명하다.

본 발명은 따라서 다음의 첨부된 특허청구범위로만 제한된다.

도면의 간단한 설명

도 1은 복수의 FEC 송신대역 원격지국과 통신하는 FEC 송신대역 중앙국을 도시하는 무선 통신 시스템 셀을 나타내는 블록도.

도 2는 복수의 비사용 타임 슬롯, 대역내 타임 슬롯 및 대역외 타임 슬롯으로 분할된 TDMA/FDD 포맷된 다운링크 타임 프레임 및 업링크 타임 프레임을 도시한 도.

도 3은 복수의 비사용 타임 슬롯, 대역내 타임 슬롯 및 대역외 타임 슬롯으로 분할된 TDMA/FDD 포맷된 다운링크/업링크 타임 프레임을 도시한 도.

도 4는 FEC 송신대역 중앙국 및 하나의 FEC 송신대역 원격지국을 나타내는 블록도.

도 5는 FEC 송신대역 원격지국 프로세서를 나타내는 블록도.

도 6은 FEC 송신대역 중앙국 프로세서를 나타내는 블록도.

도 7은 FEC 송신대역 중앙국 및 복수의 FEC 송신대역 원격지국간에 베어러 데이터 및 에러 정정 데이터를 송신 및 수신하는 것 및 원격지국 할당 조합을 동적으로 조정하는 것에 대한 프로토콜을 도시하는 순서도.

도 8, 9 및 10은 복수의 타임 프레임 상에서 대역외 타임 슬롯을 공유하는 3개의 FEC 송신대역 원격지국의 다양한 에러 정정 데이터 추적 및 에러 정정 데이터 송신 순서를 도시하는 표.

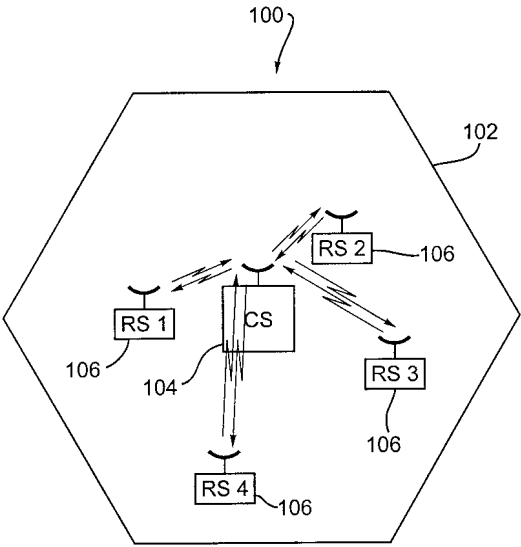
도 11은 복수의 타임 프레임 상에서 대역외 타임 슬롯을 공유하는 개시 FEC 송신대역 원격지국을 포함하는 4개의 원격지국의 다양한 에러 정정 데이터 추적 및 에러 정정 데이터 송신 순서를 도시하는 표.

도 12는 복수의 타임 프레임 상에서 대역외 타임 슬롯을 공유하는 종료 FEC 송신대역 원격지국을 포함하는 3개의 원격지국의 다양한 에러 정정 데이터 추적 및 에러 정정 데이터 송신 순서를 도시하는 표.

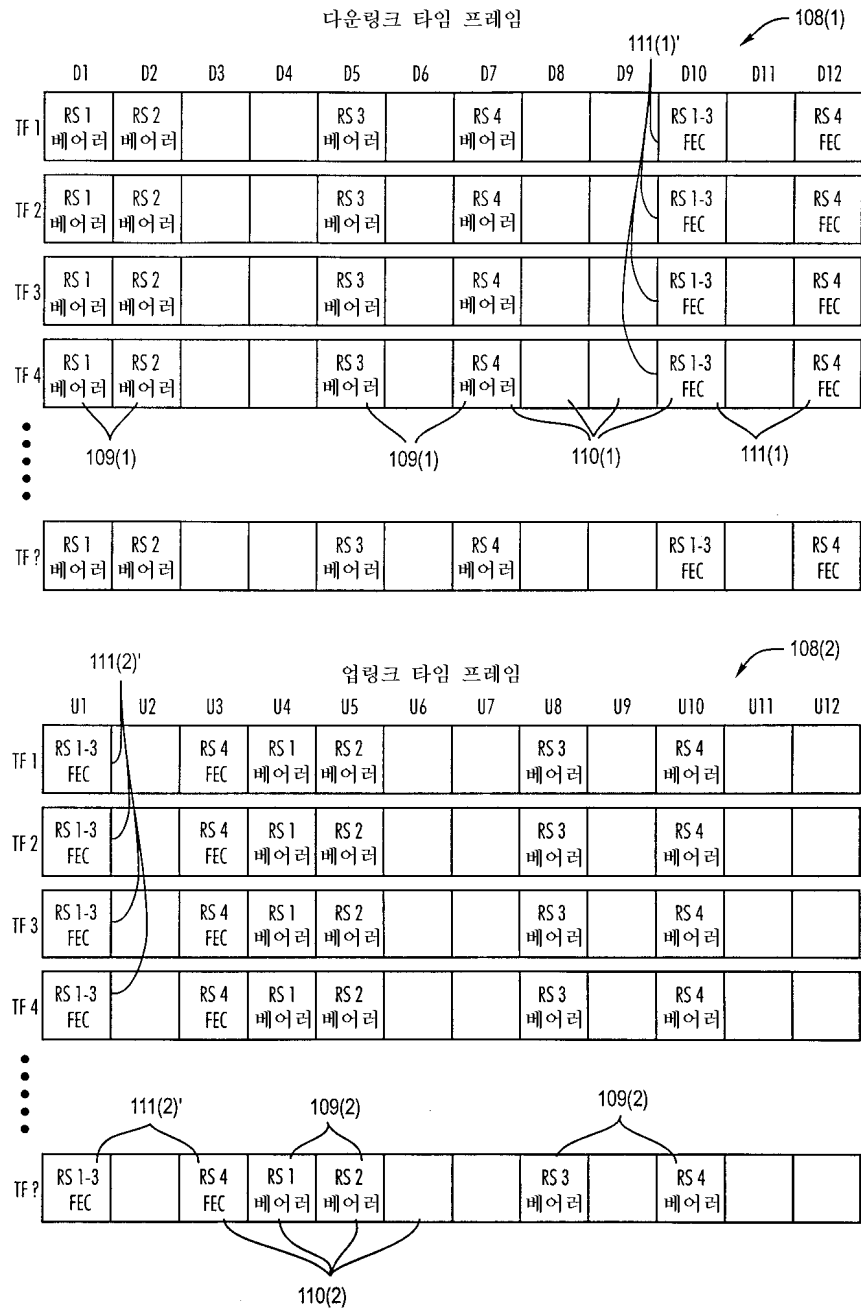
도 13은 에러 정정 데이터 오버헤드 레이팅이 변경되는 FEC 송신대역 원격지국을 포함하고, 복수의 타임 프레임 상에서 대역외 타임 슬롯을 공유하는 3개의 FEC 송신대역 원격지국의 에러 정정 데이터 추적 및 에러 정정 데이터 송신 순서를 도시하는 표.

도면

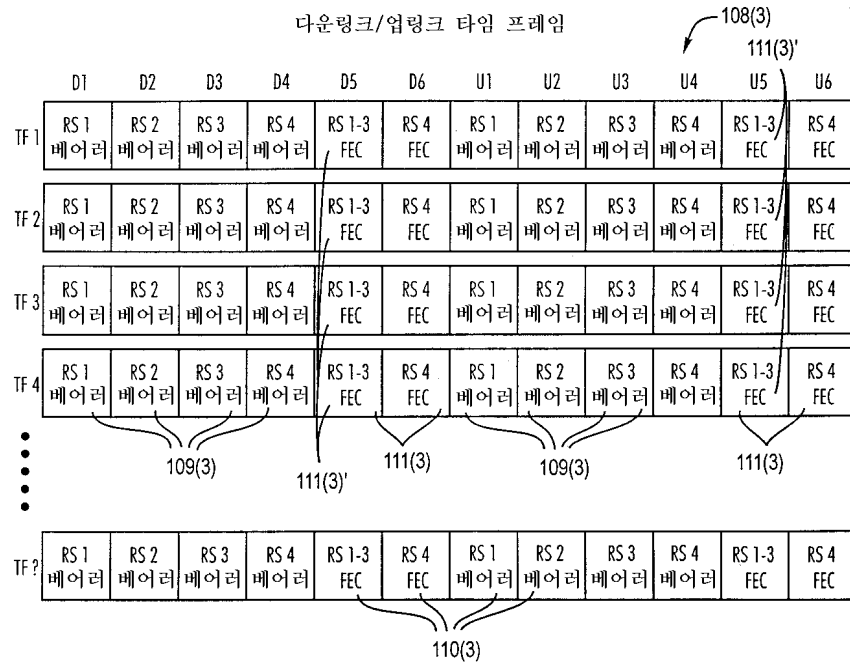
도면1



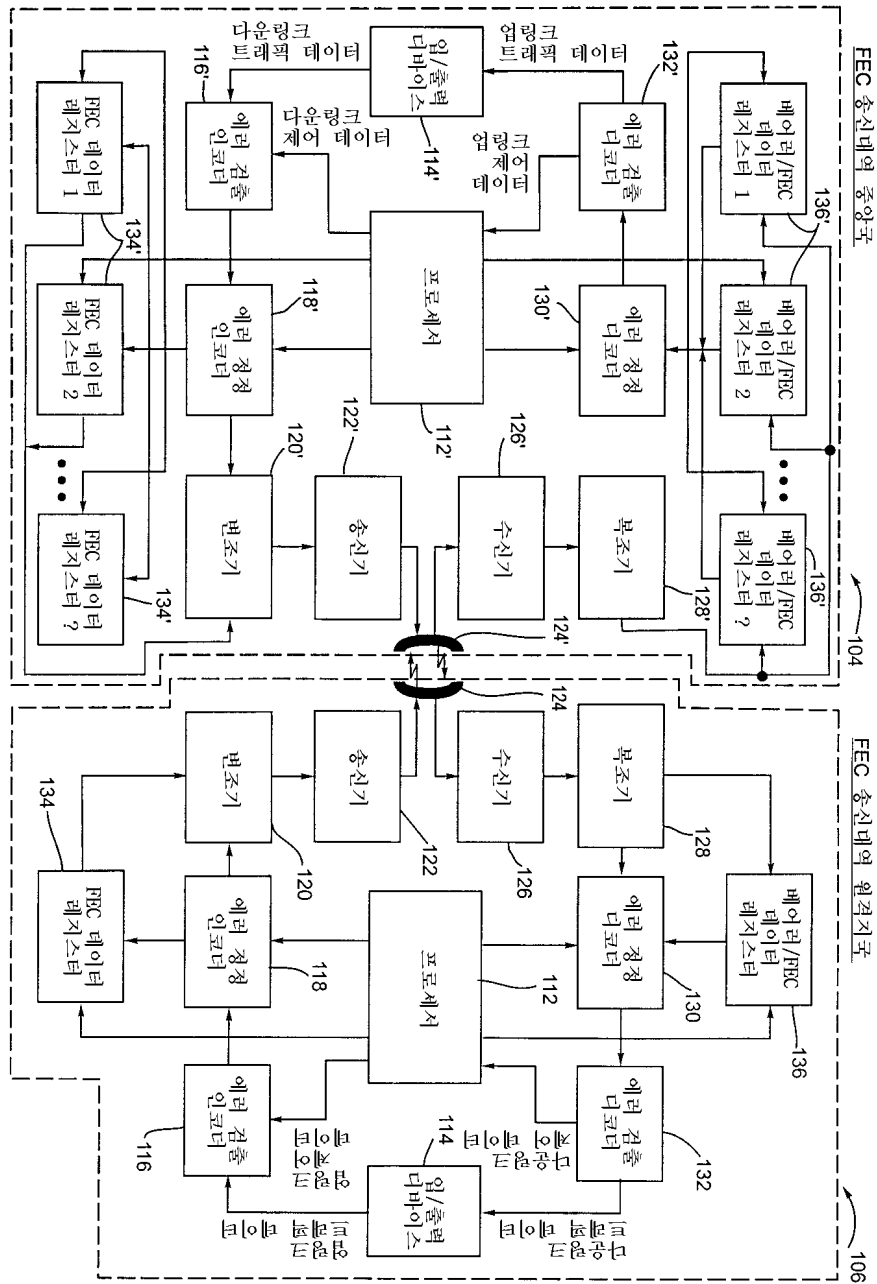
도면2



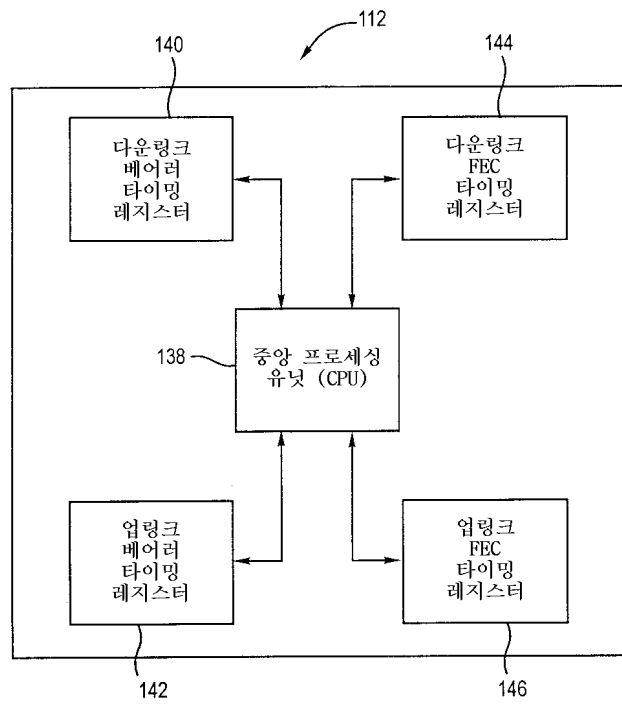
도면3



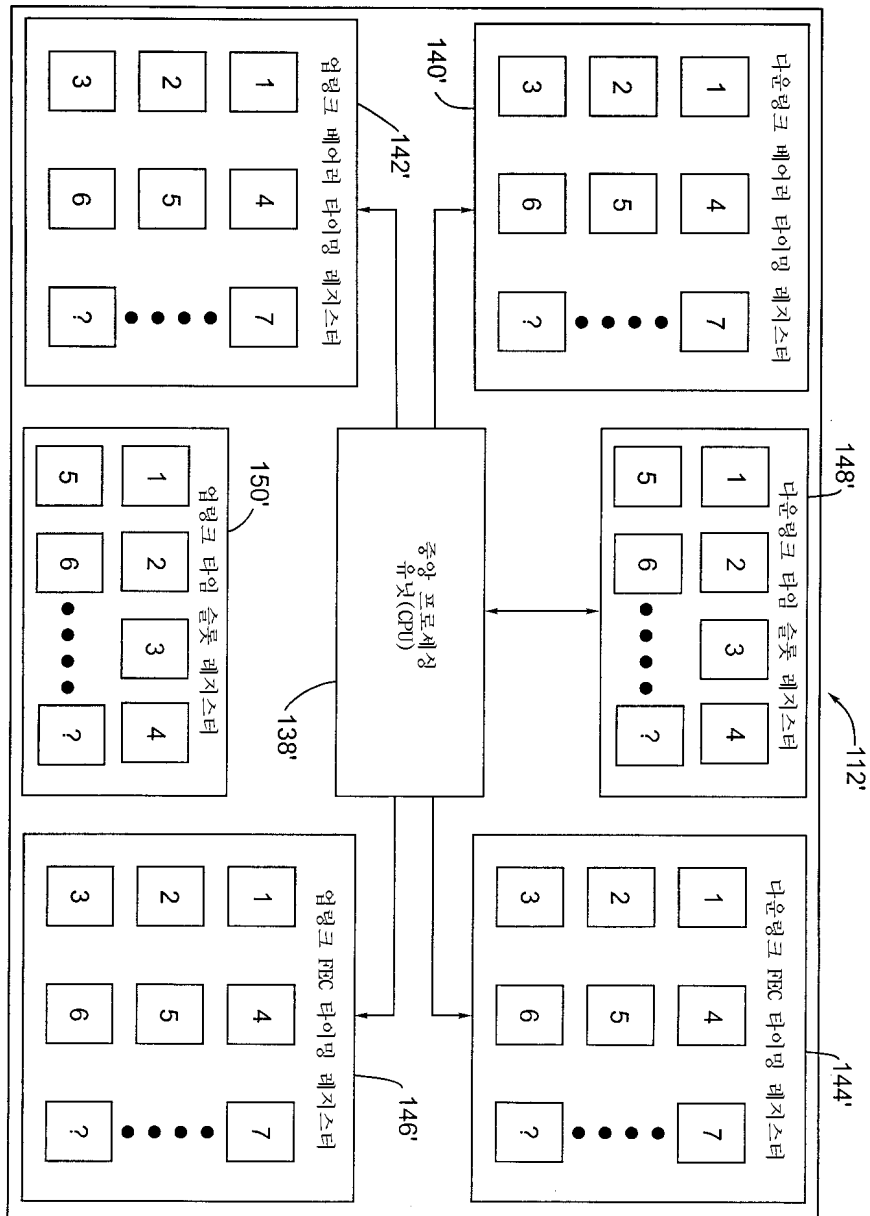
도면4



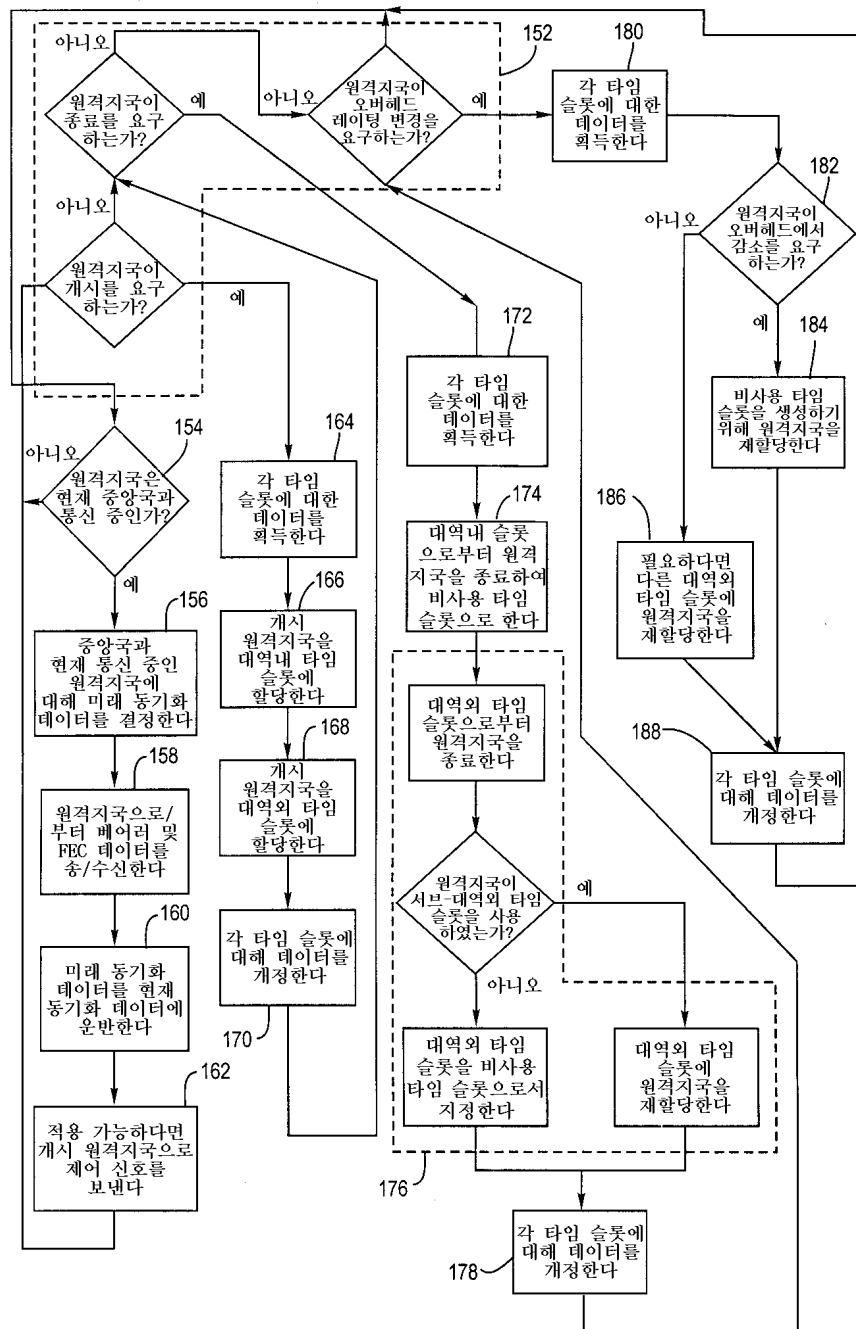
도면5



도면6



도면7



도면8

	그로스 오버헤드(%)			넷 오버헤드(%)		
TF (#)	RS 1 (33 1/3%)	RS 2 (33 1/3%)	RS 3 (33 1/3%)	RS 1 (33 1/3%)	RS 2 (33 1/3%)	RS 3 (33 1/3%)
1	100	33 1/3	66 2/3	0	33 1/3	66 2/3
2	33 1/3	66 2/3	<u>100</u>	33 1/3	66 2/3	0
3	66 2/3	<u>100</u>	33 1/3	66 2/3	0	33 1/3
4	<u>100</u>	33 1/3	66 2/3	0	33 1/3	66 2/3
5	33 1/3	66 2/3	<u>100</u>	33 1/3	66 2/3	0
6	66 2/3	<u>100</u>	33 1/3	66 2/3	0	33 1/3
7	<u>100</u>	33 1/3	66 2/3	0	33 1/3	66 2/3
8	33 1/3	66 2/3	<u>100</u>	33 1/3	66 2/3	0
9	66 2/3	100	33 1/3	66 2/3	0	33 1/3

도면9

TF (#)	그로스 오버헤드(%)			넷 오버헤드(%)		
	RS 1 (20%)	RS 2 (20%)	RS 3 (20%)	RS 1 (20%)	RS 2 (20%)	RS 3 (20%)
1	<u>60</u>	20	40	0	20	40
2	20	40	<u>60</u>	20	40	0
3	40	<u>60</u>	20	40	0	20
4	<u>60</u>	20	40	0	20	40
5	20	40	<u>60</u>	20	40	0
6	40	<u>60</u>	20	40	0	20
7	<u>60</u>	20	40	0	20	40
8	20	40	<u>60</u>	20	40	0
9	40	<u>60</u>	20	40	0	20

도면10

TF (#)	그로스 오버헤드(%)			넷 오버헤드(%)		
	RS 1 (20%)	RS 2 (50%)	RS 3 (10%)	RS 1 (20%)	RS 2 (50%)	RS 3 (10%)
1	20	<u>50</u>	10	20	0	10
2	40	<u>50</u>	20	40	0	20
3	<u>60</u>	50	30	0	50	30
4	20	<u>100</u>	40	20	0	40
5	40	<u>50</u>	<u>50</u>	40	50	0
6	60	<u>100</u>	10	60	0	10
7	<u>80</u>	50	20	0	50	20
8	20	<u>100</u>	30	20	0	30
9	40	<u>50</u>	40	40	0	40
10	<u>60</u>	50	50	0	50	50
11	20	<u>100</u>	60	20	0	60
12	40	<u>50</u>	<u>70</u>	40	50	0
13	60	<u>100</u>	10	60	0	10
14	80	50	20	0	50	20
15	20	<u>100</u>	30	20	0	30
16	40	<u>50</u>	40	40	0	40
17	<u>60</u>	50	50	0	50	50
18	20	<u>100</u>	60	20	0	60
19	40	50	<u>70</u>	40	50	0

도면11

TF (#)	그로스 오버헤드(%)				넷 오버헤드(%)			
	RS 1 (20%)	RS 2 (50%)	RS 3 (10%)	RS 4 (20%)	RS 1 (20%)	RS 2 (50%)	RS 3 (10%)	RS 4 (20%)
1	20	50	10	X	20	0	10	X
2	40	50	20	X	40	0	20	X
3	60	50	30	X	0	50	30	X
4	20	100	40	X	20	0	40	X
5	40	50	50	X	40	50	0	X
6	60	100	10	X	60	0	10	X
7	80	50	20	X	0	50	20	X
8	20	100	30	X	20	0	30	X
9	40	50	40	X	40	0	40	X
10	60	50	50	X	0	50	50	X
11	20	100	40	X	20	0	40	X
12	40	50	50	X	40	50	0	X
13	60	100	10	X	60	0	10	X
14	80	50	20	X	0	50	20	X
15	20	100	30	X	20	0	30	X
16	40	50	40	X	40	0	40	X
17	60	50	50	X	0	50	50	X
18	20	100	40	X	20	0	40	X
19	40	50	50	X	40	50	0	X
20	60	100	10	20	60	0	10	20
21	80	50	20	40	0	50	20	40
22	20	100	30	60	20	0	30	60
23	40	50	40	80	40	50	40	0
24	60	100	50	20	60	0	50	20
25	80	50	60	40	0	50	60	40
26	20	100	70	60	20	0	70	60
27	40	50	80	80	40	50	0	80
28	60	100	10	100	60	100	10	0
29	80	150	20	20	80	50	20	20
30	100	100	30	40	0	100	30	40
31	20	150	40	60	20	50	40	60
32	40	100	50	80	40	0	50	80
33	60	50	60	100	60	50	60	0
34	80	100	70	20	80	0	70	20
35	100	50	80	40	0	50	80	40
36	20	100	90	60	20	0	90	60
37	40	50	100	80	40	50	0	80
38	60	100	10	100	60	0	10	100
39	80	150	20	20	80	50	20	20
40	100	100	30	40	0	100	30	40
41	20	150	40	60	20	50	40	60
42	40	100	50	80	40	0	50	80
43	60	50	60	100	60	50	60	0
44	80	100	70	20	80	0	70	20
45	100	50	80	40	0	50	80	40
46	20	100	90	60	20	0	90	60
47	40	50	100	80	40	50	0	80

도면12

TF (#)	그로스 오버헤드(%)			넷 오버헤드(%)		
	RS 1 (20%)	RS 2 (50%)	RS 3 (10%)	RS 1 (20%)	RS 2 (50%)	RS 3 (10%)
1	20	50	10	20	0	10
2	40	50	20	40	0	20
3	60	50	30	0	50	30
4	20	100	40	20	0	40
5	40	50	50	40	50	0
6	60	100	10	60	0	10
7	80	50	20	0	50	20
8	20	100	30	20	0	30
9	40	50	40	40	0	40
10	60	50	50	0	50	50
11	20	100	40	20	0	40
12	40	50	50	40	50	0
13	60	100	10	60	0	10
14	80	50	20	0	50	20
15	20	100	30	20	0	30
16	40	50	40	40	0	40
17	60	50	50	0	50	50
18	20	100	40	20	0	40
19	40	50	50	40	50	0
20	60	100	x	60	100	x
21	80	50	x	80	50	x
22	20	100	x	20	100	x
23	40	50	x	40	50	x
24	60	50	x	60	50	x
25	20	100	x	20	100	x
26	40	50	x	40	50	x
27	60	50	x	60	50	x

도면13

TF (#)	그로스 오버헤드(%)			넷 오버헤드(%)		
	RS 1 (20%)	RS 2 (50%)>(20%)	RS 3 (10%)	RS 1 (20%)	RS 2 (50%)	RS 3 (10%)
1	20	<u>50</u>	10	20	0	10
2	40	<u>50</u>	20	40	0	20
3	<u>60</u>	50	30	0	50	30
4	20	<u>100</u>	40	20	0	40
5	40	50	<u>50</u>	40	50	0
6	60	<u>100</u>	10	60	0	10
7	<u>80</u>	50	20	0	50	20
8	20	<u>100</u>	30	20	0	30
9	40	<u>50</u>	40	40	0	40
10	<u>60</u>	50	50	0	50	50
11	20	<u>100</u>	40	20	0	40
12	40	50	<u>50</u>	40	50	0
13	60	<u>100</u>	10	60	0	10
14	<u>80</u>	50	20	0	50	20
15	20	<u>100</u>	30	20	0	30
16	40	<u>50</u>	40	40	0	40
17	<u>60</u>	50	50	0	50	50
18	20	<u>100</u>	40	20	0	40
19	40	50	<u>50</u>	40	50	0
20	60	<u>70</u>	10	60	0	10
21	<u>80</u>	20	20	0	20	20
22	20	<u>40</u>	30	20	0	30
23	40	20	<u>40</u>	40	20	0
24	<u>60</u>	40	10	0	40	10
25	20	<u>60</u>	20	20	0	20
26	<u>40</u>	20	30	0	20	30
27	20	40	40	20	40	0
28	40	<u>60</u>	10	40	0	10
29	<u>60</u>	20	20	0	20	20
30	20	<u>40</u>	30	20	0	30
31	40	20	<u>40</u>	40	20	0
32	<u>60</u>	40	10	0	40	10
33	20	<u>60</u>	20	20	0	20
34	<u>40</u>	20	30	0	20	30
35	20	40	<u>40</u>	20	40	0
36	40	<u>60</u>	10	40	0	10
37	<u>60</u>	20	20	0	20	20