

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3639600号
(P3639600)

(45) 発行日 平成17年4月20日(2005.4.20)

(24) 登録日 平成17年1月21日(2005.1.21)

(51) Int.Cl.⁷H04L 5/14
H04L 25/20

F I

H04L 5/14
H04L 25/20

請求項の数 11 (全 11 頁)

(21) 出願番号	特願平9-521893	(73) 特許権者	コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
(86) (22) 出願日	平成8年12月6日(1996.12.6)		オランダ国 5621 ペーアー アイン
(65) 公表番号	特表平11-500893		ドーフエン フルーネヴァウツウェッハ
(43) 公表日	平成11年1月19日(1999.1.19)		1
(86) 国際出願番号	PCT/IB1996/001379	(74) 代理人	弁理士 杉村 興作
(87) 国際公開番号	W01997/022184		
(87) 国際公開日	平成9年6月19日(1997.6.19)	(74) 代理人	弁理士 富田 典
審査請求日	平成15年12月3日(2003.12.3)		
(31) 優先権主張番号	PN 7047	(74) 代理人	弁理士 杉村 純子
(32) 優先日	平成7年12月11日(1995.12.11)		
(33) 優先権主張国	オーストラリア(AU)	(74) 代理人	弁理士 徳永 博
		最終頁に続く	

(54) 【発明の名称】 双方向信号伝送システム

(57) 【特許請求の範囲】

【請求項1】

論理ハイレベルを発生させることができ、一つ以上の第1ステーションを結合し、その第1ステーションの各々は論理ローレベルを発生させることができる第1の双方向信号経路と、

この第1の双方向信号経路に結合されるとともに受信入力部及び送信出力部を有するインタフェース装置と、

このインタフェース装置の受信入力部及び送信出力部に結合された第2の双方向信号経路とを具え、

前記インタフェース装置は、

前記受信入力部の論理ローレベルに応答して論理中間レベルを前記第1の双方向信号経路に発生させる第1手段と、

前記第1の双方向信号経路の前記論理ローレベルに応答して論理ローレベルを前記送信出力部に発生させ、それ以外の場合には前記送信出力部に論理ハイレベルを発生させる第2手段とを具え、

前記一つ以上の第1ステーションを、前記第1の双方向信号経路の論理中間レベル及び論理ローレベルをLOWとして検出するとともに前記第1の双方向信号経路の論理ハイレベルをHIGHとして検出するように適合させたことを特徴とする双方向信号伝送システム。

【請求項2】

前記インタフェース装置の第1手段は、入力部を前記受信入力部に結合するとともに出力

部をオープンコレクタトランジスタのベースに接続したインバータと、前記第1の双方向信号経路とオープンコレクタトランジスタとの間に接続した電源とを具え、前記インバータは、前記受信入力部の論理ハイレベルに応答して前記オープンコレクタトランジスタをオフに切り替えるとともに、前記受信入力部の論理ローレベルに応答して前記オープンコレクタトランジスタをオンに切り替え、前記オープンコレクタトランジスタは、オン状態で前記第1の双方向信号経路を前記論理中間レベルまで低下させ、オフ状態で前記第1の双方向信号経路を論理ハイレベルのままにするようにしたことを特徴とする請求の範囲1記載の双方向信号伝送システム。

【請求項3】

前記インタフェース装置の第2手段は、一方の入力部を前記第1の双方向信号経路に結合するとともに他方の入力部を基準電源電圧 V_{med} に結合したコンパレータを具え、このコンパレータは、前記インタフェース装置の送信出力部に結合したオープンコレクタトランジスタ出力部を有し、前記第2手段は、前記第1の双方向信号経路の論理レベルが前記基準電源電圧 V_{med} より下のときに前記論理ローレベルを前記送信出力部に発生させるとともに、前記第1の双方向信号経路の論理レベルが前記基準電源電圧 V_{med} 以上のときに前記論理ハイレベルを前記送信出力部に発生させるようにしたことを特徴とする請求の範囲1又は2記載の双方向信号伝送システム。

【請求項4】

前記インタフェース装置の送信出力部及び受信出力部を、第2の双方向信号経路に直接接続したことを特徴とする請求の範囲1から3のうちのいずれかに記載の双方向信号伝送システム。

【請求項5】

前記インタフェース装置の送信出力部を、第1のオプ्टカプラを介して前記第2の双方向信号経路に結合し、前記第2の双方向信号経路を、第2のオプ्टカプラを介して前記受信入力部に直列結合したことを特徴とする請求の範囲1から3のうちのいずれかに記載の双方向信号伝送システム。

【請求項6】

前記インタフェース装置の送信出力部を、差動バスを介して、前記第2の双方向信号経路に結合した他のインタフェース装置の受信入力部に結合し、前記他のインタフェース装置の送信出力部を、前記差動バスを介して、前記インタフェースバスの受信入力部に結合したことを特徴とする請求の範囲1から5のうちのいずれかに記載の双方向信号伝送システム。

【請求項7】

前記第1及び第2の双方向信号経路をデータ経路としたことを特徴とする請求の範囲1から6のうちのいずれかに記載の双方向信号伝送システム。

【請求項8】

前記第1及び第2の双方向信号経路はそれぞれデータ経路及びクロック経路を具え、前記インタフェース装置は第1インタフェース段及び第2インタフェース段を具え、前記第1の双方向信号経路のデータ経路を、前記第1インタフェース段を介して、前記第2の双方向信号経路のデータ経路に結合し、前記第1の双方向信号経路のクロック経路を、前記第2インタフェース段を介して、前記第2の双方向信号経路のクロック経路に結合したことを特徴とする請求の範囲1から6のうちのいずれかに記載の双方向信号伝送システム。

【請求項9】

双方向信号伝送システムに用いるインタフェース装置であって、このシステムは、論理ハイレベルを発生させることができ、一つ以上の第1ステーションを結合し、その第1ステーションの各々は論理ローレベルを発生させることができる第1の双方向信号経路と、

この第1の双方向信号経路に結合されるとともに受信入力部及び送信出力部を有するインタフェース装置と、

このインタフェース装置の受信入力部及び送信出力部に結合された第2の双方向信号経路

10

20

30

40

50

とを具え、

前記インタフェース装置は、

前記受信入力部の論理ローレベルに応答して論理中間レベルを前記第1の双方向信号経路に発生させる第1手段と、

前記第1の双方向信号経路の前記論理ローレベルに応答して論理ローレベルを前記送信出力部に発生させ、それ以外の場合には前記送信出力部に論理ハイレベルを発生させる第2手段とを具え、

前記一つ以上の第1ステーションを、前記第1の双方向信号経路の論理中間レベル及び論理ローレベルをLOWとして検出するとともに前記第1の双方向信号経路の論理ハイレベルをHIGHとして検出するように適合させたことを特徴とするインタフェース装置。

10

【請求項10】

前記インタフェース装置の第1手段は、入力部を前記受信入力部に結合するとともに出力部をオープンコレクタトランジスタのベースに接続したインバータと、前記第1の双方向信号経路とオープンコレクタトランジスタとの間に接続した電源とを具え、前記インバータは、前記受信入力部の論理ハイレベルに応答して前記オープンコレクタトランジスタをオフに切り替えるとともに、前記受信入力部の論理ローレベルに応答して前記オープンコレクタトランジスタをオンに切り替え、前記オープンコレクタトランジスタは、オン状態で前記第1の双方向信号経路を前記論理中間レベルまで低下させ、オフ状態で前記第1の双方向信号経路を論理ハイレベルのままにするようにしたことを特徴とする請求の範囲9記載のインタフェース装置。

20

【請求項11】

前記インタフェース装置の第2手段は、一方の入力部を前記第1の双方向信号経路に結合するとともに他方の入力部を基準電源電圧 V_{med} に結合したコンパレータを具え、このコンパレータは、前記インタフェース具えの送信出力部に結合したオープンコレクタトランジスタ出力部を有し、前記第2手段は、前記第1の双方向信号経路の論理レベルが前記基準電源電圧 V_{med} より下のときに前記論理ローレベルを前記送信出力部に発生させるとともに、前記第1の双方向信号経路の論理レベルが前記基準電源電圧 V_{med} 以上のときに前記論理ハイレベルを前記送信出力部に発生させるようにしたことを特徴とする請求の範囲9又は10記載のインタフェース装置。

【発明の詳細な説明】

30

本発明は、2値信号を両方向に伝送する双方向信号伝送システムに関するものである。また、本発明はこのようなシステムのインタフェースに関するものである。

双方向信号伝送システムの一例としては、例えば、Philips Semiconductorsによって1989年に刊行されたPhilips Data Handbook IC12aの31～35ページの“12C-bus compatible ICs, Types MAB84XI family to PCF8579”及び1995年に発表された“The 12C bus and how to use it (including specification)”に記載された12Cバスシステムが有名である。12Cバスシステムは、ステーションすなわち集積回路を有する直列バスシステムであり、双方向の二つのワイヤの伝送チャネルを介して15のステーションが相互接続され、一方のワイヤは2値データ信号用であり、他方のワイヤは2値クロック信号用であり、これらステーションは、予め決定されたプロトコルによって通信する。システム内の特別な機能に応じて、各ステーションは送信器、受信器、又はその両方として動作することができる。

40

データ線及びクロック線は、プルアップ抵抗を介して正の電源電圧に接続されている。これらワイヤは、ステーションが通信していないときはハイを浮動している。各ステーションの出力段は、オープンコレクタ及びオープンドレインを有するバスに対するインタフェースを有し、これにより、ステーションのうちの任意のものはバスの電圧レベルをローに低下させることができる。

12Cバスの容量性負荷は、バスの長さ及びバスに接続することができるステーションの数を決定する。バス容量は、ワイヤ、接続部及びICピンの全容量となる。バス容量が増大すると、バスをより低速で実行する必要がある。さらに、バスの上昇及び下降が問題となる

50

。

これらの問題を軽減することができるバスインタフェース装置を有する双方向信号伝送システムが提案されている。これら問題において、バスインタフェース装置の一方の側に第1の双方向データバスを結合し、他方の側に二つの論理経路を結合し、そのうちの一つを信号受信用にし、もう一方を信号送信用にしている。これら二つの論理経路は第2の双方向データバスに結合されている。しかしながら、これまで提案されているシステムは、大きな制限を有し、非常に用途が限られている。ラッチの問題を被る場合がある、すなわち、受信論理経路がローになると、第1データバスの双方向性の性質のためにバスインタフェースの送信論理経路がローになり、送信論理経路がローのままになる。バスはロー状態に「ラッチ」される。状態的に安定する場合もあるが、スプリアス論理信号が発生し、発振する傾向がある。

10

本発明の目的は、これら問題を克服する双方向信号伝送システム及びインタフェース装置を提供することである。このために、本発明は、論理ハイレベルを発生させることができ、一つ以上の第1ステーションを結合し、その第1ステーションの各々は論理ローレベルを発生させることができる第1の双方向信号経路と、

この第1の双方向信号経路に結合されるとともに受信入力部及び送信出力部を有するインタフェース装置と、

このインタフェース装置の受信入力部及び送信出力部に結合された第2の双方向信号経路とを具え、

前記インタフェース装置は、

20

前記受信入力部の論理ローレベルに応答して論理中間レベルを前記第1の双方向信号経路に発生させる第1手段と、

前記第1の双方向信号経路の前記論理ローレベルに応答して論理ローレベルを前記送信出力部に発生させ、それ以外の場合には前記送信出力部に論理ハイレベルを発生させる第2手段とを具え、

前記一つ以上の第1ステーションを、前記第1の双方向信号経路の論理中間レベル及び論理ローレベルをLOWとして検出するとともに前記第1の双方向信号経路の論理ハイレベルをHIGHとして検出するように適合させる。

本発明は、論理中間レベルのために、論理LOWは、第1の双方向信号経路を介して、受信入力部から送信出力部に伝播しない。これにより、インタフェース装置のラッチを回避することができる。その結果、第2の双方向信号経路を、最小の負荷を形成し及び合成双方向システムで接続することができるステーションの総数の制限を克服するインタフェース装置を介して、第1の双方向信号経路に接続することができる。さらに、本発明は、スプリアス論理レベルを発生させず、したがって振動する傾向がない。

30

本発明の好適例によれば、前記インタフェース装置の第1手段は、入力部を前記受信入力部に結合するとともに出力部をオープンコレクタトランジスタのベースに接続したインバータと、前記第1の双方向信号経路とオープンコレクタトランジスタとの間に接続した電源とを具え、前記インバータは、前記受信入力部の論理ハイレベルに応答して前記オープンコレクタトランジスタをオフに切り替えるとともに、前記受信入力部の論理ローレベルに応答して前記オープンコレクタトランジスタをオンに切り替え、前記オープンコレクタトランジスタは、オン状態で前記第1の双方向信号経路を前記論理中間レベルまで低下させ、オフ状態で前記第1の双方向信号経路を論理ハイレベルのままにするようにする。

40

本発明の他の好適例によれば、前記インタフェース装置の第2手段は、一方の入力部を前記第1の双方向信号経路に結合するとともに他方の入力部を基準電源電圧 V_{med} に結合したコンパレータを具え、このコンパレータは、前記インタフェース具えの送信出力部に結合したオープンコレクタトランジスタ出力部を有し、前記第2手段は、前記第1の双方向信号経路の論理レベルが前記基準電源電圧 V_{med} より下のときに前記論理ローレベルを前記送信出力部に発生させるとともに、前記第1の双方向信号経路の論理レベルが前記基準電源電圧 V_{med} 以上のときに前記論理ハイレベルを前記送信出力部に発生させるようにする。

本発明の他の態様は、前記インタフェース装置の第1手段は、入力部を前記受信入力部に

50

結合するとともに出力部をオープンコレクタトランジスタのベースに接続したインバータと、前記第1の双方向信号経路とオープンコレクタトランジスタとの間に接続した電源とを具え、前記インバータは、前記受信入力部の論理ハイレベルに応答して前記オープンコレクタトランジスタをオフに切り替えるとともに、前記受信入力部の論理ローレベルに
10 応答して前記オープンコレクタトランジスタをオンに切り替え、前記オープンコレクタトランジスタは、オン状態で前記第1の双方向信号経路を前記論理中間レベルまで低下させ、オフ状態で前記第1の双方向信号経路を論理ハイレベルのままにするようにする。

本発明を、添付図面を参照して詳細に説明する。図面中、

図1は、本発明による双方向信号伝送システムの第1の実施の形態を示す。

図2は、図1に図示した双方向信号伝送システムに用いるステーションの第1例を示す。

10

図3は、図1に図示した双方向信号伝送システムに用いる本発明によるインタフェース装置の第1例を示す。

図4は、図3に図示したインタフェース装置を有する本発明による双方向信号伝送システムの第2の実施の形態を示す。

図1は、本発明による双方向信号伝送システムの第1の実施の形態を示す。双方向信号伝送システムは、第1の双方向信号伝送システム1及び第2の双方向信号伝送システム2と、これら二つのシステムの間で結合されたインタフェース装置3とを具える。

第1の双方向信号伝送システム1は、双方向の2配線バス101を有する。バス101は、データ信号を移送するデータ線102と、クロック信号を移送するクロック線103とを含む。バス101上を移送されるデータ信号及びクロック信号を2値信号とする。バス101に二つのステ
20 ーション110を接続する。所望の場合には、それ以上の数のステーションをバス101に接続することができる。しかしながら、バス101に接続することができるステーション110の数は、全バス容量によって制限される。例えば、12Cバスに対して特定された400pFの制限により、実際は20前後のステーションに制限される。

これらステーション110を、通常集積回路とし、集積回路は、マイクロコントローラ、LCDドライバー、遠隔I/Oポート、RAM、EEPROM若しくはデータコンバータのような一般的な目的の回路、ラジオ及びビデオシステムのデジタルチューニング回路及び信号処理回路のような回路に適合したアプリケーション、又は音声ダイヤリングを有する電話機用のDTMF発生器を含むことができる。

これら個別のステーション110の各々が互いに相違するとともに相違する機能、例えばマ
30 イクロコントローラ又はLCDを実行するとしても、これらは全て同一のI/O配置を有する。明瞭のために、この配置を、図2に示す一つのステーション110を参照して説明する。

図2は、クロックI/0111及びデータI/0112を有するステーション110を示し、これらクロックI/0111及びデータI/0112をそれぞれ、図1に図示したクロック線103及びデータ線102に接続する。データI/0112を、データ出力段125及びデータ入力段126に接続する。データ出力段125は、ステーション110の内部回路のデータ出力部を形成するオープンコレクタトランジスタ128からなる。データ入力段126はコンパレータ130からなり、そのコンパレータ130の一方の入力部をデータI/0112に接続する。コンパレータ130の他方の入力部を、基準電圧V_{high}に接続する。コンパレータ130の出力部は、ステーションの内部回路のデータ
40 入力部を形成する。

ステーション110のクロックI/0111を、クロック出力段123及びクロック入力段124に接続する。クロック出力段124は、データ出力段125のオープンコレクタトランジスタと同様なオープンコレクタトランジスタ127を有し、同様に動作する。クロック入力段124は、データ入力段126と同様なコンパレータ129及び基準電圧V_{high}を有し、同様に動作する。ステーションの他の内部回路の詳細を図示しない。内部回路の詳細（例えば、マイクロコントローラの回路、LCD回路等）は、本発明の動作に必須ではなく、これを説明しない。

ステーション110が互いに通信する方法を、図1及び2を参照して説明する。第1の双方向信号伝送システム1のバス101の状態は、第2の双方向信号伝送システム2から任意の通信がない場合、第2の双方向信号伝送システム2によって影響が及ぼされない。

図1及び2において、ステーション110は、バスワイヤ102,103の状態をHIGHからLOW及び

50

その逆に変えることにより、かつ、バスワイヤ102,103がHIGH又はLOW状態であるか否かを検出することにより互いに通信する。ステーション110は、データ線102の電圧が基準電圧V_{high}以上であるときにデータ線102がHIGH状態であることを検出するとともに、データ線102の電圧が上記基準電圧V_{high}未満のときにデータ線102がLOW状態であることを検出する。ステーションは、同様にして上記基準電圧V_{high}に対するクロック線103の状態を検出する。

図1及び2において、ステーション110は、クロック出力段123及びデータ出力段125のオープンコレクタトランジスタ127及び128をオン及びオフに切り替えることにより、クロック線102及びデータ線103の状態を変える。全てのステーション110のオープンコレクタトランジスタ127及び128の各々がオフ状態のとき、バスワイヤ102及び103をそれぞれ、プルアップ抵抗130及び131を介して電源電圧V_{ss}に引き上げる。電源電圧V_{ss}を上記基準電圧V_{high}より大きく選択し、このような状況において、バスワイヤ102及び103は、ステーション110によってHIGHであると見なされる。

ステーション110のうちの任意のものは、データ出力段125のオープンコレクタトランジスタ128をオンに切り替えることにより、データ線102の電圧を電圧V_{uu}に切り替えることができる。データ出力段125を、電圧V_{uu}が上記基準電圧V_{high}より小さくなるように設計する。したがって、オープンコレクタトランジスタ128のオン状態において、データ線102の電圧は、V_{high}より小さいV_{uu}となり、その結果、データ線102は、ステーション110によってLOWであることが検出される。また、上記トランジスタ128のオフ状態において、データ線の電圧は、V_{high}より大きいV_{uu}となり、その結果、データ線102は、ステーション110によってHIGHであることが検出される。

同様に、ステーション110のうちの任意のものは、クロック出力段123のオープンコレクタトランジスタ127をオンに切り替えることにより、クロック線103の電圧を電圧V_{uu}にすることができる。既に説明したように、この電圧V_{uu}は基準電圧V_{high}より下である。したがって、オープンコレクタトランジスタ127のオン状態において、クロック線103はステーション110によってLOWであることが検出され、上記トランジスタ127のオフ状態において、クロック線103はステーション110によってHIGHであることが検出される。

バス101に接続されたステーション110の全ては、データ出力段123及びクロック出力段125を有する。したがって、ステーション110のうちの任意のものは、データ線又はクロック線をLOWにすることができる。データ線102は、全てのステーション110の全てのオープンコレクタトランジスタ128がオフに切り替えられるときのみHIGHになる。クロック線103に対しても同様である。

ステーション110の各々は、バスワイヤ102及び103の状態を検出するデータ入力段124及びクロック入力段126を有する。図2に示すデータ入力段125はコンパレータ130を有し、その一方の入力部をステーション110のデータI/0112に接続する。コンパレータ130の他方の入力部を、上記基準電圧V_{high}に等しい電圧を有する電源に接続する。データ線102の電圧が基準電圧V_{high}より上のとき、コンパレータ130の出力はHIGHとなり、データ線102の電圧が基準電圧V_{high}より下のとき、コンパレータ130の出力はLOWとなる。図2に示したクロック入力段123は、クロックバスワイヤ103と同様に動作する。

したがって、ステーション110は、2値で互いに通信することができる。図1及び2に図示した例において、データは、12Cプロトコルによるクロック制御の下で直列に一方のステーション110から他方のステーション110に転送される。このプロトコルは本発明の一部を形成しないので、上記文献を参照されたい。

図1において、第2の双方向信号伝送システム2は、第1の双方向信号伝送システム1と同様である。第2の双方向信号伝送システム2は同一の態様を有し、第1の双方向信号伝送システムと同様に動作し、同一プロトコルを使用する。第1の双方向信号伝送システムと同様に、第2の双方向信号伝送システム2は、データ線202及びクロック線203を具える2本の双方向バス201と、バス201のクロック線203及びデータ線202にそれぞれ接続したクロックI/0211及びデータI/0212を有するステーション210と、プルアップ抵抗230及び231とを有する。第1の双方向信号伝送システムのステーション110及び第2の双方向信号伝

10

20

30

40

50

送システムのステーション210は性質及び動作は同様である。ステーション210は、図2に示したステーション10と同一の態様を有し、同様に動作する。第1の双方向信号伝送システムの電源電圧 V_{ss} 、電圧 V_{uu} 及び基準電圧 V_{high} は、第2の双方向信号伝送システムの対応する電源電圧 V_{ss}' 、電圧 V_{uu}' 及び基準電圧 V_{high}' を有する。図示した例において、 V_{ss}' 、 V_{uu}' 及び V_{high}' の電圧レベルは、 V_{ss} 、 V_{uu} 及び V_{high} とそれぞれ同一である。しかしながら、第1及び第2の双方向信号伝送システムの実際の電圧レベルは、所望の場合には相違してもよい。例えば、第1の双方向信号伝送システムの電源電圧 V_{ss} を3Vに等しくするとともに、第2の双方向信号伝送システムの電源電圧 V_{ss}' を5Vに等しくすることができる。所望の場合には、これ以上のステーション210をバス201に接続することもできる。第1の双方向信号伝送システムと同様に、バス201に接続することができるステーション210の数の上限がある。

10

図3は、図1に示した第1及び第2の双方向信号伝送システム間に結合したインタフェース装置3を詳細に示す。インタフェース装置3は、個別のデータインタフェース段310及びクロックインタフェース段320からなる。インタフェース装置3のデータI/0311及びクロックI/0321をそれぞれ、図1に図示したデータ線102及びクロック線103に接続する。インタフェース装置3は、図1に示したデータ線202に接続したデータ送信出力部312及びデータ受信入力部313も有する。インタフェース装置3は、図1に図示したクロック線203に接続したクロック送信出力部322及びクロック受信入力部323も有する。

データインタフェース段310のデータI/0311をコンパレータの一方の入力部に接続し、その他方の入力部を基準電圧 V_{med} に接続する。コンパレータ314の出力部をオープンコレクタ315のベースに接続し、そのコレクタを、データ送信出力部312に接続し、そのエミッタを接地する。データインタフェース段310のデータ受信入力部313をインバータ316に接続し、このインバータ316を、抵抗317を介してオープンコレクタトランジスタ318に接続する。データインタフェース段310のデータI/0311をダイオード319のアノードにも接続し、そのカソードをトランジスタ318のコレクタに接続する。ダイオード319は電源として作用する。トランジスタ318のエミッタを接地する。データ線102及びデータI/0311が電圧 V_{ss} で浮動のHIGHである状態で、オープンコレクタ318がオンに切り替えられると、データI/0311及びデータ線102は電圧 V_{tt} まで低下する。基準電圧 V_{med} 及び電圧 V_{tt} を、 $V_{ss} > V_{high} > V_{tt} > V_{med} > V_{uu}$

20

となるように選択する。

30

クロックインタフェース段320のクロックI/0321を、コンパレータ324の一方の入力部に接続し、その他方の入力部を基準電圧 V_{med} に接続する。コンパレータ324の出力部をオープンコレクタトランジスタ325のベースに接続し、そのコレクタをクロック送信出力部322に接続し、そのエミッタを接地する。クロックインタフェース段320のクロック受信入力部323をインバータ326に接続し、インバータ326を、抵抗327を介してオープンコレクタトランジスタ328のベースに接続する。クロックインタフェース段のクロックI/0321をダイオード329のアノードにも接続し、そのカソードをトランジスタ328のコレクタに接続する。ダイオード329は電源として作用する。トランジスタ328のエミッタを接地する。クロック線103、クロックインタフェース段320及びクロックワイヤ203の系は、データ線102、データインタフェース段310及びデータ線202の系と同一の形態、及び動作を有する。電圧レベルは両方とも同一である。

40

図3に図示したデータインタフェース段310の動作を以下説明する。クロックインタフェース段320は同様に動作し、したがって説明する必要がない。

図1に図示した第1の双方向信号伝送システムのデータ線102が浮動のHIGHであるとき、データI/0311の電圧は V_{ss} となる。電圧 V_{ss} が V_{med} より大きいので、コンパレータ314はトランジスタ315をオフに切り替える。したがって、当然、データ線202がステーション210によって引き下げられない場合、双方向信号伝送システム2のデータ送信出力部312及びデータ線202は、プルアップ抵抗230及び浮動のHIGHによって電源電圧 V_{ss}' まで引き上げられる。データ受信入力部313をデータ送信出力部312に結合すると、インバータ316の電圧は V_{ss}' となる。これらの状況では、インバータ316の出力はLOWとなり、オープンコレクタ

50

トランジスタ318はターンオフされる。したがって、データ線102は電圧Vssで浮動のHIGHのままである。したがって、全てのステーション110及び210は、各データ線102及び201の状態がHIGH状態であることを検出することができる。

図1に図示した双方向信号伝送システムのデータ線202が浮動HIGHであるとき、データ受信入力部313の電圧はVss'となる。これらの状況において、インバータ316の出力はローとなり、オープンコレクタトランジスタ318はターンオフされる。したがって、当然、ステーション110のうちの一つがデータ線102を低下させない場合には、データ線102は電圧Vssで浮動のHIGHとなる。以前の段落で説明したように、データI/0311の電圧はVssとなり、コンパレータはトランジスタ314をオフに切り替え、データ線202は電圧Vss'で浮動のHIGHのままである。したがって、全てのステーション110及び210は、各データ線102及び201の状態がHIGH状態であることを検出することができる。

10

ステーション210がデータ線202の電圧を電圧Vuu'まで低下させると、データ受信入力部313の電圧はVuu'となる。このような状況において、インバータ316は、オープンコレクタトランジスタ318をオンに切り替え、このトランジスタ318は、データI/0311及びデータ線102を電圧レベルVttまで低下させる。電圧VttがVmedより大きいので、コンパレータ314はトランジスタ315をオフに切り替え、データ送信出力部312はアクティブにならない。したがって、論理LOWは、中間電圧レベルVttのために、第1の双方向信号伝送システム1を介してデータ受信入力部313からデータ送信出力部312まで伝播しない。これにより、インタフェース装置3のラッチを防止する。データ送信出力部312をデータ送信入力部313に接続すると、データ送信入力部313はデータ送信出力部312をVuu'まで低下させる。送信データ出力部312は、インタフェース装置3ではなくてステーション210によって、Vuu'まで低下する。したがって、ステーション210がデータ線202を解放すると、すなわちそのトランジスタ128をオフに切り替えると、データ線202は再びHIGHとなる。既に説明したようにステーション210がデータ線202の電圧をVuu'まで低下させる状態においては、全てのステーション210は、データ線202がVuu' < Vhigh'としてLOWであることを検出することができ、全てのステーション110は、データ線102がVuu < VhighとしてLOWであることを検出することができる。

20

ステーション110がデータ線102の電圧を電圧Vuuまで低下させると、データI/0311の電圧はVuuとなる。電圧VuuがVmed未満であるので、コンパレータ314はオープンコレクタトランジスタ315をオンに切り替える。これらの状況において、第2の双方向信号伝送システムのデータ送信出力部312及びデータ線202は、オープンコレクタトランジスタ315によって電圧Vuu'まで低下する。データ受信入力部313をデータ送信出力部312に接続すると、インバータ316の電圧はVuu'となる。これらの状況において、インバータ316の出力はHIGHとなり、オープンコレクタトランジスタ318ターンオンされる。しかしながら、データ線102は既に電圧Vuuまで低下しており、バスの回路配置のために、オープンコレクタトランジスタ318は、データ線102の電圧をVttまで引き上げることができない。したがって、データ線102の電圧はVuuのままである。全てのステーション110は、データ線がVuu < VhighとしてLOWであることを検出することができ、全てのステーション210は、データ線がVuu' < Vhigh'としてLOWであることを検出することができる。ステーション110がデータ線102を解放する、すなわちトランジスタ128をオフに切り替えると、データ線102は最初に電圧Vt

30

40

tまで引き上がる。電圧Vtt < Vmedであるので、コンパレータ314はオープンコレクタトランジスタ315をオフに切り替え、データ送信出力部312は、HIGHから電圧Vss'まで浮動する。これにより、順に、トランジスタ318をオフに切り替え、データ線102は最終的にHIGHからVssを浮動する。

インタフェース装置3の上記動作を要約するとともに関連のステーション110及び210によって検出されるようなデータ受信入力(R×D)313、データi/o(Di/o)311及びデータ送信出力部(T×D)312の状態を示す表を以下示す。

矢印は信号伝播を表す。

表 1

R×D	D i/o	T×D
3 1 3	3 1 1	3 1 2
H I G H	---	H I G H
L O W	---	L O W
		H I G H
		L O W

10

表1から明らかなように、論理HIGHは両方向に伝播し、論理LOWは、データI/0311からデータ送信出力部312に伝播し、データ受信入力部313からデータI/0311まで伝播するが、データI/0311に存在する中間電圧レベルにより、データ受信入力部313からデータ送信入力部312に伝播しない。データI/0311の中間電圧レベルがLOWであることをステーション110によって検出されるが、インタフェース装置3は、中間電圧レベルがHIGHであることを検出する。これによりラッチが防止される。

図1,2及び3を参照して説明した実施の形態は、一つのシステムの一例にすぎない。一連の双方向信号伝送システム全体を、複数のこのようなインタフェース装置3によって互いに接続して、単一の伝送システムを形成することができる。したがって、理論的には、このようなシステムにおいて接続することができるステーションの数の制限はない。

20

図4は、図3に示したインタフェース装置を有する本発明による双方向信号伝送システムの第2の実施の形態を示す。インタフェース装置3を、そのデータI/0311によって図1に示したタイプの双方向信号伝送システム1のデータ線102に結合する。インタフェース装置を、図1に示したタイプの双方向信号伝送システム2のデータ線202にも結合する。第1及び第2の双方向信号伝送システムのデータ線102及び202並びにインタフェース装置3のデータインタフェース段のみを図4に示す。第1及び第2の双方向信号伝送システムのクロック線103,203及びインタフェース装置3のクロックインタフェース段を、データ線102,202及びデータインタフェース段と同様に結合し、これらは、データ線102,202及びデータインタフェース段と同様に動作し、これらを図示しない。

30

図4において、データ送信出力部312を、オプ्टカブラ432を介してデータ線202に結合する。データ線202を、インバータ433、抵抗434、及びオプ्टカブラ435を介してデータ受信入力部313に結合する。データ受信入力部313を、プルアップ抵抗430を介して電源電圧Vss'に結合する。データ送信出力部312を、オプ्टカブラ432及びプルアップ抵抗431を介して電源電圧Vss'に結合する。二つのオプ्टカブラ432及び435を設けることにより、第1及び第2の双方向信号伝送システム電氣的に分離することができ、この簡単な配置は、簡単な低速アプリケーションに適切である。

作動中、データ送信出力部312がHIGHである（図3のトランジスタ315がオフである）とき、オプ्टカブラ432のダイオードはオンせず、オプ्टカブラのホトトランジスタはオフ状態となる。したがって、データ線202はHIGHからVss'を浮動するおそれがある。データ送信出力部312の電圧がLOWとなる（トランジスタ315がオンとなる）と、オプ्टカブラ432のダイオードがオンになり、オプ्टカブラのホトトランジスタはオン状態となり、データ線202はVuu'まで引き下げられる。データ線がVss'でHIGHを浮動すると、インバータ433の出力はLOWとなり、オプ्टカブラ435のダイオードはオフとなり、したがってオプ्टカブラ435のホトトランジスタはオフ状態となる。したがって、データ受信入力部313は、HIGHから電源電圧Vss'を浮動する。データ線202の電圧がVuu'（LOW）になると、インバータ433の出力はHIGHとなり、オプ्टカブラ435のダイオード及びホトトランジスタはオンとなる。したがって、データ受信入力部313は電圧Vuu'まで引き下げられる。適切に適合して駆動させる高速オプ्टカブラを用いることにより高速動作も可能であることは明らかである。

40

図示しない本発明の他の実施の形態において、インタフェース装置3を、データI/0を介

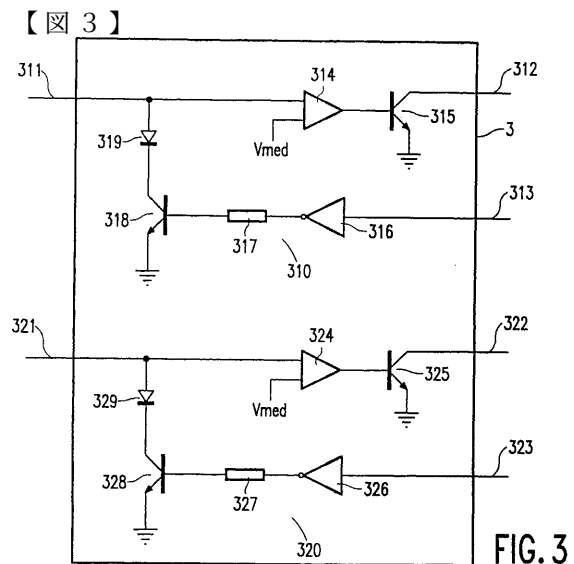
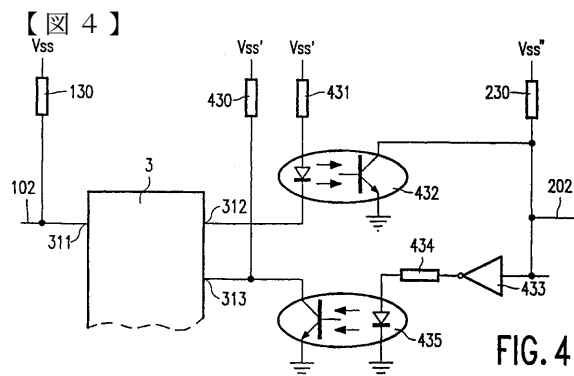
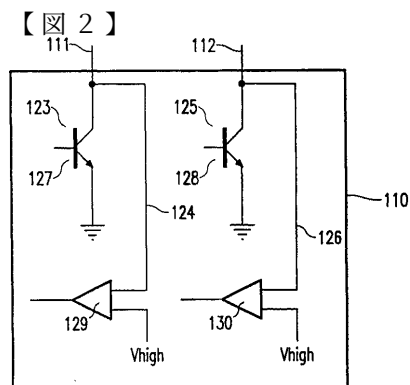
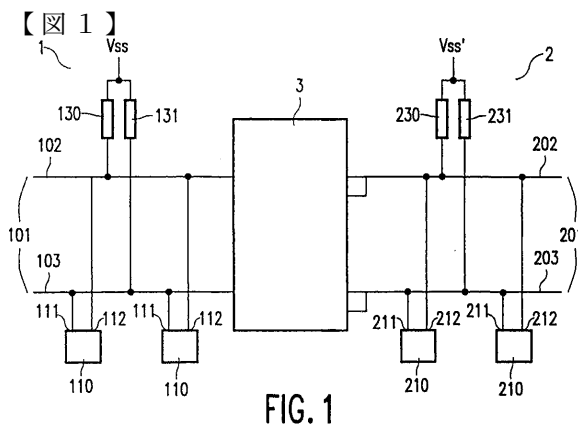
50

して図1に図示したタイプの第1の双方向信号伝送システムに接続する。データ送信出力部312及びデータ受信入力部313を、インタフェースICを用いて例えばCANバスに対する作動バスインタフェース装置の各入力部及び出力部に接続する。CANバスの他のノードにおいて、CANバスインタフェースICの入力部及び出力部を他のインタフェース装置3の各データ送信出力部312及びデータ受信入力部313に接続し、そのデータI/Oを、図1に図示したタイプの他の双方向信号伝送システムに接続する。本実施の形態において、CANバスによって結合した100を超える第1双方向信号伝送システムを有する100を超えるノードを有することができる。

上記実施の形態において、デュアルインタフェース装置3を示す。すなわち、インタフェース装置2は、データインタフェース段及びクロックインタフェース段を有し、これらは同様に動作し、これらをデータ線及びクロック線にそれぞれ結合する。当業者には明らかなように、クロックバスワイヤを単一のマスタシステムとして構成することもでき、このようにしてクロックインタフェース段と相違するクロックバッファを、ここで説明するタイプのデータインタフェース段とともに用いることができる。

上記実施の形態は本発明を限定するものではなく、当業者は、本発明の範囲を逸脱することなく他の多数の実施の形態を考えることができる。

10



フロントページの続き

(74)代理人

弁理士 高見 和明

(74)代理人

弁理士 梅本 政夫

(72)発明者 トレーシー フィリップス アンソニー

オランダ国 5656 アーアー アインドーフェン プロフ ホルストラーン 6

審査官 阿部 弘

(56)参考文献 特開平07-183877 (JP, A)

特開平07-253946 (JP, A)

特開昭57-005140 (JP, A)

特開平04-087436 (JP, A)

国際公開第96/17305 (WO, A1)

米国特許第5428800 (US, A)

(58)調査した分野(Int.Cl.⁷, DB名)

H04L 5/14 - 5/16

H04L 25/00 - 25/66

H04L 12/28 - 12/46

H04J 3/00 - 3/26

H04L 5/22 - 5/26

G06F 13/20 - 13/378