



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 601 25 952 T2 2007.08.02**

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 309 989 B1**

(51) Int Cl.<sup>8</sup>: **H01L 21/205 (2006.01)**

(21) Deutsches Aktenzeichen: **601 25 952.1**

(86) PCT-Aktenzeichen: **PCT/US01/41680**

(96) Europäisches Aktenzeichen: **01 973 651.1**

(87) PCT-Veröffentlichungs-Nr.: **WO 2002/015244**

(86) PCT-Anmeldetag: **10.08.2001**

(87) Veröffentlichungstag  
der PCT-Anmeldung: **21.02.2002**

(97) Erstveröffentlichung durch das EPA: **14.05.2003**

(97) Veröffentlichungstag  
der Patenterteilung beim EPA: **10.01.2007**

(47) Veröffentlichungstag im Patentblatt: **02.08.2007**

(30) Unionspriorität:  
**225666 P 16.08.2000 US**

(84) Benannte Vertragsstaaten:  
**AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,  
LI, LU, MC, NL, PT, SE, TR**

(73) Patentinhaber:  
**Massachusetts Institute of Technology,  
Cambridge, Mass., US**

(72) Erfinder:  
**FITZGERALD, A., Eugene, Windham, NH 03087,  
US; ANTONIADIS, A., Dimitri, Newton, MA 02168,  
US; HOYT, L., Judy, Belmont, MA 02478, US**

(74) Vertreter:  
**Ostertag & Partner, Patentanwälte, 70597 Stuttgart**

(54) Bezeichnung: **VERFAHREN FÜR DIE HERSTELLUNG EINES HALBLEITERARTIKELS MITTELS GRADUELLEM EPITAKTISCHEN WACHSEN**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung**

## PRIORITÄTSANGABE

**[0001]** Diese Anmeldung nimmt die Priorität der am 16. August 2000 eingereichten provisorischen Anmeldung Ser.-Nr. 60/225,666 in Anspruch.

## HINTERGRUND DER ERFINDUNG

**[0002]** Die vorliegende Erfindung betrifft eine Herstellung eines allgemeinen Substrats aus einem entspannten  $\text{Si}_{1-x}\text{Ge}_x$ -auf-Isolator(SGOI) für verschiedene elektronische oder optoelektronische Anwendungen und die Herstellung eines monokristallinen III-V oder II-VI Material-auf-Isolator-Substrats.

**[0003]** Ein entspannter  $\text{Si}_{1-x}\text{Ge}_x$ -auf-Isolator(SGOI) ist eine sehr vielversprechende Technologie, weil sie die Vorteile von zwei fortschrittlichen Technologien kombiniert: Die herkömmliche SOI-Technologie und die disruptive SiGe-Technologie. Die SOI-Konfiguration bietet vielerlei mit dem isolierenden Substrat verbundene Vorteile, nämlich verringerte parasitäre Kapazitäten, verbesserte Trennung, verminderter Kurzkanaleffekt etc. MOS-Vorrichtungen hoher Mobilität mit unter Spannung gesetztem Si, unter Spannung gesetztem  $\text{Si}_{1-x}\text{Ge}_x$  oder unter Spannung gesetztem Ge können auf SGOI-Substraten hergestellt werden.

**[0004]** Andere III-V optoelektronische Vorrichtungen können auch in das SGOI-Substrat integriert werden, indem die Gitterkonstanten von III-V Materialien und dem entspannten  $\text{Si}_{1-x}\text{Ge}_x$  aneinander angepasst werden. Beispielsweise kann eine GaAs-Schicht auf einem  $\text{Si}_{1-x}\text{Ge}_x$ -auf-Isolator gezüchtet werden, wo  $x > 1$  entspricht oder nahe bei 1 liegt. SGOI kann als beste Plattform für elektronische und optoelektronische Hochgeschwindigkeitsanwendungen geringer Leistung dienen.

**[0005]** SGOI wurde in der bekannten Technik durch verschiedene Verfahren hergestellt. Bei einem Verfahren wird die Technologie zur Trennung durch Implantation von Sauerstoff (SIMOX) verwendet, um SGOI zu erzeugen. Ein Sauerstoffimplantat hoher Dosierung wurde verwendet, um hohe Konzentrationen von Sauerstoff in einer  $\text{Si}_{1-x}\text{Ge}_x$ -Schicht zu vergraben, die dann in eine vergrabene Oxid-(BOX)-Schicht beim Ausheilen bei hoher Temperatur (zum Beispiel 1350 °C) umgewandelt wurde. Siehe zum Beispiel Mizuno et al. IEEE Electron Device Letters, Bd. 21, Nr. 5, Seiten 230-232, 2000 und Ishilawa et al. Applied Physics Letters, Bd. 75, Nr. 7, Seiten 983-985, 1999. Einer der wesentlichen Nachteile ist die Qualität des resultierenden  $\text{Si}_{1-x}\text{Ge}_x$ -Films und des BOX. Zusätzlich schränkt auch die Ge-Absonderung während dem Hochtemperaturausheilen die maximale Ge-Zusammensetzung auf einen niedrigen Wert ein.

**[0006]** Die U.S.-Patente Nr. 5,461,243 und 5,759,898 beschreiben ein zweites Verfahren, bei dem ein herkömmliches Silizium-auf-Isolator-(SOI)-Substrat als Ausgleichssubstrat verwendet wurde. Bei dem Verfahren wurde eine anfänglich unter Spannung gesetzte  $\text{Si}_{1-x}\text{Ge}_x$ -Schicht auf einem dünnen SOI-Substrat abgeschieden. Bei einer Ausheilbehandlung wurde die Spannung auf den dünnen Siliziumfilm darunter übertragen, was zu einer Entspannung des oberen  $\text{Si}_{1-x}\text{Ge}_x$ -Films führt. Die endgültige Struktur ist ein Isolator mit entspanntem SiGe und unter Spannung gesetztem Si, was keine ideale SGOI-Struktur ist. Die Siliziumschicht in der Struktur ist unnötig und kann die Leistung von darauf aufgebauten Vorrichtungen komplizieren oder minimieren. Sie kann zum Beispiel einen parasitären Rückkanal auf diesem unter Spannung gesetztem Si bilden oder kann aufgrund des Bandabstandsoffsets zwischen dem unter Spannung gesetztem Si und der SiGe-Schicht unerwünschte Elektronen fesseln.

**[0007]** Die U.S.-Patente Nr. 5,906,951 und 6,059,895 beschreiben die Bildung einer vergleichbaren SGOI-Struktur: eine Isolatorstruktur mit unter Spannung gesetzter Schicht(en) und entspanntem SiGe und Si. Die Struktur wurde durch Waferbondieren und einen Rückätzprozess unter Verwendung einer  $\text{P}^{++}$ -Schicht als Ätzstopp hergestellt. Das Vorhandensein der Siliziumschicht in der obigen Struktur kann für den Zweck dienen, das Si-Isolator-Waferbondieren zu unterstützen, ist für ideale SGOI-Substrate aber unnötig. Die Siliziumschicht kann wiederum die Leistung von darauf aufgebauten Vorrichtungen komplizieren oder minimieren. Sie kann beispielsweise einen parasitären Rückkanal auf diesem unter Spannung gesetztem Si bilden oder kann aufgrund des Bandabstandsoffsets zwischen dem unter Spannung gesetztem Si und der SiGe-Schicht unerwünschte Elektronen fesseln. Außerdem ist der  $\text{P}^{++}$ -Ätzstopp in der obigen Struktur nicht praktisch, wenn die in den Patenten beschriebene, erste gestufte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht einen  $y$ -Wert größer als 0,2 hat. Forschungsexperimente zeigen, dass  $\text{Si}_{1-y}\text{Ge}_y$  mit  $y$  größer als 0,2 sowohl für KOH als auch für TMAH, wie in der veröffentlichten PCT-Anmeldung WO 99/53539 beschrieben, ein sehr guter Ätzstopp ist. Daher ist KOH auch nicht in der Lage, die erste gestufte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht und die zweite entspannte SiGe-Schicht, wie in den Patenten beschrieben, zu entfernen.

**[0008]** Andere Versuche umfassen die Rekristallation einer amorphen  $\text{Si}_{1-x}\text{Ge}_x$ -Schicht, die auf der Oberseite eines SOI-(Silizium-auf-Isolator)-Substrats abgeschieden ist, was wiederum kein ideales SGOI-Substrat ist, und die Siliziumschicht ist unnötig und kann die Leistung von darauf aufgebauten Vorrichtungen komplizieren oder minimieren. Beachte Yeo et al. IEEE Electron Device Letters, Bd. 21, Nr. 4, Seiten 161-163, 2000. Die Relaxation des re-

sultierenden SiGe-Films und die Qualität der resultierenden Struktur sind wesentlichen Angelegenheiten.

**[0009]** Ausgehend von dem Obigen besteht Bedarf an einem einfachen Verfahren zur Herstellung von entspannten SGOI-Substraten, Bedarf an einem Verfahren zur Herstellung eines SGOI hoher Qualität und anderer III-V Material-auf-Isolator und Bedarf an einem Verfahren für einen großen Bereich an Materialtransfer.

#### ZUSAMMENFASSUNG DER ERFINDUNG

**[0010]** Gemäß der Erfindung ist ein Verfahren zum Herstellen einer Halbleiterstruktur und eine entsprechende Halbleiterstruktur, wie in den beigefügten unabhängigen Ansprüchen definiert, bereitgestellt. Das Verfahren ermöglicht eine verbesserte Technik zur Herstellung eines großen Bereichs von Material hoher Qualität. Insbesondere ist die Herstellung eines entspannten  $\text{Si}_{1-x}\text{Ge}_x$ -auf-Isolator-(SGOI)-Substrats oder entspannten III-V oder II-VI Material-auf-Isolator, wie zum Beispiel GaAs-auf-Isolator, beschrieben. Eine hochqualitative monokristalline entspannte Si-Ge-Schicht, entspannte Ge-Schicht oder eine andere entspannte III-V Materialschicht wird auf einem Siliziumsubstrat unter Verwendung eines Verfahrens zur epitaxialen Züchtung von gestuftem  $\text{Si}_{1-x}\text{Ge}_x$  gezüchtet. Ein Dünnschicht wird auf einen oxidierten Handhabungswafer durch Waferbondieren und Wafertrennen unter Verwendung von Wasserstoffionenimplantation übertragen. Die Erfindung nutzt die gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferstruktur, was zu einem vereinfachten und verbesserten Verfahren führt.

**[0011]** Die Erfindung stellt auch ein Verfahren bereit, das es ermöglicht, einen großen Bereich von Vorrichtungsmaterialien in das preiswerte Siliziumsubstrat zu integrieren. Beispielsweise ermöglicht es die Herstellung eines  $\text{Si}_{1-x}\text{Ge}_x$ -auf-Isolators mit einem großen Bereich an Ge-Konzentration und erlaubt die Herstellung vieler III-V oder I-VI Materialien auf einem Isolator, wie zum Beispiel GaAs, AlAs, ZnSe und InGaP. Die Verwendung eines gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Puffers bei der Erfindung ermöglicht es, Materialien hoher Qualität mit eingeschränkten Versetzungsfehlern herzustellen und zu übertragen. Bei einem Beispiel wird ein SGOI unter Verwendung einer SiGe-Struktur hergestellt, bei der ein Bereich in dem gestuften Puffer als natürlicher Ätztopp dienen kann.

**[0012]** Die Erfindung stellt einen Prozess und ein Verfahren zum Herstellen von monokristallinen Halbleiterschichten bereit. Bei einer beispielhaften Ausführungsform wird gestuftes  $\text{Si}_{1-x}\text{Ge}_x$  ( $x$  steigt von 0 bis  $y$  an) auf einem ersten Siliziumsubstrat abgeschieden, gefolgt von einer Abscheidung einer entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht, einer dünnen unter Spannung gesetzten  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht und einer weiteren entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht. Wasserstoffionen wer-

den dann in die unter Spannung gesetzte  $\text{Si}_z\text{Ge}_z$ -Schicht eingebracht. Die entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht wird an ein zweites oxidiertes Substrat bondiert. Eine Ausheilbehandlung trennt das verbundene Paar an der unter Spannung gesetzten Si-Schicht, wodurch die zweite entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht auf dem zweiten Substrat verbleibt.

**[0013]** Bei einer weiteren exemplarischen Ausführungsform wird gestuftes  $\text{Si}_{1-x}\text{Ge}_x$  auf einem ersten Siliziumsubstrat abgeschieden, wobei die Ge-Konzentration  $x$  ausgehend von 0 bis 1 erhöht wird. Dann wird eine entspannte GaAs-Schicht auf dem entspannten Ge-Puffer abgeschieden. Weil die Gitterkonstante von GaAs nahe bei der von Ge liegt, hat GaAs eine hohe Qualität mit eingeschränkten Versetzungsfehlern. Wasserstoffionen werden in die entspannte GaAs-Schicht bei der gewählten Tiefe eingebracht. Die entspannte GaAs-Schicht wird an ein zweites oxidiertes Substrat bondiert. Eine Ausheilbehandlung trennt das verbundene Paar an der wasserstoffionenreichen Schicht, wodurch der obere Teil der entspannten GaAs-Schicht auf dem zweiten Substrat verbleibt.

#### KURZE BESCHREIBUNG DER ZEICHNUNGEN

**[0014]** [Fig. 1A-Fig. 1C](#) sind die Blockdiagramme, die das Verfahren zeigen, ein SGOI-Substrat gemäß der Erfindung herzustellen;

**[0015]** [Fig. 2A](#) und [Fig. 2B](#) sind Infrarottransmissionsbilder eines bondierten Waferpaars bzw. eines endgültigen SGOI-Substrats nach Trennung;

**[0016]** [Fig. 3](#) ist eine TEM-Querschnittsansicht einer SiGe-Schicht, die auf die Oberseite eines vergrabenen Oxids übertragen wurde;

**[0017]** [Fig. 4](#) ist ein AFM für ein übertragenes SGOI-Substrat, das Oberflächenrauigkeit zeigt; und

**[0018]** [Fig. 5-Fig. 8](#) sind Blockdiagramme verschiedener beispielhafter Ausführungsformen von Halbleiterstrukturen gemäß der Erfindung.

#### DETAILLIERTE BESCHREIBUNG DER ERFINDUNG

**[0019]** Es wird ein Beispiel eines Verfahrens beschrieben, bei dem SGOI durch Schichtübertragung erzeugt wird. Das Experiment wurde in zwei Stufen durchgeführt. In der ersten Stufe werden heteroepitaxiale SiGe-Schichten durch eine Technologie zur gestuften epitaxialen Züchtung gebildet.

**[0020]** Beginnend mit einem 4-Inch Si-(100)-Donatorwafer **100** wird ein linear schrittweise hinsichtlich der Zusammensetzung gestufter  $\text{Si}_{1-x}\text{Ge}_x$ -Puffer **102** mit CVD abgeschieden, indem die Ge-Konzentration

von Null auf 25% erhöht wird. Darm wird eine entspannte  $\text{Si}_{0,75}\text{Ge}_{0,25}$ -Deckschicht **104** mit 2,5  $\mu\text{m}$  mit der endgültigen Ge-Zusammensetzung, wie in [Fig. 1A](#) gezeigt, abgeschieden.

**[0021]** Die entspannte SiGe-Deckschicht hat eine hohe Qualität mit sehr geringer Versetzungsdefektdichte (weniger als  $1\text{E}6/\text{cm}^2$ ), weil der gestufte Puffer die Gitterfehlpassung zwischen Si und entspanntem SiGe ausgleicht. Eine dünne Schicht von diesem SiGe hoher Qualität wird in die endgültige SGOI-Struktur übertragen. Die Oberfläche der gezüchteten entspannten SiGe-Schicht zeigt eine hohe Rauigkeit von etwa 11 nm bis 15 nm auf Grund der darunter liegenden Spannungsfeldern, die durch nicht passende Versetzungen an den gestuften Schichtgrenzflächen erzeugt werden, und daher wird chemisch-mechanisches Polieren (CMP) verwendet, um die Oberfläche zu glätten. In der zweiten Stufe wird der Donatorwafer mit Wasserstoffionen ( $100\text{ keV}$ ,  $5\text{E}16\text{ H}^+/\text{cm}^2$ ) implantiert, um eine vergrabene wasserstoffreiche Schicht zu bilden. Nach einem Oberflächenreinigungsschritt in einer modifizierten RCA-Lösung wird er an einen oxidierten **106** Si-Handhabungswafer **108** bei Zimmertemperatur, wie in [Fig. 1B](#) gezeigt, bondiert.

**[0022]** Das Waferbondieren ist einer der Schlüsselschritte und die Bondierungsenergie sollte stark genug sein, um der nachfolgenden Schichtübertragung in dem nächsten Schritt standzuhalten. Gutes Bondieren erfordert eine flache Oberfläche und eine in hohem Maß hydrophile Oberfläche vor dem Bondieren. Andererseits ist es auch erforderlich, dass das vergrabene Oxid in der endgültigen bondierten Struktur gute elektrische Eigenschaften hat, weil es die endgültige darauf hergestellte Vorrichtung beeinflusst. Bei der herkömmlichen Si-Filmübertragung wird üblicherweise vor  $\text{H}^+$ -Implantierung und Waferbondieren ein thermisches Oxid auf dem Donatorwafer verwendet, das in der resultierenden Silizium-auf-Isolator-Struktur zu dem vergrabenen Oxid wird.

**[0023]** Das thermische Oxid des Si-Donatorwafers erfüllt alle Anforderungen, weil es gute elektrische Eigenschaften hat, eine flache Oberfläche hat und sich sehr gut an den Handhabungswafer anbindet. Im Gegensatz zu dem Si führt die Oxidation eines SiGe-Films jedoch zu geringer Qualität des thermischen Oxids und die Ge-Entmischung während der Oxidation verschlechtert den SiGe-Film ebenfalls. Daher ist das thermische Oxid von SiGe für die SGOI-Herstellung nicht geeignet. Bei einem beispielhaften Experiment wird der SiGe-Film unmittelbar an einen oxidierten Si-Handhabungswafer bondiert. Das thermische Oxid hoher Qualität in dem Handhabungswafer wird zu dem vergrabenen Oxid in der endgültigen SGOI-Struktur.

**[0024]** Liegt nach einem CMP-Schritt eine flache Oberfläche vor, durchläuft der SiGe-Wafer einen Reinigungsschritt. Verglichen mit Si besteht eine Schwierigkeit des SiGe-Films darin, dass die SiGe-Oberfläche während der herkömmlichen RCA-Reinigung rauher wird, weil das  $\text{NH}_4\text{OH}$  in einer RCA1-Lösung Ge schneller als Si ätzt. Eine rauhe Oberfläche führt zu einem schwachen Bondieren, weil der Kontaktbereich beim Bondieren an den Handhabungswafer reduziert ist. Bei dieser beispielhaften Ausführungsform wird anstelle von RCA1 eine  $\text{H}_2\text{SO}_4\text{-H}_2\text{O}_2$ -Lösung verwendet, die auch die Reinigungsverfahrensanforderung für das nachfolgende Ofenausheilen nach dem Bondieren erfüllt. Die SiGe-Oberfläche zeigt verglichen mit RCA1 nach der  $\text{H}_2\text{SO}_4\text{-H}_2\text{O}_2$ -Reinigung eine bessere Oberflächenrauigkeit.

**[0025]** Nach diesem modifizierten Reinigungsvorgang wird der SiGe-Wafer in die verdünnte HF-Lösung getaucht, um das alte natürliche Oxid zu entfernen. Er wird dann in DI-Wasser gründlich gespült, um die Oberfläche hydrophil zu machen, indem eine frische neue natürliche Oxidschicht gebildet wird, die stark aktiv ist. Nach einem Schleudertrocknen wird der SiGe-Wafer bei Zimmertemperatur an einen oxidierten Handhabungswafer bondiert und dann für 3 Stunden bei  $600^\circ\text{C}$  ausgeheilt. Während des Ausheilens trennt sich das bondierte Paar in zwei Lagen entlang der vergrabenen wasserstoffreichen Schicht und dann wird ein dünner entspannter  $\text{Si}_{0,75}\text{Ge}_{0,25}$ -Film **110** in den Handhabungswafer übertragen, was, wie in [Fig. 1B](#) gezeigt, zu einem SGOI-Substrat **112** führt. Ein abschließendes Ausheilen bei  $850^\circ\text{C}$  verbessert die  $\text{Si}_{0,75}\text{Ge}_{0,25}/\text{SiO}_2$ -Verbindung. Danach können die Vorrichtungsschichten **114**, wie in [Fig. 1C](#) gezeigt, auf dem SGOI-Substrat **112** verarbeitet werden.

**[0026]** [Fig. 2A](#) und [Fig. 2B](#) sind Infrarottransmissionsbilder des bondierten Waferpaars bzw. des endgültigen SGOI-Substrats nach Trennung. Um die Oberfläche des übertragenen SGOI-Substrats zu untersuchen, werden Transmissionselektronenmikroskopie (TEM) und Rasterkraftmikroskopie (AFM) verwendet. Die TEM-Querschnittsansicht in [Fig. 3](#) zeigt eine SiGe-Schicht von  $\sim 640\text{ nm}$ , die auf die Oberseite eines vergrabenen Oxids (BOX) von  $550\text{ nm}$  übertragen wurde. Eine Oberflächenbeschädigung ist deutlich an der Trennfläche mit einer Beschädigungstiefe von  $\sim 100\text{ nm}$  ebenfalls gezeigt.

**[0027]** [Fig. 4](#) zeigt eine Oberflächenrauigkeit von  $11,3\text{ nm}$  in einem Bereich von  $5 \times 5\ \mu\text{m}^2$  durch AFM für das übertragene SGOI. Die Daten sind mit denen von einem übertragenen Siliziumfilm durch ein Schnellschnittverfahren vergleichbar und legen nahe, dass eine obere Schicht von etwa  $100\text{ nm}$  durch einen abschließenden CMP-Schritt entfernt werden sollte.

**[0028]** Nach Übertragen des SiGe-Films wird nur ein dünner entspannter SiGe-Film entfernt und der Donatorwafer kann erneut als Donatorwafer verwendet werden. Ausgehend von diesem allgemeinen SGOI-Substrat können verschiedene Vorrichtungstrukturen realisiert werden, indem eine oder mehrere Vorrichtungsschichten, wie in **Fig. 1** gezeigt, auf der Oberseite gezüchtet werden. Eine elektrische Evaluierung geht weiter, indem auf der Oberseite dieses SGOI-Substrat eine Si-Spannungsschicht gefolgt von der Herstellung von unter Spannung gesetzten Si-Kanalvorrichtungen gezüchtet wird.

**[0029]** Für das Verfahren der Erfindung ist Bondierfestigkeit wichtig. Es wurden AFM-Messungen durchgeführt, um die SiGe-Filmoberflächenrauhigkeit vor dem Bondieren unter verschiedenen Bedingungen zu untersuchen. Ein Experiment ist ausgelegt, um zu untersuchen, wie lange die SiGe-Oberfläche poliert werden sollte, um eine glatte Oberfläche und gute Bondierfestigkeit zu erhalten, weil die Oberfläche der gezüchteten entspannten SiGe-Schicht eine hohe Rauigkeit von etwa 11 nm bis 15 nm hat. Verschiedene identische 4-Inch Si-Wafer mit entspannten  $\text{Si}_{0,75}\text{Ge}_{0,25}$ -Filmen wurden für unterschiedliche Zeitdauern mit optimierten Polierbedingungen CMPiert. Unter Verwendung von AFM trägt die gemessene Oberflächenmikrorauigkeit (RMS) in einem Bereich von  $10\ \mu\text{m} \times 10\ \mu\text{m}$  für einen für zwei Min., 4 Min. bzw. 6 Min. CMPierten Wafer 5,5 Å, 4,5 Å und 3,8 Å. Nach dem Bondieren an identische Handhabungswafer erhöhte sich die geprüfte Bondierfestigkeit mit abnehmender RMS. Eine CMP-Dauer von 6 Min. ist für gute Festigkeit erforderlich.

**[0030]** In einem anderen Experiment wurden zwei identische 4-Inch Si-Wafer mit entspanntem  $\text{Si}_{0,75}\text{Ge}_{0,25}$ -Filmen für 8 Min. CMPiert. Nach zwei Reinigungsschritten in  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$ -Lösung und einem Schritt in verdünnter HF-Lösung wurde ein Wafer in eine neue  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2\text{:H}_2\text{O}$ -(3:1)-Lösung und ein anderer in eine neue  $\text{NH}_4\text{OH:H}_2\text{O}_2\text{:H}_2\text{O}$  (1:1:5), d. h. die herkömmliche RCA-Lösung, eingebracht, beide für 15 Min. Die resultierenden Wafer wurden unter Verwendung von AFM überprüft. Der Wafer nach  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$ -Lösung zeigt eine Oberflächenrauhigkeit RMS von 2 Å in einem Bereich von  $1\ \mu\text{m} \times 1\ \mu\text{m}$ , welcher nach  $\text{NH}_4\text{OH:H}_2\text{O}_2\text{:H}_2\text{O}$  4,4 Å zeigt. Die herkömmliche RCA-Reinigung raubt deutlich SiGe-Oberfläche bedeutsam auf und  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$  sollte für die SiGe-Reinigung verwendet werden.

**[0031]** Bei einem weiteren Experiment wird der Reinigungsvorgang vor dem Bondieren optimiert. Für ein unmittelbares Bondieren eines SiGe-Wafers an einen oxidierten Handhabungswafer (SiGe-Oxidbondieren) wurden verschiedene Reinigungsvorgänge überprüft. Es wurde festgestellt, dass die  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$ (2~4:1)-Lösung gefolgt von einem Spü-

len in DI-Wasser und Schleudertrocknen eine gute Bondierfestigkeit verleiht. Alternativ kann man auch eine Oxidschicht auf dem SiGe-Wafer abscheiden und dann die Oxidschicht CMPieren. In diesem Fall wird SiGe/Oxid an einen oxidierten Handhabungswafer bondiert, d. h. Oxid-Oxid-Bondieren. Für verschiedene Reinigungsvorgänge wurde festgestellt, dass eine  $\text{NH}_4\text{OH:H}_2\text{O}_2\text{:H}_2\text{O}$ -Reinigung und eine Spülung mit DI-Wasser gefolgt von verdünntem HF, Spülen in DI-Wasser und Schleudertrocknung eine sehr gute Bondierfestigkeit verleiht.

**[0032]** **Fig. 5** ist ein Blockdiagramm einer beispielhaften Ausführungsform einer Halbleiterstruktur **500** gemäß der Erfindung. Eine gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **504** wird auf einem Siliziumsubstrat **502** gezüchtet, wobei die Ge-Konzentration x von Null bis zu einem Wert y schrittweise erhöht wird und y einen gewählten Wert zwischen 0 und 1 hat. Eine zweite entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht **506** wird dann abgeschieden und Wasserstoffionen werden in diese Schicht mit einer gewählten Tiefe implantiert, indem die Implantationsenergie eingestellt wird, wobei eine vergrabene wasserstoffreiche Schicht **508** gebildet wird. Der Wafer wird gereinigt und an einen oxidierten Handhabungswafer **510** bondiert. Eine Ausheilbehandlung bei 500~600 °C trennt das bondierte Paar an der wasserstoffreichen Schicht **508**. Im Ergebnis verbleibt der obere Teil der entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht **506** auf dem oxidierten Handhabungswafer, was ein SGOI-Substrat bildet. Die obige Beschreibung umfasst auch die Herstellung eines Ge-auf-Isolators, bei dem  $y = 1$ .

**[0033]** Während des Waferreinigungsschritts vor dem Bondieren wird die herkömmliche RCA-Reinigung für die Siliziumoberfläche modifiziert. Weil das  $\text{NH}_4\text{OH}$  in einer herkömmlichen RCA1-Lösung Ge schneller als Si ätzt, wird die SiGe-Oberfläche rau, was zu einer schwachen Verbindung führt. Anstelle von RCA1 wird eine  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$ -Lösung verwendet, die auch die Reinigungsverfahrensanforderung für nachfolgendes Ofenausheilen nach dem Bondieren erfüllt. Die SiGe-Oberfläche nach der  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$ -Reinigung zeigte verglichen mit RCA1 eine bessere Oberflächenrauhigkeit. Nach der modifizierten RCA-Reinigung werden die Wafer dann für 10 bis 20 Min. in eine weitere frische  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$ -Lösung eingetaucht.  $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$  macht die SiGe-Oberfläche hydrophil. Nach einem Spülen in DI-Wasser und einer Schleudertrocknung wird der SiGe-Wafer bei Raumtemperatur unmittelbar an einen oxidierten Handhabungswafer bondiert und dann zur Wafer-trennung bei 500~600 °C ausgeheilt.

**[0034]** **Fig. 6** ist ein Blockdiagramm einer weiteren beispielhaften Ausführungsform einer Halbleiterstruktur **600**. Die Struktur **600** weist eine auf einem Siliziumsubstrat **602** gezüchtete gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **604** auf wobei die Ge-Konzen-



tration  $x$  von Null bis 1 erhöht wird. Dann werden eine entspannte reine Ge-Schicht **606** und eine III-V-Materialschicht **608**, wie zum Beispiel eine GaAs-Schicht, auf der Ge-Schicht epitaxial gezüchtet. Wasserstoffionen werden in die GaAs-Schicht **608** mit einer gewählten Tiefe durch Anpassen der Implantierungsenergie implantiert, was eine vergrabene wasserstoffreiche Schicht **610** bildet. Der Wafer wird gereinigt und an einen oxidierten Handhabungswafer **612** bondiert. Eine Ausheilbehandlung trennt das bondierte Paar an der wasserstoffreichen Schicht **610**. Im Ergebnis verbleibt der obere Teil der GaAs-Schicht **608** auf dem oxidierten Handhabungswafer, was ein GaAs-auf-Isolator-Substrat bildet.

**[0035]** **Fig. 7** ist ein Blockdiagramm einer weiteren beispielhaften Ausführungsform einer Halbleiterstruktur **700**. Eine gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **704** wird auf einem Siliziumsubstrat **702** gezüchtet, wobei die Ge-Konzentration  $x$  von Null bis zu einem gewählten Wert  $y$  erhöht wird, wobei  $y$  kleiner als 0,2 ist. Eine zweite entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **706** wird abgedeckt, wobei  $z$  zwischen 0,2 bis 0,25 liegt. Wasserstoffionen werden in die gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **704** mit einer gewählten Tiefe implantiert, was in der Schicht **704** eine vergrabene wasserstoffreiche Schicht **708** bildet. Der Wafer wird gereinigt und an einen oxidierten Handhabungswafer **710** bondiert. Eine Ausheilbehandlung bei 500~600 °C trennt das bondierte Paar an der wasserstoffreichen Schicht **708**.

**[0036]** Im Ergebnis verbleiben der obere Teil der gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **704** und die entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **706** auf dem oxidierten Handhabungswafer **710**. Die verbleibende gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **704** wird dann unter Verwendung von entweder KOH oder TMAH selektiv geätzt. KOH und TMAH ätzen  $\text{Si}_{1-x}\text{Ge}_x$ -schnell, wenn  $x$  kleiner als 0,2 ist, werden aber sehr langsam, wenn  $x$  größer als 0,2 ist. Daher kann die gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **704** selektiv geätzt werden, was die entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **706** auf dem isolierenden Substrat **710** zurückläßt und ein entspanntes SGOI-Substrat bildet. Bei diesem Verfahren ist die Dicke des entspannten  $\text{Si}_{1-z}\text{Ge}_z$ -Films **706** auf der endgültigen SGOI-Struktur durch Filmzüchtung definiert, was bei einigen Anwendungen gewünscht ist.

**[0037]** **Fig. 8** ist ein Blockdiagramm einer weiteren Ausführungsform einer Halbleiterstruktur **800**. Eine gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **804** wird auf einem Siliziumsubstrat **802** gezüchtet, wobei die Ge-Konzentration  $x$  von Null bis zu einem gewählten Wert  $y$  zwischen 0 und 1 erhöht wird. Eine zweite entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht **806** wird gefolgt von einer unter Spannung gesetzten  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **808** und einer weiteren entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht **810** abgedeckt. Die Dicke der Schichten **806**, **808** und **810** und der Wert  $z$  werden so gewählt, dass sich die

$\text{Si}_{1-z}\text{Ge}_z$ -Schicht **808** in einem ausgeglichenen Spannungszustand befindet, während die  $\text{Si}_{1-y}\text{Ge}_y$ -Schichten **806** und **810** entspannt bleiben. Bei einer Option können Wasserstoffionen in die unter Spannung gesetzte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **808** eingebracht werden, was eine wasserstoffreiche Schicht **812** bildet. Der Wafer wird gereinigt und an einen oxidierten Handhabungswafer **814** bondiert. Das bondierte Paar wird dann entlang der unter Spannung gesetzten  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **808** getrennt.

**[0038]** Weil die Spannung die Schicht schwächer macht, breitet sich der Riss entlang dieser Schicht während der Trennung aus. Die Trennung kann durch eine Vielzahl an Techniken erreicht werden, zum Beispiel unter Verwendung einer mechanischen Kraft oder einer Ausheilbehandlung bei 500~600 °C, wenn auch der Wasserstoff eingebracht ist. Siehe zum Beispiel U.S. Patente Nr. 6,033,974 und 6,184,111.

**[0039]** Folglich bleibt die entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht **810** auf dem oxidierten Handhabungswafer zurück, was ein entspanntes SGOI-Substrat bildet. Die Dicke der Schichten **806**, **808** und **810** und der Wert  $z$  können auch so gewählt werden, dass es einen guten Anteil an Versetzungen in der  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **808** gibt, während die obere  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht **810** entspannt bleibt und eine hohe Qualität und eingeschränkte Versetzungsdefekte aufweist.

**[0040]** Diese Versetzungsdefekte in der  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **808** können dann als Wasserstofffallen während des nachfolgenden Schritts, Ionen einzubringen, dienen. Die Wasserstoffionen können auf verschiedene Arten eingebracht werden, wie zum Beispiel Ionenimplantation oder Ionendiffusion oder -drift unter Verwendung elektrolytischen Ladens. Der Wert von  $z$  kann so gewählt werden, dass die verbleibende  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht **808** unter Verwendung KOH oder TMAH selektiv geätzt werden kann. Die Schichten **806** und **810** können auch aus anderen Materialien bestehen, wie zum Beispiel reines Ge oder einige III-V-Materialien unter der Bedingung, dass die Ge-Konzentration  $x$  in der gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht **804** von Null bis 1 erhöht wird.

**[0041]** Nachdem durch die oben beschriebenen Ansätze das Halbleiter-auf-Isolator-Substrat erhalten ist, können ferner verschiedene Vorrichtungsschichten auf der Oberseite gezüchtet werden. Vor der erneuten Züchtung kann CMP verwendet werden, um die Oberfläche zu polieren.

### Patentansprüche

1. Verfahren zum Herstellen einer Halbleiterstruktur mit einer entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht, umfassend:

Abscheiden einer gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht auf einem ersten Substrat mit einer monokristallinen Si-Oberfläche, wobei die Ge Konzentration  $x$  von Null bis zu einem Wert  $y$  erhöht wird, wobei  $0 < y \leq 1$ ;  
 Abscheiden einer entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht über der gestuften Pufferschicht, wobei die entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht an die gestufte Pufferschicht gitterangepasst ist;  
 Einbringen von Ionen in die entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht, um eine erste Heterostruktur zu definieren;  
 Bondieren der ersten Heterostruktur an ein zweites oxidiertes Substrat, um eine zweite Heterostruktur zu definieren; und  
 Trennen der zweiten Heterostruktur im Bereich der eingebrachten Ionen, wodurch ein oberer Teil der entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht auf dem zweiten oxidierten Substrat zurückbleibt.

2. Verfahren nach Anspruch 1, ferner umfassend, wenigstens eine Vorrichtungsschicht oder eine Mehrzahl von integrierten Schaltkreisvorrichtungen nach dem Schritt herzustellen, die entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht abzuscheiden.

3. Verfahren nach Anspruch 2, bei dem die wenigstens eine Vorrichtungsschicht wenigstens eines von unter Spannung gesetztem Si, unter Spannung gesetztem  $\text{Si}_{1-w}\text{Ge}_w$  mit  $w \neq y$ , unter Spannung gesetztem Ge, GaAs, AlAs, ZnSe und InGaP umfasst.

4. Verfahren nach Anspruch 1, ferner umfassend, die entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht vor dem Schritt, Ionen einzubringen, zu planarisieren.

5. Verfahren nach Anspruch 4, ferner umfassend, die entspannte  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht nach dem Schritt, Ionen einzubringen, zu planarisieren.

6. Verfahren nach Anspruch 1, bei dem die zweite Heterostruktur durch Ausheilen gefolgt von einer mechanischen Kraft getrennt wird.

7. Verfahren nach Anspruch 1, ferner umfassend, eine obere Schicht des oberen Teils der entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht nach dem Trennschritt zu entfernen.

8. Verfahren nach Anspruch 1, ferner umfassend, wenigstens eine Vorrichtungsschicht oder eine Mehrzahl integrierter Schaltkreisvorrichtungen nach dem Trennschritt zu bilden.

9. Verfahren nach Anspruch 8, bei dem die wenigstens eine Vorrichtungsschicht wenigstens eines von unter Spannung gesetztem Si, unter Spannung gesetztem  $\text{Si}_{1-w}\text{Ge}_w$  mit  $w \neq y$ , unter Spannung gesetztem Ge, GaAs, AlAs, ZnSe und InGaP umfasst.

10. Verfahren nach Anspruch 1, ferner umfassend, die verbleibende erste Heterostruktur nach

dem Trennschritt erneut zu verwenden.

11. Verfahren nach Anspruch 1, bei dem das erste Substrat monokristallines Silizium umfasst.

12. Verfahren zum Herstellen einer Halbleiterschicht, umfassend:

Abscheiden einer gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht auf einem Substrat mit einer Si-Oberfläche, wobei die Ge-Konzentration  $x$  von Null bis auf einen Wert  $x = 1$  erhöht wird;

Abscheiden einer entspannten Ge-Schicht, wobei die entspannte Ge-Schicht an die gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht gitterangepasst ist;

Herstellen einer monokristallinen Halbleiterschicht über der entspannten Ge-Schicht, wobei die Halbleiterschicht ein anderes Material aufweist, dessen Gitterkonstante nahe bei der von Ge liegt, nach dem Schritt, eine entspannte Ge-Schicht abzuscheiden;

Einbringen von Ionen in die Halbleiterschicht, um eine erste Heterostruktur zu definieren;

Bondieren der ersten Heterostruktur an ein zweites oxidiertes Substrat, um eine zweite Heterostruktur zu definieren;

Trennen der zweiten Heterostruktur in dem Bereich eingebrachter Ionen, wobei ein oberer Teil der Halbleiterschicht auf dem zweiten Substrat verbleibt.

13. Verfahren nach Anspruch 12, bei dem die Halbleiterschicht eines von GaAs, AlAs, ZnSe und InGaP umfasst.

14. Verfahren nach Anspruch 12, ferner umfassend, wenigstens eine Vorrichtungsschicht oder eine Mehrzahl von integrierten Schaltkreisvorrichtungen nach dem Schritt zu bilden, die Halbleiterschicht zu bilden.

15. Verfahren nach Anspruch 12, ferner umfassend, die Halbleiterschicht vor dem Schritt, Ionen einzubringen, zu planarisieren.

16. Verfahren nach Anspruch 12, ferner den Schritt umfassend, die Halbleiterschicht nach dem Schritt, Ionen einzubringen, zu planarisieren.

17. Verfahren nach Anspruch 12, bei dem die zweite Heterostruktur durch Ausheilen gefolgt von einer mechanischen Kraft getrennt wird.

18. Verfahren nach Anspruch 12, ferner umfassend, den oberen Teil des Rests der Halbleiterschicht nach dem Trennschritt zu entfernen.

19. Verfahren nach Anspruch 12, ferner umfassend, wenigstens eine Vorrichtungsschicht oder eine Mehrzahl von integrierten Schaltkreisvorrichtungen nach dem Trennschritt zu bilden.

20. Verfahren nach Anspruch 12, ferner umfas-

send, die verbleibende erste Heterostruktur nach dem Trennschritt erneut zu verwenden.

21. Verfahren nach Anspruch 12, bei dem das erste Substrat monokristallines Silizium umfasst.

22. Verfahren zum Herstellen einer Halbleiterstruktur mit einer entspannten  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht, umfassend:

Abscheiden einer gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht auf einem ersten Substrat mit einer Si-Oberfläche, wobei die Ge-Konzentration  $x$  von der Null auf einen gewählten Wert  $y$  erhöht wird und  $y$  kleiner als 0,2 ist; Abscheiden einer entspannten  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht über der gestuften Pufferschicht, wobei  $z$  zwischen 0,2 und 0,25 liegt;

Einbringen von Ionen in die gestufte  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht, um eine erste Heterostruktur zu definieren; Bondieren der ersten Heterostruktur an ein zweites oxidiertes Substrat, um eine zweite Heterostruktur zu definieren;

Trennen der zweiten Heterostruktur in dem Bereich eingebrachter Ionen, wobei der obere Teil der ersten gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Schicht und die entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht auf dem zweiten Substrat verbleiben; und

selektiv Ätzen des verbleibenden Teils der gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Schicht, wobei die entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht auf dem zweiten Substrat verbleibt.

23. Verfahren nach Anspruch 22, ferner umfassend, wenigstens eine Vorrichtungsschicht oder eine Mehrzahl von integrierten Schaltkreisvorrichtungen nach dem Schritt zu bilden, die entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht zu bilden.

24. Verfahren nach Anspruch 22, bei dem die wenigstens eine Vorrichtungsschicht eines oder mehrere von unter Spannung gesetztem Si, unter Spannung gesetztem  $\text{Si}_{1-w}\text{Ge}_w$  mit  $w \neq z$  und unter Spannung gesetztem Ge aufweist.

25. Verfahren nach Anspruch 24, ferner umfassend, die entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht vor dem Schritt, Ionen einzubringen, zu planarisieren.

26. Verfahren nach Anspruch 22, ferner umfassend, die entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht nach dem Schritt, Ionen einzubringen, zu planarisieren.

27. Verfahren nach Anspruch 22, ferner umfassend, die entspannte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht nach dem Ätzschritt zu planarisieren.

28. Verfahren nach Anspruch 22, ferner umfassend, wenigstens eine Vorrichtungsschicht und eine Mehrzahl von integrierten Schaltkreisvorrichtungen nach dem Ätzschritt zu bilden.

29. Verfahren zum Herstellen einer Halbleiter-

schicht, umfassend:

Abscheiden einer gestuften  $\text{Si}_{1-x}\text{Ge}_x$ -Pufferschicht auf einem ersten Substrat mit einer Si-Oberfläche, wobei die Ge-Konzentration  $x$  von Null auf einem Wert  $y$  erhöht wird;

Abscheiden einer entspannten  $\text{Si}_{1-y}\text{Ge}_y$ -Schicht über der gestuften Pufferschicht, wobei die entspannte  $\text{Si}_{1-y}\text{Ge}_y$  an die gestufte Pufferschicht gitterangepasst ist;

Abscheiden einer unter Spannung gesetzten oder Störstellenschicht;

Abscheiden einer entspannten Schicht;

Einbringen von Ionen in die unter Spannung gesetzte oder Störstellungsschicht, um eine erste Heterostruktur zu definieren;

Bondieren der ersten Heterostruktur an ein zweites oxidiertes Substrat, um eine zweite Heterostruktur zu definieren; und

Trennen der zweiten Heterostruktur in dem Bereich der unter Spannung gesetzten oder Störstellenschicht, wobei die entspannte Schicht auf dem zweiten Substrat verbleibt.

30. Verfahren nach Anspruch 29, bei dem die unter Spannung gesetzte oder Störstellenschicht entweder eine unter Spannung gesetzte  $\text{Si}_{1-z}\text{Ge}_z$ -Schicht mit  $z \neq y$  oder ein anderes III-V Material umfasst.

31. Verfahren nach Anspruch 29, bei dem die entspannte Schicht oder die unter Spannung gesetzte oder Störstellenschicht entweder eine entspannte  $\text{Si}_{1-w}\text{Ge}_w$ -Schicht, bei der  $w$  nahe bei  $y$  liegt oder diesem entspricht, oder, wenn  $y$  gleich 1 ist, eines von Ge, GaAs, AlAs, ZnSe und InGaP umfasst.

32. Verfahren nach Anspruch 29, ferner umfassend, wenigstens eine Vorrichtungsschicht oder eine Mehrzahl von integrierten Schaltkreisvorrichtungen nach dem Schritt zu bilden, die entspannte Schicht abzuschneiden.

33. Verfahren nach Anspruch 29, ferner umfassend, die entspannte Schicht, vor dem Schritt, Ionen einzubringen, zu planarisieren.

34. Verfahren nach Anspruch 29, ferner umfassend, die entspannte Schicht nach dem Schritt, Ionen einzubringen, zu planarisieren.

35. Verfahren nach Anspruch 29, ferner umfassend, eine von einer verbleibenden der (a) unter Spannung gesetzten oder Störstellenschicht und (b) dem oberen Teil der entspannten Schicht nach dem Trennschritt zu entfernen.

36. Verfahren nach Anspruch 29, ferner umfassend, wenigstens eine Vorrichtungsschicht oder eine Mehrzahl von integrierten Schaltkreisvorrichtungen nach dem Trennschritt zu bilden.



37. Verfahren nach Anspruch 29, ferner umfassend, die verbleibende erste Heterostruktur für ein nachfolgendes Verfahren nach einem Planarisieren erneut zu verwenden.

38. Verfahren nach Anspruch 29, bei dem die zweite Heterostruktur durch eine mechanische Kraft oder durch Ausheilen gefolgt von einer mechanischen Kraft getrennt wird.

39. Verfahren nach Anspruch 1, 12, 22 oder 29, ferner umfassend, vor dem Schritt, Ionen einzubringen, eine isolierende Schicht zu bilden.

40. Verfahren nach Anspruch 1, 12, 22 oder 29, bei dem die Ionen Wasserstoff-H<sup>+</sup>-Ionen oder H<sub>2</sub><sup>+</sup>-Ionen umfassen.

41. Verfahren nach Anspruch 1, 12, 22 oder 29, ferner umfassend, die erste Heterostruktur vor dem Bondierungsschritt zu reinigen.

42. Verfahren nach Anspruch 41, ferner umfassend, das zweite Substrat vor dem Bondierungsschritt zu reinigen.

43. Verfahren nach Anspruch 1, 12, 22 oder 29, bei dem die zweite Heterostruktur durch Ausheilen getrennt wird.

Es folgen 8 Blatt Zeichnungen

Anhängende Zeichnungen

Fig. 1A

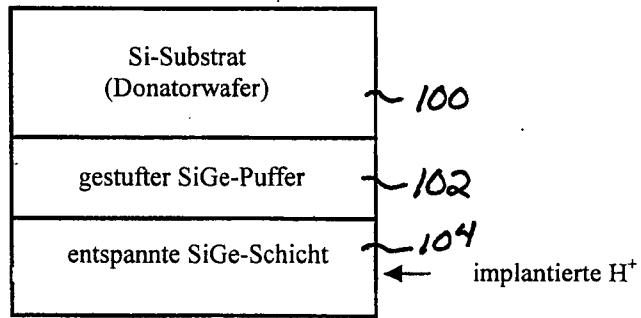


Fig. 1B

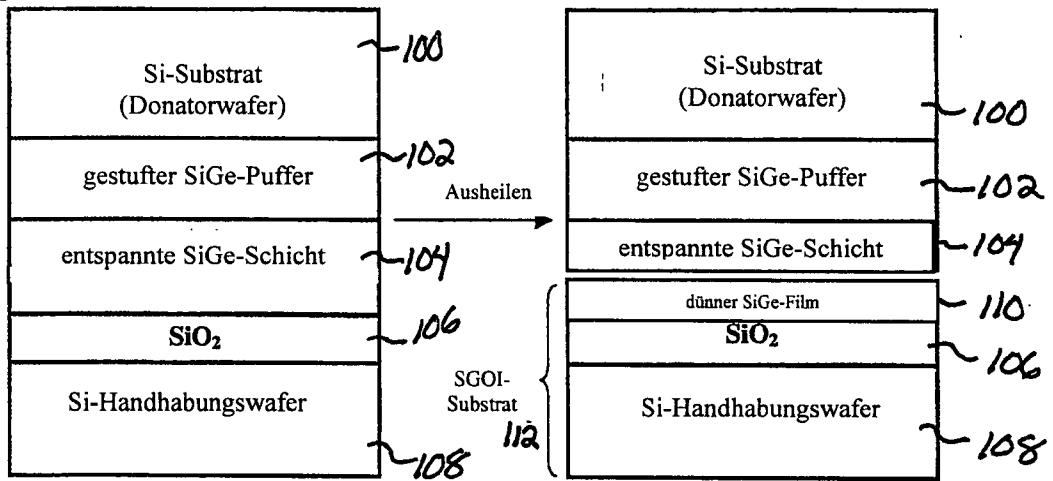
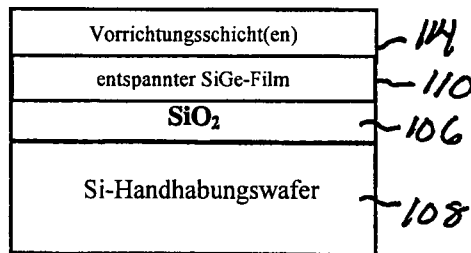
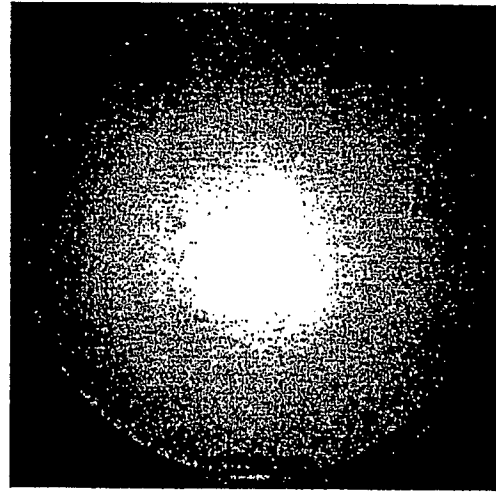
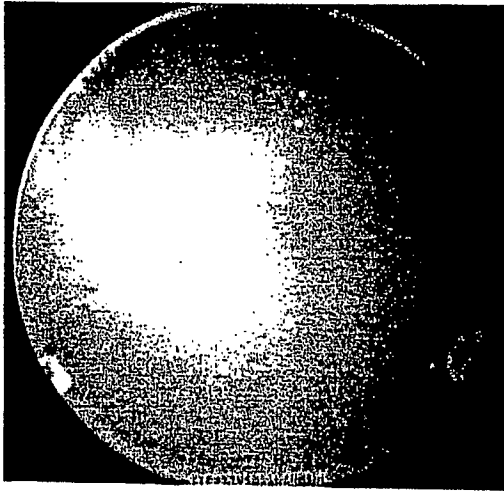


Fig. 1C





*Fig. 2A*

*Fig. 2B*

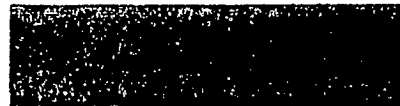
Fig. 3



← Trennfläche

← 25 % entspanntes SiGe  
(~ 640 nm)

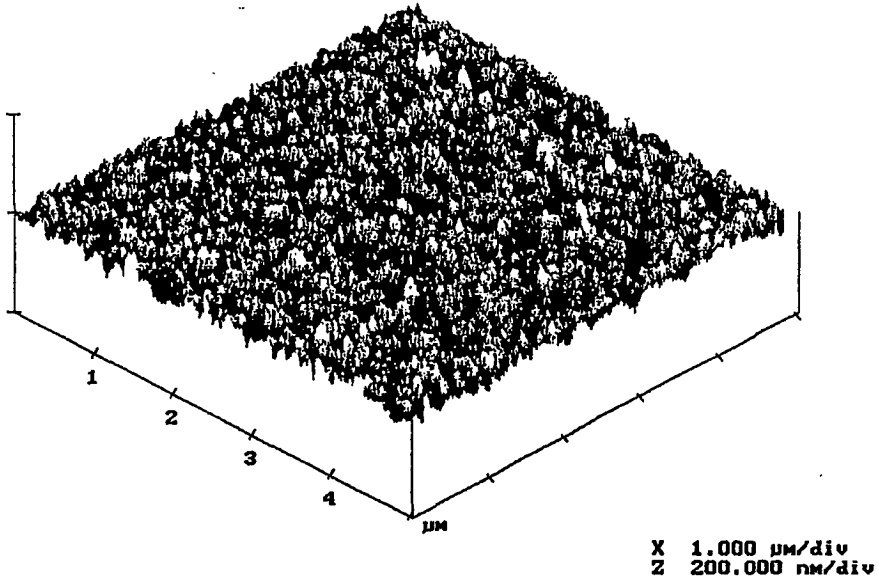
← BOX (550 nm)



← Si (100)

200 nm

Fig. 4



500  
Fig. 5

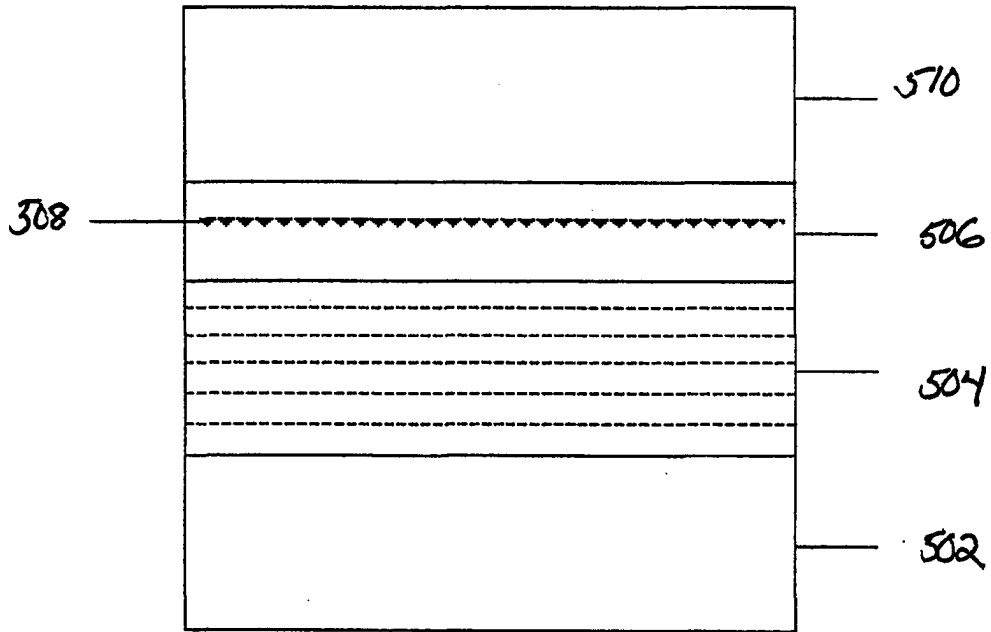




Fig. 6

600  
↓

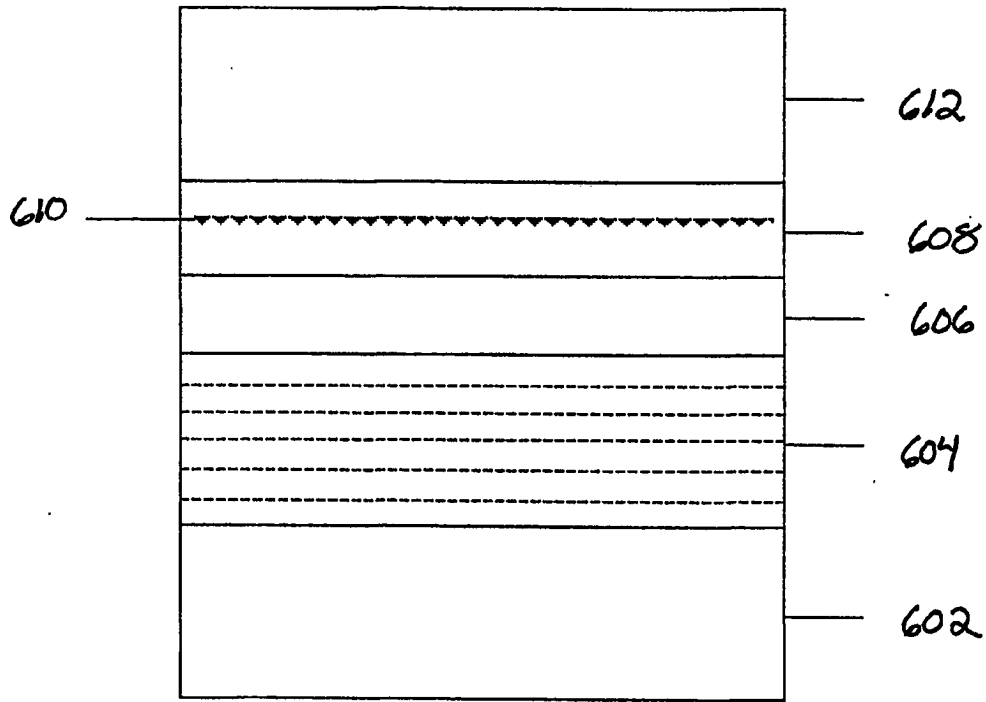


Fig. 7  
700 ↙

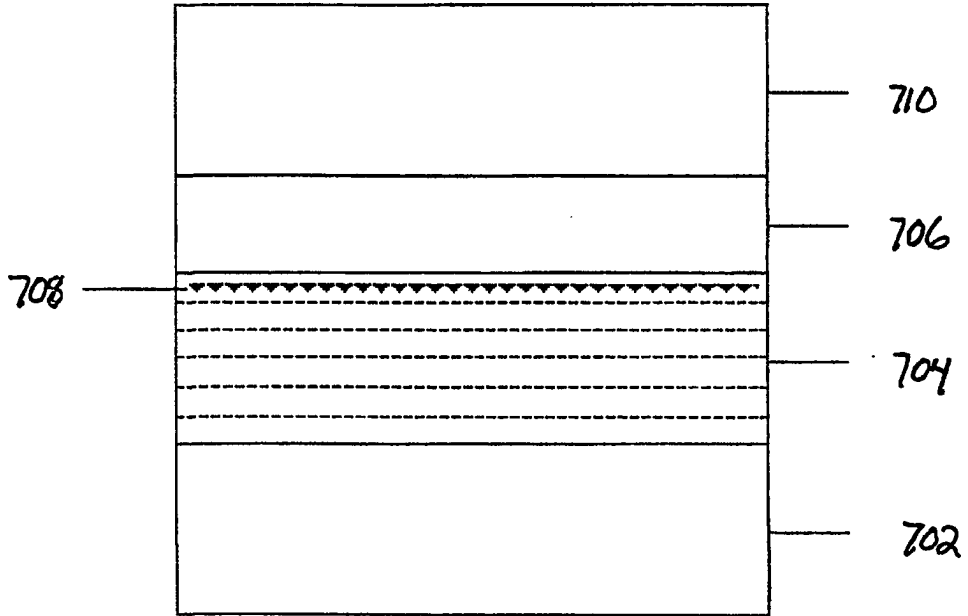


Fig. 8

800  
↓

