

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-88209

(P2010-88209A)

(43) 公開日 平成22年4月15日(2010.4.15)

(51) Int.Cl.
H02M 3/28 (2006.01)F I
H02M 3/28

R

テーマコード (参考)
5H730

審査請求 未請求 請求項の数 2 O L (全 10 頁)

(21) 出願番号 特願2008-254517 (P2008-254517)
(22) 出願日 平成20年9月30日 (2008. 9. 30)(71) 出願人 000004606
ニチコン株式会社
京都府京都市中京区烏丸通御池上二条殿
町551番地
(74) 代理人 110000475
特許業務法人みのり特許事務所
(72) 発明者 藤井 泰博
京都府京都市中京区烏丸通御池上二条殿
町551番地 ニチコン株式会社内
Fターム(参考) 5H730 AA14 AA15 AA20 BB43 BB57
BB72 DD04 DD43 EE02 EE07
EE59 FD01 XX03 XX12

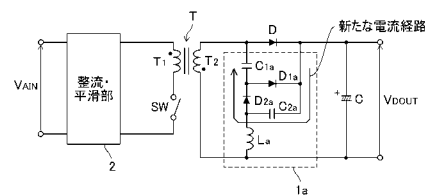
(54) 【発明の名称】 スナバ回路

(57) 【要約】

【課題】二次側整流ダイオードにおける電圧変動、および無負荷時の入力電力を低減することができるスナバ回路を提供する。

【解決手段】スナバ回路1aは、二次側整流ダイオードDのカソード側にカソード端子が接続された第1のダイオードD_{1a}と、二次側整流ダイオードDのアノード端子と第1のダイオードD_{1a}のアノード端子との間に接続された第1のコンデンサC_{1a}と、第1のダイオードD_{1a}のアノード側にカソード端子が接続された第2のダイオードD_{2a}と、第2のダイオードD_{2a}のアノード端子と二次巻線T₂の他方端との間に接続されたコイルL_aと、第2のダイオードD_{2a}のアノード端子と第1のダイオードD_{1a}のカソード端子との間に接続された第2のコンデンサC_{2a}とを備える。スイッチ素子SWのターンオン時、二次側整流ダイオードDのアノード端子ーカソード端子間には、第2のコンデンサC_{2a}を介した新たな電流経路が形成される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

トランスと、該トランスの一次巻線に接続されたスイッチ素子と、前記トランスの二次巻線の一方端にアノード端子が接続され、前記二次巻線に誘起される交流電圧を整流する二次側整流ダイオードと、該二次側整流ダイオードのカソード端子と前記二次巻線の他方端との間に接続され、前記二次側整流ダイオードにより整流された後の電圧を平滑する二次側平滑コンデンサとを有するフライバック型スイッチング電源装置の二次側に備えられたスナバ回路であって、

前記二次側整流ダイオードのカソード側にカソード端子が接続された第 1 のダイオードと、

前記二次側整流ダイオードのアノード端子と前記第 1 のダイオードのアノード端子との間に接続された第 1 のコンデンサと、

前記第 1 のダイオードのアノード側にカソード端子が接続された第 2 のダイオードと、

前記第 2 のダイオードのアノード端子と前記二次巻線の他方端との間に接続されたコイルと、

前記第 2 のダイオードのアノード端子と前記第 1 のダイオードのカソード端子との間に接続された第 2 のコンデンサと、

を備え、

前記スイッチ素子のターンオン時に、前記二次側整流ダイオードのカソード側に出力された電圧を前記第 2 のコンデンサを介して前記トランスの二次巻線に帰還させることを特徴とするスナバ回路。

【請求項 2】

トランスと、該トランスの一次巻線に接続されたスイッチ素子と、前記トランスの二次巻線の他方端にカソード端子が接続され、前記二次巻線に誘起される交流電圧を整流する二次側整流ダイオードと、該二次側整流ダイオードのアノード端子と前記二次巻線の一方端との間に接続され、前記二次側整流ダイオードにより整流された後の電圧を平滑する二次側平滑コンデンサとを有するフライバック型スイッチング電源装置の二次側に備えられたスナバ回路であって、

前記二次側整流ダイオードのアノード側にアノード端子が接続された第 1 のダイオードと、

前記二次側整流ダイオードのカソード端子と前記第 1 のダイオードのカソード端子との間に接続された第 1 のコンデンサと、

前記第 1 のダイオードのカソード側にアノード端子が接続された第 2 のダイオードと、

前記第 2 のダイオードのカソード端子と前記二次巻線の一方端との間に接続されたコイルと、

前記第 2 のダイオードのカソード端子と前記第 1 のダイオードのアノード端子との間に接続された第 2 のコンデンサと、

を備え、

前記スイッチ素子のターンオン時に、前記二次側整流ダイオードのアノード側に出力された電圧を前記第 2 のコンデンサを介して前記トランスの二次巻線に帰還させることを特徴とするスナバ回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、フライバック型スイッチング電源装置の二次側に備えられるスナバ回路に関する。

【背景技術】

【0002】

図 4 に、従来のスナバ回路を備えたフライバック型スイッチング電源装置を示す。このスイッチング電源装置は、入力交流電圧 V_{AIN} を出力直流電圧 V_{DOUT} に変換して出力する

10

20

30

40

50

もので、その一次側には、整流・平滑部 2、トランス T の一次巻線 T_1 、およびスイッチ素子 SW が備えられている。また、二次側には、トランス T の二次巻線 T_2 、二次巻線 T_2 の一方端に接続された二次側整流ダイオード D、二次側平滑コンデンサ C およびスナバ回路 1c が備えられている。

【0003】

出力直流電圧 V_{DOUT} は不図示の負荷回路に向かって出力される。また、出力直流電圧 V_{DOUT} の多寡は不図示の制御 IC にフィードバックされ、制御 IC は出力直流電圧 V_{DOUT} が一定になるようにスイッチ素子 SW のスイッチング動作を制御する。

【0004】

スナバ回路 1c は、二次側整流ダイオード D のカソード側にカソード端子が接続された第 1 のダイオード D_{1c} と、二次側整流ダイオード D のアノード端子と第 1 のダイオード D_{1c} のアノード端子との間に接続された第 1 のコンデンサ C_{1c} と、第 1 のダイオード D_{1c} のアノード側にカソード端子が接続された第 2 のダイオード D_{2c} と、該第 2 のダイオード D_{2c} のアノード端子と二次巻線 T_2 の他方端との間に接続されたコイル L_c とから構成される（例えば、特許文献 1 参照）。

【0005】

この従来のスイッチング電源装置では、スイッチ素子 SW がターンオン（導通状態となる）すると、コイル L_c および第 2 のダイオード D_{2c} を介して第 1 のコンデンサ C_{1c} にエネルギーが供給されて蓄えられるとともに、コイル L_c 、第 2 のダイオード D_{2c} および第 1 のダイオード D_{1c} を介して、二次側平滑コンデンサ C および負荷回路にエネルギーが供給される。

【0006】

一方、スイッチ素子 SW がターンオフ（非導通状態となる）すると、二次側整流ダイオード D が導通状態となり、二次巻線 T_2 に蓄えられていたエネルギーが、二次側整流ダイオード D を介して二次側平滑コンデンサ C および負荷回路に供給される。これとともに、第 1 のコンデンサ C_{1c} に蓄えられていたエネルギーも、第 1 のダイオード D_{1c} を介して二次側平滑コンデンサ C および負荷回路に供給される。

【0007】

また、スナバ回路は、図 5 の符号 1d に示されるような構成とする場合もある。

【特許文献 1】特開 2002-125370 号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

上記従来のスナバ回路 1c、1d によれば、一次側スイッチ素子 SW に起因するスパイク（オフ時リングング）を低減することができる。しかしながら、当該スナバ回路では、二次側整流ダイオード D に起因するスパイク（オン時リングング、図 2（B）参照）を低減することはできなかった。したがって、従来のスナバ回路 1c、1d を備えたスイッチング電源装置では、二次側整流ダイオード D として、より耐圧特性に優れたダイオードを使用しなければならず、部品の大型化、高コスト化を招いていた。

【0009】

また、従来のスナバ回路 1c、1d を備えたスイッチング電源装置では、無負荷時に、スイッチ素子 SW のオン時間（ターンオンしてからターンオフするまでの時間）が他の負荷条件に比べて短くなるので、第 1 のコンデンサ C_{1c} 、 C_{1d} に蓄積されるエネルギーが比較的少ない。したがって、無負荷時には、スナバ回路 1c、1d による損失低減効果を十分に得ることができなかった。

【0010】

そこで、本発明は、フライバック型スイッチング電源装置の二次側に備えられるスナバ回路であって、二次側整流ダイオードにおける電圧変動、および無負荷時の入力電力を低減することができるスナバ回路を提供することを課題とする。

【課題を解決するための手段】

【0011】

本願発明者は、上記課題を解決するために鋭意検討を重ねた結果、従来のスナバ回路にコンデンサを1つ追加するだけで、二次側整流ダイオードにおける電圧変動、および無負荷時の入力電力を低減できることを見出し、本願発明を完成するに至った。

【0012】

すなわち、本発明に係る第1のスナバ回路は、トランスと、該トランスの一次巻線に接続されたスイッチ素子と、前記トランスの二次巻線の一方端にアノード端子が接続され、前記二次巻線に誘起される交流電圧を整流する二次側整流ダイオードと、該二次側整流ダイオードのカソード端子と前記二次巻線の他方端との間に接続され、前記二次側整流ダイオードにより整流された後の電圧を平滑する二次側平滑コンデンサとを有するフライバック型スイッチング電源装置の二次側に備えられたスナバ回路であって、前記二次側整流ダイオードのカソード側にカソード端子が接続された第1のダイオードと、前記二次側整流ダイオードのアノード端子と前記第1のダイオードのアノード端子との間に接続された第1のコンデンサと、前記第1のダイオードのアノード側にカソード端子が接続された第2のダイオードと、前記第2のダイオードのアノード端子と前記二次巻線の他方端との間に接続されたコイルと、前記第2のダイオードのアノード端子と前記第1のダイオードのカソード端子との間に接続された第2のコンデンサとを備え、前記スイッチ素子のターンオン時に、前記二次側整流ダイオードのカソード側に出力された電圧を前記第2のコンデンサを介して前記トランスの二次巻線に帰還させることを特徴とする。

【0013】

また、本発明に係る第2のスナバ回路は、トランスと、該トランスの一次巻線に接続されたスイッチ素子と、前記トランスの二次巻線の他方端にカソード端子が接続され、前記二次巻線に誘起される交流電圧を整流する二次側整流ダイオードと、該二次側整流ダイオードのアノード端子と前記二次巻線の一方端との間に接続され、前記二次側整流ダイオードにより整流された後の電圧を平滑する二次側平滑コンデンサとを有するフライバック型スイッチング電源装置の二次側に備えられたスナバ回路であって、前記二次側整流ダイオードのアノード側にアノード端子が接続された第1のダイオードと、前記二次側整流ダイオードのカソード端子と前記第1のダイオードのカソード端子との間に接続された第1のコンデンサと、前記第1のダイオードのカソード側にアノード端子が接続された第2のダイオードと、前記第2のダイオードのカソード端子と前記二次巻線の一方端との間に接続されたコイルと、前記第2のダイオードのカソード端子と前記第1のダイオードのアノード端子との間に接続された第2のコンデンサとを備え、前記スイッチ素子のターンオン時に、前記二次側整流ダイオードのアノード側に出力された電圧を前記第2のコンデンサを介して前記トランスの二次巻線に帰還させることを特徴とする。

【0014】

上記第1および第2のスナバ回路によれば、スイッチ素子のターンオン時に、二次側整流ダイオードのカソード端子ーアノード端子間に第2のコンデンサを介した帰還経路が形成される。すなわち、第1のスナバ回路においては、第2のコンデンサ、第2のダイオードおよび第1のコンデンサを順に接続した帰還経路が形成され、二次側整流ダイオードのカソード側に出力された電圧は当該帰還経路を経由してトランスの二次巻線（二次側整流ダイオードのアノード側）に帰還される。また、第2のスナバ回路においても、第2のコンデンサ、第2のダイオードおよび第1のコンデンサを順に接続した帰還経路が形成され、二次側整流ダイオードのアノード側に出力された電圧は当該帰還経路を経由してトランスの二次巻線（二次側整流ダイオードのカソード側）に帰還される。このとき、スイッチ素子のターンオン時に発生するスパイク電圧（オン時リングング）が吸収され、二次側整流ダイオードに起因する電圧変動を低減することができる。

また、二次側整流ダイオードに起因する電圧変動が低減されると、二次側出力電圧のピーク電圧が低下するので、特に無負荷時において、スイッチ素子のオン時間が長くなる。したがって、上記第1および第2のスナバ回路によれば、スイッチ素子のターンオン時に第1のコンデンサに蓄積されるエネルギー量が増大し、スナバ回路によるトランス二次側

へのエネルギー帰還量が増加する。その結果、入力電力を低減することができる。

【発明の効果】

【0015】

本発明によれば、二次側整流ダイオードにおける電圧変動、および無負荷時の入力電力を低減することができるスナバ回路を提供することができる。

【発明を実施するための最良の形態】

【0016】

以下、添付図面を参照して、本発明に係るスナバ回路の好ましい実施形態について説明する。

【実施例1】

10

【0017】

図1に、実施例1に係るスナバ回路1aを備えたフライバック型スイッチング電源装置を示す。このスイッチング電源装置は、入力交流電圧 V_{AIN} を出力直流電圧 V_{DOUT} に変換して出力するもので、その一次側には、整流・平滑部2、トランスTの一次巻線 T_1 、およびスイッチ素子SWが備えられている。また、二次側には、トランスTの二次巻線 T_2 、二次側整流ダイオードD、二次側平滑コンデンサCおよびスナバ回路1aが備えられている。

【0018】

出力直流電圧 V_{DOUT} は不図示の負荷回路に向かって出力される。また、出力直流電圧 V_{DOUT} の多寡は不図示の制御ICにフィードバックされ、制御ICは出力直流電圧 V_{DOUT} が一定になるようにスイッチ素子SWのスイッチング動作を制御する。

20

【0019】

トランスTは、一次巻線 T_1 と二次巻線 T_2 とで構成される。図1に示すように、一次巻線 T_1 と二次巻線 T_2 は逆位相となるように配置されている。なお、以下の説明では、便宜上、各巻線の●が付された側を“開始端”（本発明の「他方端」に相当）、その反対側を“終了端”（本発明の「一方端」に相当）と称することとする。

【0020】

一次側に備えられた整流・平滑部2は、主にダイオードブリッジと平滑コンデンサとからなり、入力交流電圧 V_{AIN} （例えば、115V/60Hz、230V/50Hz等）を整流および平滑し、これにより得られた直流電圧を一次巻線 T_1 の開始端（●が付されている側）とスイッチ素子SWとに出力する。

30

【0021】

スイッチ素子SWは、例えば、MOSトランジスタ等の高速スイッチングが可能な半導体スイッチで構成され、一次巻線 T_1 の終了端（●が付されていない側）と整流・平滑部2との間に接続される。また、スイッチ素子SWは、不図示の制御ICから出力される制御信号によってオン／オフが切替えられるようになっている。

【0022】

二次側に備えられた二次側整流ダイオードDは、アノード端子が二次巻線 T_2 の終了端に接続され、カソードが不図示の負荷回路と二次側平滑コンデンサCに接続される。二次側整流ダイオードDは、スイッチ素子SWのスイッチング動作によって二次巻線 T_2 に誘起される交流電圧を整流する。そして、整流された後の該交流電圧は二次側平滑コンデンサCによって平滑される。これにより、不図示の負荷回路に出力するための出力直流電圧 V_{DOUT} が生成される。

40

【0023】

実施例1に係るスナバ回路1aは、二次側整流ダイオードDのカソード側にカソード端子が接続された第1のダイオード D_{1a} と、二次側整流ダイオードDのアノード端子と第1のダイオード D_{1a} のアノード端子との間に接続された第1のコンデンサ C_{1a} と、第1のダイオード D_{1a} のアノード側にカソード端子が接続された第2のダイオード D_{2a} と、第2のダイオード D_{2a} のアノード端子と二次巻線 T_2 の他方端との間に接続されたコイル L_a と、第2のダイオード D_{2a} のアノード端子と第1のダイオード D_{1a} のカソード端子との間に

50

接続された第2のコンデンサ C_{2a} とから構成される。

【0024】

続いて、スイッチ素子 SW をターンオン／オフさせた際の、実施例1に係るスナバ回路1aの動作について説明する。

【0025】

スイッチ素子 SW がターンオンすると、一次巻線 T_1 の開始端の電位が終了端に比べて相対的に高くなる。そして、二次巻線 T_2 においても開始端の電位が終了端に比べて相対的に高くなる。これにより、コイル L_a および第2のダイオード D_{2a} を介して第1のコンデンサ C_{1a} にエネルギーが供給されて蓄えられるとともに、コイル L_a 、第2のダイオード D_{2a} および第1のダイオード D_{1a} を介して、二次側平滑コンデンサ C および不図示の負荷回路にエネルギーが供給される。なお、コイル L_a は、第1のコンデンサ C_{1a} への急激なエネルギー供給を抑制する役割を果たしている。

10

【0026】

また、スイッチ素子 SW のターンオン時に、第2のコンデンサ C_{2a} 、第2のダイオード D_{2a} および第1のコンデンサ C_{1a} から形成された帰還経路を経由して二次側整流ダイオード D のカソード側に出力された電圧がトランスの二次巻線 T_2 （二次側整流ダイオード D のアノード側）に帰還される。換言すれば第2のコンデンサ C_{2a} 、第2のダイオード D_{2a} および第1のコンデンサ C_{1a} を順次通って、二次側整流ダイオード D のカソード側からアノード側（二次巻線 T_2 の終了側）に向かって高周波電流が流れる。すなわち、第2のコンデンサ C_{2a} を備えた本発明に係るスナバ回路では、スイッチ素子 SW のターンオン時に、二次側整流ダイオード D のカソード側からアノード側に向かって高周波電流を流通させる新たな電流経路が形成される。これにより、二次側整流ダイオード D に起因するスパイク、詳しくは二次側整流ダイオード D の両端に発生する逆方向の電圧変動（アノードを基準としたカソードの電圧変動）が低減される。

20

【0027】

一方、スイッチ素子 SW がターンオフすると、二次巻線 T_2 の終了端の電位が開始端に比べて相対的に高くなる。そして、二次側整流ダイオード D が導通状態となり、二次巻線 T_2 に蓄えられていたエネルギーが、二次側整流ダイオード D を介して二次側平滑コンデンサ C および負荷回路に供給される。これとともに、第1のコンデンサ C_{1a} に蓄えられていたエネルギーが、第1のダイオード D_{1a} を介して二次側平滑コンデンサ C および負荷回路に供給される。

30

【0028】

また、このとき、第2のコンデンサ C_{2a} に蓄えられていたエネルギーも、第2のダイオード D_{2a} および第1のダイオード D_{1a} を介して、二次側平滑コンデンサ C および負荷回路に供給される。

【0029】

以上のように、本発明に係るスナバ回路によれば、スイッチ素子 SW のターンオン時に、二次側整流ダイオード D のカソードーアノード間に新たな電流経路が形成されることになる。そして、この経路を介して、カソード側からアノード側に向かって高周波電流を流すことにより、二次側整流ダイオード D に起因するスパイク（二次側整流ダイオード D の両端に発生する逆方向の電圧変動）を低減することができる。

40

【0030】

実施例1に係るスナバ回路1aを備えたスイッチング電源装置（図1参照）と、従来のスナバ回路1cを備えたスイッチング電源装置（図4参照。以下、従来例という）において、二次側整流ダイオード D に発生する電圧変動（ V_{RRM} ）と、無負荷時入力電力を測定した結果を表1および図2に示す。

【表 1】

		実施例1	従来例
二次側ダイオード V_{RRM}		82V	95V
無負荷時入力電力	AC100V時	0. 164W	0. 165W
	AC200V時	0. 242W	0. 279W

なお、各測定を行った条件は下記の通りである。

・電圧変動 V_{RRM} の測定条件

10

- (1) 入力交流電圧 $V_{AIN} = 115V$ (AC100V)
- (2) 一次巻線 T_1 の巻数：二次巻線 T_2 の巻数 = 32 : 6
- (3) コイル L_a 、 L_c インダクタンス：100 μH
- (4) 第1のコンデンサ C_{1a} 、 C_{1c} の容量：4700 pF (4. 7 nF)
- (5) 第2のコンデンサ C_{2a} の容量：4700 pF (4. 7 nF)
- (6) 負荷電流：2. 6 A

・無負荷時入力電力の測定条件

- (1) 入力交流電圧 $V_{AIN} = 115V$ (AC100V) / 230V (AC200V)
- (6) 負荷電流：0 A

20

その他の条件は上記電圧変動 V_{RRM} の測定条件と同様

【0031】

表1および図2に示すように、実施例1に係るスナバ回路1aでは、スイッチ素子SWのターンオン時に発生する二次側整流ダイオードDの電圧変動 V_{RRM} が、図2(B)に示す95Vから図2(A)に示す82Vに低減された。前記の通り、これは、第2のコンデンサ C_{2a} を追加したことにより、スイッチ素子SWのターンオン時に、二次側整流ダイオードDのカソード側からアノード側に向かって高周波電流を流通させる新たな電流経路が形成されたことによる。

【0032】

また、実施例1に係るスナバ回路1aでは、特にAC200V時の無負荷時入力電力が低減された(0. 279W→0. 242W)。これは、二次側整流ダイオードDの電圧変動 V_{RRM} が低減されることにより、不図示の制御ICの制御下でスイッチング動作するスイッチ素子SWのオン時間が従来例に比べて長くなり、第1のコンデンサ C_{1a} に蓄積されるエネルギーが増大し、スナバ回路1aによるトランス二次側へのエネルギー帰還量が増加するためである。

30

【0033】

以上のように、実施例1に係るスナバ回路1aによれば、二次側整流ダイオードDにおける電圧変動 V_{RRM} 、および無負荷時の入力電力を低減することができた。

また、この実施例1では、第2のコンデンサ C_{2a} と第1のコンデンサ C_{1a} とで共通の仕様(静電容量を含む)のコンデンサを使用しているので、回路構成部材の共通化を図ることができる。

40

【実施例2】

【0034】

図3に、実施例2に係るスナバ回路1bを備えたフライバック型スイッチング電源装置を示す。このスイッチング電源装置は、入力交流電圧 V_{AIN} を出力直流電圧 V_{DOUT} に変換して出力するもので、その一次側には、整流・平滑部2、トランスTの一次巻線 T_1 、およびスイッチ素子SWが備えられている。また、二次側には、トランスTの二次巻線 T_2 、二次側整流ダイオードD、二次側平滑コンデンサCおよびスナバ回路1bが備えられている。

【0035】

50

実施例 2 に係るスナバ回路 1 b は、二次側整流ダイオード D のアノード側にアノード端子が接続された第 1 のダイオード D_{1b} と、二次側整流ダイオード D のカソード端子と第 1 のダイオード D_{1b} のカソード端子との間に接続された第 1 のコンデンサ C_{1b} と、第 1 のダイオード D_{1b} のカソード側にアノード端子が接続された第 2 のダイオード D_{2b} と、第 2 のダイオード D_{2b} のカソード端子と二次巻線 T_2 の終了端との間に接続されたコイル L_b と、第 2 のダイオード D_{2b} のカソード端子と第 1 のダイオード D_{1b} のアノード端子との間に接続された第 2 のコンデンサ C_{2b} とから構成される。

【0036】

その他の構成については、実施例 1 に係るスイッチング電源装置（図 1 参照）と同様なので、説明を省略する。

【0037】

本実施例に係るスナバ回路 1 b においても、新たに追加した第 2 のコンデンサ C_{2b} によって、スイッチ素子 SW のターンオン時に、二次側整流ダイオード D のカソード端子ーアノード端子間に新たな電流経路が形成されるので、二次側整流ダイオード D の両端に発生する逆方向の電圧変動 V_{RRM} を低減することができる。また、本実施例に係るスナバ回路 1 b によれば、実施例 1 に係るスナバ回路 1 a と同様に、無負荷時入力電力の低減効果を得ることもできる。

【0038】

以上、本発明に係るスナバ回路の好ましい実施形態について説明したが、本発明はこれらの構成に限定されるものではない。

例えば、実施例 1 に係るスナバ回路 1 a では、新たに追加した第 2 のコンデンサ C_{2a} の容量を従来から備えられている第 1 のコンデンサ C_{1a} の容量と同一としたが、第 2 のコンデンサ C_{2a} の容量はこれに限定されない。例えば、リンギング（二次側整流ダイオード D における電圧変動 V_{RRM} ）を低減する観点から、第 2 のコンデンサ C_{2a} の容量を第 1 のコンデンサ C_{1a} の容量に比べ、大きくしてもよい。

また、出力直流電圧 V_{DOUT} が低い場合は、二次巻線 T_2 から出力される電圧が小さくリンギング低減効果が低下するため、第 1 および第 2 のコンデンサ C_{1a} 、 C_{2a} の容量を増加させることが好ましい。但し、第 1 および第 2 のコンデンサ C_{1a} 、 C_{2a} の大幅な容量増は部品の大型化、コスト増を招き、好ましくない。

【図面の簡単な説明】

【0039】

【図 1】実施例 1 に係るスナバ回路の回路図である。

【図 2】二次側ダイオードの電圧波形を示すグラフであって、（A）は実施例 1 に係るスナバ回路を備えた場合、（B）は従来のスナバ回路を備えた場合である。

【図 3】実施例 2 に係るスナバ回路の回路図である。

【図 4】従来のスナバ回路の回路図である。

【図 5】従来の別のスナバ回路の回路図である。

【符号の説明】

【0040】

1 a、1 b スナバ回路
2 整流・平滑部
C 二次側平滑コンデンサ
 C_{1a} 、 C_{1b} 第 1 のコンデンサ
 C_{2a} 、 C_{2b} 第 2 のコンデンサ
D 二次側整流ダイオード
 D_{1a} 、 D_{1b} 第 1 のダイオード
 D_{2a} 、 D_{2b} 第 2 のダイオード
 L_a 、 L_b コイル
SW スイッチ素子
T トランス

10

20

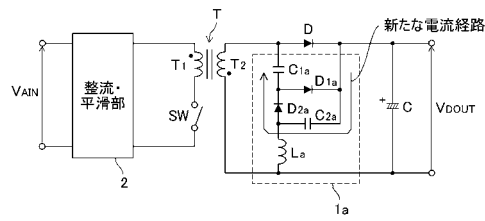
30

40

50

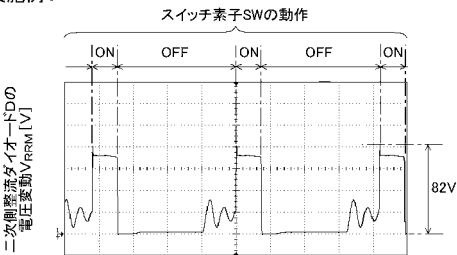
T_1 一次側巻線
 T_2 二次側巻線

【図 1】

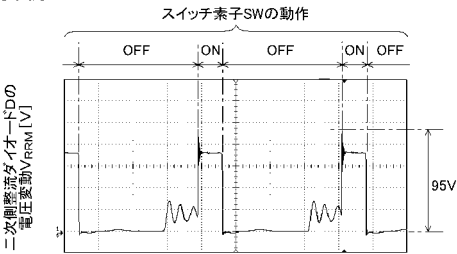


【図 2】

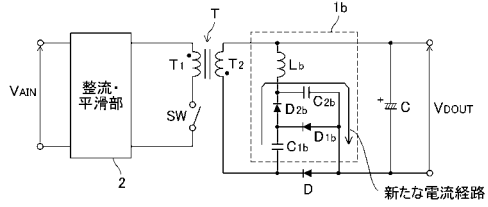
(A) 実施例 1



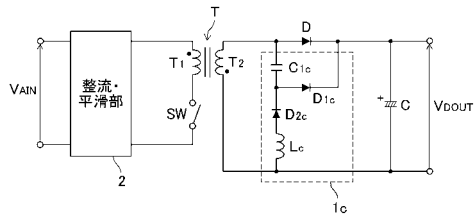
(B) 従来例



【図 3】



【図 4】



【図 5】

