

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年10月27日(2005.10.27)

【公開番号】特開2003-179149(P2003-179149A)

【公開日】平成15年6月27日(2003.6.27)

【出願番号】特願2002-259142(P2002-259142)

【国際特許分類第7版】

H 01 L 21/822

G 01 R 31/28

H 01 L 27/04

【F I】

H 01 L 27/04 T

G 01 R 31/28 G

【手続補正書】

【提出日】平成17年8月30日(2005.8.30)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】 所定の最大入出力周波数を有する複数の集積回路入出力ピンと、前記入出力ピンと電気的に導通し、所定の最大ラッチ周波数を有する複数のスキャンチェーンとを備えるとともに、利用可能な数の前記複数の集積回路入力／出力ピンを介して集積回路試験装置へ接続される集積回路を試験のために設定する方法であつて、

(a) 前記ラッチ周波数が前記所定の最大入出力周波数未満で、前記利用可能な数の前記複数の集積回路入出力ピンが提示されたスキャンアーキテクチャに要求されるピン数未満であるときに集積回路試験時間を最小化するステップと、

(b) 前記ラッチ周波数が前記所定の最大入出力周波数を越え、前記利用可能な数の前記複数の集積回路入出力ピンが提示されたスキャンアーキテクチャに要求されるピン数を越えるときに集積回路試験時間を最小化するステップと、

(c) 前記集積回路試験装置の試験周波数が前記所定の最大入出力周波数よりも低く、集積回路試験装置のピン数が前記利用可能な前記複数の集積回路の入出力ピン数未満であつて、前記集積回路試験装置の試験周波数が前記所定の最大ラッチ周波数以下であるときに集積回路試験時間を最小化するステップと、

(d) 前記集積回路試験装置の周波数が前記所定の最大入出力周波数よりも低く、集積回路試験装置のピン数が前記利用可能な前記複数の集積回路の入出力ピン数未満であつて、前記集積回路試験装置の周波数が前記所定の最大ラッチ周波数のある倍数以上であるときに集積回路試験時間を最小化するステップと、

(e) 前記集積回路試験装置の周波数が前記所定の最大入出力周波数よりも高く、集積回路試験装置のピン数が前記利用可能な前記複数の集積回路の入出力ピン数未満であつて、前記所定の最大入出力周波数が集積回路試験装置の試験周波数と前記所定の最大ラッチ周波数よりも低いときに集積回路試験時間を最小化するステップと、

(f) 前記集積回路試験装置の試験周波数が前記所定の最大入出力周波数よりも高く、集積回路試験装置のピン数が前記利用可能な前記複数の集積回路の入出力ピン数未満であつて、前記所定の最大入出力周波数と前記集積回路試験装置の試験周波数の両方が前記所定の最大ラッチ周波数のある倍数よりも高いときに集積回路試験時間を最小化するステップと、

(g) 前記集積回路試験装置の試験周波数が前記所定の最大入出力周波数および前記所定の最大ラッチ周波数よりも低く、集積回路試験装置のピン数が前記提示スキャンアーキテクチャに要求される前記ピン数を越えるときに、集積回路試験時間を最小化するステップと

の上記(a)乃至(g)のステップのうちの少なくともいずれか一つを実行するものである方法。

【請求項2】 前記最小化ステップ(a)が、

少なくとも一つの高速チャンネルを用い、前記集積回路試験装置から前記集積回路へ試験データを搬送するステップと、

前記少なくとも一つの高速チャンネルを前記集積回路上で複数の低速チャンネルへ多重解除するステップと、

前記多重解除した試験データを前記複数の低速チャンネルを介して前記複数のスキャンチェーンへ供給するステップと

をさらに含むものである、請求項1に記載の方法。

【請求項3】 第2の複数の低速チャンネルを介して前記複数のスキャンチェーンのそれぞれの出力端で応答を収集するステップと、

前記応答を前記集積回路試験装置へ送信するステップと

をさらに含む請求項2に記載の方法。

【請求項4】 前記最小化ステップ(b)が、

複数の低速チャンネルを用いて前記集積回路試験装置から前記集積回路へ試験データを供給するステップと、

前記複数の低速チャンネル上の前記試験データを少なくとも一つの高速チャンネルへ多重化するステップと、

前記少なくとも一つの高速チャンネルを介して前記多重化試験データを前記複数のスキャンチェーンの少なくとも一つへ供給するステップと

をさらに含むものである、請求項1に記載の方法。

【請求項5】 少なくとも一つの高速チャンネルを介して前記複数のスキャンチェーンの前記少なくとも一つの出力端で前記試験応答を収集するステップと、

前記少なくとも一つの高速チャンネル上で前記試験応答を第2の複数の低速チャンネルへ多重解除するステップと、

前記試験応答を前記集積回路試験装置へ供給するステップと

をさらに含む請求項4に記載の方法。

【請求項6】 前記最小化ステップ(c)が、

複数の低速チャンネルを用いて試験データを前記集積回路試験装置から前記集積回路へ送信するステップと、

試験データを第1組の前記複数のスキャンチェーンへ送信するステップと

を含むものである、請求項1に記載の方法。

【請求項7】 前記第1組の前記複数のスキャンチェーンから少なくとも一つのマルチプレクサへ第1の応答を送信するステップと、

前記少なくとも一つのマルチプレクサから前記第2組の前記複数のスキャンチェーンへ第1の応答を送信するステップと、

第2の複数の低速チャンネルを介して前記第2組の前記複数のスキャンチェーンのそれぞれの出力端で第2の応答を収集するステップと、

集積回路試験装置へ第2の応答を送信するステップと

をさらに含む請求項6に記載の方法。

【請求項8】 前記最小化ステップ(d)が、

複数の高速チャンネル上の試験データを前記利用可能な数の前記複数の集積回路入出力ピンを介して前記集積回路試験装置から前記集積回路へ送信するステップと、

試験データを複数の低速チャンネルへ多重解除するステップと、

前記複数の低速チャンネルを介して前記少なくとも一つのデマルチプレクサから前記複

数のスキャンチェーンへ前記多重解除された試験データを送信するステップと  
をさらに含むものである、請求項1に記載の方法。

【請求項9】 第2の複数の低速チャンネルを介して前記複数のスキャンチェーンそれぞれの出力端で応答を収集するステップと、

少なくとも一つのマルチプレクサにより前記応答を第2組の高速チャンネルへ多重化するステップと、

前記応答を前記集積回路試験装置へ送信するステップと  
をさらに含む請求項8に記載の方法。

【請求項10】 前記最小化ステップ( e )が、  
複数の高速チャンネルを用いて前記集積回路試験装置から複数のデマルチプレクサへ試験データを供給するステップと、

前記多重解除された試験データを前記複数のデマルチプレクサから前記利用可能な数の前記複数の集積回路入出力ピンへ送信するステップと、

前記利用可能な数の前記複数の集積回路入出力ピンから前記複数のスキャンチェーンへ試験データを送信するステップと  
をさらに含むものである、請求項1に記載の方法。

【請求項11】 前記複数のスキャンチェーンそれぞれの出力端で試験応答データをラッピングするステップと、

試験応答データを複数のマルチプレクサへ供給するステップと、

前記試験応答データを多重化するステップと、

前記多重化試験応答データを前記利用可能な数の前記複数の集積回路入出力ピンのうちの少なくとも2つへ送信するステップと、

前記利用可能な数の前記複数の集積回路入出力ピンのうちの少なくとも2つからの前記多重化試験応答データを单一のデータチャンネルへ多重化し、該单一のデータチャンネルを前記集積回路試験装置へ送信するステップと  
をさらに含む請求項10に記載の方法。

【請求項12】 前記最小化ステップ( f )が、

前記集積回路試験装置から前記利用可能な数の前記複数の集積回路入出力ピンのうちの少なくとも1つへ試験データを供給するステップと、

前記試験データを操作し、前記試験データを多重解除し前記複数のスキャンチェーンで利用可能とするステップと、

前記多重解除された試験データを前記複数のスキャンチェーンへ供給するステップと、  
前記複数のスキャンチェーンから試験結果データを読み出すステップと、

前記試験結果データを操作し、前記試験結果データを多重化し、前記利用可能な数の前記複数の集積回路入出力ピンのうちの1つだけに利用可能とするステップと、

前記多重化した試験結果データを前記集積回路試験装置へ供給するステップと  
をさらに含むものである、請求項1に記載の方法。

【請求項13】 前記最小化ステップ( g )が、

複数の低速チャンネルを用い、前記集積回路試験装置と前記集積回路との間の複数の信号路上で試験データを複数のマルチプレクサへ供給するステップと、

前記複数の低速チャンネルを複数の高速チャンネルへ多重化するステップと、

前記複数の高速チャンネルを介して前記複数のマルチプレクサから前記複数のスキャンチェーンへ試験データを送信するステップと  
をさらに含むものである、請求項1に記載の方法。

【請求項14】 第2の複数の高速チャンネルを介して前記複数のスキャンチェーンそれぞれの出力端で応答を収集するステップと、

前記集積回路試験装置と前記集積回路との間の前記複数の信号路上で前記応答を複数のデマルチプレクサへ送信するステップと、

前記第2の複数の高速チャンネルを第2の複数の低速チャンネルへ多重解除するステップと、

前記第2の複数の低速チャンネルを介して前記複数のデマルチプレクサから前記集積回路試験装置へ前記各応答を送信するステップと  
をさらに含む請求項1に記載の方法。

【請求項15】前記複数の集積回路入出力ピンは、スキャンチェーン入出力ピンとして利用可能な集積回路ピンである、  
請求項1に記載の方法。