

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 95129962

※申請日期： 95.8.15

※IPC 分類：H01L 23/28

一、發明名稱：(中文/英文)

晶片封裝結構及其製造方法

CHIP PACKAGE STRUCTURE AND FABRICATION METHOD
THEREOF

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

力成科技股份有限公司/POWERTECH TECHNOLOGY INC.

代表人：(中文/英文)(簽章) 蔡篤恭/TSAI D.K.

住居所或營業所地址：(中文/英文)

30352 新竹縣湖口鄉新竹工業區大同路 26 號

No.26, Datong Rd., Hsinchu Industrial Park, Hukou, Hsinchu 30352,
Taiwan, R.O.C.

國 籍：(中文/英文) 中華民國/TW

三、發明人：(共 1 人)

姓 名：(中文/英文)

陳錦弟/CHEN CHIN-TI

國 籍：(中文/英文)

中華民國/TW

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種晶片封裝結構及其製造方法，特別是一種防止黏膠溢流之開窗型晶片封裝結構及其製造方法。

【先前技術】

隨著半導體產業的高度發展，電子產品在 IC 元件的設計上朝向多腳數與多功能化的需求發展，而在元件外觀上亦朝著輕、薄、短、小的趨勢發展。因此，在封裝製程上亦面臨許多挑戰，諸如導線架的設計日趨複雜、封裝材料的選用、薄型封裝翹曲變形、散熱性與結構強度等問題，都是目前封裝產業所遭遇的問題。

一般習知開窗型球柵陣列封裝結構，如第 1A 圖所示，係以一具有窗口之電路基板 100 黏貼於一晶片 400，並以複數個金屬鐳線 500 穿過窗口連接電路基板 100 與晶片 400，且電路基板 100 並形成有複數矩陣排列之錫球 700，然，在進行黏貼晶片 400 時，常會遇到黏晶膠 300 溢流汙染晶片 400 上打線位置 402 或電路基板 100 上其它線路之問題。再者，如第 1B 圖所示，倘若黏晶膠 300 塗佈不足，不僅無法穩固固著晶片 400 於電路基板 100 上，於封裝膠體 600 灌模時，晶片 400 亦可能會因受到模流擠壓而導致晶片 400 四周崩裂。

【發明內容】

為了解決上述問題，本發明目的之一係提供一種晶片封裝結構及其製造方法，其係利用擋塊元件設置於基板開口周緣以控制黏晶膠之用量及厚度，並藉由限制黏晶膠之高度，可減少塵粒 (particle)，例

如熱固性模封材料之填充物(epoxy molding compound filler, EMC filler)侵入傷害晶片上之主動表面。

為解決黏貼晶片時，黏晶膠溢流污染晶片上之錫墊的情況發生，本發明目的之一係提供一種晶片封裝結構及其製造方法，利用擋塊元件設置於基板開口周緣以阻擋黏晶膠遭壓合時朝基板開口溢流污染晶片上之錫墊或朝基板外側溢流污染基板上其他電路。

本發明目的之一係提供一種晶片封裝結構及其製造方法，利用擋塊元件防止黏晶膠污染晶片錫墊及基板上之其他線路，可提高製程良率，進而降低生產成本。

本發明目的之一係提供一種晶片封裝結構及其製造方法，利用擋塊元件設置於基板上可提供晶片支撐，以避免封裝膠體灌模時晶片周緣受應力而崩裂。

為了達到上述目的，本發明一實施例之晶片封裝結構，包括：一基板；至少一開口，貫穿基板；一擋塊元件，係設置於一擋塊元件，設置於基板上表面之開口周緣；一黏著元件，設置於擋塊元件周緣；一晶片，設置於基板之上表面覆蓋開口並利用黏著元件固著於基板上，其中晶片一主動表面朝向開口；一導電連接元件，係穿過基板之開口並電性連接晶片之主動表面與基板之下表面；以及一封裝膠體，包覆晶片、黏著元件、擋塊元件及導電連接元件。

為了達到上述目的，本發明之一實施例之晶片封裝結構製造方法，包括：提供一基板，其上具有至少一開口貫穿基板；形成一擋塊元件於基板上表面之開口周緣；形成一黏著元件於擋塊元件周緣；設置一晶片於基板之上表面且覆蓋開口，並利用黏著元件固著於基板上，其中晶片之一主動表面朝向開口且部分主動表面暴露出開口；利用一導電連接元件電性連接暴

露出的晶片之主動面與基板之下表面；以及形成一封裝膠體包覆晶片、黏著元件、擋塊元件及導電連接元件。

底下藉由具體實施例配合所附的圖式詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

【實施方式】

其詳細說明如下，所述較佳實施例僅做一說明非用以限定本發明。

第 2A 圖、第 2B 圖、第 2C 圖、第 2D 圖、第 2E 圖、第 2F 圖、第 2G-1 圖及第 2G-2 圖係依據本發明之一實施例之晶片封裝結構製造方法之各步驟結構剖視圖。首先，請先參考第 2A 圖，提供一基板 10，其材質為金屬、玻璃、陶瓷或高分子材質，其上具有至少一開口 12 貫穿基板 10，其中基板 10 可以是利用適當方法形成開口 12 貫穿基板 10，亦可是具有至少一開口 12 之已商品化結構。

接著，參考第 2B 圖，形成一擋塊元件 20 於基板 10 一上表面 11 之開口 12 周緣。於一實施例中，擋塊元件 20 係利用濺鍍法、蒸鍍法、無電解電鍍法和電鍍法其中之任一所形成或者利用網印 (Screen Printing)、簾幕塗佈 (Curtain Coating)、噴霧塗佈 (Spray Coating)、滾輪塗佈 (Roller Coating)、「靜電噴塗」(Electrostatic Spraying) 和噴印方法其中之任一所形成。其中，擋塊元件 20 之高度係可依照封裝體整體高度要求做設計。

接下來，參照第 2C 圖，形成一黏著元件 30，例如銀膠或 B 階固化膠，設置於擋塊元件 20 周緣，於一實施例中，黏著元件 30 係利用戳印(stamping)、網印(screen printing)和點膠(syringe transfer)等方法其中之任一所形成，黏著元件 30 之厚

度可藉由擋塊元件 20 之高度做限制以有效控制黏著元件 30 之用量。

繼續，請參考第 2D 圖，如圖所示，此步驟係設置一晶片 40 於基板 10 之上表面 11 且覆蓋基板 10 上之開口 12，並利用黏著元件 30 固著於基板 10 上，其中晶片 40 之一主動表面 42 朝向開口 12 且部分主動表面 42 暴露於開口 12；再來，利用如打線方式電性連接暴露出的晶片 40 之主動表面 42 與基板 10 之下表面 13，其圖式繪示於第 2E 圖，於此實施例中，其係利用一導電連接元件來電性連接晶片 40 與基板 10，其中，導電連接元件可以是包括至少一引線 50、至少一連接墊或其組合；之後，如第 2F 圖所示，利用如灌模方式形成一封裝膠體 60 包覆晶片 40、黏著元件 30、擋塊元件 20 及導電連接元件。於一實施例中，更包括設置複數錫球 70 於基板 10 之下表面 13，以方便與外界裝置電性連接，如第 2G-1 圖所示。

接續上述說明，於此實施例中，如第 2G-1 圖所示，此時的晶片封裝結構，包括：一基板 10，例如由為金屬、玻璃、陶瓷或高分子材質所構成；至少一開口 12，利用適當方法貫穿基板 10；一擋塊元件 20，設置於基板 10 一上表面 11 之開口周緣，於一實施例中，擋塊元件 20 可以是利用適當方式形成之金屬層、非導體層(例如塑膠)或是防焊層(solder mask)，其中金屬層可以是金(Au)材質所構成或是其他熱膨脹係數(coefficient of thermal expansion, CTE)與封裝膠體 60 較符合之金屬所構成；一黏著元件 30，利用適當方法設置於擋塊元件 20 周緣，其中黏著元件 30 可以是銀膠或 B 階固化膠；一晶片 40，設置於基板 10 之上表面 11 覆蓋開口並利用黏著元件 30 固著於基板 10 上，其中晶片 40 一主動表面 42 朝向開口；一導電連接元件，例如由至少一引線 50、至少一連接墊 52 或其組合構成，係穿過基板 10 之開口並電性連接晶片 40 之主動

表面 42 與基板 10 之下表面 13；以及一封裝膠體 60，包覆晶片 40、黏著元件 30、擋塊元件 20 及導電連接元件。於一實施例中，請參考第 2G-2 圖所示，第 2G-2 圖係為第 2G-1 圖之局部放大圖，如圖所示，晶片 40 與擋塊元件 20 中間具有一間隙 A，且黏著元件 30 至少部份充滿此間隙 A。當晶片 40 貼覆於基板 10 上時，晶片 40 擠壓黏著元件 30 以致使黏著元件 30 部份順著擋塊元件 20 與晶片 40 之間間隙 A 部份包覆擋塊元件 20。由於擋塊元件 20 的存在，被擠壓的黏著元件 30 只會有部份溢流至擋塊元件 20 與晶片 40 之間間隙 A 而不會污染到晶片 40 之主動表面 42 上的連接墊 52 進而影響打線作業，且藉由擋塊元件 20 的設置，可限制黏著元件 30 的高度以降低可能來自黏著元件 30 或是封裝膠體 60 中之塵粒侵入而傷害晶片主動表面的機率。

請參考第 3 圖係依據本發明又一實施例之晶片封裝結構之結構剖視圖。與上一實施例不同之處在於擋塊元件 22 更設置於黏著元件 30 外緣，藉由擋塊元件 22 之設置，更可有效阻擋黏著元件 30 朝基板 10 外緣溢流，避免黏著元件 30 污染基板 10 上其他線路或其他電子元件。又，可利用擋塊元件 20、22 之高度來控制塗佈黏著元件 30 時之用量及厚度。此外，於封裝膠體灌模時，由於擋塊元件 20、22 的支撐，可減少晶片 40 周緣崩裂的情形發生。其中，擋塊元件 20、22 的形狀沒有限制，意即，只要是可以在基板 10 開口周緣形成阻擋效果之元件，皆函括於本發明之精神。

依據上述，本發明特徵之一係利用擋塊元件設置於基板上，其中擋塊元件之位置可定義出黏著元件塗佈位置，適時控制膠厚及提供晶片支撐，且擋塊元件之形狀與數量沒有限制，意即，只要是設置於基板開口周緣並凸出基板，在不影響整體封裝結構厚度的情況下，其形狀、數量可依使用者設計。

綜合上述，本發明提供一種晶片封裝結構及其製造方法，其係利用擋塊元件設置於基板開口周緣以控制黏晶膠之用量及厚度，並藉由限制黏晶膠之高度，可降低塵粒，例如熱固性模封材料之填充物，侵入傷害晶片上之主動表面的機率。為解決黏貼晶片時，黏晶膠溢流污染晶片上之錫墊的情況發生，本發明利用擋塊元件設置於基板開口周緣以阻擋黏晶膠遭壓合時朝基板開口溢流污染晶片上之錫墊或朝基板外側溢流污染基板上其他電路。又，利用擋塊元件防止黏晶膠污染晶片錫墊及基板上之其他線路，可提高製程良率，進而降低生產成本。再者，利用擋塊元件設置於基板上可提供晶片支撐，以避免封裝膠體灌模時晶片周緣受應力而崩裂。

以上所述之實施例僅係為說明本發明之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本發明之內容並據以實施，當不能以之限定本發明之專利範圍，即大凡依本發明所揭示之精神所作之均等變化或修飾，仍應涵蓋在本發明之專利範圍內。

【圖式簡單說明】

第 1A 圖係習知開窗型球柵陣列之結構剖視圖。

第 1B 圖係習知開窗型球柵陣列之結構剖視圖。

第 2A 圖、第 2B 圖、第 2C 圖、第 2D 圖、第 2E 圖、第 2F 圖及第 2G-1 圖係依據本發明之一實施例之晶片封裝結構製造方法之各步驟結構剖視圖。

第 2G-2 圖係第 2G-1 圖之局部放大圖。

第 3 圖為根據本發明又一實施例之晶片封裝結構之結構剖視圖。

【主要元件符號說明】

10	基板
11	上表面
12	開口
13	下表面
20, 22	擋塊元件
30	黏著元件
40, 400	晶片
42	主動表面
50	引線
52	連接墊
60, 600	封裝膠體
70	錫球
100	電路基板
300	黏晶膠
500	金屬鐳線
700	錫球
A	間隙

10.如請求項 1 所述之晶片封裝結構，其中該些導電連接元件係包含至少一引線或至少一連接墊。

11.一種晶片封裝結構製造方法，包含：

提供一基板，具有至少一開口貫穿該基板；

形成一擋塊元件於該基板上表面之該開口周緣；

形成一黏著元件於該擋塊元件周緣；

設置一晶片於該基板上表面且覆蓋該開口，並利用該黏著元件固著於該基板上，其中該晶片之一主動表面朝向該開口且部分該主動表面暴露於該開口；

電性連接暴露出的該晶片之該主動面與該基板上表面；以及

形成一封裝膠體包覆該晶片、該黏著元件及該擋塊元件。

12.如請求項 11 所述之晶片封裝結構製造方法，其中該擋塊元件係利用濺鍍法、蒸鍍法、無電解電鍍法和電鍍法其中之任一所形成。

13.如請求項 11 所述之晶片封裝結構製造方法，其中該擋塊元件係利用網印、簾幕塗佈、噴霧塗佈、滾輪塗佈、靜電噴塗和噴印方法其中之任一所形成。

14.如請求項 11 所述之晶片封裝結構製造方法，其中電性連接該晶片與該基板之方法係利用打線方式形成。

15.如請求項 11 所述之晶片封裝結構製造方法，更包含設置複數錫球於該基板上表面。

五、中文發明摘要：

一種晶片封裝結構及其製造方法，包括：提供一基板，其上設有至少一開口貫穿基板；形成一擋塊元件於基板之開口周緣；形成一黏著元件於擋塊元件周緣；設置一晶片於基板且覆蓋開口，並利用黏著元件固著於基板上，其中晶片之一主動表面朝向開口且部分主動表面暴露出開口；利用一導電連接元件，穿過基板之開口以電性連接晶片的主動表面與基板之下表面；以及形成一封裝膠體包覆上述元件。其中擋塊元件設置於基板開口周緣可阻擋黏貼晶片時，黏著元件溢出污染晶片主動表面上之導電連接點，並可限制黏著元件之高度，以降低塵粒(例如 EMC 填充物)侵入傷害晶片之主動表面的機率。

六、英文發明摘要：

A chip package structure and a fabrication method thereof are disclosed herein. The fabrication method includes: providing a substrate, wherein at least a through hole penetrates through the substrate; forming a block element surrounding the through hole of the substrate; forming an adhesive element surrounding the block element; disposing a chip on the substrate to cover the through hole, and the chip fixed on the substrate with the adhesive element, wherein a active surface of the chip faces toward to the through hole and the partial active surface exposes to the through hole; electrically connecting to the active surface of the chip and the lower surface of the substrate with a electrically-connecting element; and forming a encapsulant covering the abovementioned elements. Wherein the block element arranged surrounding the through hole can avoid the overflow of the adhesive element, which may pollute those electrical contacts of the active surface of the chip, and restrict the stature of the adhesive element so as to reduce the probability of the particle issue (for example the EMC filler), which may damage the active surface of the chip.

十、申請專利範圍：

1.一種晶片封裝結構，包含：

一基板；

至少一開口，貫穿該基板；

一擋塊元件，設置於該基板一上表面之該開口周緣；

一黏著元件，設置於該擋塊元件周緣；

一晶片，設置於該基板之該上表面覆蓋該開口並利用該黏著元件固著於該基板上，其中該晶片一主動表面朝向該開口；

一導電連接元件，係穿過該基板之該開口並電性連接該晶片之該主動表面與該基板該下表面；以及

一封裝膠體，包覆該晶片、該黏著元件、該擋塊元件及該導電連接元件。

2.如請求項 1 所述之晶片封裝結構，其中該晶片與該擋塊元件中間具有一間隙，且該黏著元件至少部份充滿該間隙。

3.如請求項 1 所述之晶片封裝結構，其中該擋塊元件更可設置於該黏著元件外緣。

4.如請求項 1 所述之晶片封裝結構，其中該擋塊元件係為一金屬層。

5.如請求項 4 所述之晶片封裝結構，其中該金屬層係由金所構成。

6.如請求項 1 所述之晶片封裝結構，其中該擋塊元件係為一防焊層。

7.如請求項 1 所述之晶片封裝結構，其中該擋塊元件係為一非導體層。

8.如請求項 1 所述之晶片封裝結構，其中該黏著元件係為銀膠和 B 階固化膠其中之任一。

9.如請求項 1 所述之晶片封裝結構，更包含複數錫球設置於該基板之該下表面。

10.如請求項 1 所述之晶片封裝結構，其中該些導電連接元件係包含至少一引線或至少一連接墊。

11.一種晶片封裝結構製造方法，包含：

提供一基板，具有至少一開口貫穿該基板；

形成一擋塊元件於該基板一上表面之該開口周緣；

形成一黏著元件於該擋塊元件周緣；

設置一晶片於該基板之該上表面且覆蓋該開口，並利用該黏著元件固著於該基板上，其中該晶片之一主動表面朝向該開口且部分該主動表面暴露於該開口；

電性連接暴露出的該晶片之該主動面與該基板之一下表面；以及

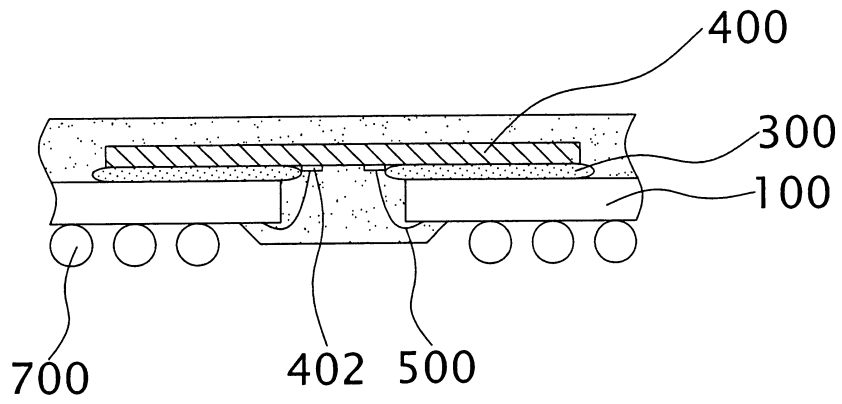
形成一封裝膠體包覆該晶片、該黏著元件及該擋塊元件。

12.如請求項 11 所述之晶片封裝結構製造方法，其中該擋塊元件係利用濺鍍法、蒸鍍法、無電解電鍍法和電鍍法其中之任一所形成。

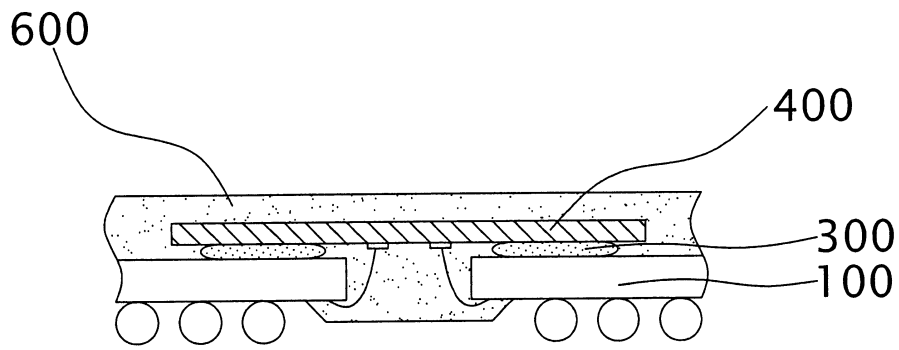
13.如請求項 11 所述之晶片封裝結構製造方法，其中該擋塊元件係利用網印、簾幕塗佈、噴霧塗佈、滾輪塗佈、靜電噴塗和噴印方法其中之任一所形成。

14.如請求項 11 所述之晶片封裝結構製造方法，其中電性連接該晶片與該基板之方法係利用打線方式形成。

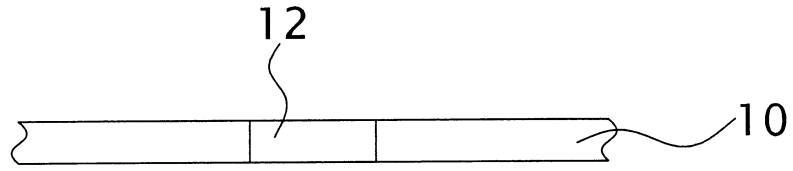
15.如請求項 11 所述之晶片封裝結構製造方法，更包含設置複數錫球於該基板之該下表面。



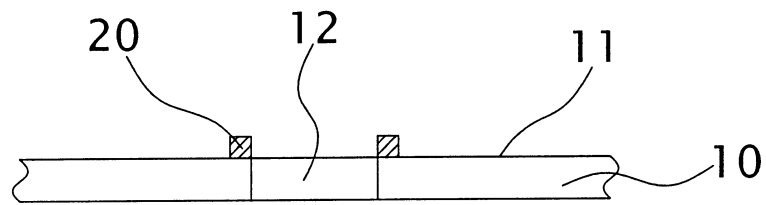
第1A圖
(習知技術)



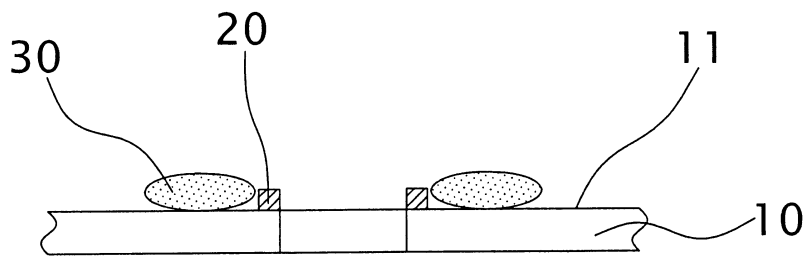
第1B圖
(習知技術)



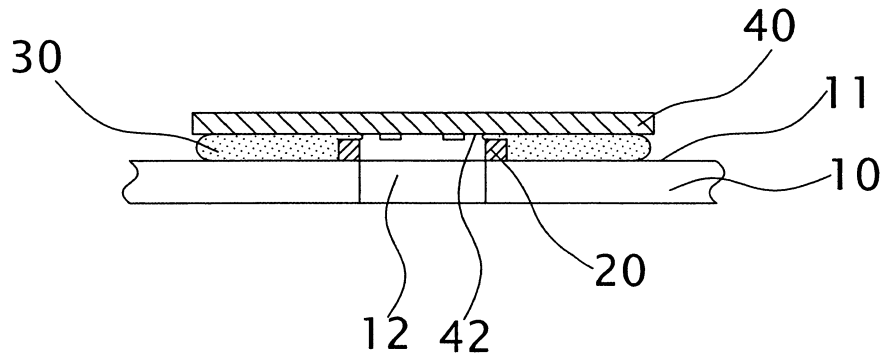
第2A圖



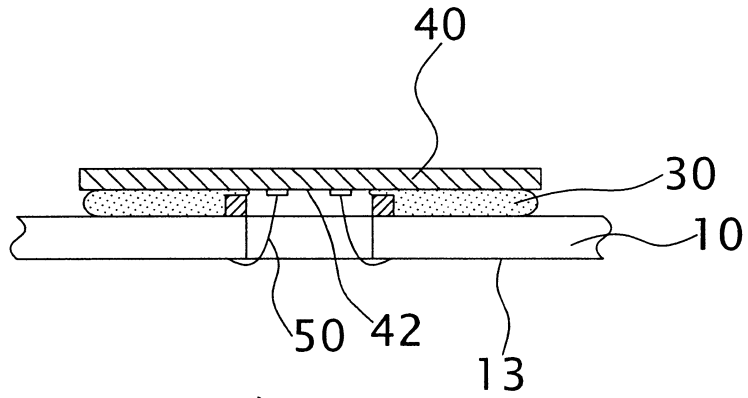
第2B圖



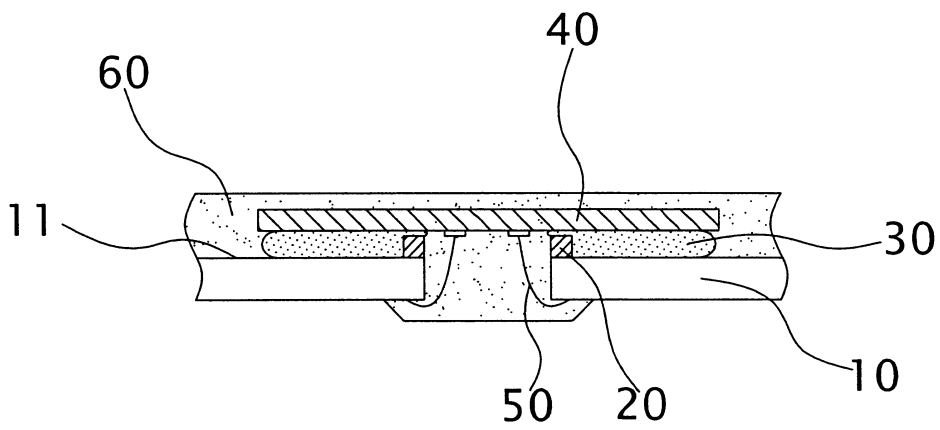
第2C圖



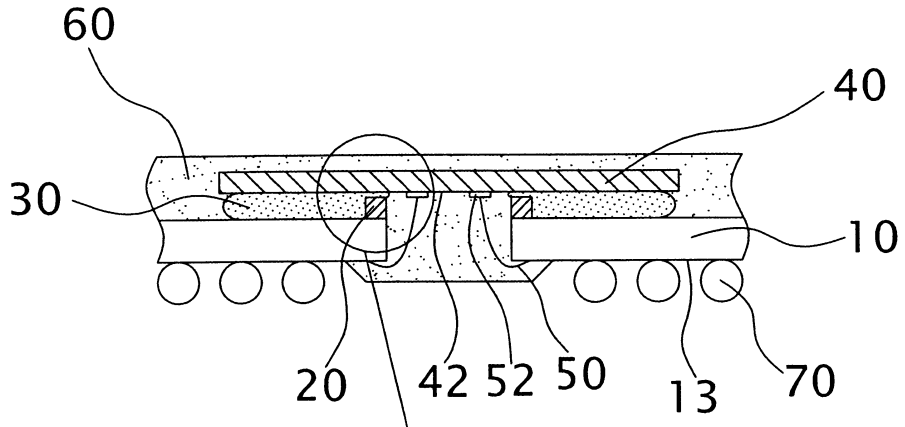
第2D圖



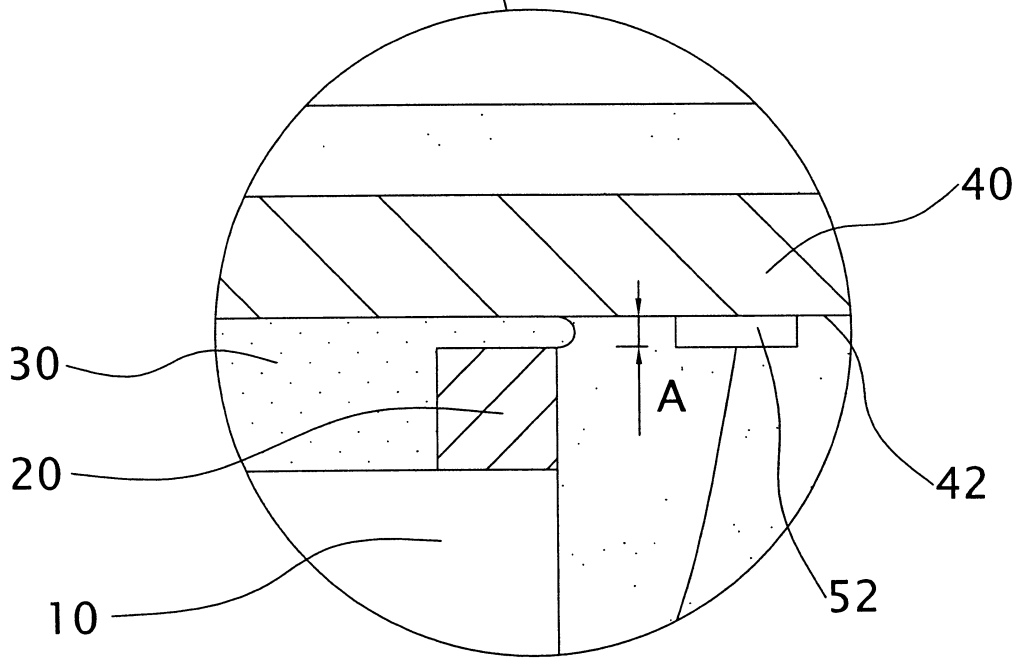
第2E圖



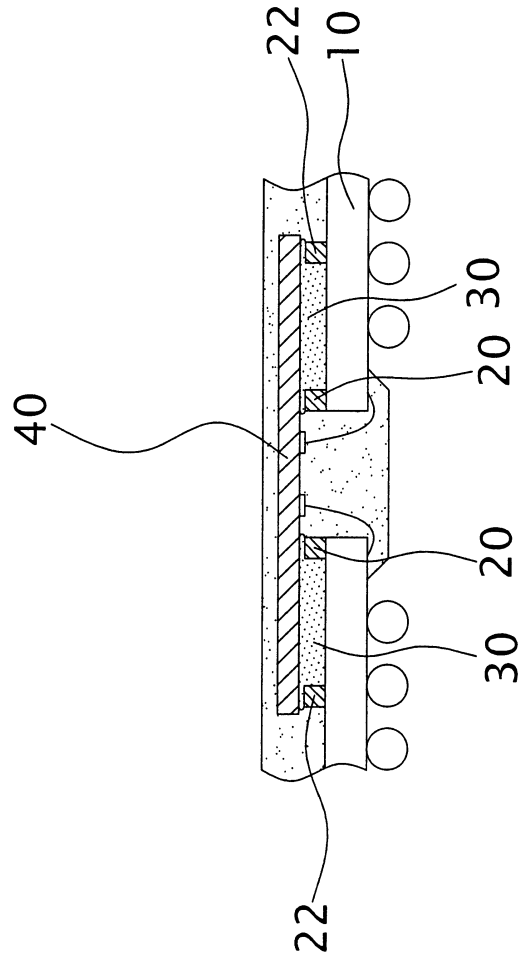
第2F圖



第2G-1圖



第2G-2圖



第3圖

七、指定代表圖：

(一)、本案代表圖為：第3圖

(二)、本案代表圖之元件代表符號簡單說明：

10	基板
20, 22	擋塊元件
30	黏著元件
40	晶片

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：