

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年2月26日(26.02.2015)



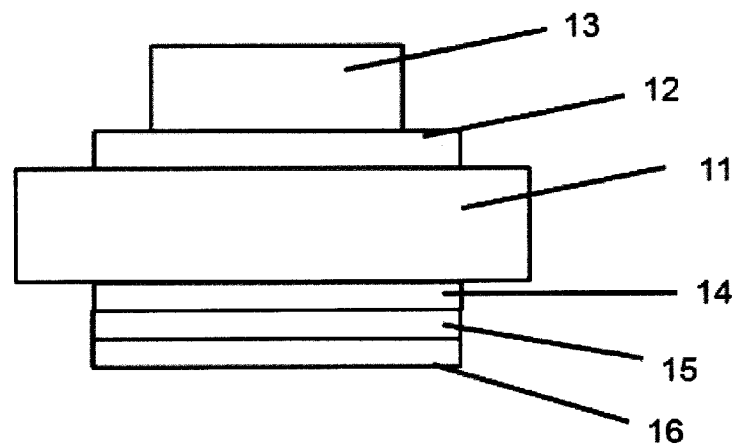
(10) 国際公開番号
WO 2015/025499 A1

- (51) 国際特許分類:
H01L 29/47 (2006.01) H01L 29/861 (2006.01)
H01L 29/06 (2006.01) H01L 29/868 (2006.01)
H01L 29/22 (2006.01) H01L 29/872 (2006.01)
- (21) 国際出願番号: PCT/JP2014/004153
- (22) 国際出願日: 2014年8月8日(08.08.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-169966 2013年8月19日(19.08.2013) JP
- (71) 出願人: 出光興産株式会社(IDEMITSU KOSAN CO., LTD.) [JP/JP]; 〒1008321 東京都千代田区丸の内三丁目1番1号 Tokyo (JP).
- (72) 発明者: 筈井 重和(TOMAI, Shigekazu); 〒2990293 千葉県袖ヶ浦市上泉1280番地 Chiba (JP). 柴田 雅敏(SHIBATA, Masatoshi); 〒2990293 千葉県袖ヶ浦市上泉1280番地 Chiba (JP). 川嶋 絵美(KAWASHIMA, Emi); 〒2990293 千葉県袖ヶ浦市上泉1280番地 Chiba (JP). 矢野 公規(YANO, Koki); 〒2990293 千葉県袖ヶ浦市上泉1280番地 Chiba (JP). 早坂 紘美(HAYASAKA, Hiromi); 〒2990293 千葉県袖ヶ浦市上泉1280番地 Chiba (JP).
- (74) 代理人: 渡辺 喜平, 外(WATANABE, Kihei et al.); 〒1010041 東京都千代田区神田須田町一丁目26番 芝信神田ビル3階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: OXIDE SEMICONDUCTOR SUBSTRATE AND SCHOTTKY BARRIER DIODE

(54) 発明の名称: 酸化物半導体基板及びショットキーバリアダイオード

10



(57) Abstract: A Schottky barrier diode element having a silicon (Si) substrate, an oxide semiconductor layer, and a Schottky electrode layer, wherein the oxide semiconductor layer contains a polycrystalline and/or amorphous oxide semiconductor having a band gap of 3.0-5.6 eV, inclusive.

(57) 要約: シリコン (Si) 基板と、酸化物半導体層と、ショットキー電極層とを有するショットキーバリアダイオード素子であって、前記酸化物半導体層が、3.0 eV以上、5.6 eV以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含むショットキーバリアダイオード素子。



WO 2015/025499 A1

明 細 書

発明の名称：

酸化物半導体基板及びショットキーバリアダイオード

技術分野

[0001] 本発明は、ショットキーバリアダイオード素子、及びそれを含む電気回路、電気機器、電子機器及び車両に関する。また、本発明は、構造体、それらなる酸化物半導体基板、それを含むパワー半導体素子、ダイオード素子及びショットキーバリアダイオード素子、並びにそれを含む電気回路、電気機器、電子機器、車両に関する。

背景技術

[0002] ショットキーバリアダイオードは、金属と半導体の接合面に形成される電位障壁を利用して整流作用を持たせたダイオードである。半導体としては、Siが最も一般的に使われている（例えば、特許文献1）。また、Siよりバンドギャップの大きな化合物半導体として、GaAsや最近ではSiCが用いられる（例えば、特許文献2及び3）。

[0003] Si系のショットキーダイオードは、高速スイッチング素子や数GHz周波数帯における送信／受信用ミキサ、あるいは周波数変換素子等に利用される。GaAs系のショットキーダイオードは、さらに高速のスイッチング素子が可能で、マイクロ波用のコンバータやミキサ等に使われる。SiCはバンドギャップの広さを活かして、より高圧の電気自動車、鉄道、送電等への応用が期待されている。

[0004] Siを用いたショットキーバリアダイオードは比較的低コストで汎用的に用いられているが、バンドギャップが1.1 eVと小さいため、耐圧性を持たせるためには素子のサイズを大きくする必要がある。GaAsのバンドギャップは1.4 eVであり、Siよりはすぐれるが、Si基板上でのエピタキシャル成長が困難であり、転位の少ない結晶を得ることが難しかった。SiCは、バンドギャップは3.3 eVと広いため、絶縁破壊電界も高く、最

も性能が期待できる材料であるが、基板作製、エピタキシャル成長ともに高熱のプロセスを経るため、量産性、コストに課題があった。

先行技術文献

特許文献

[0005] 特許文献1：特開2009-164237号公報

特許文献2：特開平5-36975号公報

特許文献3：特開平8-97441号公報

発明の概要

[0006] 本発明はこのような課題に鑑みてなされたものであり、Si基板上にバンドギャップの広い化合物半導体を安価で量産性に優れた方法で形成し、優れた電流－電圧特性を有するショットキーバリアダイオード素子を提供することを目的とする。

また、本発明は、ショットキーバリアダイオード素子、ダイオード素子、パワー半導体素子に好適な酸化物半導体基板を提供することを目的とする。

[0007] 本発明によれば、以下のショットキーバリアダイオード素子等が提供される。

1. シリコン（Si）基板と、酸化物半導体層と、ショットキー電極層とを有するショットキーバリアダイオード素子であって、前記酸化物半導体層が、3.0 eV以上、5.6 eV以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含むショットキーバリアダイオード素子。

2. 前記酸化物半導体が、In、Ti、Zn、Ga及びSnからなる群から選択される1種以上を含む1記載のショットキーバリアダイオード素子。

3. 前記酸化物半導体層がインジウム（In）を主成分として含む1又は2に記載のショットキーバリアダイオード素子。

4. 前記酸化物半導体層中に含まれる全金属元素に対するインジウムの原子組成百分率（ $[\text{In}] / ([\text{In}] + [\text{In以外の全金属元素}]) \times 100$ ）が30～100 at m %である1～3のいずれかに記載のショットキーバリアダイオード素子。

5. 前記シリコン基板上に前記酸化物半導体層が形成され、前記酸化物半導体層上に前記ショットキー電極層が形成された1～4のいずれかに記載のショットキーバリアダイオード素子。

6. 前記シリコン基板上に前記ショットキー電極層が形成され、前記ショットキー電極層上に前記酸化物半導体層が形成された1～4のいずれかに記載のショットキーバリアダイオード素子。

7. 前記酸化物半導体層が、さらに、Al、Si、Zn、Ga、Hf、Zr、Ce、Sm、及びSnから選ばれる1種以上の元素を含む2～6のいずれかに記載のショットキーバリアダイオード素子。

8. 前記酸化物半導体層の室温におけるキャリア濃度が $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ 以下である1～7のいずれかに記載のショットキーバリアダイオード素子。

9. 前記酸化物半導体層の端部が露出しないように絶縁膜により被覆されている1～8のいずれかに記載のショットキーバリアダイオード素子。

10. 1～9のいずれかに記載のショットキーバリアダイオード素子を含む電気回路。

11. 1～9のいずれかに記載のショットキーバリアダイオード素子を含む電気機器。

12. 1～9のいずれかに記載のショットキーバリアダイオード素子を含む電子機器。

13. 1～9のいずれかに記載のショットキーバリアダイオード素子を含む車両。

14. 酸化物半導体層と金属薄膜を含み、

前記酸化物半導体層が、3.0 eV以上、5.6 eV以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含み、

前記酸化物半導体層と前記金属薄膜とが電氣的に接触する領域を含む構造体。

15. 前記酸化物半導体がInを主成分とする14に記載の構造体。

16. 前記金属薄膜の仕事関数が4.7 eV以上である14又は15に記載の構造体。

17. 前記酸化物半導体が結晶質であり、

前記酸化物半導体中に、Al、Si、Ce、Ga、Hf、Zr及びSmから選ばれる少なくとも1種類の元素が全金属元素中3at%以上、30at%以下の割合で含まれている14～16のいずれかに記載の構造体。

18. 前記酸化物半導体の室温におけるキャリア濃度が $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ 以下である14～17のいずれかに記載の構造体。

19. 前記酸化物半導体層の膜厚が50nm～20μmである14～18のいずれかに記載の構造体。

20. 14～19のいずれかに記載の構造体が導電性基板上に積層してなる酸化物半導体基板。

21. 前記導電性基板が単結晶シリコン、多結晶シリコン及び微結晶シリコンから選ばれる1以上から構成される20に記載の酸化物半導体基板。

22. 14～19のいずれかに記載の構造体が電気絶縁性基板上に積層してなる酸化物半導体基板。

23. 20～22のいずれかに記載の酸化物半導体基板を用いたパワー半導体素子。

24. 20～22のいずれかに記載の酸化物半導体基板を用いたダイオード素子。

25. 20～22のいずれかに記載の酸化物半導体基板を用いたショットキーバリアダイオード素子。

26. 前記金属薄膜をショットキー電極層とする25に記載のショットキーバリアダイオード素子。

27. 23に記載のパワー半導体素子、24に記載のダイオード素子、又は25もしくは26に記載のショットキーバリアダイオード素子を含む電気回路。

28. 27に記載の電気回路を含む電気機器。

29. 27に記載の電気回路を含む電子機器。

30. 27に記載の電気回路を含む車両。

[0008] 本発明によれば、Si基板上にバンドギャップの広い化合物半導体を安価で量産性に優れた方法で形成し、優れた電流－電圧特性を有するショットキーバリアダイオード素子を提供することができる。

また、本発明によれば、ショットキーバリアダイオード素子、ダイオード素子、パワー半導体素子に好適な酸化物半導体基板を提供することができる。

図面の簡単な説明

[0009] [図1]本発明のショットキーバリアダイオード素子の一実施形態を模式的に示した断面図である。

[図2]本発明のショットキーバリアダイオード素子の一実施形態を模式的に示した断面図である。

[図3]本発明のショットキーバリアダイオード素子の一実施形態を模式的に示した断面図である。

発明を実施するための形態

[0010] 1. ショットキーバリアダイオード素子

本発明のショットキーバリアダイオード素子は、シリコン（Si）基板と、酸化物半導体層と、ショットキー電極層とを有するショットキーバリアダイオード素子であって、前記酸化物半導体層が、3.0eV以上、5.6eV以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含む。バンドギャップの広い多結晶及び／又は非晶質の酸化物半導体を用いることで、優れた電流－電圧特性、特に高い絶縁破壊電界を有するショットキーバリアダイオード素子を提供することができる。

また、バンドギャップの広い材料を用いることで、結晶成長等、製造にコストのかかる単結晶ではなく、多結晶及び／又は非晶質の材料を使用することが可能となる。

[0011] 酸化物半導体層に含まれる酸化物半導体のバンドギャップは、好ましくは

、 3. 1 eV 以上、 5. 4 eV 以下である。この範囲内の酸化物半導体を用いることで、優れた電流－電圧特性、特に高い絶縁破壊電界を有するショットキーバリアダイオード素子を提供することができる。

[0012] 3. 0 eV 以上、 5. 6 eV 以下のバンドギャップを有する酸化物半導体としては、In、Ti、Zn、Ga 及びSn からなる群から選択される 1 種以上を含む酸化物が挙げられ、例えば、 In_2O_3 、 TiO_2 、 ZnO 、 Ga_2O_3 、 SnO 等が挙げられる。

酸化物半導体層に含まれる酸化物半導体は、 In_2O_3 、 TiO_2 、 ZnO 、 Ga_2O_3 及び SnO からなる群から選択される 1 種以上であると好ましく、例えば、 In_2O_3 に Ti、Zn、Ga 又は Sn が固溶したもの、In と Ti、Zn、Ga 又は Sn との複合酸化物、及びこれらの元素を所定の原子比で含有する非晶質酸化物も含まれる。また、酸化物半導体は、適宜不純物をドーピングして、導電性を調整してもよい。例えば、酸化物半導体層を形成する際に用いるスパッタリングターゲットの性能（焼結密度、抗折強度等）の観点からは、酸化物半導体は In_2O_3 を主成分とすることが好ましい。

これらの酸化物半導体は、多結晶であるか、非晶質であるか、又は多結晶と非晶質が混在していてもよい。

[0013] バンドギャップは、以下の方法で計算することができる。即ち、まず、ガラス等の透明基材上に 300 nm の膜厚で酸化物半導体薄膜をスパッタ成膜し、UV-VIS 測定装置（例えば、島津製作所製 UV-3100）を用いて 250 nm～1000 nm の範囲の透過率を測定する。次いで、得られた透過率について、x 軸に $h\nu$ [eV]、y 軸に $(\alpha h\nu)^{1/2}$ [(eV^{1/2})(cm^{-1/2})] をプロット（Tauc プロット）する。

ここで、h はプランク定数 [J・s]、 ν は振動数 [s⁻¹]、 α は吸光係数 [cm⁻¹]、次いで、直線部分を x 軸に外層し、交点を求めることで酸化物半導体薄膜のバンドギャップが得られる。

尚、着色基板上や、ダイオード基板中に酸化物薄膜が存在する場合は、膜面を面出しした後、反射率のスペクトルを評価することで、同様に計算する

ことができる。

[0014] 酸化物半導体層は、インジウム（I n）を主成分として含むことが好ましい。

本発明において「酸化物半導体層がインジウム（I n）を主成分として含む」とは、酸化物半導体層中に含まれる全金属元素に対するインジウムの原子組成百分率（ $[\text{I n}] / ([\text{I n}] + [\text{I n 以外の全金属元素}]) \times 100$ ）が30～100atm%であることを意味する。バンドギャップの広い酸化インジウム系の材料を用いることで、優れた電流－電圧特性、特に高い絶縁破壊電界を有するショットキーバリアダイオード素子を提供することができる。

酸化物半導体層中のインジウムの含有割合は、例えばスパッタリングターゲットにおけるインジウムの含有割合を変更することによって調整することができる。他の元素についても同様である。

[0015] 酸化物半導体層中に含まれるインジウムは、酸化物半導体層中の全金属元素に対して30atm%以上であることが好ましい。これにより、高い耐圧性能と導電性とを両立できる。

[0016] 酸化物半導体層の元素の組成比は、二次イオン質量分析（SIMS）により定量分析して求めることができる。具体的には、半導体層の断面を研磨等の方法により面出しした後、濃度が既知の標準試料を用いて検量線法により定量する。

[0017] 尚、スパッタリング法で成膜した場合は、酸化物半導体層の元素組成比はスパッタリングターゲットの元素組成比とおおむね同等である。

スパッタリングターゲットの元素組成比は、誘導結合プラズマ発光分光分析装置（ICP-AES）により定量分析して求める。具体的に、スパッタリングターゲットを酸処理により溶解させた溶液試料を、濃度が既知の標準試料を用いて検量線法により定量する。そして、得られた溶液中の濃度をターゲット中のat%に換算することでターゲットの元素組成比が得られる。

[0018] また、酸化物半導体層は、さらに、Al、Si、Zn、Ga、Hf、Zr

、Ce、Sm、及びSnから選ばれる1種以上の元素を含んでいてもよい。即ち、酸化物半導体層は、酸化インジウム (In_2O_3) と、任意にこれらの添加元素の酸化物により構成される。添加元素の酸化物は特に限定されない。

添加元素は、好ましくは、Al、Si、Zn、Ga、Hf、Ce、Sm、及びSnから選ばれる1種以上の元素である。

酸化物半導体層は、単結晶である必要はなく、非晶質であっても、多結晶であってもよい。

但し、良好なダイオード特性を示すためには、酸化物半導体層の室温 (298 K) におけるキャリア濃度は $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ 以下であることが好ましい。キャリア濃度が $1 \times 10^{14} \text{ cm}^{-3}$ 未満の場合、オン抵抗が高くなりすぎ、動作時に発熱を招くおそれがあり、好ましくない。キャリア濃度が $1 \times 10^{17} \text{ cm}^{-3}$ を超えた場合、抵抗が低くなりすぎ、逆バイアス時のリーク電流が上昇するおそれがある。

キャリア濃度は、 $1 \times 10^{15} \text{ cm}^{-3}$ 以上、 $5 \times 10^{16} \text{ cm}^{-3}$ 以下であるとして好ましい。

キャリア濃度は、実施例に記載の方法で測定する。

[0019] インジウム以外の元素の好ましい添加濃度は、結晶半導体として用いる場合と、非晶質半導体として用いる場合とで異なる。結晶半導体の場合、酸化インジウムの結晶に対しては、Al、Si、Ga、Hf、Zr、Ce、Sm がInを含む全金属元素中3 at %以上30 at %以下、ZnがInを含む全金属元素中5 at %以上40 at %以下である。また、Snはターゲットの抵抗を下げるために有効であり、Inを含む全金属元素中500 ppm以上3 at %以下が好ましい。Snは結晶酸化インジウムに対しては、ドナーとして作用するため、3 at %を超えない方が好ましい。

また、非晶質半導体の場合、従来公知の組成として、IGZO111、ITZO、IZZO、IZZO等の3成分系や、IGO、IZO、ITO等の2成分系を使用することができる。尚、この場合のInの濃度は90%

未満とし、アニール温度を300℃以下に抑えると好ましい。

この場合もキャリア濃度を $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ の範囲となるように、酸化雰囲気下でアニールして調整することが好ましい。

[0020] シリコン (Si) 基板は、n型シリコン基板とp型シリコン基板のいずれも用いることができる。また、当該シリコン基板は、シリコン単結晶基板、シリコン多結晶基板、シリコン微結晶基板等、従来公知の表面平滑性に優れた基板を用いることができる。

尚、多結晶の一つの形態が微結晶である。多結晶は単結晶の集合体であり、明確な粒界が存在し、しばしば電気特性に影響を与える。この中で微結晶は、粒径のサイズがサブミクロン以下であり、明確な粒界が存在しない。このため、粒界散乱による電気特性のバラツキが少ないという長所がある。

[0021] ショットキー電極層には、好ましくは仕事関数が4.7 eV以上の材料が用いられる。具体的には、Ru、Au、Pd、Ni、Ir、Pt、又はこれらの合金が用いられる。仕事関数が4.7 eVを下回ると、ショットキー障壁の高さが低く、逆バイアス時のリークが大きくなる場合がある。

一方、オーミック電極層に使用される金属の仕事関数は、シリコンウェハーの不純物濃度にもよるが、4.1 eV程度が好ましく、密着性も考慮するとTiやMoが好ましい。

仕事関数の測定は、後述する方法により行うことができる。

[0022] 本発明のショットキーバリアダイオード素子の一実施形態においては、シリコン基板上に酸化物半導体層が形成され、酸化物半導体層上にショットキー電極層が形成される。

n型シリコンウェハーを用いた場合、基板の表面側に酸化物半導体層が積層され、さらにその上に、ショットキーを形成する電極層 (Pt、Au、Pd、Ni等) が配置される。基板の裏面側にはTi等の、n型シリコンとオーミック接合を形成する電極層が積層される。また、導通を確保するため、裏面側は、Niを挟んでAu等の良導体を積層すると好ましい。尚、NiはAuの拡散を防止する効果がある。

[0023] また、本発明のショットキーバリアダイオード素子の別の実施形態では、シリコン基板上にショットキー電極層が形成され、ショットキー電極層上に酸化物半導体層が形成される。

p型シリコンウェハーを用いた場合、基板の表面側は、最初にPt、Au、Pd、Ni等のショットキー電極層が積層され、その上に、酸化物半導体層がスパッタ法により形成される。この場合もショットキー障壁は、Pt、Au、Pd、Ni等の金属と、酸化物半導体層の界面に形成される。また、酸化物半導体層を形成する前に、ショットキー電極層表面を酸素プラズマやUVオゾン等で酸化処理すると、より良好なダイオード特性を得ることができる。

[0024] 続いて、酸化物半導体層上に、Ti等の、酸化物半導体とオーミック接合を形成する金属が積層される。この場合も、前記と同様に、Niを挟んでAu等の良導体をさらに積層してもよい。一方、p型シリコンウェハーの裏面側には導通を補助するための密着性に優れた電極が積層される。

[0025] 尚、本発明のショットキーバリアダイオード素子には従来公知のガードリング構造を設けてもよい。ガードリングは、酸化物半導体層とショットキー電極層の間に積層するものであり、耐電圧を向上する効果がある。酸化物半導体層の端部（エッジ部分）には電界が集中し、絶縁破壊が起こりやすくなるため、この端部を覆うようにSiO₂等の絶縁膜を積層するとさらに耐電圧（絶縁破壊電圧）を上げることができる。

本発明のショットキーバリアダイオード素子は、酸化物半導体層の端部が露出しないように絶縁膜により被覆されていることが好ましい。

[0026] 本発明のショットキーバリアダイオード素子を構成する酸化物半導体層、ショットキー電極層、オーミック電極層等は、例えば、実施例に記載するように、安価で量産性に優れた方法である従来公知のスパッタ成膜法等により形成することができる。

酸化物半導体層の膜厚は、後述する本発明の構造体における酸化物半導体層と同じである。

また、ショットキー電極を形成する電極層と酸化物半導体層の界面は、ショットキー電極スパッタ工程で酸素を導入して反応性スパッタを行い、10 nm以下の薄い酸化膜を積層してもよい。

[0027] 酸化物半導体層を形成した後は、アニール処理に供して、酸化物半導体を結晶化させてもよい。酸化物半導体を結晶化することにより、オン抵抗を下げるができる。アニール処理の条件は、特に限定されないが、例えば、酸化物半導体層を形成した後、空气中、300℃で2時間処理して酸化状態を安定化させ、次いで電極層を形成した後、空气中、200℃で1時間処理すればよい。酸化物半導体の結晶化は、X線回折（XRD）測定により確認することができる。

[0028] 本発明のショットキーバリアダイオード素子は、高い絶縁破壊電界を有する。本発明のショットキーバリアダイオード素子の絶縁破壊電界は、好ましくは0.5 MV/cm以上であり、より好ましくは0.7 MV/cm以上である。これにより、ダイオードを薄く設計できるため、素子を小さくでき、放熱対策も有利となる。

本発明のショットキーバリアダイオード素子のn値は、好ましくは2以下であり、より好ましくは1.5以下である。これにより、オン抵抗が小さくなり、発熱を抑制することができる。

絶縁破壊電界、n値は実施例に記載の方法により測定、算出する。

[0029] 本発明のショットキーバリアダイオード素子は、電気回路、電気機器、電子機器、車両、電動車両のそれぞれに好適に使用される。

[0030] 2. 構造体及び酸化物半導体基板

本発明の構造体は、酸化物半導体層と金属薄膜を含み、酸化物半導体層と金属薄膜とが電氣的に接触する領域を含む。酸化物半導体層は、3.0 eV以上、5.6 eV以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含む。

[0031] 「酸化物半導体層と金属薄膜が電氣的に接触する」とは、金属薄膜と酸化物半導体層とが接合を形成することで、両者のフェルミエネルギーが一致す

るように、酸化物半導体から金属薄膜に電子が自由に拡散できるような接触状態を意味する。また、その「電氣的に接触する領域」とは、具体的には絶縁膜等を介さずに、直接接合している領域が挙げられる。

[0032] 金属薄膜は、仕事関数が4.7 eV以上であると好ましい。

仕事関数が4.7 eV以上の金属薄膜とは、Au, Cr, Cu, Fe, Ir, Mo, Nb, Ni, Pd, Pt, Re, Ru, W等の金属や In_2O_3 , ITO, IZO等の金属酸化物等が挙げられる。尚、仕事関数はより大きく、キャリア濃度の高い金属を用いた方が、明確な整流特性を得る上で有利である。仕事関数のより好ましい範囲は4.8 eV以上であり、5.0 eV以上であることがさらに好ましい。上限値は特に限定されないが、好ましくは5.6 eV以下である。

[0033] 金属薄膜として金属酸化物を用いた場合、キャリア濃度が 10^{20} cm^{-3} 以上あることが好ましい。キャリア濃度がこれより少ないと、Inを主成分とする酸化物半導体と積層させた場合、空乏層の広がりが大きくなり、内部抵抗の原因になったり、高速スイッチング特性に対して不利になりやすい。このため、Inを主成分とする酸化物半導体と積層させるにあたり、より好ましい金属薄膜の材料はAu, Ir, Ni, Pd又はWである。

[0034] また、これらの材料は、加工性を高めるために仕事関数を低減しない程度に微量の金属を添加してもよい。例えば、金属薄膜の材料がAuであれば、AgとCuを添加した合金が、Pdであれば、AgとCuを添加した合金等が使用できる。

[0035] 仕事関数の測定は、光電子分光装置（例えば、理研計器社製、AC-3）を用いて測定する。また、仕事関数は、酸、アルカリ等の表面処理や、UV洗浄等によって変化するが、本発明で記載した仕事関数とは、成膜後に処理を行わずにそのまま測定した値をいう。

[0036] 上記の酸化物半導体はInを主成分とすることが好ましい。「Inを主成分とする」とは、上記の本発明のショットキーバリアダイオード素子において説明した通りである。また、バンドギャップについても上記のショットキ

ーバリアダイオード素子と同様である。

[0037] 上記の酸化物半導体は、多結晶であるか、非晶質であるか、又は多結晶と非晶質が混在していてもよく、結晶質であると好ましい。

また、酸化物半導体中に、Al, Si, Ce、Ga、Hf、Zr及びSmから選ばれる少なくとも1種類の元素が含まれていると好ましく、その含有量としては、酸化物半導体の全金属元素中、3at%以上30at%以下が好ましい。

[0038] 上記の酸化物半導体は、室温（298K）におけるキャリア濃度が $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ 以下であると好ましい。キャリア濃度は、 $1 \times 10^{15} \text{ cm}^{-3}$ 以上、 $5 \times 10^{16} \text{ cm}^{-3}$ 以下であるとより好ましい。

キャリア濃度が $1 \times 10^{14} \text{ cm}^{-3}$ 未満の場合、ダイオード素子として用いた場合、オン抵抗が高くなりすぎ、動作時に発熱を招くおそれがあり、好ましくない。キャリア濃度が $1 \times 10^{17} \text{ cm}^{-3}$ を超えた場合、抵抗が低くなりすぎ、逆バイアス時のリーク電流が上昇するおそれがある。

[0039] 薄膜形成技術に関しては、熱CVD法、CAT-CVD法、光CVD法、ミストCVD法、MO-CVD、プラズマCVD等のCVD法、MBE、ALD等の原子レベル制御の成膜法、イオンプレーティング、イオンビームスパッタリング、マグネトロンスパッタリング等のPVD法、ドクターブレード法、射出法、押出し法、熱間加圧法、ゾルゲル法、エアロゾルデポジション法等、従来公知のセラミックス工程を用いる方法、塗布法、スピンコート法、印刷法、スプレー法、電着法、めっき法、ミセル電解法等の湿式法等を利用することができる。

本発明の構造体の絶縁破壊電界は $0.5 \sim 3 \text{ MV/cm}$ と、従来のシリコン系ダイオードと比較して非常に優れた性能を有する。求められる耐圧は用途と目的に応じて異なり、60V耐圧では $0.2 \mu\text{m} \sim 1.2 \mu\text{m}$ 、600V耐圧では $2 \mu\text{m} \sim 12 \mu\text{m}$ が必要となる。特に $2 \mu\text{m}$ 以上の膜厚が必要な場合はPVD法よりもCVD法や湿式法を用いる方が生産工程上有利である。

[0040] 酸化物半導体の好ましい膜厚は50nm以上、20μm以下である。膜厚が50nmを下回ると、耐圧が10V程度となり、多くの用途の絶縁破壊電圧としては不十分である。膜厚が20μmを超えると、耐圧は5000Vが実現できるものの、On抵抗が高くなり、スイッチング時に発熱の問題が生ずる。膜厚のより好ましい範囲は、200nm以上、12μm以下である。

また、これらの膜厚は、サーフコーダやDEKTAK等の触針式段差計や、TEMやSEM等の電子顕微鏡で測定することができる。

[0041] 本発明の構造体は、導電性基板上又は電気絶縁性基板上に積層して、酸化物半導体基板として好適に用いることができる。

本発明の酸化物半導体基板は整流特性を有し、ショットキーバリアダイオード素子、パワー半導体素子、ダイオード素子を製造するのに好適に用いることができ、即ち、有用な中間体である。

ショットキーバリアダイオード素子として用いる場合、本発明の構造体は、前記金属薄膜がショットキー電極層として機能し、金属薄膜と電氣的に接触する酸化物半導体層が酸化物半導体層として機能する。

[0042] 本発明の酸化物半導体基板において、構造体を導電性・電気絶縁性いずれの基板上に積層してもよいが、導電性の基板を用いた方が放熱の点で優れている。

導電性基板としては、シリコン単結晶基板、シリコン多結晶基板、シリコン微結晶基板等、従来公知の表面平滑性に優れた基板を用いることができる。

尚、多結晶の一つの形態が微結晶である。多結晶は単結晶の集合体であり、明確な粒界が存在し、しばしば電気特性に影響を与える。この中で微結晶は、粒径のサイズがサブミクロン以下であり、明解な粒界が存在しない。このため、粒界散乱による電気特性のバラツキが少ないという長所がある。

[0043] 本発明の酸化物半導体基板に求められる特性は、表面平滑性であり、特に縦方向で使用する場合は導電性も必要となる。この条件を安価に実現できるのはシリコン基板であるが、必要不可欠ではなく、Cu, Al, Mo, W,

Ni, Cr, Fe, Nd, Au, Ag, Pd等の金属及びこれらの合金も使用できる。特に熱伝導性の高い金属材料を使用すれば、放熱の効果も期待できる上、必要に応じてヒートシンク構造としてもよい。また、GaAs、InP等の化合物単結晶ウエハー、 Al_2O_3 、ZnO、MgO、 $SrTiO_3$ 、YSZ、ランタンアルミネート、 $Y_3Al_5O_{12}$ 、NdGaO₃、サファイア、AlN、GaN、SiC、無アルカリガラス、ソーダ石灰ガラス等の、各種酸化物、窒化物、炭化物等の基板も使用することができる。尚、横方向に使用する場合は、基板は絶縁性でも構わない。

尚、縦方向とは、酸化物半導体の膜面に対して垂直方向に通電することを意味し、横方向とは、酸化物半導体の膜面に対して水平方向に通電することを意味する。

[0044] 電気絶縁性の基板としては、ガラスの他、ポリカーボネート、ポリアリレート、ポリエチレンテレフタレート、ポリエーテルスルホン、ポリイミド、フェノール樹脂等の樹脂基板を用いることができる。本発明の構造体は、高温プロセスを必要としないため、液晶ディスプレイや有機EL等のディスプレイを駆動するための回路の電源部等をディスプレイと同一基板上に搭載することができる。

[0045] 本発明の酸化物半導体基板は、パワー半導体素子、ダイオード素子、ショットキーバリアダイオード素子のそれぞれに好適に用いられ、当該パワー半導体素子、ダイオード素子、ショットキーバリアダイオード素子の1以上を含む電気回路は、電気機器、電子機器、電動車両のそれぞれに好適に用いられる。

[0046] 本発明はパワー半導体素子、具体的にはダイオード素子やIGBT (Insulated Gate Bipolar Transistor) 素子、MOSFET (Metal Oxide Semiconductor Field Effect Transistor) を構成する部材として好適な積層体を提供する。特にダイオード素子に関しては、ショットキーバリアダイオード素子やPNダイオード素子、PINダイオード素子を好適に

提供することができる。

[0047] ここで、ダイオードの種類としては、電源回路に用いる整流ダイオードや、PWM方式のインバータ回路に用いるファーストリカバリダイオード等に適用することで、発熱を抑制し、消費電力を低減することができる。特にインバータ回路は動作周波数が高く、スイッチング切替時の回復時間が小さいことが求められる。この点で、従来のファーストリカバリダイオードと比較すると、膜厚が小さい上にユニポーラであり、回復時間を非常に小さくすることができる。よって、動作周波数が高ければ高いほど、本発明のダイオードの特徴を活かすことができる。

[0048] 例えば、車両用のインバータ回路は従来よりGTO (Gate Turn-Off thyristor) が用いられている。GTOは大電力のスイッチングに向いているが、周波数が500Hz程度であり、発進時の騒音が問題となっていた。そこで、最近の車両やEVではIGBTを搭載する例が増えている。IGBTのスイッチング速度は数10kHzまで高めることができ、騒音を抑制できるとともに、周辺の部材を小型化することもできる。

[0049] IGBTは原理的にスイッチング損失が小さいが、動作周波数が高いため、併用されるファーストリカバリダイオードの逆方向リーク電流を小さくすることは、消費電力の低減に大きな効果がある。従って、従来のSiダイオードよりも逆方向のリーク電流が小さい本発明のダイオードはIGBTインバータに用いられるファーストリカバリダイオードとして特に有効である。今後、動作周波数を上げてさらに滑らかな動作を望む場合は、さらに効果が高まる。また発熱も抑制することができるため、冷却機構をより単純にすることができる。例えば、EVの場合、従来必要とされていた複数の冷却機構を110℃のラジエータで一体化できる効果がある。

実施例

[0050] 以下、適宜図面を参照しながら本発明の実施例を説明する。

実施例1

図1は、実施例1により得られたショットキーバリアダイオード素子を模

式的に示した断面図である。

まず、抵抗率 $0.02 \Omega \cdot \text{cm}$ の n 型シリコン (Si) 基板 11 を用意し、希フッ酸で処理して、基板の表面に形成されていた自然酸化膜を除去した。この Si 基板をスパッタリング装置 (島津製作所製: HSM552) に装着した。 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 = 95 : 5$ (wt%) の組成を有する焼結体をスパッタリングターゲットとして用い、RF 100W の条件でスパッタ放電して、Si 基板の酸化膜を除去した面上に、インジウム及びガリウムを含む厚さ 300 nm の酸化物膜 (IGO 膜) 12 を形成した。

尚、基板 11 はコンタクト電極としても機能する。

[0051] 次いで、この IGO 膜をフォトリソグラフィによりパターニングして所望のパターンを形成した後、空气中、 300°C 、2 時間の条件でアニールして、IGO 膜を結晶化させた。IGO 膜の結晶状態を XRD 測定により確認し、多結晶体であることが分かった。

この多結晶 IGO 膜付き Si 基板を再びスパッタリング装置に装着し、Pt ターゲットを用いてスパッタリング成膜を行い、多結晶 IGO 膜上に Pt 電極 13 を形成して、ショットキー接合を得た。

[0052] 続いてこの基板を再度希フッ酸に浸漬して、多結晶 IGO 膜を形成していない裏側の自然酸化膜を除去し、Ti 層 14、Ni 層 15、Au 層 16 の順でスパッタ成膜して、オーミック電極を形成した。最後に、このオーミック電極を形成して得られた積層体を、空气中、 200°C 、1 時間の条件でアニールして、ショットキーバリアダイオード素子 10 を得た。

[0053] IGO 膜の室温におけるキャリア濃度を確認するため、CV (容量-電圧) 測定を行った。単位面積当たりの空乏層容量 C [F/cm^2] は、 $C = \varepsilon / W$ で表わされる。ここで、 ε は半導体の誘電率 [F/cm]、 W は空乏層幅 [cm] を表わす。またショットキーダイオードに順方向バイアス電圧 V [V] をかけたとき、空乏層幅は、 $W = \{2\varepsilon(\phi - V) / qN\}^{1/2}$ であるため、 $C = \{q\varepsilon N / 2(\phi - V)\}^{1/2}$ となる。ここで、 q は電荷素量 ($= 1.6 \times 10^{-19} [\text{C}]$) であり、 ϕ はビルトインポテンシャル

ル [V] で、Pt 電極と IGO 膜との接触電位差を表わす。

CV 測定を取得したのち、 $C^{-2}-V$ 特性をプロットし、傾きからドーピング濃度 (= キャリア濃度) N を求めることができる。その結果、スパッタリング成膜した後の IGO 膜は抵抗が低く、空乏層が広がらなかったが、空气中、300℃、2 時間の条件でアニールした後では CV 測定が可能であり、 $C^{-2}-V$ の傾きから計算した結果、キャリア濃度は $5 \times 10^{15} \text{ cm}^{-3}$ であった。

[0054] 得られたショットキーバリアダイオード素子の電流-電圧特性を測定し、 n 値と逆耐圧電圧を求めた。ここで n 値は、下記式 (1) で示すように、ショットキーバリアダイオード素子の特性を示すパラメータであり、 n が 1 に近づくほど、理想的な素子特性が得られることになる。

$$I = I_0 [\exp (eV / nkT)] \cdots (1)$$

I : 酸化物膜から Si 基板側に向かって流れる全電流密度 [A / cm^2]

e : 電子の電荷、 $1.60 \times 10^{-19} [\text{C}]$

V : 素子に印加される電圧 [V]

I_0 : 素子に印加される電圧 $V = 0 \text{ V}$ の時の電流密度 [A / cm^2]

k : ボルツマン定数、 $1.38 \times 10^{-23} [\text{J} / \text{K}]$

T : 温度 [K]

[0055] その結果、 n 値は 1.3、逆耐圧は 20 V となった。この逆耐圧は 0.67 MV/cm の絶縁破壊電界に相当し、従来の単結晶 Si を用いたショットキーバリアダイオードと比較しても 2 倍程度高耐圧である。逆耐圧と絶縁破壊電界は以下の関係を有する。

$$\text{逆耐圧 (V)} = \text{絶縁破壊電界 (V/cm)} \times \text{半導体膜厚 (cm)}$$

以上の結果を表 1 に示す。尚、表中の「順方向電圧」は、素子に $0.1 \text{ mA} / \text{cm}^2$ の電流流すのに必要な電圧であり、「On 電流密度」は、素子に 10 V 印加したときの電流密度である。

[0056] 実施例 2 ~ 実施例 9

以下、表 1 に示すように、ショットキー電極と半導体の組成を適宜変更し

ながら、いずれもスパッタリング法を用いて、実施例 1 と同様にショットキーバリアダイオード素子を作製し、評価した。結果を表 1 に示す。

[0057] 実施例 10

図 2 は、実施例 10 により得られたショットキーバリアダイオード素子を模式的に示した断面図である。

まず、抵抗率 $0.02 \Omega \cdot \text{cm}$ の p 型シリコン基板 21 を用意し、自然酸化膜を希フッ酸で除去した後、Pd ターゲットを用いてスパッタ成膜して Pd 電極 22 を形成した。次に、この Pd 電極の表面を UV オゾンで酸化処理した後、実施例 1 と同様に IGO 膜 23 をスパッタ成膜した。空气中、 300°C 、1 時間の条件でアニールした後、IGO 膜上に、Ti 層 24、Ni 層 25、Au 層 26 の順にスパッタ成膜してオーミック電極とした。

さらに、p 型シリコン基板の裏面側（Pd 電極を形成した面と反対の面側）についても希フッ酸にて自然酸化膜を除去した後、TiAl 合金をターゲットとして TiAl 膜 27 をスパッタ成膜した。最後に空气中、 200°C 、1 時間の条件でアニールして、ショットキーバリアダイオード素子 20 を得た。このダイオードは、実施例 1～9 のダイオードとは極性が逆であり、p 型シリコンウェハー側をプラスに接続すると順方向、マイナスに接続すると逆方向となる。

得られた素子について実施例 1 と同様にして評価した。結果を表 1 に示す。

[0058] 実施例 11

図 3 は、実施例 11 により得られたショットキーバリアダイオード素子を模式的に示した断面図である。

実施例 1 と同様にして n 型シリコン基板 31 に酸化物半導体の IGO 膜 32 をスパッタし、空气中、 300°C 、1 時間の条件でアニールした後、AZ マテリアル社製のネガレジストをスピコート法により塗布した。プリベーク、露光、現像、ポストベークにより、IGO 膜のエッジ（端部）部分にリング状に掘れたパターンを形成した。次に、スパッタ装置に装着し、 SiO_2

をターゲットとして、RF 100W、50分の条件でスパッタ成膜して、厚さ50nmのSiO₂膜を形成した。次いで、レジスト剥離液に浸漬して、不要部分のレジストをIGO膜ごと剥離した。このようにして、IGO膜のガードリング37を形成した。以後、実施例1と同様にして、Pt電極33と、Ti34、Ni35、Au36のオーミック電極を作製し、ガードリング付のショットキーバリアダイオード素子30を作製した。

得られた素子について実施例1と同様にして評価した。結果を表1に示す。このショットキーバリアダイオードは、ガードリングの効果により、実施例1と比較してさらに良好な耐圧特性を示した。

[0059]

[表1]

	実施例1	実施例2	実施例3	実施例4	実施例5	実施例6	実施例7	実施例8	実施例9	実施例10	実施例11
ショットキー電極	Pt	Au	Pd	Ru	Ni	Pt	Pt	Pt	Pt	Pd	Pt
ショットキー電極の仕事関数(eV)	5.6	5.1	5.5	4.7	5.1	5.6	5.6	5.6	5.6	5.5	5.6
基板	Siウェハ―(n型)	Siウェハ―(n型)	Siウェハ―(n型)	Siウェハ―(n型)	Siウェハ―(n型)	Siウェハ―(n型)	Siウェハ―(n型)	Siウェハ―(n型)	Siウェハ―(n型)	Siウェハ―(p型)	Siウェハ―(n型)
上部電極	Pt	Au	Pd	Ru	Ni	Pt	Pt	Pt	Pt	TiAl	Pt
コンタクト電極	Si	Si	Si	Si	Si	Si	Si	Si	Si	Si	Si
オーミック電極	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au	Ti/Ni/Au
オーミック電極の仕事関数(eV)	4.1	4.1	4.1	4.1	4.1	4.1	4.1	4.1	4.1	5	4.1
半導体組成(wt%)	In ₂ O ₃ :Ga ₂ O ₃ =95:5	In ₂ O ₃ :ZnO =95:5	In ₂ O ₃ :SiO ₂ =95:5	In ₂ O ₃ :Al ₂ O ₃ =95:5	In ₂ O ₃ :HfO ₂ =95:5	In ₂ O ₃ :CeO ₂ =95:5	In ₂ O ₃ :Sm ₂ O ₃ =95:5	In ₂ O ₃ :Ga ₂ O ₃ :ZnO =25:35:40	In ₂ O ₃ :SnO ₂ :ZnO =45:20:35	In ₂ O ₃ :Ga ₂ O ₃ =95:5	In ₂ O ₃ :Ga ₂ O ₃ =95:5
半導体組成(at%)	In:Ga =92.8:7.2	In:Zn =91.8:8.2	In:Si =89.2:10.8	In:Al =87.5:12.5	In:Hf =96.6:3.4	In:Ce =95.9:4.1	In:Sm =98.0:4.0	In:Ca:Zn =17.2:35.7:47.0	In:Sn:Zn =31.8:26.0:42.2	In:Ga =92.8:7.2	In:Ga =92.8:7.2
半導体膜厚(nm)	300	300	300	300	300	300	300	300	300	300	300
半導体成膜後のアニール条件	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、2h	空気で、300℃、1h
最終アニール条件	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h	空気で、200℃、1h
酸化物半導体膜バンドギャップ(eV)	3.3	3.2	3.2	3.5	3.6	3.6	3.5	3.3	3.0	3.3	3.4
キャリア濃度(cm ⁻³)	5×10 ¹⁵	2×10 ¹⁶	1×10 ¹⁵	1×10 ¹⁴	1×10 ¹⁵	1×10 ¹⁵	2×10 ¹⁵	1×10 ¹⁵	1×10 ¹⁷	5×10 ¹⁵	3×10 ¹⁵
n値	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.2
絶縁破壊電界(MV/cm)	0.67	0.5	0.7	0.8	0.7	0.67	0.67	0.67	0.4	0.67	0.85
半導体のXRD測定結果	多結晶	多結晶	多結晶	多結晶	多結晶	多結晶	多結晶	非晶質	非晶質	多結晶	多結晶
順方向電圧(V)	0.8	0.9	0.9	0.9	0.9	0.8	0.8	1.3	1.3	1.2	1.2
On電流密度(A/cm ²)	>10	>10	>10	>10	>10	>10	>10	>10	>10	>10	>10

[0060] 実施例12

抵抗率0.02Ω・cmのn型シリコン(Si)基板を用意し、希フッ酸

で処理して、基板の表面に形成されていた自然酸化膜を除去した。このSi基板をスパッタリング装置（島津製作所製：HSM552）に装着し、最初にオーミック電極としてTiを成膜した。次に、 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3=78:22$ （wt%）の組成を有する焼結体をスパッタリングターゲットとして用い、RF100Wの条件でスパッタ放電して、Ti付Si基板上的Ti層の上に、厚さ1 μm のインジウム及びガリウムを含む酸化物膜（IGO膜）を形成した。

[0061] 次いで、このIGO膜を空气中、300℃、1時間の条件でアニールし、フォトリソグラフィによりパターニングして所望のパターンを形成した後、空气中、300℃、1時間の条件でアニールした。IGO膜をXRDで評価した結果、結晶ピークは認められず、非晶質であることが確認された。

この非晶質IGO膜付き基板を再びスパッタリング装置に装着し、Niターゲットを用いてスパッタリング成膜を行い、非晶質IGO膜上にNi電極を形成して、ショットキー接合を得た。さらに、このNi電極上にAuをスパッタ成膜して単純な構成のショットキーバリアダイオード素子を得た。実施例1と同様にして得られた素子を評価した。結果を表2に示す。

[0062] 実施例13～20

酸化物半導体の組成等を適宜変更しながら、実施例1と同様にショットキーバリアダイオード素子を作製し、評価した。結果を表2に示す。

尚、「4H-SiC」とは4層繰り返し構造を有する六方晶SiC基板を意味し、「YSZ」とはイットリア安定化ジルコニア基板を意味する。

また、実施例13、16、18、19、20においては高抵抗の基板を用いているため、電気測定はオーミック電極とショットキー電極に端子を当てて行った。

[0063] 比較例1

抵抗率 $0.02\Omega\cdot\text{cm}$ のn型シリコン（Si）基板を用意し、希フッ酸で処理して、基板の表面に形成されていた自然酸化膜を除去した。このSi基板をスパッタリング装置（島津製作所製：HSM552）に装着し、最初

にオーミック電極としてTiを成膜した。次に、SiCターゲット（住友大阪セメント社製）をスパッタリングターゲットとして用い、RF100Wの条件でスパッタ放電して、Ti付Si基板上的Ti層の上に、厚さ1μmのSiC膜を形成した。

[0064] 次いで、このSiC膜をフォトリソグラフィによりパターンニングして所望のパターンを形成した後、空气中、300℃、1時間の条件でアニールした。SiC膜をXRD、並びにSEMで確認した結果、多結晶であった。

この多結晶SiC付き基板を再びスパッタリング装置に装着し、Niターゲットを用いてスパッタリング成膜を行い、多結晶SiC上にNi電極を形成して、ショットキー接合を得た。さらに、このNi電極上にAuをスパッタ成膜して単純な構成のショットキーバリアダイオード素子を得た。

[0065] 得られた素子について実施例1と同様に評価した。結果を表2に示す。

比較例1で得られた素子は、キャリア濃度は $5 \times 10^{15} \text{ cm}^{-3}$ を示したが、n値は10超であり満足なダイオード特性を示さなかった。また、絶縁破壊電界も0.1MV/cmに留まった。

[0066] 比較例2

SiCターゲットの代わりに、ターゲットとして単結晶GaNを用いてスパッタした他は、比較例1と同様にして多結晶GaNからなるショットキーバリアダイオードを作製し、評価した。結果を表2に示す。

比較例2で得られた素子は、n値が10超であり満足なダイオード特性を示さず、絶縁破壊電界も0.1MV/cmに留まった。

[0067] 比較例3

SiCターゲットの代わりに、ターゲットとして $\text{In}_2\text{O}_3 : \text{Al}_2\text{O}_3 = 20 : 80 \text{ wt} \%$ の組成割合からなる酸化物材料を用い、半導体成膜後のアニールを150℃とした以外は、比較例1と同様にしてショットキーバリアダイオードを作製し、評価した。結果を表2に示す。

比較例3で得られた素子は、バンドギャップが5.8eV以上と非常に広いが、キャリア濃度は 10^{13} cm^{-3} 未満と非常に少なく、十分な順方向電流

を得ることができなかった。

[0068] [表2]

	実施例12	実施例13	実施例14	実施例15	実施例16	実施例17	実施例18	実施例19	実施例20	比較例1	比較例2	比較例3
ショットキー電極	Ni	Ni	Ni	Ni	Ni	Ni	Ni	Ni	Ni	Ni	Ni	Ni
ショットキー電極の仕事関数(eV)	5.1	5.1	5.1	5.1	5.1	5.1	5.1	5.1	5.1	5.1	5.1	5.1
基板	Siウェハー(n型)	サブタイア	4H-SiC	Siウェハー(n型)	YSZ	多結晶Siウェハー(n型)	無アルカリガラス	無アルカリガラス	無アルカリガラス	Siウェハー(n型)	Siウェハー(n型)	Siウェハー(n型)
上層電極	Au	Au	Au	Au	Au	Au	Au	Au	Au	Au	Au	Au
コンタクト電極	Ti	Ti	Ti	Ti	Ti	Ti	Mo	Mo	Mo	Ti	Ti	Ti
オーミック電極	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti
オーミック電極の仕事関数(eV)	4.1	4.1	4.1	4.1	4.1	4.1	4	4	4	4.1	4.1	4.1
半導体組成(wt%)	In ₂ O ₃ -Ga ₂ O ₃ =78.22 In-Ga =70.5:29.5	In ₂ O ₃ -Ga ₂ O ₃ =85:15 In-Ga =79.3:20.7	In ₂ O ₃ -Ga ₂ O ₃ =90:10 In-Ga =85.9:14.1	In ₂ O ₃ -TiO ₂ =81:19 In-Ga =71.0:29.0	In ₂ O ₃ -ZnO =72:28 In-Zn =60.1:39.9	In ₂ O ₃ -SnO ₂ =69:31 In-Sn =70.7:29.3	In ₂ O ₃ -Ga ₂ O ₃ -ZnO =44.2:29.9:25.9 In-Ga-Zn =33.3:33.3:33.3	In ₂ O ₃ -Ga ₂ O ₃ -Al ₂ O ₃ =10:50:40 In-Ga-Al =5.2:38.4:56.4	In ₂ O ₃ -Ga ₂ O ₃ -Al ₂ O ₃ =10:60:30 In-Ga-Al =5.5:49.2:45.3	SiC	GaN	In ₂ O ₃ -Al ₂ O ₃ =20:80 In-Al =8:4:91.6
半導体組成(at%)												
半導体膜厚(μm)	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0
半導体成膜後のアニール条件	空気で300℃,1h	空気で280℃,1h	空気で280℃,1h	空気で150℃,1h	空気で250℃,1h	空気で250℃,1h	空気で150℃,1h	空気で150℃,1h	空気で150℃,1h	空気で300℃,1h	空気で300℃,1h	空気で150℃,1h
最終アニール	なし	なし	なし	なし	なし	なし	なし	なし	なし	なし	なし	なし
酸化物半導体膜バンドギャップ(eV)	3.2	3.1	3.1	3.1	3.2	3.1	3.4	5.6	5.4	2.8	2.7	5.8
キャリア濃度(cm ⁻³)	3×10 ¹⁴	1×10 ¹⁵	2×10 ¹⁵	2×10 ¹⁶	1×10 ¹⁷	2×10 ¹⁸	2×10 ¹⁵	2×10 ¹⁴	9×10 ¹⁴	5×10 ¹⁵	5×10 ¹⁵	<1×10 ¹³
n値	2.2	2.3	2.8	3.5	3.6	3.1	2.2	2.2	2.2	>10	>10	>10
絶縁液電流Jb(MV/cm)	2.7	2.5	2.3	2.2	2.3	2.2	2.3	2.3	2.3	0.1	0.1	>10
半導体のXRD測定結果	非晶質	非晶質	非晶質	非晶質	非晶質	非晶質	非晶質	非晶質	非晶質	多結晶	多結晶	非晶質
順方向電圧(V)	2.5	2.3	2.3	2.1	2.5	2.4	2.3	2.3	2.3	4	4.5	>10
On電流密度(A/cm ²)	>10	>10	>10	>10	>10	>10	>10	>10	>10	1.2	1	<1×10 ⁻⁴

産業上の利用可能性

[0069] 本発明のショットキーバリアダイオード素子は、高速動作やスイッチング特性が求められる電気回路、電気機器、電子機器、電動車両等に好適に用いることができる。

[0070] 上記に本発明の実施形態及び／又は実施例を幾つか詳細に説明したが、当業者は、本発明の新規な教示及び効果から実質的に離れることなく、これら例示である実施形態及び／又は実施例に多くの変更を加えることが容易である。従って、これらの多くの変更は本発明の範囲に含まれる。

本願のパリ優先の基礎となる日本出願明細書の内容を全てここに援用する。

請求の範囲

- [請求項1] シリコン (S i) 基板と、酸化物半導体層と、ショットキー電極層とを有するショットキーバリアダイオード素子であって、前記酸化物半導体層が、3.0 e V以上、5.6 e V以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含むショットキーバリアダイオード素子。
- [請求項2] 前記酸化物半導体が、I n、T i、Z n、G a及びS nからなる群から選択される1種以上を含む請求項1記載のショットキーバリアダイオード素子。
- [請求項3] 前記酸化物半導体層がインジウム (I n) を主成分として含む請求項1又は2に記載のショットキーバリアダイオード素子。
- [請求項4] 前記酸化物半導体層中に含まれる全金属元素に対するインジウムの原子組成百分率 ($[I n] / ([I n] + [I n \text{ 以外の全金属元素}]) \times 100$) が30～100 a t m %である請求項1～3のいずれかに記載のショットキーバリアダイオード素子。
- [請求項5] 前記シリコン基板上に前記酸化物半導体層が形成され、前記酸化物半導体層上に前記ショットキー電極層が形成された請求項1～4のいずれかに記載のショットキーバリアダイオード素子。
- [請求項6] 前記シリコン基板上に前記ショットキー電極層が形成され、前記ショットキー電極層上に前記酸化物半導体層が形成された請求項1～4のいずれかに記載のショットキーバリアダイオード素子。
- [請求項7] 前記酸化物半導体層が、さらに、A l、S i、Z n、G a、H f、Z r、C e、S m、及びS nから選ばれる1種以上の元素を含む請求項2～6のいずれかに記載のショットキーバリアダイオード素子。
- [請求項8] 前記酸化物半導体層の室温におけるキャリア濃度が $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{17} \text{ cm}^{-3}$ 以下である請求項1～7のいずれかに記載のショットキーバリアダイオード素子。
- [請求項9] 前記酸化物半導体層の端部が露出しないように絶縁膜により被覆さ

れている請求項 1 ～ 8 のいずれかに記載のショットキーバリアダイオード素子。

[請求項10] 請求項 1 ～ 9 のいずれかに記載のショットキーバリアダイオード素子を含む電気回路。

[請求項11] 請求項 1 ～ 9 のいずれかに記載のショットキーバリアダイオード素子を含む電気機器。

[請求項12] 請求項 1 ～ 9 のいずれかに記載のショットキーバリアダイオード素子を含む電子機器。

[請求項13] 請求項 1 ～ 9 のいずれかに記載のショットキーバリアダイオード素子を含む車両。

[請求項14] 酸化物半導体層と金属薄膜を含み、
前記酸化物半導体層が、 3.0 eV 以上、 5.6 eV 以下のバンドギャップを有する多結晶及び／又は非晶質の酸化物半導体を含み、
前記酸化物半導体層と前記金属薄膜とが電氣的に接触する領域を含む
構造体。

[請求項15] 前記酸化物半導体が In を主成分とする請求項 14 に記載の構造体。

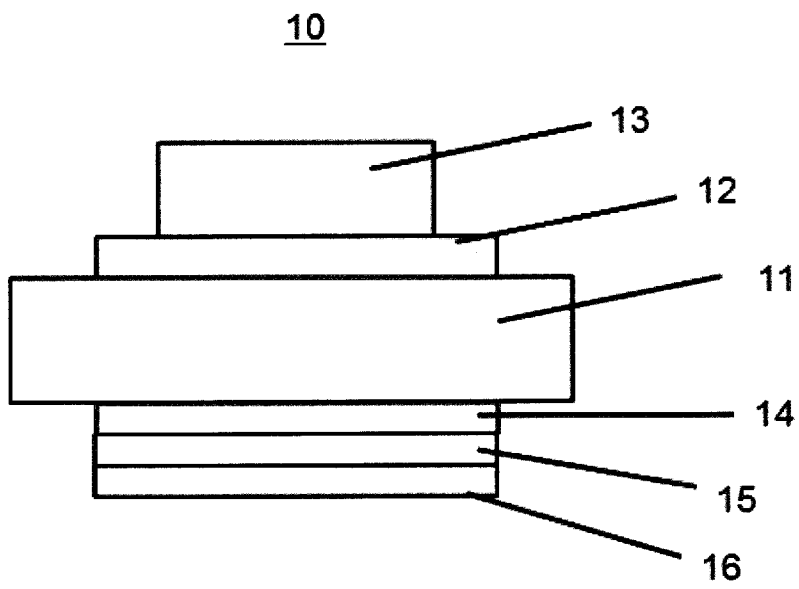
[請求項16] 前記金属薄膜の仕事関数が 4.7 eV 以上である請求項 14 又は 15 に記載の構造体。

[請求項17] 前記酸化物半導体が結晶質であり、
前記酸化物半導体中に、 Al 、 Si 、 Ce 、 Ga 、 Hf 、 Zr 及び Sm から選ばれる少なくとも 1 種類の元素が全金属元素中 $3\text{ at}\%$ 以上、 $30\text{ at}\%$ 以下の割合で含まれている請求項 14 ～ 16 のいずれかに記載の構造体。

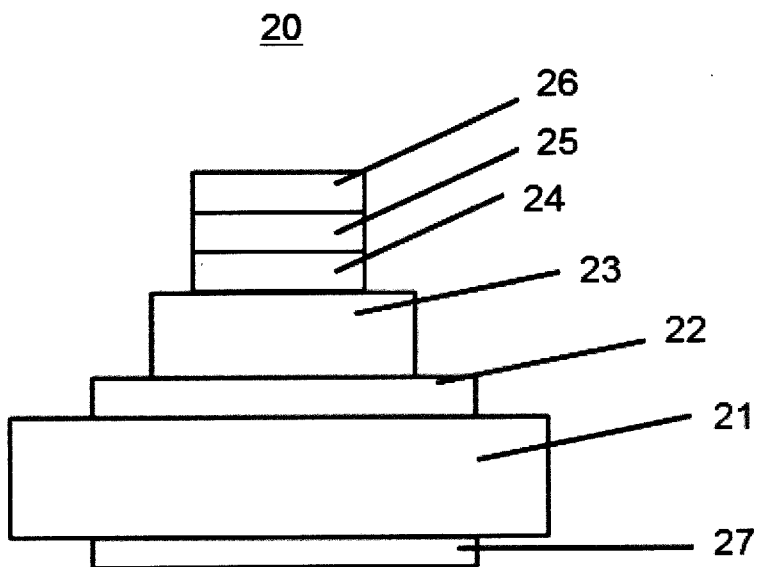
[請求項18] 前記酸化物半導体の室温におけるキャリア濃度が $1 \times 10^{14}\text{ cm}^{-3}$ 以上、 $1 \times 10^{17}\text{ cm}^{-3}$ 以下である請求項 14 ～ 17 のいずれかに記載の構造体。

- [請求項19] 前記酸化物半導体層の膜厚が50nm～20μmである請求項14～18のいずれかに記載の構造体。
- [請求項20] 請求項14～19のいずれかに記載の構造体が導電性基板上に積層してなる酸化物半導体基板。
- [請求項21] 前記導電性基板が単結晶シリコン、多結晶シリコン及び微結晶シリコンから選ばれる1以上から構成される請求項20に記載の酸化物半導体基板。
- [請求項22] 請求項14～19のいずれかに記載の構造体が電気絶縁性基板上に積層してなる酸化物半導体基板。
- [請求項23] 請求項20～22のいずれかに記載の酸化物半導体基板を用いたパワー半導体素子。
- [請求項24] 請求項20～22のいずれかに記載の酸化物半導体基板を用いたダイオード素子。
- [請求項25] 請求項20～22のいずれかに記載の酸化物半導体基板を用いたショットキーバリアダイオード素子。
- [請求項26] 前記金属薄膜をショットキー電極層とする請求項25に記載のショットキーバリアダイオード素子。
- [請求項27] 請求項23に記載のパワー半導体素子、請求項24に記載のダイオード素子、又は請求項25もしくは26に記載のショットキーバリアダイオード素子を含む電気回路。
- [請求項28] 請求項27に記載の電気回路を含む電気機器。
- [請求項29] 請求項27に記載の電気回路を含む電子機器。
- [請求項30] 請求項27に記載の電気回路を含む車両。

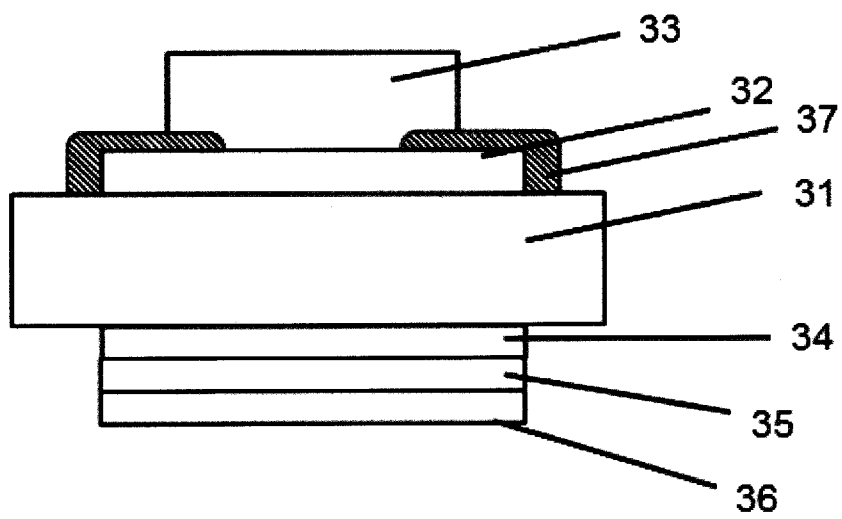
[図1]



[図2]



[図3]

30

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/004153

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/47(2006.01)i, H01L29/06(2006.01)i, H01L29/22(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i, H01L29/872(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/47, H01L29/06, H01L29/22, H01L29/861, H01L29/868, H01L29/872

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-138552 A (Taiyo Yuden Co., Ltd.), 19 July 2012 (19.07.2012), paragraphs [0030] to [0041] (Family: none)	1-30
Y	JP 2008-21689 A (Fuji Electric Device Technology Co., Ltd.), 31 January 2008 (31.01.2008), paragraphs [0017] to [0019]; fig. 1 (Family: none)	1-30
Y	WO 2008/096768 A1 (Idemitsu Kosan Co., Ltd.), 14 August 2008 (14.08.2008), paragraphs [0100] to [0102]; fig. 2 & JP 5386179 B & US 2011/0050733 A1 & TW 200903810 A	1-30

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30 October, 2014 (30.10.14)

Date of mailing of the international search report
11 November, 2014 (11.11.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/004153

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-194225 A (Sumitomo Electric Industries, Ltd.), 27 August 2009 (27.08.2009), paragraphs [0058] to [0060]; fig. 3 (Family: none)	9-14

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L29/47(2006.01)i, H01L29/06(2006.01)i, H01L29/22(2006.01)i, H01L29/861(2006.01)i,
H01L29/868(2006.01)i, H01L29/872(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L29/47, H01L29/06, H01L29/22, H01L29/861, H01L29/868, H01L29/872

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-138552 A（太陽誘電株式会社）2012.07.19, [0030]-[0041] （ファミリーなし）	1-30
Y	JP 2008-21689 A（富士電機デバイステクノロジー株式会社） 2008.01.31, [0017]-[0019], [図1]（ファミリーなし）	1-30
Y	WO 2008/096768 A1（出光興産株式会社）2008.08.14, [0100]-[0102], [図2] & JP 5386179 B & US 2011/0050733 A1 & TW 200903810 A	1-30

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

3 0 . 1 0 . 2 0 1 4

国際調査報告の発送日

1 1 . 1 1 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

河合 俊英

5 F

3 2 3 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-194225 A (住友電気工業株式会社) 2009. 08. 27, [0058]-[0060], [図 3] (ファミリーなし)	9-14