

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-242848

(P2007-242848A)

(43) 公開日 平成19年9月20日(2007.9.20)

(51) Int.CI.	F 1	テーマコード (参考)	
HO1L 21/28 (2006.01)	HO1L 21/28	B	4M1O4
HO1L 21/318 (2006.01)	HO1L 21/318	A	5FO33
HO1L 29/786 (2006.01)	HO1L 29/78	616K	5FO58
HO1L 21/336 (2006.01)	HO1L 29/78	616U	5F110
HO1L 23/52 (2006.01)	HO1L 21/28	301R	

審査請求 未請求 請求項の数 8 O L (全 11 頁) 最終頁に続く

(21) 出願番号	特願2006-62495 (P2006-62495)	(71) 出願人	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(22) 出願日	平成18年3月8日 (2006.3.8)	(74) 代理人	100103894 弁理士 家入 健
		(72) 発明者	藪下 宏二 熊本県合志市御代志997番地 メルコ・ディスプレイ・テクノロジー株式会社内
		(72) 発明者	林 正美 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
		(72) 発明者	山部 貴人 熊本県合志市御代志997番地 メルコ・ディスプレイ・テクノロジー株式会社内

最終頁に続く

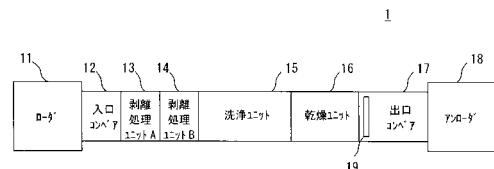
(54) 【発明の名称】基板の製造方法及び基板処理装置

(57) 【要約】

【課題】工程数を増やすことなく、Mo酸化物を除去すると共にMo酸化物の基板への付着を抑制する基板の製造方法を提供する。

【解決手段】本発明に係る基板の製造方法は、基板上にモリブデンを含む層を形成し、前記モリブデンを含む層が露出した状態において、前記基板に対し、少なくとも窒素ガスを用いた大気圧プラズマ処理を行うものである。このような構成により、工程数を増やすことなく、Mo酸化物を除去すると共にMo酸化物の基板への付着を抑制する基板の製造方法を提供する。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

基板上にモリブデンを含む層を形成し、
前記モリブデンを含む層が露出した状態において、前記基板に対し、少なくとも窒素ガスを用いた大気圧プラズマ処理を行う基板の製造方法。

【請求項 2】

前記モリブデンを含む層の表面は、前記大気圧プラズマ処理によりモリブデン窒化物が形成される請求項 1 に記載の基板の製造方法。

【請求項 3】

前記大気圧プラズマ処理の処理条件は、窒素流量 $400 \text{ L} / \text{min}$ 、酸素流量 $1.69 \times 10^{-1} \text{ Pa} \cdot \text{m}^3 / \text{sec}$ (100 SCCM) の混合ガスを使用し、基板と電極間距離を 3 mm、基板搬送速度 $1 \text{ m} / \text{min}$ である請求項 1 又は 2 に記載の基板の製造方法。 10

【請求項 4】

モリブデンを含む層が露出して形成された基板に対して、
前記モリブデンを含む層に形成されたモリブデン酸化物を除去し、モリブデン窒化物を形成する大気圧プラズマ処理部を備える基板処理装置。

【請求項 5】

前記大気圧プラズマ処理部では、少なくとも窒素ガスを用いている請求項 4 に記載の基板処理装置。 20

【請求項 6】

前記大気圧プラズマ処理部における処理条件は、窒素流量 $400 \text{ L} / \text{min}$ 、酸素流量 $1.69 \times 10^{-1} \text{ Pa} \cdot \text{m}^3 / \text{sec}$ (100 SCCM) の混合ガスを使用し、基板と電極間距離を 3 mm、基板搬送速度 $1 \text{ m} / \text{min}$ である請求項 4 又は 5 に記載の基板処理装置。 20

【請求項 7】

基板上に形成されたモリブデンを含む層において、
前記モリブデンを含む層の表面に形成されたモリブデン窒化物を有する配線基板。

【請求項 8】

前記モリブデン窒化物は、大気圧プラズマ処理により形成される請求項 7 に記載の配線基板。 30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、モリブデンを含む層が形成された基板の製造方法及び基板処理装置に関する。 30

【背景技術】**【0002】**

近年、液晶表示装置用薄膜トランジスタ（以下、TFTと示す）の電極及び配線材料は、従来のクロム（以下、Crと示す）系材料から配線抵抗の低いアルミニウム（以下、Alと示す）系やモリブデン（以下、Moと示す）系の材料が使用されている。しかし、Moは酸化されやすく、Mo酸化物は水等に容易に溶けるという性質を有している。従って、Moを TFT の電極等に使用する場合、Mo表面に生成された Mo酸化物 (MoO_x) が洗浄工程において洗浄液に溶け出すという問題が生じる。洗浄液に溶け出した Mo酸化物が、基板乾燥後 TFT に再付着するという二次汚染が生じ、表示ムラ等 TFT の機能不良の原因となっている。 40

【0003】

上記問題について、逆スタッガート型 a-Si (amorphous Silicon) TFT の断面構造を例にとり、図 5 に従って説明する。逆スタッガート型 a-Si TFT は、液晶表示装置用 TFT として最も多く製造される構造である。

【0004】

10

20

30

40

50

図5に示すように逆スタッガ - ト型a-Si TFT121は、ガラスなどにより形成された基板122上にゲート電極層123を形成した後、ゲート絶縁層124、半導体層125、およびオーミックコンタクト層126を連続成膜しパターニングする。半導体層125は、チャネル層として形成され、アモルファスシリコン(a-Si)を材料とする。また、オーミックコンタクト層126は、半導体層125と電極とのオーミックコンタクトとして形成され、低抵抗アモルファスシリコン($n^+ a-Si$)を材料とする。その後、ソース電極層127及びドレイン電極層128として、Moを含有する材料を成膜し、パターニングする。パターニング後、ソース電極層127及びドレイン電極層128の形成に用いたレジストを除去する。

【0005】

10

ソース電極層127及びドレイン電極層128表面にMoが含まれる場合、酸化によって電極層表面にMo酸化物が生成される。このMo酸化物は、水やアルカリ性の液体などに対して溶解しやすい性質を持つ。従って、ソース電極層127及びドレイン電極層128形成後にレジスタを除去する純水洗浄の際、洗浄液にMo酸化物が溶け出す場合がある。その後、洗浄液に浸漬したTFT121を乾燥すると、TFT121上にMo酸化物130が析出する。

【0006】

20

析出したMo酸化物130が、図5に示すようにTFT121のチャネル表面に付着すると、Mo酸化物130を介して表面リーク電流が流れやすくなる。従って、TFT121のオン／オフ制御ができなくなり、電流・電圧特性が低下する。その結果、TFT121を使用した液晶表示装置の画像ムラなどの画像欠陥が生じるという問題が生ずる。

【0007】

30

Mo酸化膜の付着を解決する技術が、特許文献1に開示されている。図6は、その実施形態の模式図を示したものである。図6に示すように、表面にMo酸化物130が形成された基板上に、ヘキサメチルジシラザン($(CH_3)_3SiNHSi(CH_3)_3$)を塗布して加熱させることにより、基板表面の水酸基(OH)と反応し、アンモニア(NH₄)を発生させる。このアンモニアとMo酸化物130が結合し、 $(NH_4)_2Mo_3O_1$ となり、Mo酸化物130を除去することができる。Moを含む配線131を形成した後、洗浄処理を行う前にMo酸化物130を除去することによって、Mo酸化物130による表示欠陥を防止する。

【0008】

また、特許文献2では、Moによって形成されたソース電極層及びドレイン電極層上に残留した有機物を除去する技術が開示されている。この有機物は、ソース電極層及びドレイン電極層上に形成された有機絶縁膜の残留物であり、有機絶縁膜の開口部に残留した有機物を酸素プラズマによって除去するという技術が開示されている。上述したようにMo配線より溶け出したMo酸化物を除去する技術とは異なる。

【0009】

40

また、特許文献3では、MoとAl系金属との二層構造のソース電極層及びドレイン電極層において、Mo成膜時に窒素を添加する技術について開示されている。Moに窒素を添加することにより、MoとAl系金属とのエッティングレートを近くさせ、二層同時にエッティングできるようにするものである。従って、上述したようにMo配線より溶け出したMo酸化物を除去する技術とは異なる。

【特許文献1】特開平7-30119号公報

【特許文献2】特開平10-135465号公報

【特許文献3】特開平09-148586号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

50

特許文献1の構成によって、析出したMo酸化物を除去することで表示品質の低下を防止することができる。しかしながら、この方法は、通常の薄膜パターン形成の工程

に対して、Mo酸化膜の除去のための処理工程を追加することになる。従って、製造処理工程数を増やす結果となり、製造の生産性が低下するという問題が生じる。

【0011】

また、Mo酸化物を除去した後も、Moを含む層が短時間でも大気中に放置された場合、表面に再度Mo酸化物が生成されることがあり、Mo酸化物を完全に除去することができない。

【0012】

本発明は、工程数を増やすことなく、Mo酸化物を除去すると共にMo酸化物の基板への付着を抑制する基板の製造方法及び基板処理装置を提供することを目的とする。

【課題を解決するための手段】

【0013】

本発明に係る基板の製造方法は、基板上にモリブデンを含む層を形成し、前記モリブデンを含む層が露出した状態において、前記基板に対し、少なくとも窒素ガスを用いた大気圧プラズマ処理を行うものである。

【0014】

また、本発明に係る基板処理装置は、モリブデンを含む層が露出して形成された基板に対して、前記モリブデンを含む層に形成されたモリブデン酸化物を除去し、モリブデン窒化物を形成する大気圧プラズマ処理部を備えるものである。

【0015】

また、本発明に係る配線基板は、基板上に形成されたモリブデンを含む層において、前記モリブデンを含む層の表面に形成されたモリブデン窒化物を有するものである。

【発明の効果】

【0016】

本発明によれば、工程数を増やすことなく、Mo酸化物を除去すると共にMo酸化物の基板への付着を抑制する基板の製造方法及び基板処理装置を提供することができる。

【発明を実施するための最良の形態】

【0017】

以下に、本発明の好ましい実施の形態を説明する。説明の明確化のため、以下の記載および図面は、適宜、省略および簡略化がなされている。また、説明の明確化のため、必要に応じて重複説明は省略されている。

【0018】

実施の形態 1

始めに、本実施の形態に係る液晶表示装置（不図示）について説明する。まず、ガラス基板にTFTと各電極線、および蓄積容量を形成したTFTアレイ基板と、ガラス基板にコモン電極およびR（赤）、G（緑）、B（青）のカラーフィルタを形成した対向基板とを、シール剤を用いて貼り合わせる。その後、それらの基板の隙間に液晶を注入し、注入口を封止剤で封じて液晶パネルを形成する。次に、駆動用LSIやパネル制御用ICが実装された駆動回路基板を液晶パネルに接続する。更に、バックライトユニットをTFTアレイ基板の背部に配置して、液晶表示装置が完成する。この液晶表示装置は、駆動回路によって駆動された液晶パネルが、バックライトユニットからの光の透過を制御することによって、画像を表示することができる。

【0019】

次に、TFTアレイ基板の製造方法を、図1に従って説明する。図1は、画素電極部分を含めたTFT21の構成を示す断面図が示されるが、その他の部分は省略した。まず、例えば光透過性のガラス、ポリカーボネート、アクリル樹脂等により形成された基板22を純水又は酸等を用いて洗浄する。次に、ゲート電極層23を形成する。具体的には、基板22上に、例えばモリブデンタンタル（MoTa）の膜をスパッタリング法により成膜する。次に、MoTaの膜上にフォトレジストを塗布し、ベーク後に所定のパターン形状のマスキングをして露光処理をする。その後、例えば有機アルカリ系の現像液で現像をしてフォトレジストをパターニングする。次に、例えばリン酸および硝酸の混合溶液を用い

10

20

30

40

50

て、ウエットエッティングを行う。これにより、MoTa膜が、所望のパターン形状に形成される。そして、フォトレジストを基板22上から除去し、フォトレジストが除去された基板22を洗浄する。以上の工程を経て、基板22上に、ゲート電極層23形成され、このゲート電極層23がゲート配線として利用される。

【0020】

次に、化学気相成膜(CVD)法を用いて、ゲート絶縁層24を基板22上のゲート電極層23を覆うように成膜する。同様に、このゲート絶縁層24上に積層して半導体層25の材料であるアモルファスシリコン膜を成膜する。更に、このアモルファスシリコン層にイオンドープしてn+アモルファスシリコン膜を形成し、オーミックコンタクト層26を形成する。この積層の上にレジストパターンを形成し、ドライエッティングを行う。n+アモルファスシリコン膜、アモルファスシリコン膜、窒化シリコン(SiN)膜をエッティングして、所望のパターン形状に形成する。そして、フォトレジストを基板22上から除去し、フォトレジストが除去された基板22を洗浄する。以上の工程を経て、基板22上に、半導体層25、ゲート絶縁層24およびオーミックコンタクト層26が形成される。

【0021】

次に、ソース電極層27及びドレイン電極層28を形成する。まず、ソース電極層27及びドレイン電極層28を形成する金属膜をスパッタリング法により成膜する。例えば、Mo-Al-Mo積層膜を基板上に形成する。その積層膜上にレジストパターンを形成した後に、ドライエッティングにてチャネルエッチを行う。これにより、Mo-Al-Mo積層膜が、所望のパターン形状に形成され、ソース電極層27及びドレイン電極層28がソース配線として利用される配線を形成する。そして、フォトレジストを基板22上から除去し、フォトレジストが除去された基板22を洗浄する。具体的な洗浄方法については以降に詳述するが、この段階でMoを含む配線の表面に窒化物を形成するための処理が行われる。

【0022】

続いて、ソース電極層27及びドレイン電極層28の上からパッシベーション膜29を形成する。パッシベーション膜29は、ソース電極層27及びドレイン電極層28を覆うように形成される。まず、パッシベーション膜29の材料である窒化シリコン(SiN)膜を、例えばCVD法により基板22上に成膜する。その上にレジストパターンを形成し、フッ素(F)系ガスなどを使用してドライエッティングを行う。これによって、パッシベーション膜29中に、コンタクトホール31を形成する。そして、フォトレジストを基板22上から除去し、フォトレジストが除去された基板22を洗浄する。

【0023】

次に、画素電極を形成する。まず、基板22上に、画素電極の材料となる透明導電膜(例えばITO膜)を、スパッタリングにより成膜する。このとき、コンタクトホール31の内側にもITO膜が成膜され、ドレイン電極層28とITO膜とが接続される。次に、レジストパターンを形成し、ウエットエッティングを行う。これによって、ITO膜を所望のパターン形状に形成する。フォトレジストを基板22上から除去し、フォトレジストが除去された基板22を洗浄する。以上の工程を経て、液晶表示装置用TFTアレイ基板が完成する。

【0024】

図2を参照し、TFT21製造に係るレジスト除去及び洗浄方法について詳細に説明する。図2は、本実施形態に係る基板処理装置の構成図である。図2は、ローダ11、入口コンベア12、剥離処理ユニットA13、剥離処理ユニットB14、洗浄ユニット15、乾燥ユニット16、出口コンベア17、アンローダ18、及び大気圧プラズマ処理部19を有する基板処理装置1である。本実施形態では、TFT製造工程の中でも、Moを含む配線層を形成後、Moを含む層が露出した状態で行うレジスト除去及び洗浄工程を対象とする。

【0025】

始めに、ローダ11にTFT21が形成された基板(以下、TFT基板と称す)を収納

10

20

30

40

50

したカセットを設置する。TFT基板は、ロボット等の移動手段によって抜き取られ、入口コンベア12へ移載される。その後、剥離処理ユニットA13及び剥離処理ユニットB14にて、TFT基板を剥離液に浸漬する。これにより、TFT基板上に残ったレジスト残渣が除去される。そして、洗浄ユニット15にて、TFT基板を純水洗浄することにより、剥離液を洗い流す。次に、乾燥ユニット16にて、TFT基板を乾燥させた後、出口コンベア17までTFT基板が搬送される。その際、出口コンベア17を通過するTFT基板に大気圧プラズマ処理部19で大気圧プラズマ処理を実施する。大気圧プラズマ処理されたTFT基板はアンローダ18のカセットにロボット等の移動手段によって収納される。これら一連の洗浄動作は、自動的に行われることが可能であり、図示しないコントローラによって制御される。もちろん、一連の作業を手動にて行うことも可能である。

10

【0026】

剥離処理ユニットA13及び剥離処理ユニットB14では、TFT基板に残ったレジスト残渣をレジスト剥離液に浸漬して取り除く。レジスト剥離液は、配線材料や化学的耐性の低い材料を劣化させずに、微細な箇所に残るレジスト残渣を短時間に除去する。レジスト剥離液は、アセトン及びアルコール等による有機洗浄液や、過酸化水素水やアンモニア系溶剤等による酸アルカリ洗浄液等多数の種類を有す。各レジストには種類によって指定剥離液があるため、剥離処理ユニットを複数設け、レジスト毎に使い分けることが可能である。また、複数の剥離処理ユニットに同じ剥離液を注入し、粗洗浄と仕上げ洗浄とに分割することも可能である。

20

【0027】

洗浄ユニット15では、TFT基板表面に付着したレジスト剥離液や、パーティクル等の異物を洗浄液により取り除く。本実施形態では、洗浄液として純水を使用する。純水は、不純物を出来得る限り除去したものであり、イオン交換水又は脱イオン水とも呼ばれる。一般的な半導体製造プロセスでは、電気伝導率を 1×10^{-6} S/cm程度以下まで下げた水が使用される。回路の集積度によっては、電気伝導率を 6×10^{-8} S/cm以下まで下げた、更に高純度な純水を使用することがある。

【0028】

大気圧プラズマ処理部19では、通常真空下でしか発生できないグロー放電状態を特殊な手法により大気圧下で発生させる。大気圧プラズマ処理部19では、それにより生じたプラズマ活性種を用いて、有機物除去等の洗浄が行われる。大気圧プラズマ処理では、表面層が除去され、化学組成及び構造が変化した新しい表面層が形成される。大気圧プラズマ処理は、表面に凹凸形状を形成する粗面効果や表面処理等の活性効果を利用して接着性を向上させることができる。また、CVD法等への適用に代表されるように成膜への応用も可能である。

30

【0029】

図3に大気圧プラズマ処理部19の構成例を示す。大気圧プラズマ処理部19は、例えば、ガスが導入されたチャンバー34内に、電源印加用電極33及び接地電極35等を有している。大気圧プラズマ処理部19の構成については、当業者によって考えうる他の構造を用いることも可能である。酸素や窒素等のプラズマ生成用の混合ガスをチャンバー34に導入し、ガスに電圧を印加してプラズマ37を発生させる。発生したプラズマ37が大気圧プラズマ処理部19の直下を搬送されていくTFT基板36に衝突することにより、TFT基板36上の有機物等を除去するものである。プラズマ生成用のガスには、酸素や窒素の他に、アルゴン、ヘリウム、及び空気等を使用することができる。本実施形態では、窒素及び酸素を使用する。大気圧プラズマ処理部19は、出口コンベア17に配設されているが、レジスト除去後の基板搬送経路であればどの位置に配設されること也可能である。

40

【0030】

本実施形態では、大気圧プラズマ処理部19による大気圧プラズマ処理の条件の一例を、窒素流量400L/min、酸素流量 1.69×10^{-1} Pa·m³/sec(100SCCM)の混合ガスを使用し、基板と電極間距離を3mm、基板搬送速度1m/min

50

とする。上記処理条件によって大気圧プラズマ処理をすることで、ソース電極層27及びドレイン電極層28の表面に形成されたMo酸化物を除去すると共に、ソース電極層27及びドレイン電極層28の表面にMo窒化物（以下、MoNx層と称す）を生成する。なお、上記処理条件の値は、基板の搬送方向と垂直方向の基板寸法が400mmの場合の値であり、基板の寸法を増大させたい場合は電極の長さも長くする必要がある。また、それに従い、窒素流量や酸素流量も適宜増やす必要がある。

【0031】

Moを含有するソース電極層27及びドレイン電極層28は、パターンからレジストを剥離した直後から、大気中の酸素により表面にMo酸化物が形成される。ここで、大気圧プラズマ処理部19による大気圧プラズマ処理をすることにより、表層に形成されたMo酸化物が除去され、新たにMoNx層が形成される。図4は、図1の一部を拡大した断面図である。図4に示すように、Moを含有するソース電極層27及びドレイン電極層28の表層には、大気圧プラズマ処理を実施することにより、MoNx層32が生成される。従って、大気圧プラズマ処理後、大気中にTFT基板が放置されたとしても、Mo表面にMoNx層が形成されているため、Mo酸化物の形成が抑制される。ここで重要なのは、MoNx層を形成するために、大気圧プラズマ処理では、少なくとも窒素を使用する必要がある。

【0032】

例えは、ソース電極層27及びドレイン電極層28を形成し、レジストを剥離した後、大気圧プラズマ処理を実施した場合、その次のパッシベーション膜の成膜前洗浄にて純水洗浄を実施しても、洗浄液にMo酸化物の溶け出しが発生しない。即ち、ソース電極層27及びドレイン電極層28の表面には、大気圧プラズマ処理によるMoNx層が形成されているからである。

【0033】

また、パッシベーション膜29にドレイン電極層28とITO膜との接続用コンタクトホール31等をパターンングし、レジストを剥離した後にも洗浄工程が実施される。しかし、ドレイン電極層28の表面には既に大気圧プラズマ処理によるMoNx層が形成されているため、洗浄液にMo酸化物の溶け出しが発生しない。なお、MoNx層は、導電性を有する層であることが必要である。

【0034】

更に、その後のITO膜の成膜前洗浄においても、洗浄工程が実施されるが、同様に、洗浄液にMo酸化物の溶け出しが発生しない。このように、大気圧プラズマ処理実施後は、Moを含む層にMoNx層が形成しMo酸化物の生成が抑制されるため、基板の純水洗浄時において、Mo酸化物が洗浄液に溶け出すことを防止できる。従って、洗浄後の乾燥工程時において、TFT21上にMo酸化物の析出が発生しない。その結果、析出したMo酸化物によるTFT21の表面リーク電流が発生することなく、液晶表示装置の画像ムラ等の表示欠陥を防ぐことができる。

【0035】

なお、本実施形態では、大気圧プラズマ処理をソース電極層27及びドレイン電極層28のレジスト剥離工程後に実施したが、パッシベーション膜29の成膜前洗浄工程の最後に実施することも可能である。同様に、パッシベーション膜29のレジスト剥離工程後に実施することも可能である。更に、その後のITO膜等の成膜前洗浄工程の最後に大気圧プラズマ処理を実施することも可能である。

【0036】

以上のような構成により、配線材料にMoを含有する金属を用いた場合でも、TFT21に析出したMo酸化物を除去することができる同時に、Mo表面にMoNx層が形成されることで、Mo酸化物の形成を抑制することができる。その結果、洗浄工程で溶け出したMo酸化物がTFT21に再付着することなく、電気特性の良好なTFT21を得ることができる。

【0037】

10

20

30

40

50

また、以上のような構成により、レジスト剥離及び洗浄工程における一連の作業の中で大気圧プラズマ処理が実施できる。従って、製造工程数を増やすことなくMo酸化物の除去や洗浄液へのMo酸化物の溶け出しをなくすことができる。

【0038】

また、洗浄液へのMo酸化物の溶け出しを抑制することにより、洗浄液の交換頻度が少くなり、洗浄液の材料コスト及び交換による人件費を削減することができる。

【0039】

なお、本発明は、上記の実施形態に限定されるものではない。本発明の範囲において、上記の実施形態の各要素を、当業者であれば容易に考えうる内容に変更、追加、変換することができる。例えば、上記の実施形態は、ソース電極層及びドレイン電極層電極層にMo材料を使用する場合において説明したが、他配線にMo材料を用いた場合でも同様のことが可能である。更に、ソース電極層及びドレイン電極層が、Mo - Al - Mo積層膜の場合について説明したが、Moの単層膜やMoを含む他の膜構成でも同様の効果を奏することが可能である。10

【0040】

また、液晶表示装置におけるTFTアレイ基板に限らず、Mo酸化物を使用した基板製造に関して、同様のことが可能である。更に、液晶表示装置におけるTFTアレイ基板の製造工程を例として本発明の好適な実施形態を説明したが、その他の表示装置への適用や、ソース電極層及びドレイン電極層以外の配線への適用も可能である。即ち、液晶表示装置に限定されることなくMoを含む層を有する基板の製造一般に適用することが可能である。20

【図面の簡単な説明】

【0041】

【図1】本発明に係る液晶表示用薄膜トランジスタの断面図である。

【図2】本発明に係る基板処理装置の構成図を示す。

【図3】本発明に係る大気圧プラズマ処理部の構成図である。

【図4】本発明に係るMo層の状態を示す断面図である。

【図5】Mo酸化物が析出した液晶表示装置用薄膜トランジスタの状態を示す断面図である。

【図6】特許文献1によるMo酸化物を除去する方法の模式図である。30

【符号の説明】

【0042】

1 基板処理装置、

11 ポーダ、 12 入口コンベア、

13 剥離処理ユニットA、 14 剥離処理ユニットB、

15 洗浄ユニット、 16 乾燥ユニット、

17 出口コンベア、 18 アンローダ、

19 大気圧プラズマ処理部、

21 TFT、

22 基板、 23 ゲート電極層、

24 ゲート絶縁層、 25 半導体層、40

26 オーミックコンタクト層、

27 ソース電極層、 28 ドレイン電極層、

29 パッシベーション膜、 31 コンタクトホール、

32 MoNx層、

33 電源印加用電極、 34 チャンバー、

35 接地電極、 36 TFT基板、 37 プラズマ

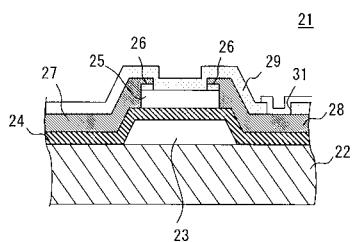
121 TFT、

122 基板、 123 ゲート電極層、

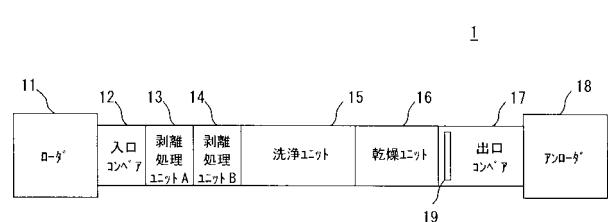
124 ゲート絶縁層、 125 半導体層、50

- 1 2 6 オーミックコンタクト層、
 1 2 7 ソース電極層、 1 2 8 ドレイン電極層、
 1 2 9 パッシベーション膜、 1 3 0 Mo酸化物、
 1 3 1 Moを含む配線

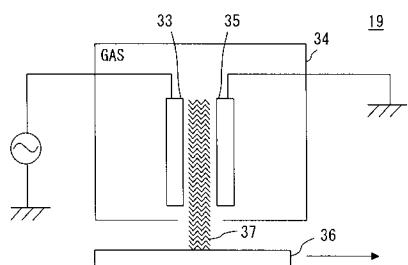
【図1】



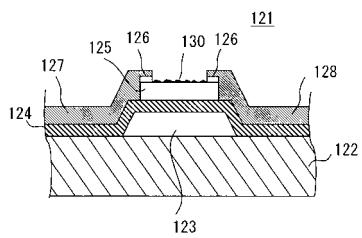
【図2】



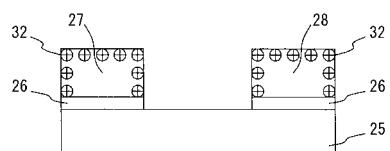
【図3】



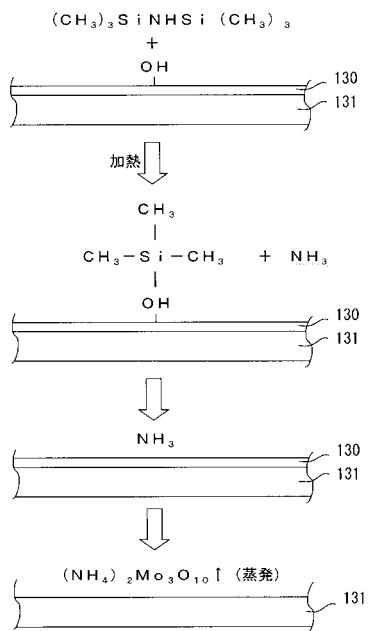
【図5】



【図4】



【図6】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 01 L 21/3205 (2006.01) H 01 L 21/88 R

F ターム(参考) 4M104 BB16 BB31 DD86 FF13 GG09 GG10 GG14 HH00
5F033 HH08 HH20 HH32 HH38 JJ38 KK08 KK20 KK32 MM05 MM08
MM13 QQ90 QQ94 VV15 XX20
5F058 BA20 BC09 BE03 BF74 BJ04
5F110 AA06 BB01 CC08 DD01 DD02 EE06 EE44 FF29 GG02 GG15
GG44 HJ12 HK01 HK03 HK04 HK09 HK16 HK22 HK32 HK33
HK42 HL07 HL23 HL26 NN02 NN24 NN35 NN39 QQ09