(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2016-32015
(P2016-32015A)
(43)公開日　平成28年3月7日(2016.3.7)

(51)Int.Cl.		F I			テーマコード（参考）
H01G 7/06	(2006.01)	H01G	7/06		5F038
H01L 21/822	(2006.01)	H01L	27/04	C	
H01L 27/04	(2006.01)				

審査請求 未請求　請求項の数 6　ＯＬ　（全 11 頁）

(21)出願番号　特願2014-153546 (P2014-153546)
(22)出願日　平成26年7月29日 (2014.7.29)

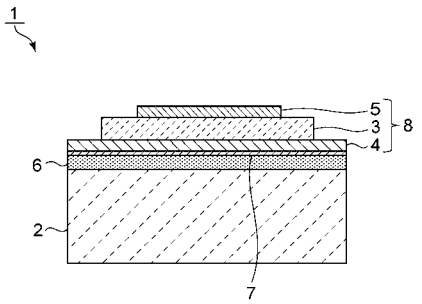
(71)出願人　000006231
株式会社村田製作所
京都府長岡京市東神足１丁目１０番１号
(74)代理人　110001232
特許業務法人　宮▲崎▼・目次特許事務所
(72)発明者　岸本　諭卓
京都府長岡京市東神足１丁目１０番１号
株式会社村田製作所内

Ｆターム(参考)　5F038 AC05　AC15　AC18　EZ13　EZ20

(54)【発明の名称】薄膜容量素子

(57)【要約】
【課題】Ｑ値の高い、薄膜容量素子を提供する。
【解決手段】基板２と、前記基板２上に設けられた容量取り出し部８とを備え、前記容量取り出し部８が、一般式：（Ba_x，Sr_{1-x}）Ti_yO_3（0＜x＜1，0＜y≦1）で表されるチタン酸バリウムストロンチウムにインジウムがドープされてなる組成物を含む薄膜３と、該薄膜３と接するように設けられた第１，第２の電極４，５とを有しており、前記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子%に対して、０原子%より大きく、１２原子%以下の範囲内でドープされている、薄膜容量素子１。
【選択図】図１

図1



【特許請求の範囲】
【請求項１】
基板と、
前記基板上に設けられた容量取り出し部とを備え、
前記容量取り出し部が、一般式：（Ba_x，Sr_{1-x}）Ti_yO_3（０＜ｘ＜１，０＜ｙ≦１）で表されるチタン酸バリウムストロンチウムにインジウムがドープされてなる組成物を含む薄膜と、該薄膜と接するように設けられた第１，第２の電極とを有しており、
前記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、０原子％より大きく、１２原子％以下の範囲内でドープされている、薄膜容量素子。
【請求項２】
前記基板上に、前記第１の電極、前記薄膜及び前記第２の電極がこの順に積層されている、請求項１に記載の薄膜容量素子。
【請求項３】
前記基板上に、前記薄膜が設けられており、該薄膜の片面に前記第１の電極及び前記第２の電極が、ギャップを隔てて対向するように設けられている、請求項１に記載の薄膜容量素子。
【請求項４】
前記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、２原子％より大きく、６原子％以下の範囲内でドープされている、請求項１～３のいずれか１項に記載の薄膜容量素子。
【請求項５】
前記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、６原子％より大きく、１２原子％以下の範囲内でドープされている、請求項１～３のいずれか１項に記載の薄膜容量素子。
【請求項６】
前記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、０原子％より大きく、２原子％以下の範囲内でドープされている、請求項１～３のいずれか１項に記載の薄膜容量素子。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、チタン酸バリウムストロンチウムを含む薄膜を有する薄膜容量素子に関する。
【背景技術】
【０００２】
従来、低電圧で、大きな容量変化が得られることから、チタン酸バリウムストロンチウムを用いた薄膜容量素子が注目されている。
【０００３】
例えば、下記の特許文献１には、（Ba_ySr_{1-y}）TiO_3（０．５＜ｙ≦１）で表されるチタン酸バリウムストロンチウムからなる誘電体薄膜を備える薄膜容量素子が開示されている。
【先行技術文献】
【特許文献】
【０００４】
【特許文献１】特開平１１－２６０６６７号公報
【発明の概要】
【発明が解決しようとする課題】
【０００５】
特許文献１に記載の誘電体薄膜を用いれば、電圧印加により容量を大きく変化させるこ

とが可能な薄膜容量素子を得ることができる。しかしながら、特許文献１の薄膜容量素子を可変フィルタなどの用途で使用すると、Ｑ値が十分でないことがあった。

【０００６】

本発明の目的は、Ｑ値の高い、薄膜容量素子を提供することにある。

【課題を解決するための手段】

【０００７】

本願発明者らは、鋭意検討した結果、一般式：（Ba_x，Sr_{1-x}）Ti_yO_3（０＜ｘ＜１，０＜ｙ≦１）で表されるチタン酸バリウムストロンチウムにインジウムがドープされてなる組成物における、インジウムのドープ量を特定の範囲に限定することで、上記課題を達成できることを見出し、本発明を成すに至った。

【０００８】

すなわち、本発明に係る薄膜容量素子は、基板と、上記基板上に設けられた容量取り出し部とを備え、上記容量取り出し部が、一般式：（Ba_x，Sr_{1-x}）Ti_yO_3（０＜ｘ＜１，０＜ｙ≦１）で表されるチタン酸バリウムストロンチウムにインジウムがドープされてなる組成物を含む薄膜と、該薄膜と接するように設けられた第１，第２の電極とを有しており、上記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、０原子％より大きく、１２原子％以下の範囲内でドープされている。

【０００９】

本発明に係る薄膜容量素子のある特定の局面では、上記基板上に、上記第１の電極、上記薄膜及び上記第２の電極がこの順に積層されている。

【００１０】

本発明に係る薄膜容量素子の別の特定の局面では、上記基板上に、上記薄膜が設けられており、該薄膜の片面に上記第１の電極及び上記第２の電極が、ギャップを隔てて対向するように設けられている。

【００１１】

本発明に係る薄膜容量素子の他の特定の局面では、上記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、２原子％より大きく、６原子％以下の範囲内でドープされている。

【００１２】

本発明に係る薄膜容量素子のさらに別の特定の局面では、上記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、６原子％より大きく、１２原子％以下の範囲内でドープされている。

【００１３】

本発明に係る薄膜容量素子のさらに他の特定の局面では、上記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、０原子％より大きく、２原子％以下の範囲内でドープされている、

【発明の効果】

【００１４】

本発明では、上記のように一般式：（Ba_x，Sr_{1-x}）Ti_yO_3（０＜ｘ＜１，０＜ｙ≦１）で表されるチタン酸バリウムストロンチウムへのインジウムのドープ量が上記特定の範囲に限定されているため、Ｑ値の高い薄膜容量素子を提供することが可能となる。

【図面の簡単な説明】

【００１５】

【図１】本発明の第１の実施形態に係る薄膜容量素子の模式的正面断面図である。

【図２】本発明の第１の実施形態に係る薄膜容量素子をスパッタリング法により製造するに際しての、スパッタリング電力と、インジウムのドープ量との関係を示す図である。

【図３】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を０原子％としたときの、薄膜への印加電界とｔａｎδとの関係を示す図である。

【図４】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を０．９５原子％としたときの、薄膜への印加電界とｔａｎδとの関係を示す図である。
【図５】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を３．４６原子％としたときの、薄膜への印加電界とｔａｎδとの関係を示す図である。
【図６】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を７．８３原子％としたときの、薄膜への印加電界とｔａｎδとの関係を示す図である。
【図７】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を１０．４７原子％としたときの、薄膜への印加電界とｔａｎδとの関係を示す図である。
【図８】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を１４．６４原子％としたときの、薄膜への印加電界とｔａｎδとの関係を示す図である。
【図９】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量と、比誘電率が最大となるときのｔａｎδとの関係を示す図である。
【図１０】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を０原子％としたときの印加電界と比誘電率との関係を示す図である。
【図１１】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を０．９５原子％としたときの印加電界と比誘電率との関係を示す図である。
【図１２】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を３．４６原子％としたときの印加電界と比誘電率との関係を示す図である。
【図１３】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を７．８３原子％としたときの印加電界と比誘電率との関係を示す図である。
【図１４】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を１０．４７原子％としたときの印加電界と比誘電率との関係を示す図である。
【図１５】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を１４．６４原子％としたときの印加電界と比誘電率との関係を示す図である。
【図１６】チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量と、容量可変比との関係を示す図である。
【図１７】本発明の第２の実施形態に係る薄膜容量素子の模式的正面断面図である。
【発明を実施するための形態】
【００１６】
以下、図面を参照しつつ、本発明の具体的な実施形態を説明することにより、本発明を明らかにする。
【００１７】
図１は、本発明の第１の実施形態に係る薄膜容量素子の模式的正面断面図である。
【００１８】
薄膜容量素子１は、基板２を備える。基板２は、Ｓｉにより形成されている。もっとも、基板２は、当該薄膜容量素子の形成温度以上の融点を持つガラスやＳＯＩ、$LiTaO_3$、$LiNbO_3$、その他の半導体材料や単結晶材料、ステンレスやチタンなどの金属材料により形成されていてもよい。

【００１９】
基板２上には、SiO_2膜６が形成されている。Ｓｉ基板を用いた場合、SiO_2膜６と後述の密着層７とを設けることにより、薄膜容量素子１の容量特性を改善することができる。もっとも、本発明において、基板２の種類によってはSiO_2膜６は、設けなくともよい。
【００２０】
SiO_2膜６上には、密着層７が設けられている。密着層７は、TiO_xにより形成されている。密着層７により後述の容量取り出し部８と基板２の密着性をより一層高めることができる。本発明において、密着層７は設けられなくともよい。
【００２１】
密着層７上には、容量取り出し部８が設けられている。容量取り出し部８は、薄膜３及び該薄膜３に接するように設けられた第１，第２の電極４，５を有する。
【００２２】
より具体的に、第１の実施形態においては、密着層７上に、第１の電極４が設けられている。第１の電極４は、Ｐｔにより形成されている。もっとも、第１の電極４を構成する材料としては、Ｐｔ、Ａｕ又はＩｒなどの貴金属材料や導電性酸化物材料が用いられてもよい。
【００２３】
第１の電極４上には、薄膜３が積層されている。薄膜３は、一般式：$(Ba_x, Sr_{1-x})Ti_yO_3$（$0<x<1$，$0<y\leqq 1$）で表されるチタン酸バリウムストロンチウムにインジウムがドープされてなる組成物を含む。上記チタン酸バリウムストロンチウムは、ペロブスカイト構造を有している。
【００２４】
本発明においては、上記チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、０原子％より大きく、１２原子％以下の範囲内でドープされている。そのため、Ｑ値の高い薄膜容量素子を提供することができる。
【００２５】
薄膜３の製造方法としては、特に限定されないが、スパッタリング法により成膜することができる。スパッタリングは、例えば、ＲＦマグネトロンスパッタリングにより行うことができる。
【００２６】
上記スパッタリングは、一般式：$(Ba_x, Sr_{1-x})Ti_yO_3$（$0<x<1$，$0<y\leqq 1$）で表されるチタン酸バリウムストロンチウムと、インジウムとを含むターゲットを用いて、１元スパッタリング法により成膜することができる。もっとも、チタン酸バリウムストロンチウムを含むターゲットと、インジウムを含むターゲットとを用い、２元スパッタリング法により薄膜３を成膜してもよい。
【００２７】
また、上記スパッタリングは、ＡｒとＯ$_2$ガスの混合ガス雰囲気下で行われることが好ましい。成膜温度としては、３００℃～８００℃であることが好ましく、５５０℃～７５０℃であることがより好ましい。スパッタリング圧としては、０．０８Ｐａ～５Ｐａであることが好ましく、０．１Ｐａ～１Ｐａであることがより好ましい。
【００２８】
図２は、第１の実施形態に係る薄膜容量素子１をスパッタリング法により製造するに際しての、スパッタリング電力と、インジウムのドープ量との関係を示す図である。
【００２９】
図２より、スパッタリング電力を調整することにより、インジウムのドープ量を制御できることがわかる。スパッタリング電力としては、３Ｗ／ｃｍ^2～４０Ｗ／ｃｍ^{2}であることが好ましい。スパッタリング電力を上記範囲内とすることで、より一層効率よく薄膜容量素子１を製造することができる。
【００３０】

薄膜３上には、第２の電極５が形成されている。第２の電極５は、Ｐｔにより構成されている。もっとも、第２の電極５は、他の適宜の導電性材料により構成されていてもよい。

【００３１】

本発明に係る薄膜容量素子は、可変容量素子として用いることができる。すなわち、本発明に係る薄膜容量素子は、第１，第２の電極間にバイアス電圧を印加することにより、容量を変化させることができ、すなわち、バイアス電圧の変化に応じて薄膜の比誘電率を変化させることができる。

【００３２】

後述するように、容量可変比や比誘電率は、インジウムのドープ量の増加に伴い小さくなることが確認されている。従って、可変容量素子として用いる場合、チタン酸バリウムストロンチウムに、インジウムが、チタン１００原子％に対して、０原子％より大きく、６原子％以下の範囲内でドープされていることが好ましく、０原子％より大きく、２原子％以下の範囲内でドープされていることがより好ましい。

【００３３】

また、上述したように本発明においては、チタン１００原子％に対するインジウムのドープ量を、０原子％より大きく、１２原子％以下の範囲内とすることで、Ｑ値の高い薄膜容量素子を提供することができる。上記範囲内においては、インジウムのドープ量が多いほど、より一層効果的にＱ値を高めることができる。

【００３４】

以上より、本発明においては、チタン１００原子％に対するインジウムのドープ量を、０原子％より大きく、２原子％以下の範囲内とすることで、Ｑ値を高めることができ、しかも比誘電率及び容量可変比をより高いレベルで維持することができる。

【００３５】

また、チタン１００原子％に対するインジウムのドープ量を、２原子％より大きく、６原子％以下の範囲内とすることで、Ｑ値をより一層高めることができ、しかも比誘電率及び容量可変比を高いレベルで維持することができる。

【００３６】

さらに、チタン１００原子％に対するインジウムのドープ量を、６原子％より大きく、１２原子％以下の範囲内とすることで、Ｑ値をさらに一層高めることができ、しかも比誘電率及び容量可変比を維持することができる。

【００３７】

これを以下、図３～図１６を参照して、より詳細に説明する。

【００３８】

図３～図８は、チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を０原子％から１４．６４原子％まで変化させたときの印加電界とｔａｎδの関係を示す図である。なお、図３～図８は、順に０原子％、０．９５原子％、３．４６原子％、７．８３原子％、１０．４７原子％及び１４．６４原子％の結果を示している。

【００３９】

図３～図８のグラフを得るに際しては、上記本発明の第１の実施形態に係る薄膜容量素子１を作製した。具体的には、まず、厚みが０．３５ｍｍの基板２上に、Ｐｔからなり厚みが２００ｎｍである第１の電極４をＲＦスパッタリング法により形成した。

【００４０】

しかる後、第１の電極４上に、成膜温度６５０℃で、チタン酸バリウムストロンチウムを含む薄膜３をＲＦスパッタリング法により作製した。より具体的には、チタン酸バリウムストロンチウムとして（$Ba_{0.6}$，$Sr_{0.4}$）TiO_3の組成のものを用い、チタン酸バリウムストロンチウムと同時にインジウムのターゲット（InO_3のターゲット）を用いてインジウムをスパッタリングすることにより、インジウムがドープされたチタン酸バリウムストロンチウムからなる組成物を含む薄膜３を作製した。最後に、メタルマス

クを用いて、Ｐｔからなる第２の電極５を作製し、第２の電極５とグラウンド電極である第１の電極４との間に電界を印加した。

【００４１】

図３～図８のグラフにおいては、インジウムのドープ量により、ｔａｎδ－印加電界特性がどのように変化するかを測定した。なお、ｔａｎδ－印加電界特性は、基板中央から４０ｍｍの箇所を測定点とし、ＬＣＲメータ（Ａｇｉｌｅｎｔ社製、型番「４２８４Ａ」）を用いて、周波数：１ｋＨｚの条件下で測定した。

【００４２】

また、電界の印加方法について、図４を代表として説明する。図４に矢印で示すように、まず、０（ｋＶ／ｃｍ）から－６００（ｋＶ／ｃｍ）まで負の電界を印加する。次に、一旦－６００（ｋＶ／ｃｍ）から０（ｋＶ／ｃｍ）まで戻り、今度は６００（ｋＶ／ｃｍ）まで正の電界を印加する。しかる後、６００（ｋＶ／ｃｍ）から０（ｋＶ／ｃｍ）に戻る。図３～図８においては、このように、－６００（ｋＶ／ｃｍ）～６００（ｋＶ／ｃｍ）に亘る範囲におけるｔａｎδを測定した。

【００４３】

図３～図８より、インジウムのドープ量が０．９５原子％、３．４６原子％、７．８３原子％及び１０．４７原子％であるとき、インジウムのドープ量が０原子％の場合と比較して、－６００（ｋＶ／ｃｍ）～６００（ｋＶ／ｃｍ）の範囲に亘りｔａｎδが小さくなっていることがわかる。他方、インジウムのドープ量を１４．６４原子％まで増やすと、ｔａｎδが急激に増大していることがわかる。すなわち、チタン１００原子％に対するインジウムのドープ量が、０原子％より大きく、１２原子％以下のとき、ｔａｎδが低められていることがわかる。このことから、インジウムのドープ量が上記範囲内にある場合、薄膜容量素子１のＱ値が高められることが確認できた。

【００４４】

なお、図３～図８においては、基板中央から４０ｍｍの箇所を測定点としているが、基板中央から１０ｍｍ、２０ｍｍ及び３０ｍｍの箇所を測定点とした場合においても、同様の結果が得られた。

【００４５】

また、図９は、上記のように作製したチタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量と、比誘電率が最大となるときのｔａｎδとの関係を示す図である。

【００４６】

図９より、チタン１００原子％に対するインジウムのドープ量が、０原子％より大きく、１２原子％以下の範囲内においては、インジウムのドープ量が増加するにつれて、ｔａｎδがより一層効果的に低められていることがわかる。

【００４７】

図１０～図１５は、チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を０原子％から１４．６４原子％まで変化させたときの印加電界と比誘電率との関係を示す図である。なお、図１０～図１５は、順に０原子％、０．９５原子％、３．４６原子％、７．８３原子％、１０．４７原子％及び１４．６４原子％の結果を示している。

【００４８】

図１０～図１５のグラフを得るに際しては、基板中央から４０ｍｍの箇所を測定点とし、図３～図８と同様の方法で電界を印加した。それによって、インジウムのドープ濃度により、比誘電率－印加電界特性がどのように変化するかを測定した。

【００４９】

図１０～図１４に示されるように、チタン１００原子％に対するインジウムのドープ量が、０原子％～１０．４７原子％の範囲内では、インジウムのドープ量の増加に伴い、比誘電率が低下していることがわかる。他方、図１５に示されるように、インジウムのドープ量を１４．６４原子％まで増やすと、印加電界と比誘電率との関係が成立せず、容量素

子として作用しないことがわかる。なお、図１０～図１５においては、基板中央から４０ｍｍの箇所を測定点としているが、基板中央から１０ｍｍ、２０ｍｍ及び３０ｍｍの箇所を測定点とした場合においても、同様の結果が得られた。

【００５０】

図１６は、チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量と容量可変比との関係を示す図である。

【００５１】

ここでの容量可変比とは、チタン酸バリウムストロンチウムを含む薄膜に０ｋＶ／ｃｍから４００ｋＶ／ｃｍの電界を印加した際の比誘電率最大値の比誘電率最小値に対する比（比誘電率最大値／比誘電率最小値）のことを示している。

【００５２】

図１６より、チタン１００原子％に対するインジウムのドープ量の増加に伴い、容量可変比が低下していることがわかる。もっとも、インジウムのドープ量が、０原子％以上、６原子％以下の領域においては、容量可変比の低下が抑制されており、０原子％以上、２原子％以下の領域においては、より一層容量可変比の低下が抑制されていることがわかる。

【００５３】

これらのことから、チタン酸バリウムストロンチウムを含む薄膜において、チタン１００原子％に対するインジウムのドープ量を、０原子％より大きく、２原子％以下の範囲内とすることで、Ｑ値を高めることができ、しかも比誘電率及び容量可変比をより高いレベルで維持することができることが確認できた。

【００５４】

また、チタン１００原子％に対するインジウムのドープ量を、２原子％より大きく、６原子％以下の範囲内とすることで、Ｑ値をより一層高めることができ、しかも比誘電率及び容量可変比を高いレベルで維持することが確認できた。

【００５５】

さらに、チタン１００原子％に対するインジウムのドープ量を、６原子％より大きく、１２原子％以下の範囲内とすることで、Ｑ値をさらに一層高めることができ、しかも比誘電率及び容量可変比を維持することが確認できた。

【００５６】

図１７は、本発明の第２の実施形態に係る薄膜容量素子２１の模式的断面図である。第２の実施形態においては、基板２２上に、SiO_2膜６、密着層７及び薄膜３がこの順に積層されている。薄膜３の片面には、第１，第２の電極４，５が設けられている。第１の電極４と、第２の電極５は、ギャップを隔てて対向するように設けられている。その他の点は、第１の実施形態と同じである。

【００５７】

このように、第２の実施形態においても、薄膜３は第１，第２の電極４，５に接するように設けられている。また、薄膜３は、一般式：$(Ba_x, Sr_{1-x})Ti_yO_3$（$0<x<1$，$0<y\leqq1$）で表されるチタン酸バリウムストロンチウムにインジウムがドープされてなる組成物を含んでおり、上記チタン酸バリウムストロンチウムにインジウムが、チタン１００原子％に対して、０原子％より大きく、１２原子％以下の範囲内でドープされている。従って、第２の実施形態に係る薄膜容量素子２１においても、Ｑ値が十分に高められている。

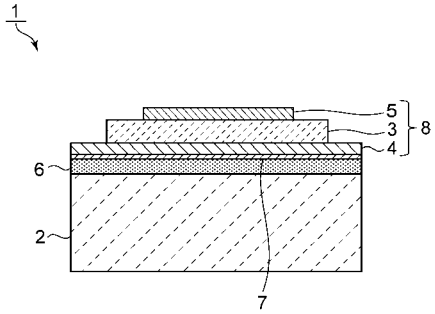
【符号の説明】

【００５８】

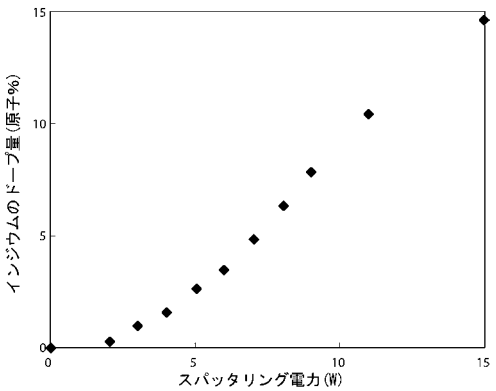
１，２１…薄膜容量素子
２，２２…基板
３…薄膜
４，５…第１，第２の電極
６…SiO_2膜

7…密着層
8…容量取り出し部

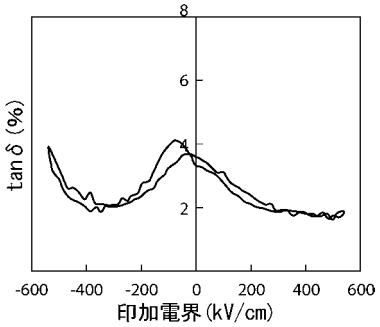
【図１】
図1



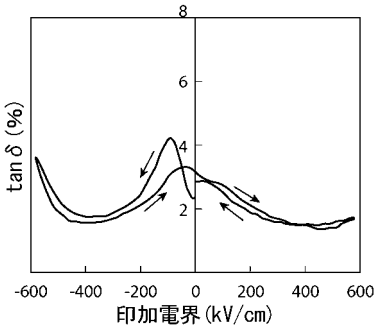
【図２】
図2



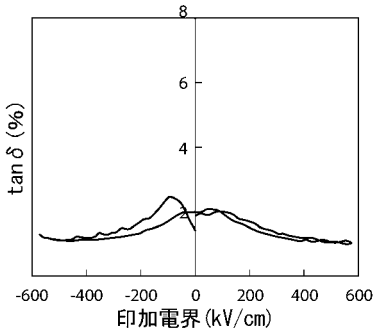
【図３】
図3



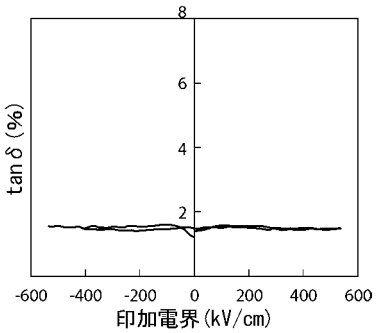
【図４】
図4



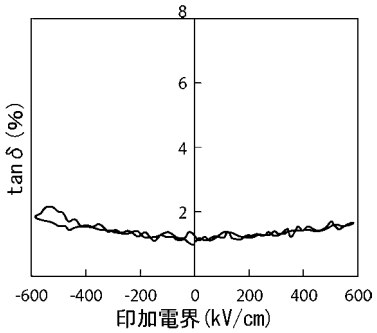
【図５】
図5



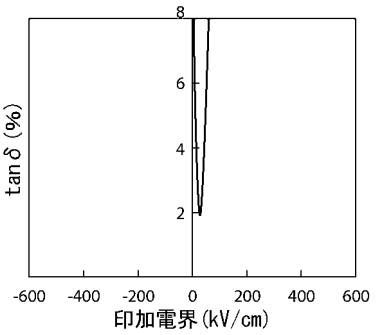
【図６】
図6



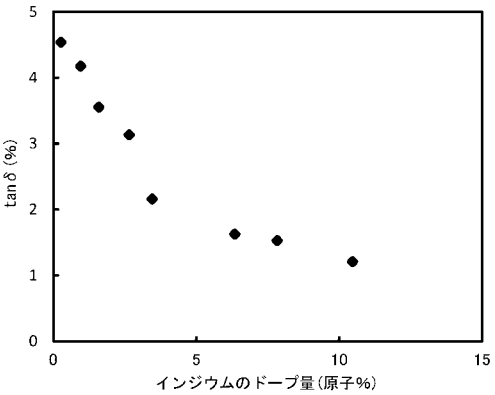
【図７】
図7



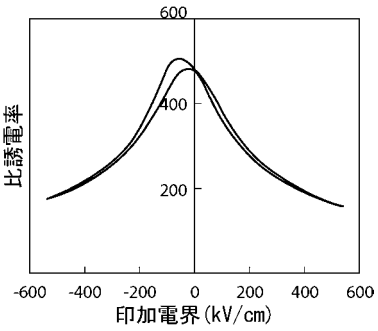
【図８】
図8



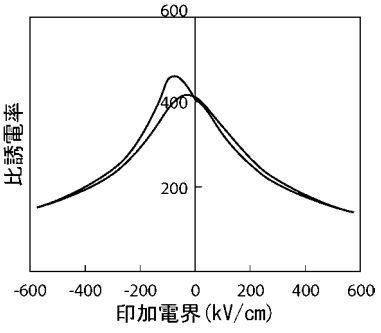
【図９】
図9



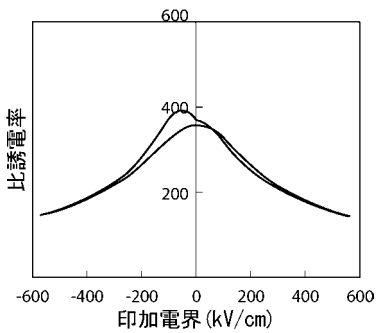
【図１０】
図10



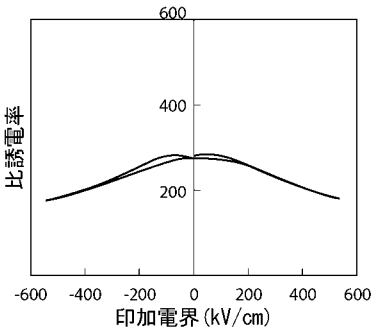
【図１１】
図11



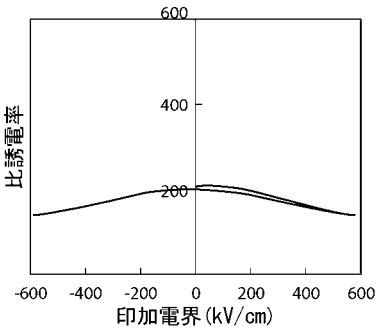
【図１２】
図12



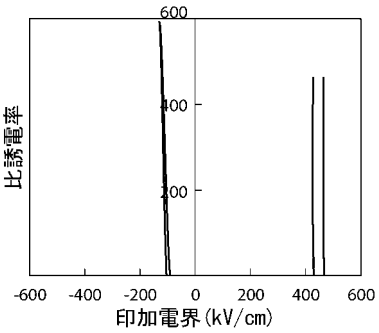
【図１３】
図13



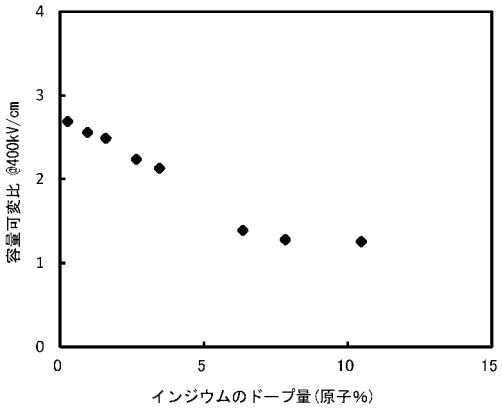
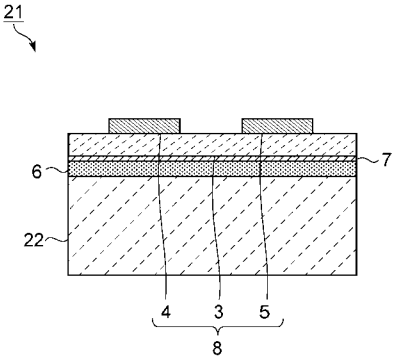
【図１４】
図14



【図１５】
図15



【図１６】
図16



【図１７】
図17