

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5482025号
(P5482025)

(45) 発行日 平成26年4月23日(2014.4.23)

(24) 登録日 平成26年2月28日(2014.2.28)

(51) Int.Cl. F I
H O 1 L 27/146 (2006.01) H O 1 L 27/14 A

請求項の数 7 (全 32 頁)

(21) 出願番号	特願2009-198118 (P2009-198118)	(73) 特許権者	000002185
(22) 出願日	平成21年8月28日 (2009.8.28)		ソニー株式会社
(65) 公開番号	特開2011-49445 (P2011-49445A)		東京都港区港南1丁目7番1号
(43) 公開日	平成23年3月10日 (2011.3.10)	(74) 代理人	110000925
審査請求日	平成24年8月10日 (2012.8.10)		特許業務法人信友国際特許事務所
		(72) 発明者	松沼 健司
			東京都港区港南1丁目7番1号 ソニー株式会社内
		審査官	中内 大介

最終頁に続く

(54) 【発明の名称】 固体撮像装置とその製造方法、及び電子機器

(57) 【特許請求の範囲】

【請求項1】

配線層又は絶縁層を介して積層された複数の基板と、
前記複数の基板のうち、光入射側に配された基板に形成され、受光量に応じた信号電荷を生成する受光部と、

受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配線層の配線から該基板に所望の電圧を供給するコンタクト部と、

前記受光部が形成された基板に形成され、前記受光部で生成された信号電荷が読み出されるフローティングディフュージョン部と、

前記受光部が形成された基板の反光入射側に積層された基板に形成され、前記フローティングディフュージョン部の電位が供給される画素トランジスタとを備え、

前記受光部が形成された基板の光入射面側から反光入射面側に架けて、前記受光部で生成された信号電荷を排出するための縦型オーバーフロー構造が構成されており、前記コンタクト部は、前記信号電荷が排出されるオーバーフロートレイン領域に接続されている

固体撮像装置。

【請求項2】

配線層又は絶縁層を介して積層された複数の基板と、

前記複数の基板のうち、光入射側に配された基板に形成され、受光量に応じた信号電荷を生成する受光部と、

受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配

10

20

線層の配線から該基板に所望の電圧を供給するコンタクト部とを備え、

前記受光部は、前記基板表面から深さ方向に形成されたウェル領域に形成されており、前記コンタクト部は、前記ウェル領域に接続されている

固体撮像装置。

【請求項3】

基板に、受光量に応じた信号電荷を生成する受光部を形成し、前記受光部で生成された信号電荷を排出するための縦型オーバーフロー構造を形成する工程と、

前記基板の前記受光部が形成された光入射側に、高融点金属材料からなる配線を有する配線層を形成する工程と、

前記受光部が形成された基板の反光入射側に絶縁層を介して他の基板を張り合わせる工程と、

前記他の基板に、所望の画素トランジスタを構成するソース・ドレイン領域を形成する工程と、

前記他の基板の反光入射側に配線層を形成する工程とを有し、

前記他の基板に配線層を形成する工程において、前記受光部が形成された基板の反光入射面側に接続され、該基板に所望の電圧を供給するコンタクト部を形成する工程を有する固体撮像装置の製造方法。

【請求項4】

前記コンタクト部は、前記信号電荷が排出されるオーバーフロードレイン領域に接続する

請求項3に記載の固体撮像装置の製造方法。

【請求項5】

前記受光部は、前記基板表面から深さ方向に形成されたウェル領域に形成し、前記コンタクト部は、前記ウェル領域に接続する

請求項3に記載の固体撮像装置の製造方法。

【請求項6】

光学レンズと、

前記光学レンズで集光された光が入射される固体撮像装置であって、

配線層又は絶縁層を介して積層された複数の基板と、前記複数の基板のうち、光入射側に配された基板に形成され、受光量に応じた信号電荷を生成する受光部と、受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配線層の配線から該基板に所望の電圧を供給するコンタクト部と、前記受光部が形成された基板に形成され、

前記受光部で生成された信号電荷が読み出されるフローティングディフュージョン部と、前記受光部が形成された基板の反光入射側に積層された基板に形成され、前記フローティングディフュージョン部の電位が供給される画素トランジスタとを備え、前記受光部が

形成された基板の光入射面側から反光入射面側に架けて、前記受光部で生成された信号電荷を排出するための縦型オーバーフロー構造が構成されており、前記コンタクト部は、前記信号電荷が排出されるオーバーフロードレイン領域に接続されている固体撮像装置と、

前記固体撮像装置から出力される出力信号を処理する信号処理回路と、

を含む電子機器。

【請求項7】

光学レンズと、

前記光学レンズで集光された光が入射される固体撮像装置であって、

配線層又は絶縁層を介して積層された複数の基板と、

前記複数の基板のうち、光入射側に配された基板に形成され、受光量に応じた信号電荷を生成する受光部と、

受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配線層の配線から該基板に所望の電圧を供給するコンタクト部とを備え、

前記受光部は、前記基板表面から深さ方向に形成されたウェル領域に形成されており、前記コンタクト部は、前記ウェル領域に接続されている固体撮像装置と、

10

20

30

40

50

前記固体撮像装置から出力される出力信号を処理する信号処理回路と、
を含む電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置に関し、特に、複数の基板を積層して形成した固体撮像装置とその製造方法に関する。また、その固体撮像装置を用いた電子機器に関する。

【背景技術】

【0002】

固体撮像装置は、CCD (Charge Coupled Device) イメージセンサに代表される電荷転送型固体撮像装置と、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサに代表される増幅型固体撮像装置に大別される。

【0003】

CCD型固体撮像装置を構成する各画素は、フォトダイオードにより構成され、受光に応じて信号電荷を生成する受光部と、受光部で生成された信号電荷を垂直方向に転送するCCD構造の垂直転送レジスタとから構成されている。この垂直転送レジスタ部は、例えば2次元配列された受光部の列毎に1本ずつ形成されている。また、垂直転送レジスタの後段には、CCD構造の水平転送レジスタが構成されており、水平転送レジスタの後段には出力回路が構成されている。このような構成のCCD型固体撮像装置においては、受光部で生成された信号電荷は、行毎に垂直転送レジスタに読み出されて垂直方向に転送され、水平転送レジスタにより水平転送されることにより出力回路に転送される。出力回路に転送された信号電荷は、増幅され画素信号として出力される。

【0004】

一方、CMOS型固体撮像装置を構成する各画素は、フォトダイオードからなる受光部と、受光部で生成された信号電荷が読み出されるフローティングディフュージョン部と、複数のMOSトランジスタによって構成されている。複数のMOSトランジスタとしては、転送トランジスタ、リセットトランジスタ、アンプトランジスタ、選択トランジスタ(必要に応じて)が挙げられ、これらのMOSトランジスタは、上層に形成された多層配線層の所望の配線層に接続されている。CMOS型固体撮像装置では、受光部で生成、蓄積された信号電荷は、転送トランジスタにより画素毎にフローティングディフュージョン部に読み出される。そして、フローティングディフュージョン部で読み出された信号電荷は、増幅トランジスタにより増幅されて、選択トランジスタにより選択的に多層配線層に形成された垂直信号線に画素信号として出力される。

【0005】

ところで、近年、固体撮像装置の小型化が図られている。例えば下記特許文献1には、MOSトランジスタが構成された単結晶シリコン基板と単結晶シリコン基板上部の光入射側に絶縁膜を介して形成されたTFEフォトセンサが積層された構造を有する固体撮像装置が開示されている。この場合も、TFEフォトセンサはMOSトランジスタを構成する層と異なる層に形成されるため、受光面積を減少させることがなく装置の小型化が図られている。

【0006】

ところで、固体撮像装置の製造においては、配線形成後は低温プロセスしか適用できないというプロセス上の制約がある。そのため、固体撮像装置においては、基板に受光部やMOSトランジスタを構成する不純物領域をイオン注入によって先に形成し、基板や所望のMOSトランジスタに接続される配線は最後に形成する必要がある。そして、上述したような積層構造を有する固体撮像装置においても、各層に接続されるコンタクト部や配線は、所望の不純物領域が形成された各層を積層した後形成される。

【0007】

例えば、積層構造を有する固体撮像装置において受光部に蓄積された信号電荷をリセットするための電子シャッタ機能を実現する場合、プロセス温度の制約により電子シャッタ

10

20

30

40

50

機能に必要な配線やコンタクト部を受光面上部に形成する必要がある。そうすると、3次元構造を採ることによって装置の小型化が図られたとしても受光面上部に配線やコンタクト部が構成されることによって、受光面積が減少してしまうという問題がある。このため、受光面積を保持するためには等価的に画素面積を大きくする必要があり、結果的に、装置の小型化が図られないという問題がある。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開平6-291355号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

上述の点に鑑み、本発明は、3次元構造とすることにより装置の小型化が図られると共に、受光面積を減少させることなく、受光部が形成された基板に所望の電位を供給することができ、プロセス制約上実現可能な固体撮像装置、及びその製造方法を提供する。また、その固体撮像装置を用いた電子機器を提供する。

【課題を解決するための手段】

【0010】

本発明の一の側面に係る固体撮像装置は、配線層又は絶縁層を介して積層された複数の基板と、複数の基板のうち、光入射側に配された基板に形成され、受光量に応じた信号電荷を生成する受光部と、受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配線層の配線から該基板に所望の電圧を供給するコンタクト部と、受光部が形成された基板に形成され、受光部で生成された信号電荷が読み出されるフローティングディフュージョン部と、受光部が形成された基板の反光入射側に積層された基板に形成され、フローティングディフュージョン部の電位が供給される画素トランジスタとを備え、受光部が形成された基板の光入射面側から反光入射面側に架けて、受光部で生成された信号電荷を排出するための縦型オーバーフロー構造が構成されており、コンタクト部は、信号電荷が排出されるオーバーフロードレイン領域に接続されている。

本発明の他の側面に係る固体撮像装置は、配線層又は絶縁層を介して積層された複数の基板と、複数の基板のうち、光入射側に配された基板に形成され、受光量に応じた信号電荷を生成する受光部と、受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配線層の配線から該基板に所望の電圧を供給するコンタクト部とを備え、受光部は、基板表面から深さ方向に形成されたウェル領域に形成されており、コンタクト部は、ウェル領域に接続されている。

【0011】

本発明の固体撮像装置では、複数の基板が配線層又は絶縁層を介して積層されることにより、3次元構造の固体撮像装置とされる。また、コンタクト部が、受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配線層の配線から該基板に、コンタクト部を介して所望の電圧が供給されることにより、基板の電圧が変化される。

【0012】

本発明の固体撮像装置の製造方法は、基板に、受光量に応じた信号電荷を生成する受光部を形成し、受光部で生成された信号電荷を排出するための縦型オーバーフロー構造を形成する工程と、基板の前記受光部が形成された光入射側に、高融点金属材料からなる配線を有する配線層を形成する工程と、受光部が形成された基板の反光入射側に絶縁層を介して他の基板を張り合わせる工程と、他の基板に、所望の画素トランジスタを構成するソース・ドレイン領域を形成する工程と、他の基板の反光入射側に配線層を形成する工程とを有し、他の基板に配線層を形成する工程において、受光部が形成された基板の反光入射面側に接続され、該基板に所望の電圧を供給するコンタクト部を形成する工程を有する。

【0013】

10

20

30

40

50

本発明の固体撮像装置の製造方法では、複数の基板を積層する工程の途中で、受光部が形成された基板の反光入射面側に接続されるコンタクト部を形成する工程を有する。このため、受光部が形成された基板に所望の電圧を供給するコンタクト部を光入射側に配される基板に受光部を形成した後に形成する必要がないため、光入射側に配される基板上に余計な配線を作る必要が無く、受光面積を大きく採ることが可能となる。

【0014】

本発明の一の側面に係る電子機器は、光学レンズと、光学レンズで集光された光が入射される固体撮像装置であって、配線層又は絶縁層を介して積層された複数の基板と、複数の基板のうち、光入射側に配された基板に形成され、受光量に応じた信号電荷を生成する受光部と、受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配線層の配線から該基板に所望の電圧を供給するコンタクト部と、受光部が形成された基板に形成され、受光部で生成された信号電荷が読み出されるフローティングディフュージョン部と、受光部が形成された基板の反光入射側に積層された基板に形成され、フローティングディフュージョン部の電位が供給される画素トランジスタとを備え、受光部が形成された基板の光入射面側から反光入射面側に架けて、受光部で生成された信号電荷を排出するための縦型オーバーフロー構造が構成されており、コンタクト部は、信号電荷が排出されるオーバーフローレイン領域に接続されている固体撮像装置と、固体撮像装置から出力される出力信号を処理する信号処理回路を有する。

10

本発明の他の側面に係る電子機器は、光学レンズと、光学レンズで集光された光が入射される固体撮像装置であって、配線層又は絶縁層を介して積層された複数の基板と、複数の基板のうち、光入射側に配された基板に形成され、受光量に応じた信号電荷を生成する受光部と、受光部が形成された基板の反光入射面側に接続され、該基板の反光入射側に配された配線層の配線から該基板に所望の電圧を供給するコンタクト部とを備え、受光部は、基板表面から深さ方向に形成されたウェル領域に形成されており、コンタクト部は、ウェル領域に接続されている固体撮像装置と、固体撮像装置から出力される出力信号を処理する信号処理回路を有する。

20

【発明の効果】

【0015】

本発明によれば、複数の基板が積層された3次元構造を有する固体撮像装置において、画素面積を増やす、若しくは受光面積を減少させることなく、受光部が形成された基板に所望の電位を供給することができる。また、本発明によれば、プロセス制約上無理なく固体撮像層を製造することができるので画素特性の劣化を回避することができる。

30

【図面の簡単な説明】

【0016】

【図1】本発明の第1の実施形態に係るCMOS型の固体撮像装置全体を示す概略構成図である。

【図2】図1の固体撮像装置における単位画素の等価回路の一例である。

【図3】第1の実施形態の固体撮像装置の画素部の概略断面構成図である。

【図4】第1の実施形態の固体撮像装置の製造方法を示す工程図(その1)である。

【図5】第1の実施形態の固体撮像装置の製造方法を示す工程図(その2)である。

40

【図6】第1の実施形態の固体撮像装置の製造方法を示す工程図(その3)である。

【図7】第1の実施形態の固体撮像装置の製造方法を示す工程図(その4)である。

【図8】第1の実施形態の固体撮像装置の製造方法を示す工程図(その5)である。

【図9】第1の実施形態の固体撮像装置の製造方法を示す工程図(その6)である。

【図10】第1の実施形態の固体撮像装置の製造方法を示す工程図(その7)である。

【図11】第1の実施形態の固体撮像装置の製造方法を示す工程図(その8)である。

【図12】第1の実施形態の固体撮像装置の製造方法を示す工程図(その9)である。

【図13】A~D コンタクトホール26aの形成方法の他の例を示す工程図である。

【図14】第2の実施形態に係る固体撮像装置の画素部の概略断面構成図である。

【図15】第2の実施形態の固体撮像装置の製造方法を示す工程図(その1)である。

50

- 【図 16】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 2）である。
- 【図 17】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 3）である。
- 【図 18】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 4）である。
- 【図 19】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 5）である。
- 【図 20】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 6）である。
- 【図 21】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 7）である。
- 【図 22】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 8）である。
- 【図 23】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 9）である。
- 【図 24】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 10）である。
- 【図 25】第 2 の実施形態の固体撮像装置の製造方法を示す工程図（その 11）である。 10
- 【図 26】第 3 の実施形態に係る固体撮像装置の画素部の概略断面構成図である。
- 【図 27】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 1）である。
- 【図 28】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 2）である。
- 【図 29】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 3）である。
- 【図 30】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 4）である。
- 【図 31】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 5）である。
- 【図 32】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 6）である。
- 【図 33】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 7）である。
- 【図 34】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 8）である。
- 【図 35】第 3 の実施形態の固体撮像装置の製造方法を示す工程図（その 9）である。 20
- 【図 36】第 4 の実施形態に係る固体撮像装置の画素部の概略断面構成図である。
- 【図 37】第 5 の実施形態に係る固体撮像装置の画素部の概略断面構成図である。
- 【図 38】本発明の第 6 の実施形態に係る CCD 型の固体撮像装置全体を示す概略構成図である。
- 【図 39】図 38 の A - A ' 線上に沿う概略断面構成図である。
- 【図 40】本発明の第 7 の実施形態に係る電子機器 200 の概略構成図である。
- 【発明を実施するための形態】
- 【0017】
- 以下に、本発明の実施形態に係る固体撮像装置とその製造方法、及び電子機器の一例を、図 1 ~ 図 40 を参照しながら説明する。本発明の実施形態は以下の順で説明する。なお、本発明は以下の例に限定されるものではない。 30
1. 第 1 の実施形態：固体撮像装置
 - 1 - 1 固体撮像装置全体の構成
 - 1 - 2 要部の断面構成
 - 1 - 3 製造方法
 2. 第 2 の実施形態：固体撮像装置
 - 2 - 1 要部の断面構成
 - 2 - 2 製造方法
 3. 第 3 の実施形態：固体撮像装置
 - 3 - 1 要部の断面構成 40
 - 3 - 2 製造方法
 4. 第 4 の実施形態：固体撮像装置
 - 4 - 1 要部の断面構成
 - 4 - 2 製造方法
 5. 第 5 の実施形態：固体撮像装置
 - 5 - 1 要部の断面構成
 6. 第 6 の実施形態：固体撮像装置
 - 6 - 1 固体撮像装置全体の構成
 - 6 - 2 要部の断面構成
 - 6 - 3 製造方法 50

7. 第7の実施形態：電子機器

【0018】

1. 第1の実施形態：CMOS型の固体撮像装置

[1-1 固体撮像装置全体の構成]

図1は、本発明の第1の実施形態に係るCMOS型の固体撮像装置全体を示す概略構成図である。

本実施形態例の固体撮像装置1は、シリコンからなる基板11上に配列された複数の画素2から構成される画素部3と、垂直駆動回路4と、カラム信号処理回路5と、水平駆動回路6と、出力回路7と、制御回路8等を有して構成される。

【0019】

画素2は、フォトダイオードからなる受光部と、複数のMOSトランジスタとから構成され、基板11上に2次元アレイ状に規則的に複数配列される。画素2を構成するMOSトランジスタは、転送トランジスタ、リセットトランジスタ、選択トランジスタ、アンプトランジスタで構成される4つのMOSトランジスタであってもよく、また、選択トランジスタを除いた3つのトランジスタであってもよい。

【0020】

画素部3は、2次元アレイ状に規則的に複数配列された画素2から構成される。画素部3は、実際に光を受光し光電変換によって生成された信号電荷を増幅してカラム信号処理回路5に読み出す有効画素領域と、黒レベルの基準になる光学的黒を出力するための黒基準画素領域（図示せず）とから構成されている。黒基準画素領域は、通常は、有効画素領域の外周部に形成されるものである。

【0021】

制御回路8は、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路4、カラム信号処理回路5、及び水平駆動回路6等の動作の基準となるクロック信号や制御信号などを生成する。そして、制御回路8で生成されたクロック信号や制御信号などは、垂直駆動回路4、カラム信号処理回路5及び水平駆動回路6等に入力される。

【0022】

垂直駆動回路4は、例えばシフトレジスタによって構成され、画素部3の各画素2を行単位で順次垂直方向に選択走査する。そして、各画素2のフォトダイオードにおいて受光量に応じて生成した信号電荷に基づく画素信号を、垂直信号線を通してカラム信号処理回路5に供給する。

【0023】

カラム信号処理回路5は、例えば、画素2の列毎に配置されており、1行分の画素2から出力される信号を画素列毎に黒基準画素領域（図示しないが、有効画素領域の周囲に形成される）からの信号によって、ノイズ除去や信号増幅等の信号処理を行う。カラム信号処理回路5の出力段には、水平選択スイッチ（図示せず）が水平信号線10との間に設けられている。

【0024】

水平駆動回路6は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路5の各々を順番に選択し、カラム信号処理回路5の各々から画素信号を水平信号線10に出力させる。

【0025】

出力回路7は、カラム信号処理回路5の各々から水平信号線10を通して、順次に供給される信号に対し信号処理を行い出力する。

【0026】

図2は、本実施形態例の固体撮像装置における単位画素の等価回路の一例である。本実施形態例の固体撮像装置における単位画素2は、1つの光電変換素子である受光部PDと、転送トランジスタTr1、リセットトランジスタTr2、増幅トランジスタTr3、及び選択トランジスタTr4の4つの画素トランジスタを有する。これら画素トランジスタTr1～Tr4は、本例ではnチャネルMOSトランジスタを用いている。

10

20

30

40

50

【 0 0 2 7 】

転送トランジスタ $T r 1$ は、そのソースがフォトダイオードからなる受光部 $P D$ のカソード側に接続され、ドレインがフローティングディフュージョン部 $F D$ に接続されている。また、転送トランジスタ $T r 1$ のソース・ドレイン間のゲート電極 $3 9$ には転送パルス $T R G$ を供給する転送配線が接続されている。受光部 $P D$ で光電変換され、ここに蓄積された信号電荷（本実施形態例では電子）は、転送トランジスタ $T r 1$ のゲート電極 $3 9$ に転送パルス $T R G$ が印加されることによって、フローティングディフュージョン部 $F D$ に転送される。

【 0 0 2 8 】

リセットトランジスタ $T r 2$ は、そのドレインが電源電圧 $V D D$ に接続され、ソースがフローティングディフュージョン部 $F D$ に接続されている。また、リセットトランジスタ $T r 2$ のソース・ドレイン間のゲート電極 $2 3 a$ にはリセットパルス $R S T$ を供給するリセット配線が接続されている。受光部 $P D$ からフローティングディフュージョン部 $F D$ への信号電荷の転送に先立って、リセットトランジスタ $T r 2$ のゲート電極 $2 3 a$ にリセットパルス $R S T$ を印加する。これにより、フローティングディフュージョン部 $F D$ の電位が電源電圧 $V D D$ により $V D D$ レベルにリセットされる。

【 0 0 2 9 】

増幅トランジスタ $T r 3$ は、そのドレインが電源電圧 $V d d$ に接続され、そのソースが選択トランジスタ $T r 4$ のドレインに接続されている。そして、増幅トランジスタ $T r 3$ のソース・ドレイン間のゲート電極 $2 3 b$ には、フローティングディフュージョン部 $F D$ に接続されている。この増幅トランジスタ $T r 3$ は、電源電圧 $V D D$ を負荷とするフォースフォロア回路を構成しており、フローティングディフュージョン部 $F D$ の電位変化に応じた画素信号が出力される。

【 0 0 3 0 】

選択トランジスタ $T r 4$ は、そのドレインが増幅トランジスタ $T r 3$ のソースに接続され、そのソースが垂直信号線に接続されている。また、選択トランジスタ $T r 4$ のソース・ドレイン間のゲート電極 $2 3 c$ には、選択パルス $S E L$ を供給する選択配線が接続されている。画素毎に選択パルス $S E L$ がゲート電極 $2 3 c$ に供給されることにより増幅トランジスタ $T r 3$ で増幅された画素信号が垂直信号線 9 に出力される。

【 0 0 3 1 】

図 2 の例では、4 つの画素トランジスタを用いる例としたが、選択トランジスタ $T r 4$ を除く 3 つの画素トランジスタで構成してもよい。

【 0 0 3 2 】

以上の構成を有する固体撮像装置 1 では、転送パルス $T R G$ をゲート電極 $3 9$ に供給することによって受光部 $P D$ に蓄積された信号電荷が、転送トランジスタ $T r 1$ によりフローティングディフュージョン部 $F D$ に読み出される。信号電荷が読み出されることによりフローティングディフュージョン部 $F D$ の電位が変位し、その電位変化がゲート電極 $2 3 b$ に伝達される。そして、ゲート電極 $2 3 b$ に供給された電位が増幅トランジスタ $T r 3$ により増幅され、画素信号として選択トランジスタ $T r 4$ により選択的に垂直信号線 9 に出力される。また、ゲート電極 $2 3 a$ にリセットパルス $R S T$ を供給することによって、フローティングディフュージョン部 $F D$ に読み出された信号電荷はリセットトランジスタ $T r 2$ により電源電圧 $V D D$ 付近の電位と同電位になるようにリセットされる。

【 0 0 3 3 】

そして、垂直信号線 9 に出力された画素信号は、その後、図 1 に示したカラム信号処理回路 5、水平信号線 $1 0$ 、出力回路 7 を介して出力される。

【 0 0 3 4 】

[1 - 2 要部の構成]

図 3 は、本実施形態例の固体撮像装置 1 の画素部 3 の概略断面構成図である。図 3 では、主に 1 画素分の断面が図示されている。

【 0 0 3 5 】

本実施形態例の固体撮像装置 1 は、図 3 に示すように光入射側に向って順に、第 1 の基板 1 2、第 1 の配線層 1 3、第 2 の基板 1 4、第 2 の配線層 1 5、カラーフィルタ層 1 6、オンチップマイクロレンズ 1 7 が 3 次元的に積層された 3 次元構造とされている。

【 0 0 3 6 】

第 1 の基板 1 2 は、第 1 導電型、例えば p 型の半導体基板 1 8 で構成されており、第 1 の基板 1 2 の第 1 の配線層 1 3 側には所望の画素トランジスタ T_r を構成するソース・ドレイン領域 1 9 が形成されている。本実施形態例において第 1 の基板 1 2 側に形成される画素トランジスタ T_r は、上述した転送トランジスタ $T_r 1$ 、リセットトランジスタ $T_r 2$ 、増幅トランジスタ $T_r 3$ 、選択トランジスタ $T_r 4$ のうち、転送トランジスタ $T_r 1$ 以外の MOS トランジスタである。以下、第 1 の基板 1 2 側に形成される MOS トランジスタを総称して画素トランジスタ T_r という。

10

【 0 0 3 7 】

第 1 の基板 1 2 に形成されるソース・ドレイン領域 1 9 は、第 2 導電型、例えば n 型の不純物が高濃度にイオン注入された領域により構成されている。

【 0 0 3 8 】

また、第 1 の基板 1 2 の第 1 の配線層 1 3 側には、隣接する画素と画素との間を分離するための素子分離領域 2 0 が形成されている。この素子分離領域 2 0 は、第 1 の基板 1 2 に形成されたトレンチ部に絶縁層が埋め込まれる S T I (Shallow Trench Isolation) によって構成されている。

【 0 0 3 9 】

20

第 1 の配線層 1 3 は、第 1 の基板 1 2 上部にゲート絶縁膜 2 1 を介して形成された画素トランジスタ T_r を構成するゲート電極 2 3 と、ゲート電極 2 3 上部に層間絶縁膜 2 2 を介して積層された複数 (本実施形態例では 2 層) の配線 2 5 を有して構成されている。また、各配線 2 5 間、各配線 2 5 と第 1 の基板 1 2 の間、各配線 2 5 と所望のゲート電極 2 3 との間は、それぞれ層間絶縁膜 2 2 に形成されたコンタクト部 2 4 を介して接続されている。

【 0 0 4 0 】

第 2 の基板 1 4 は p 型の半導体基板 2 8 によって構成されており、第 1 の配線層 1 3 の上部 (光入射側) に積層して形成されている。そして、第 2 の基板 1 4 の表面側 (光入射面側) には、フォトダイオードからなる受光部 P D と、受光部 P D で生成、蓄積された信号電荷が読み出されるフローティングディフュージョン部 F D が形成されている。受光部 P D は、第 2 の基板 1 4 最表面に形成された p 型の高濃度不純物領域からなる暗電流抑制領域 3 2 と、その暗電流抑制領域 3 2 下部に形成された n 型不純物領域 3 1 とから構成されている。フローティングディフュージョン部 F D は n 型の高濃度不純物領域で構成され、受光部 P D に隣接する領域に形成されている。さらに、第 2 の基板 1 4 の n 型不純物領域 3 1 下部には全面に p 型の高濃度不純物領域からなるオーバーフローバリア 3 3 が形成されている。また、オーバーフローバリア 3 3 下部の、受光部 P D 下部に相当する領域には、n 型不純物領域からなるオーバーフロートレイン領域 2 9 が形成されている。

30

【 0 0 4 1 】

本実施形態例の固体撮像装置 1 では、主に、暗電流抑制領域 3 2 と n 型不純物領域 3 1 との間の p n 接合、及び、n 型不純物領域 3 1 と p 型の半導体基板 2 8 (第 2 の基板 1 4) との間の p n 接合により受光部 P D が構成される。また、暗電流抑制領域 3 2 では、第 2 の基板 1 4 の光入射面に発生する暗電流成分となる電荷が、暗電流抑制領域 3 2 にある正孔によって再結合されることにより暗電流が抑制される。

40

【 0 0 4 2 】

そして、本実施形態例の第 2 の基板 1 4 では、表面側 (光入射面側) から裏面側 (反光入射面側) に向けて p n p n 接合が形成され、基板内において垂直オーバーフロー構造が構成されている。このような垂直オーバーフロー構造が構成されることにより、受光部 P D から溢れた余剰な信号電荷は、オーバーフローバリア 3 3 を超えて、オーバーフロートレイン領域 2 9 に排出される。

50

【0043】

そして、第2の基板14の裏面側には、第1の配線層13の配線25から伸びるコンタクト部27が接続されている。本実施形態例では、コンタクト部27の上端部は第2の基板14のオーバーフロードレイン領域29に接続されるように形成されている。第1の配線層13の配線25からコンタクト部27を介してオーバーフロードレイン領域29に所望の電位（以下、電子シャッタパルス）が供給されることによりオーバーフローバリア33の電位が変化する。これにより受光部PDに蓄積された信号電荷がオーバーフロードレイン領域29にオーバーフローされる。すなわち、第2の基板14に形成された縦型オーバーフロー構造と、コンタクト部27を介して供給される電子シャッタパルスにより、電子シャッタの機能が構成されている。

10

【0044】

なお、本実施形態例では、1つの画素毎に縦型オーバーフロー構造を形成する構成としているが、全画素において共通に用いることができる縦型オーバーフロードレイン構造とすることもできる。その場合は、オーバーフロードレイン領域29を画素部に相当する領域に形成し、そこにコンタクト部を介して電子シャッタパルスを供給することで、全画素同時に信号電荷をオーバーフローさせることができる。

【0045】

第2の配線層15は、第2の基板14上部にゲート絶縁膜38を介して形成された転送トランジスタTr1を構成するゲート電極39と、ゲート電極39上部に層間絶縁膜36を介して形成された配線34を有する。この配線34は、コンタクト部35を介して転送トランジスタTr1（図3ではフローティングディフュージョン部FD）に接続されている。そして、配線34は、第2の基板14を貫通するように形成された基板内絶縁層37に形成されたコンタクト部26により、第1の配線層13に形成された配線25aに接続されている。第1の配線層13の配線25aと、第2の配線層15の配線34とがコンタクト部26によって接続されることにより、例えば、フローティングディフュージョン部FDの電位が、第1の基板12側に形成された画素トランジスタTrに供給される。

20

【0046】

第2の配線層15上部（光入射側）には、例えばR（赤色）、緑色（G）、青色（B）のカラーフィルタ層16が形成されている。そして、カラーフィルタ層16上部には、オンチップマイクロレンズ17が形成されている。

30

【0047】

以上の構成を有する固体撮像装置1では電子シャッタパルスを、コンタクト部27を介してオーバーフロードレイン領域29に供給することにより、受光部PDに蓄積された信号電荷がオーバーフロードレイン領域29に流れる。これにより、受光部PDが一度リセットされる。そして、受光部PDをリセットした後に信号電荷の生成、蓄積を開始され、受光部PDで蓄積された信号電荷は、転送トランジスタTr1のゲート電極39に所望の転送パルスTRGが供給されることによりフローティングディフュージョン部FDに読み出される。

【0048】

信号電荷が読み出されることによって変化したフローティングディフュージョン部FDの電位は、第2の配線層15の配線34、及び第1の配線層13の配線25を介して第1の基板12側に形成される画素トランジスタTrに供給される。その後、第1の基板12側に形成された所望の画素トランジスタTrにより増幅された画素信号が画素毎に選択的に出力される。

40

【0049】

本実施形態例の固体撮像装置1では、第2の基板14の裏面側に第1の配線層13が形成され、第2の基板14の裏面側からオーバーフロードレイン領域29に接続されるコンタクト部27が採られている。このため電子シャッタを構成する配線を第2の基板14上部の光入射側に形成された第2の配線層15に形成する必要がない。このため、受光面積を減少させる、もしくは等価的に画素面積を大きくすることなく電子シャッタの実現が可

50

能となる。また、本願発明では、第1の基板12及び第2の基板14が積層された3次元構造とされ、第2の基板14には受光部PDと、一部の画素トランジスタ(本実施形態例は転送トランジスタTr1)しか形成されない。このためフォトダイオードからなる受光部PDの面積を大きくすることができ、感度の向上が図れる。また、3次元構造とすることにより、装置の小型化が図られる。

【0050】

[1-3 製造方法]

図4~図12は、本実施形態例の固体撮像装置1の製造方法を示す工程図である。図4~図12を用いて、本実施形態例の固体撮像装置1の製造方法について説明する。

【0051】

まず、図4に示すように、第1の基板12の表面側に画素トランジスタTrを構成するソース・ドレイン領域19と素子分離領域20を形成し、第1の基板12上部に第1の配線層を形成する。これらの形成方法は、通常の固体撮像装置の製造方法と同様のプロセスにより形成する。例えば、素子分離領域はSTIにより形成され、半導体基板18からなる第1の基板12の表面側の所望の領域にトレンチを形成した後、シリコン酸化膜等の酸化膜を埋め込むことにより形成する。ゲート電極23は、シリコン酸化膜からなるゲート絶縁膜21を第1の基板12表面に成膜した後、ポリシリコン層をパターニングすることにより形成する。また、ソース・ドレイン領域19は、ゲート電極23をマスクとしてp型の半導体基板18表面にn型の不純物を高濃度にイオン注入することにより形成する。その後、第1の基板12上部にシリコン酸化膜等により層間絶縁膜22を形成し、層間絶縁膜22を介して、複数層(本実施形態例では2層)の配線25を例えばアルミニウムや銅等の金属材料により形成する。配線25は、アルミニウムや銅等からなる金属層をパターニングすることにより所望の位置に形成する。特に、第1の配線層13では、後の工程において、上層に形成される第2の配線層15からのコンタクト26部が形成される部分に、コンタクト部26を受ける為の配線25aを形成しておく。また、第1の配線層13の形成工程では、所望の配線25間、又は配線25と第1の基板12との間の層間絶縁膜22に開口部を形成し、その開口部を例えばタングステン等の金属材料を埋め込むことにより所望のコンタクト部24を形成する。この工程では、配線25形成後、第1の配線層13の上層の配線25が層間絶縁膜に被覆されるように、最上層に層間絶縁膜22を形成する。

【0052】

次に、図5に示すように、第1の配線層13の最上層の層間絶縁膜22の所定の位置に、第1の配線層13の配線25に接続されるコンタクト部27を形成する。このコンタクト部27は層間絶縁膜22上面から所定の配線25が臨むようにコンタクトホールを形成し、例えばタングステン等の金属材料を埋め込むことにより形成することができる。すなわち、このコンタクト部27の一方の端部(下端部)は、第1の配線層13の配線25に接続され、他方の端部(上端部)は第1の配線層13の上面に露出するように形成される。

【0053】

次に、図6に示すように、第1の配線層13上部にp型半導体基板28からなる第2の基板14を張り合わせる。この場合、半導体基板28と第1の配線層13を構成する層間絶縁膜22上面との間の接着力により両者が圧着される。第2の基板14としては、例えば、10 μ mのp型半導体基板28が用いられる。そして、この張り合わせ工程において、第1の配線層13上面に露出するように形成されたコンタクト部27の上端部が第2の基板14の裏面に張り合わされ、好ましくは、図6に示すように内部に埋め込まれて張り合わされる。このように張り合わされる為、実際には第1の配線層13に形成されたコンタクト部27の上端部は層間絶縁膜22上に突出するように形成し、また、第2の基板14においては予めコンタクト部27が埋め込まれる部分に凹部を形成する。こうすることにより、コンタクト部27の上端部を第2の基板14の内部に埋め込むように、第1の配線層13上に第2の基板14を張り合わせることができる。

【 0 0 5 4 】

次に、図 7 に示すように、第 2 の基板 1 4 のコンタクト部 2 7 が接続された領域に n 型の不純物をイオン注入することにより、オーバーフロードレイン領域 2 9 を形成する。これにより、コンタクト部 2 7 を介して、オーバーフロードレイン領域 2 9 と第 1 の配線層 1 3 の配線 2 5 が電氣的に接続される。その後、オーバーフロードレイン領域 2 9 を形成した上部の領域に、p 型の不純物をイオン注入することによりオーバーフローバリア 3 3 を形成する。本実施形態例では、オーバーフローバリア 3 3 は、第 2 の基板 1 4 の画素部が形成された領域に渡って一面に形成する構成としている。

【 0 0 5 5 】

次に、図 8 に示すように、第 2 の基板 1 4 上部に例えばシリコン酸化膜からなるゲート絶縁膜 3 8 を成膜したのち、ゲート絶縁膜 3 8 上部にポリシリコン層を形成し所望の形状にパターニングすることにより転送トランジスタ $T_r 1$ のゲート電極 3 9 を形成する。

その後、ゲート電極 3 9 をマスクとしてゲート電極 3 9 に隣接する領域に n 型不純物領域 3 1 及び暗電流抑制領域 3 2 からなる受光部 PD と、フローティングディフュージョン部 FD を形成する。n 型不純物領域 3 1 は、オーバーフロードレイン領域 2 9、及びオーバーフローバリア 3 3 が形成された領域上部に n 型の不純物をイオン注入することにより形成する。また、暗電流抑制領域 3 2 は、その n 型不純物領域 3 1 上部の第 2 の基板 1 4 の最表面に p 型の不純物を高濃度にイオン注入することにより形成する。フローティングディフュージョン部 FD は、ゲート電極 3 9 を挟んで受光部 PD が形成された側とは反対側に n 型の不純物を高濃度にイオン注入することにより形成する。

【 0 0 5 6 】

次に、図 9 に示すように、第 1 の配線層 1 3 を構成する上層の層間絶縁膜 2 2 が露出するように、第 2 の基板 1 4 の所望の位置に、第 2 の基板 1 4 を貫通する開口部 3 7 a を形成する。この開口部 3 7 a は、第 1 の配線層 1 3 に形成された、後の工程で形成されるコンタクト部 2 6 の受け用の配線 2 5 a に相当する領域に形成され、例えば、その受け用の配線 2 5 a の形成面積よりも開口面積が大きく形成される。

【 0 0 5 7 】

次に、図 1 0 に示すように、第 2 の基板 1 4 に形成された開口部 3 7 a をシリコン酸化膜で埋め込むことにより基板内絶縁層 3 7 を形成すると共に、ゲート電極 3 9 を被覆する第 2 の基板 1 4 上面にシリコン酸化膜からなる層間絶縁膜 3 6 を形成する。

【 0 0 5 8 】

次に、図 1 1 に示すように、層間絶縁膜 3 6 の所望の位置にコンタクトホール 2 6 a , 3 5 a を形成する。この工程では、例えば、図 1 1 に示すようにフローティングディフュージョン部 FD が露出するように層間絶縁膜 3 6 にコンタクトホール 3 5 a を形成する。また、第 1 の配線層 1 3 に形成された受け用の配線 2 5 a が露出するように、層間絶縁膜 3 6、基板内絶縁層 3 7 及び、第 1 の配線層 1 3 の層間絶縁膜 2 2 を貫通するコンタクトホール 2 6 a を形成する。

【 0 0 5 9 】

次に、図 1 2 に示すように、コンタクトホール 2 6 a , 3 5 a に例えば、タングステンからなる金属材料を埋め込むことによりコンタクト部 2 6 , 3 5 を形成する。その後、これらのコンタクト部 2 6 , 3 5 上部に、アルミニウム又は銅等からなる配線 3 4 を形成する。この配線 3 4 は、アルミニウム又は銅等からなる金属層をパターニングすることにより所望の形状に形成し、例えば、本実施形態例ではコンタクト部 3 5 と第 2 の基板 1 4 を貫通するコンタクト部 2 6 を接続するように形成する。これにより、フローティングディフュージョン部 FD が、第 1 の配線層 1 3 の配線 2 5 と電氣的に接続される。

【 0 0 6 0 】

また、図示を省略するが、転送トランジスタ $T_r 1$ のゲート電極 3 9 に接続される配線も、第 2 の基板 1 4 を貫通するコンタクト部を介して第 1 の配線層 1 3 の配線に接続する構成としてもよい。この場合、第 2 の基板 1 4 に形成される転送トランジスタ $T_r 1$ の駆動を他の画素トランジスタ T_r と同様に、第 1 の配線層 1 3 を介して行うことができる。

10

20

30

40

50

その後、図 1 2 に示すように、配線 3 4 を被覆するように層間絶縁膜 3 6 を形成し第 2 の配線層 1 5 が完成される。

【 0 0 6 1 】

その後、図示を省略するが、通常行われている方法により、第 2 の配線層 1 5 上部にカラーフィルタ層 1 6、及びオンチップマイクロレンズ 1 7 を形成し、図に示す固体撮像装置 1 が完成する。

【 0 0 6 2 】

本実施形態例の固体撮像装置 1 は、第 1 の配線層 1 3 上に第 2 の基板 1 4 が張り合わされて形成される。現在の技術によると、張り合わせの際にかかる温度は、400 以下を実現できるため、下層の第 1 の基板 1 2 に形成された比較的高い性能が必要とされる画素トランジスタ T_r の性能を維持できる。また、第 2 の基板 1 4 に形成されるトランジスタは、比較的性能が低くてもよい転送トランジスタ $T_r 1$ であるため、400 より高い温度をかけることなく形成することができる。このため、第 2 の基板 1 4 に形成される受光部 PD 等の不純物領域を形成する際に用いられるイオン注入法も 400 以下を実現できるので、ここにおいても下層の第 1 の基板 1 2 に形成された画素トランジスタ T_r の性能を維持できる。

【 0 0 6 3 】

このように、本実施形態例ではプロセス制約上実現可能な固体撮像装置 1 を得ることができる。さらに、第 2 の基板 1 4 の裏面側に形成された第 1 の配線層 1 3 の配線 2 5 から第 2 の基板 1 4 のオーバーフローレイン領域 2 9 にコンタクト部 2 7 を落とすことができる。このため、電子シャッタ機能を構成する場合でも受光面積を減少することなく、電子シャッタ機能を有する固体撮像装置 1 を得ることができる。

【 0 0 6 4 】

また、本実施形態例では、基板の積層が張り合わせによってなされている。このため、厚膜エピウエハや薄膜 SOI (Silicon On Insulator) ウエハよりも格段に易く、SOI ウエハが必要とされている裏面照射型の固体撮像装置に対してコスト的に有利である。

【 0 0 6 5 】

本実施形態例では、第 2 の基板 1 4 を貫通するコンタクト部 2 6 のためのコンタクトホール 2 6 a の形成は、一度のエッチングで開口する構成としたがこれに限られるものではない。図 1 3 A ~ D に、コンタクトホール 2 6 a の形成の他の例を示す。図 1 3 A ~ D は、コンタクトホール 2 6 a の形成領域を抜き出して図示したものである。

【 0 0 6 6 】

まず、図 1 3 A に示すように、ゲート絶縁膜 3 8 上部に層間絶縁膜 3 6 を形成した後、図 1 3 B に示すように、配線 2 5 a 上部の領域をエッチング加工し、第 1 の配線層 1 3 の配線 2 5 a 全体が露出されるように開口部 2 6 b を形成する。このとき、開口部 2 6 b が、コンタクト部 2 6 を受ける配線 2 5 a よりも小さな径で形成することが好ましい。その後、図 1 3 C に示すように、層間絶縁膜 3 6 上部及び開口部 2 6 b の内壁を被覆するように、絶縁膜 3 6 a を形成する。そして、その後、図 1 3 D に示すように、全面エッチバックすることにより、配線 2 5 a を露出させる。こうすることにより、所望の径に形成されたコンタクトホール 2 6 a が形成される。

【 0 0 6 7 】

図 1 3 A ~ 図 1 3 D で示すように、一度大きな開口部 2 6 b を形成したのち、開口部 2 6 b のみに絶縁膜 3 6 a が残るようなプロセスを踏むことで、アスペクト比の大きいコンタクトホール 2 6 a を精度良く形成することができる。また、この製造方法でコンタクトホール 2 6 a を形成する場合、絶縁膜 3 6 a の膜厚は、基板 2 8 とコンタクト部 2 6 を構成するコンタクト材料との耐圧分でよい。一方、図 1 2 の絶縁膜 3 7 は、図 9 で示した開口部 3 7 a と、図 1 1 の開口部 2 6 a を形成するときの重ねズレを考慮した膜厚が必要であり、開口部 3 7 a は図 1 3 A ~ 図 1 3 D で示す製造方法よりも大きく開ける必要がある。このため、図 1 3 A ~ 図 1 3 D に示す製造方法は、開口の形成面積の点でも有利である。

【 0 0 6 8 】

本実施形態例の固体撮像装置 1 では、第 2 の基板 1 4 は p 型の半導体基板 2 8 を用いる例としたが、n 型の半導体基板上に p 型のウェル層を形成した半導体基板を用いることもできる。その場合は、p 型のウェル層に受光部 P D を形成し、その受光部 P D 下部に p 型の不純物領域によりオーバーフローバリア 3 3 を形成し、ウェル層と n 型の半導体基板との界面に n 型の不純物領域により、オーバーフロートレイン領域 2 9 を形成すればよい。反対に、p 型の半導体基板上に n 型のエピタキシャル成長層が形成された半導体基板を用いることもでき、種々の変更が可能である。これらの場合も、受光部 P D が形成された第 2 の基板 1 4 の表面側から裏面側に架けて p n p n 接合を有するように構成する。また、このときの各不純物領域の不純物濃度は、各領域の機能を発揮できる濃度に設定される。

【 0 0 6 9 】

10

また、本実施形態例の固体撮像装置 1 では、光入射側となる上層の基板（第 2 の基板 1 4 ）側に受光部 P D と、転送トランジスタ T r 1 を形成し、下層の基板（第 1 の基板 1 2 ）側に、転送トランジスタ T r 1 以外の画素トランジスタ T r を形成する例とした。しかしながら、本発明はこの構成に限られるものではなく、下層の基板側に他の駆動回路を形成してもよく、またデジタル回路の他アナログ回路等を形成することもできる。

【 0 0 7 0 】

2 . 第 2 の実施形態

[2 - 1 要部の断面構成]

図 1 4 、第 2 の実施形態に係る固体撮像装置 4 0 の画素部の概略断面構成図である。本実施形態例における固体撮像装置 4 0 の全体の構成、及び画素の回路構成は、図 1 及び図 2 と同様であるから重複説明を省略する。また、図 1 4 おいて、図 3 に対応する部分には同一符号を付し重複説明を省略する。本実施形態例の固体撮像装置 4 0 は、各基板上の配線層又は絶縁層にマイクロパッドを形成しそのマイクロパッド間をマイクロバンプによって接続して 2 つの基板を積層する例である。

20

【 0 0 7 1 】

図 1 4 示すように本実施形態例の固体撮像装置 4 0 は、光入射側に向かって順に第 1 の基板 1 2 、第 1 の配線層 4 3 、絶縁層 4 2 、第 2 の基板 1 4 、第 2 の配線層 1 5 、カラーフィルタ層 1 6 、オンチップマイクロレンズ 1 7 が積層された 3 次元構造とされている。

【 0 0 7 2 】

本実施形態例では、第 1 の配線層 4 3 の絶縁層 4 2 に面する側である層間絶縁膜 2 2 上部には、マイクロバンプ用のマイクロパッド 4 6 が露出するように形成されている。そして、このマイクロパッド 4 6 は、層間絶縁膜 2 2 に形成されたコンタクト部 2 4 を介して、第 1 の配線層 4 3 に形成された所望の配線 2 5 に接続されている。

30

本実施形態例において、第 1 の基板 1 2 、及び第 1 の配線層 4 3 を合わせて、第 1 の素子 4 5 とする。

【 0 0 7 3 】

絶縁層 4 2 は、第 2 の基板 1 4 の反光入射側に形成されており絶縁層 4 2 の第 1 の配線層 4 3 側の面（裏面）にはマイクロバンプ用のマイクロパッド 4 7 が露出するように形成されている。そして、絶縁層 4 2 には、第 2 の基板 1 4 に形成されたオーバーフロートレイン領域 2 9 に接続されるコンタクト部 2 7 が形成されており、このコンタクト部 2 7 が、マイクロパッド 4 7 に接続されている。また、第 2 の配線層 1 5 の配線 3 4 に接続され基板内絶縁層 3 7 を貫通したコンタクト部 2 6 も絶縁層 4 2 を貫通して、絶縁層 4 2 の裏面に形成されたマイクロパッド 4 7 に接続されている。

40

本実施形態例において、絶縁層 4 2 、第 2 の基板 1 4 、及び第 2 の配線層 1 5 を合わせて、第 2 の素子 4 4 とする。

【 0 0 7 4 】

そして、本実施形態例の固体撮像装置 4 0 では、第 1 の配線層 4 3 上部に形成されたマイクロパッド 4 6 と、絶縁層 4 2 の裏面に形成されたマイクロパッド 4 7 との間が、マイクロバンプ 4 8 によって電氣的に接続されている。これにより、第 1 の素子 4 5 と第 2 の素子 4 4 が接続されているので、第 2 の配線層 1 5 の配線 3 4 とオーバーフロートレイン

50

領域 2 9 に接続されているコンタクト部 2 6 , 2 7 が、それぞれ第 1 の配線層 4 3 の配線 2 5 に電氣的に接続されている。

【 0 0 7 5 】

このような構造の固体撮像装置 4 0 においても、第 1 の実施形態の固体撮像装置 1 の動作と同様の動作が可能となり、電子シャッタ機能が実現される。

【 0 0 7 6 】

[2 - 2 製造方法]

図 1 5 ~ 図 2 5 は、本実施形態例の固体撮像装置 4 0 の製造方法を示す工程図である。図 1 5 ~ 図 2 5 を用いて、本実施形態例の固体撮像装置 4 0 の製造方法について説明する。

【 0 0 7 7 】

まず、第 1 の素子 4 5 の製造方法について説明する。

図 1 5 に示すように、第 1 の実施形態における図 4 に相当する製造方法と同様の方法を用いて、第 1 の基板 1 2 及び第 1 の配線層 4 3 を形成する。

【 0 0 7 8 】

次に、図 1 6 に示すように、上層の層間絶縁膜 2 2 の所望の位置をエッチング除去することにより、所望の配線 2 5 が露出するようにコンタクトホール 2 4 a を形成する。

【 0 0 7 9 】

次に、図 1 7 に示すように、コンタクトホール 2 4 a を例えばタングステン等の金属材料で埋め込むことによりコンタクト部 2 4 を形成する。また、コンタクト部 2 4 形成後、コンタクト部 2 4 を被覆する領域に例えば、アルミニウム又は銅等からなる金属層を所望の形状にパターニングすることによりマイクロパッド 4 6 を形成する。図 1 6 では、マイクロパッド 4 6 と最上層の層間絶縁膜 2 2 が面一となるように形成されているが実際には面一にならなくてもよい。例えば層間絶縁膜 2 2 がマイクロパッド 4 6 よりも盛り上がるように形成されている場合には、後の工程でマイクロパッド 4 8 のずれ等を抑制することができ、接続を精度良く行うことができる。また、図示を省略するが、マイクロパッド 4 6 上には、マイクロパッド 4 8 中の錫が、マイクロパッド 4 6 上に拡散するのを防止するための拡散防止層と、拡散防止層とマイクロパッド 4 6 との密着性を確保するための密着層が形成される。拡散防止層としては、銅、ニッケル (Ni)、鉄 (Fe)、金 (Au)、パラジウム (Pd) 等の金属膜や、それらの合金膜を用いることができる。また、密着層として、チタン (Ti)、クロム (Cr)、タングステン (W)、チタンタングステン (TiW)、コバルト (Co)、ベリリウム (Be) 等の金属膜や合金膜を用いることができる。

【 0 0 8 0 】

次に、第 2 の素子 4 4 の製造方法について説明する。

図 1 8 に示すように、通常の表面照射型の固体撮像装置の製造方法を用いて、フォトダイオードからなる受光部 PD やオーバーフロー構造等を構成する不純物領域を有する第 2 の基板 1 4 を形成する。そして、第 2 の基板 1 4 上に、ゲート絶縁膜 3 8、ゲート電極 3 9、配線 3 4、及びコンタクト部 3 5 を有する第 2 の配線層 1 5 を形成する。

ここで、第 2 の基板 1 4 のオーバーフロー領域 2 9 は、n 型の不純物をイオン注入することによって形成し、またオーバーフローバリア 3 3 は、p 型の不純物をイオン注入することによって形成する。受光部 PD 及びフローティングディフュージョン部 FD は、第 1 の実施形態と同様に、ゲート絶縁膜 3 8 及びゲート電極 3 9 の形成後に形成する。すなわち、受光部 PD、及びフローティングディフュージョン部 FD はゲート電極 3 9 をマスクとして形成することができる。

【 0 0 8 1 】

次に、図 1 9 に示すように、第 2 の配線層 1 5 上部に支持基板 4 1 を接合する。

【 0 0 8 2 】

その後、図 2 0 に示すように、支持基板 4 1 が接合された第 2 の素子 4 4 を反転し、支持基板 4 1 が接続された側とは反対側である第 2 の基板 1 4 の裏面側から表面側に架けて

10

20

30

40

50

半導体基板 28 を貫通する開口部 37a をエッチングにより形成する。この開口部 37a は、第 2 の基板 14 の所望の位置に形成し、本実施形態例では第 2 の配線層 15 に形成された配線 34 に相当する領域に開口部 37a を形成する。

【0083】

次に、図 21 に示すように、開口部 37a を例えばシリコン酸化膜により埋め込むことにより基板内絶縁層 37 を形成し、また第 2 の基板 14 の裏面全面に例えばシリコン酸化膜を形成することにより絶縁層 42 を形成する。

【0084】

次に、図 22 に示すように、絶縁層 42 及び第 2 の基板 14 の裏面側をエッチングして、第 2 の基板 14 のオーバーフローレイン領域 29 が露出するようにコンタクトホール 27a を形成する。また、絶縁層 42、基板内絶縁層 37、ゲート絶縁膜 38 及び層間絶縁膜 36 をエッチングして、第 2 の配線層 15 の配線 34 が露出するようにコンタクトホール 26a を形成する。

10

【0085】

次に、図 23 に示すように、コンタクトホール 26a、27a を例えばタングステン等の金属材料で埋め込むことによりコンタクト部 26、27 を形成する。そして、コンタクト部 26、27 形成後、コンタクト部 26、27 を被覆するそれぞれの領域に例えば、アルミニウム、銅等からなる金属層を所望の形状にパターニングすることによりマイクロパッド 47 を形成する。第 2 の素子 44 に形成されるマイクロパッド 47 も、第 1 の素子 45 に形成されるマイクロパッド 46 と同様、マイクロパッド 47 と絶縁層 42 の表面が面一となるように形成されているが実際には面一にならなくてもよい。例えば、絶縁層 42 の表面がマイクロパッド 47 よりも盛り上がるように形成されている場合には、後の工程で、マイクロパッド 48 による接続を精度良く行うことができる。

20

【0086】

以上のようにして第 1 の素子 45 と第 2 の素子 44 が完成された後、図 24 に示すように第 1 の素子 45 のマイクロパッド 46 と第 2 の素子 44 のマイクロパッド 47 間をマイクロパッド 48 によって接続する。これにより、第 1 の素子 45 と第 2 の素子 44 とを張り合わせる。

【0087】

次に、図 25 に示すように、図 24 の工程まで第 2 の素子 44 表面に形成されていた支持基板 41 を、グライディング加工や、CMP (Chemical Mechanical Polishing) 法等を用いて除去する。

30

【0088】

その後、図示を省略するが、通常行われている方法により第 2 の配線層 15 上部にカラーフィルタ層 16、及びオンチップマイクロレンズ 17 を形成し、図 15 に示す固体撮像装置 40 が完成する。

【0089】

本実施形態例の固体撮像装置 40 の製造方法では、第 1 の素子 45 と第 2 の素子 44 とを別々に形成し最後に張り合わせるため、各素子において、基板に形成される不純物領域は配線形成前に形成することができる。このため、本実施形態例の固体撮像装置 40 は、配線形成後に高温プロセスを行うことなく形成することができる。

40

【0090】

また、本実施形態例の固体撮像装置 40 の製造方法では、オーバーフローレイン領域 29 に接続されるコンタクト部 27 は、絶縁層 42 側から第 2 の基板 14 の所望の位置にコンタクトホール 27a を形成することにより形成される。このように、コンタクト部 27 を第 2 の基板 14 の裏面側から形成できるので、第 2 の基板 14 の裏面側にコンタクト部 27 の上端部が埋め込まれた構成とする場合、第 1 の実施形態と比較しその埋め込み形成が容易となる。

【0091】

3. 第 3 の実施形態

50

[3 - 1 要部の断面構成]

図 2 6 は、第 3 の実施形態に係る固体撮像装置 5 0 の画素部の概略断面構成図である。本実施形態例における固体撮像装置 5 0 の全体の構成、及び画素の回路構成は、図 1 及び図 2 と同様であるから重複説明を省略する。また、図 2 6 において、図 3 に対応する部分には同一符号を付し重複説明を省略する。

【 0 0 9 2 】

図 2 6 に示すように、本実施形態例の固体撮像装置 5 0 は光入射側に向かって順に、第 1 の配線層 5 4、第 1 の基板 5 3、絶縁層 5 2、第 2 の基板 1 4、第 2 の配線層 5 1、カラーフィルタ層 1 6、オンチップマイクロレンズ 1 7 が積層された 3 次元構造とされている。

10

【 0 0 9 3 】

第 1 の配線層 5 4 は、層間絶縁膜 2 2 を介して形成された複数層の配線（本実施形態例では 2 層）2 5 を有し、各配線 2 5 間はコンタクト部 2 4 を介して接続されている。また、第 1 の配線層 5 4 の所望の配線 2 5 と、第 1 の配線層 5 4 上部に形成される第 1 の基板 5 3 の所望の領域もコンタクト部 2 4 を介して接続されている。

【 0 0 9 4 】

第 1 の基板 5 3 の裏面（第 1 の配線層 5 4 に接する面）側には素子分離領域 2 0、及び画素トランジスタ Tr のソース・ドレイン領域 1 9 が形成されている。そして、第 1 の基板 5 3 の裏面上の第 1 の配線層 5 4 には、ゲート絶縁膜 2 1 を介してゲート電極 2 3 が形成されている。また、第 1 の基板 5 3 の所望の領域には基板を貫通する基板内絶縁層 5 5

20

【 0 0 9 5 】

このように、本実施形態例の固体撮像装置 5 0 では、第 1 の配線層 5 4 と第 1 の基板 5 3 は、第 1 の実施形態の固体撮像装置 1 における第 1 の基板 1 2 及び第 1 の配線層 1 3 を反転させた構成とされている。そして、第 2 の配線層 5 1 では、フローティングディフュージョン部 FD に接続されコンタクト部 5 9 及び配線 5 8 は、高融点金属材料で形成され、例えばタングステンによって形成されている。高融点金属材料としては、チタン (Ti)、モリブデン (Mo)、タンタル (Ta) を用いることができる。

【 0 0 9 6 】

そして、第 1 の配線層 5 4 の配線 2 5 は、基板内絶縁層 5 6 を貫通するコンタクト部 2 7 より第 2 の基板 1 4 のオーバーフロードレイン領域 2 9 に接続されている。また、第 2 の配線層 5 1 の配線 5 8 と、第 1 の配線層 5 4 の所望の配線 2 5 は、基板内絶縁層 5 5、3 7 を貫通するコンタクト部 2 6 を介して接続されている。

30

【 0 0 9 7 】

その他の構成は、第 1 の実施形態で説明した固体撮像装置 1 と同様であるから説明を省略する。

【 0 0 9 8 】

本実施形態例の固体撮像装置 5 0 においても、第 1 の実施形態における固体撮像装置 1 の動作と同様の動作がなされ、電子シャッタ機能が実現される。

【 0 0 9 9 】

[3 - 2 製造方法]

図 2 7 ~ 図 3 5 は、本実施形態例の固体撮像装置 5 0 の製造方法を示す工程図である。図 2 7 ~ 図 3 5 を用いて、本実施形態例の固体撮像装置 5 0 の製造方法について説明する。

40

【 0 1 0 0 】

まず、図 2 7 に示すように、第 2 の実施形態の図 1 8 を用いて説明した方法と同様にして、第 2 の基板 1 4 と、第 2 の基板 1 4 上に第 2 の配線層 5 1 を形成する。しかし、第 2 の実施形態における第 2 の配線層 1 5 とは異なり、本実施形態例の第 2 の配線層 5 1 では、コンタクト部 5 9 及び配線 5 8 を高融点金属材料であるタングステンによって形成する。

50

【0101】

次に、図28に示すように、第2の配線層51上部に支持基板60を張り合わせた後反転し、第2の基板14の裏面側から第2の基板14の表面側にかけてエッチングすることにより、第2の基板14を貫通する開口部37aを形成する。この開口部37aは、第2の基板14の所望の位置に形成され、本実施形態例では、第2の配線層51の配線58が形成された領域の上部(図26では下部)に積層された部分に開口部37aを形成している。

【0102】

次に、図29に示すように、開口部37aを例えばシリコン酸化膜等の絶縁膜で埋め込むことによって基板内絶縁層37を形成するとともに、第2の基板14の裏面を覆うようにシリコン酸化膜等の絶縁膜を形成することによって絶縁層52を形成する。その後、絶縁層52上に、第1の基板53を構成するp型の半導体基板18を形成する。

10

【0103】

次に、図30に示すように、第1の実施形態及び第2の実施形態と同様の方法で、第1の基板53に素子分離領域20を形成する。また、第1の基板53上にゲート絶縁膜21を介してゲート電極23を形成した後、そのゲート電極23をマスクに、ソース・ドレイン領域19を形成することにより、所望の画素トランジスタTrを形成する。

【0104】

ところで、第1の基板53上にソース・ドレイン領域19等の不純物領域を形成する場合には、通常と同様、イオン注入時や不純物活性化時(アニール時)に高温の熱がかけられる。本実施形態例では、図30の工程で、第1の基板53の下層には第2の配線層51が既に形成されている。しかしながら、第2の配線層51の配線58及びコンタクト部59は、高融点金属材料であるタングステンで構成されているため、不純物活性化に必要な程度の温度は使用することが可能となる。すなわち、配線層を形成した後にイオン注入や不純物活性を行うことができる。

20

【0105】

第1の基板53上に画素トランジスタTrが形成された後、図31に示すように、ゲート絶縁膜21及び第1の基板53をエッチングすることにより、絶縁層57が露出する開口部55a, 56aを形成する。この開口部55a, 56aは、所望の位置に形成され、本実施形態例では、第2の基板14に形成された基板内絶縁層37の上部に積層された部分と、第2の基板14のオーバーフロードレイン領域29の上部に積層された部分に開口部を形成している。

30

【0106】

次に、図32に示すように、開口部55a, 56aを例えばシリコン酸化膜等の絶縁膜で埋め込むことによって基板内絶縁層55, 56を形成する。その後、第1の基板53の裏面(この工程では表面)を覆うようにシリコン酸化膜等を形成することによって第1の配線層54の層間絶縁膜22を形成する。

【0107】

次に、図33に示すように、層間絶縁膜22の上面からエッチングすることにより、所望の位置にコンタクトホールを形成する。この工程では、例えば、第1の基板53が露出するコンタクトホール24aや、図示しないが、第1の基板53上に形成された画素トランジスタTrのゲート電極23が露出するコンタクトホールを形成する。その他、基板内絶縁層56を貫通して第2の基板14のオーバーフロードレイン領域29に達する深さのコンタクトホール27aや、基板内絶縁層55, 37を貫通して第2の配線層51の配線58に達する深さのコンタクトホール26aを形成する。

40

【0108】

次に、図34に示すように、コンタクトホール24a, 26a, 27aを例えばタングステン等の金属材料で埋め込むことにより、コンタクト部24, 26, 27を形成する。その後、各コンタクト部24, 26, 27上部に例えばアルミニウムや銅等の金属材料からなる配線25を形成する。その後、層間絶縁膜22の形成、コンタクト部24の形成、

50

及び配線 2 5 の形成を繰り返すことにより、第 1 の配線層 5 4 が完成する。

【 0 1 0 9 】

そして、第 1 の配線層 5 4 が完成した後、再度反転して、図 3 5 に示すように第 2 の配線層 5 1 上部に張り合わされていた支持基板 6 0 をグラインディング加工や、CMP 法等により除去する。

【 0 1 1 0 】

その後、図示を省略するが、通常行われている方法により、第 2 の配線層 5 1 上部にカラーフィルタ層 1 6、及びオンチップマイクロレンズ 1 7 を形成し、図 2 6 に示す固体撮像装置 5 0 が完成する。

【 0 1 1 1 】

本実施形態例の固体撮像装置 5 0 の製造方法では、第 1 の基板 5 3 上に画素トランジスタ Tr を形成する前の工程で形成される第 2 の配線層 5 1 のコンタクト部 5 9、及び配線 5 8 は、高融点金属材料であるタングステンで構成されている。このため、第 2 の配線層 5 1 形成後に画素トランジスタ Tr のソース・ドレイン領域 1 9 を形成するような高温プロセスを用いることができる。

【 0 1 1 2 】

4 . 第 4 の実施形態

[4 - 1 要部の断面構成]

図 3 6 は、第 4 の実施形態に係る固体撮像装置 7 0 の画素部の概略断面構成図である。本実施形態例における固体撮像装置 7 0 の全体の構成、及び画素の回路構成は、図 1 及び図 2 と同様であるから重複説明を省略する。また、図 3 6 において、図 2 6 に対応する部分には同一符号を付し重複説明を省略する。本実施形態例の固体撮像装置 7 0 は、3 層の基板が、配線層又は絶縁層を介して積層された例である。

【 0 1 1 3 】

図 3 6 に示すように、本実施形態例の固体撮像装置 7 0 は、第 3 の実施形態例の固体撮像装置 5 0 の下層に第 3 の配線層 7 3 及び第 3 の基板 7 2 がさらに積層された、3 次元構造とされている。

【 0 1 1 4 】

本実施形態例の第 1 の配線層 5 4 では、第 1 の配線層 5 4 上にマイクロパッド 8 3 が形成されている。また、第 3 の配線層 7 3 及び第 3 の基板 7 2 は、第 2 の実施形態の固体撮像装置 4 0 における第 1 の配線層 4 3 及び第 1 の基板 1 2 と同様の構成を有する。ただし、第 3 の配線層 7 3 におけるマイクロパッド 4 6 の形成位置は、上層の第 1 の配線層 5 4 上のマイクロパッド 8 3 の位置に合わせて形成してある。

【 0 1 1 5 】

第 3 の基板 7 2 及び第 3 の配線層 7 3 を合わせて第 1 の素子 7 4 とする。また、第 1 の配線層 5 4、第 1 の基板 5 3、絶縁層 5 2、第 2 の基板 1 4 及び第 2 の配線層 1 5 を合わせて第 2 の素子 7 5 とする。

【 0 1 1 6 】

本実施形態例の固体撮像装置 7 0 では、第 3 の配線層 7 3 上部に形成されたマイクロパッド 4 6 と、第 1 の配線層 5 4 の下部に形成されたマイクロパッド 8 3 間が、マイクロバンプ 8 5 によって接続される。これにより、第 1 の素子 7 4 上に第 2 の素子 7 5 が積層された構造とされており、また、各所望の配線間は、コンタクト部、及びマイクロバンプを介して接続されている。

【 0 1 1 7 】

このように、3 層の基板を 3 次元的に積層する場合も受光部 PD が形成される第 2 の基板 1 4 に、第 2 の基板 1 4 の裏面側からオーバーフロードレイン領域 2 9 に接続されるコンタクト部 2 7 を接続することができる。

【 0 1 1 8 】

本実施形態例の固体撮像装置 7 0 は、図 3 4 の工程において、第 1 の配線層 5 4 上部にマイクロパッド 8 3 を形成することで第 2 の素子 7 5 を形成し、また図 1 7 と同様にして

10

20

30

40

50

形成した第1の素子74を形成する。その後、第1の素子74と第2の素子75をマイクロパンプ85により張り合わせることによって積層することができる。

【0119】

このように、2層以上の基板を配線層又は絶縁層を介して積層することによって、3次元構造の固体撮像装置を形成することができる。これにより、画素トランジスタTrの他の信号処理回路等を積層することができ、更なる装置の小型化がなされる。

【0120】

ところで、上述した第1～第4の実施形態では、オーバーフロー構造を有するCMOS型の固体撮像装置において電子シャッタ機能を実現するために、本発明を適用した場合を説明した。しかしながら、本発明の構成は、オーバーフロー構造を有する固体撮像装置への適用のみに限られるものではない。

10

以下に、本発明の構成を、ウェル領域の電位固定の実現に適用した場合を説明する。

【0121】

5. 第5の実施形態

[5-1 要部の断面構成]

図37は、第5の実施形態に係る固体撮像装置80の画素部の概略断面構成図である。本実施形態例における固体撮像装置80の全体の構成、及び画素の回路構成は、図1及び図2と同様であるから重複説明を省略する。また、図37において、図3に対応する部分には同一符号を付し重複説明を省略する。本実施形態例の固体撮像装置80は、第1の実施形態の固体撮像装置1の第2の基板14の構成が異なる例である。

20

【0122】

本実施形態例の固体撮像装置80では、第2の基板81は、n型の半導体基板82で構成されている。そして、受光部PD及びフローティングディフュージョン部FDは、第2の基板81の表面から深さ方向に形成されたp型の不純物領域で構成されるウェル領域84に形成されている。

【0123】

ウェル領域84には、第2の基板81裏面側に配された第1の配線層13の配線25から伸びるコンタクト部27が接続されている。本実施形態例の固体撮像装置80では、ウェル領域84に、第1の配線層13の配線25から、コンタクト部27を介して所望の電圧が供給されることにより、ウェル領域84の電位が固定される。

30

【0124】

本実施形態例の固体撮像装置80は、第1の実施形態の製造方法を用いて形成することができる。この場合は、第2の基板81の製造工程においては、n型の半導体基板82を第1の配線層13上に張り合わせた後、半導体基板82表面からコンタクト部27の上端部までp型の不純物をイオン注入することによりウェル領域を形成する。その後、第1の実施形態と同様にして、受光部PD及びフローティングディフュージョン部FDを形成することにより、第2の基板81を形成することができる。

【0125】

本実施形態例でも、3次元構造を有する固体撮像装置80において受光面積を減らすことなく、ウェル領域84の電位を固定するためのコンタクト部27を形成することができる。

40

【0126】

本実施形態例の第2の基板81の構成は、第2～第4の実施形態の固体撮像装置にも適用することができる。

【0127】

6. 第6の実施形態

[6-1 要部の断面構成]

図38は、本発明の第6の実施形態に係るCCD型の固体撮像装置90全体を示す概略構成図である。

図38に示すように、本実施形態例の固体撮像装置90は、基板100に形成された複

50

数の受光部 101 と、垂直転送レジスタ 93 と、水平転送レジスタ 95 と、出力回路 96 とを有して構成されている。そして、1つの受光部 101 とその受光部 101 に隣接する垂直転送レジスタ 93 とにより単位画素 99 が構成されている。また、複数の画素 99 が形成される領域が画素部とされる。

【0128】

受光部 101 は、フォトダイオードにより構成され、基板 100 の水平方向及び垂直方向にマトリクス状に複数個形成されている。受光部 101 では、光電変換により入射光に応じて信号電荷が生成され、蓄積される。

【0129】

垂直転送レジスタ 93 は、CCD 構造とされ、垂直方向に配列される受光部 101 の一方の側に垂直方向に複数形成されている。この垂直転送レジスタ 93 は、受光部 101 に蓄積された信号電荷を読み出して、垂直方向に転送するものである。本実施形態例の垂直転送レジスタ 93 が形成されている転送ステージは、図示しない転送駆動パルス回路から印加される転送パルスにより、例えば、4 相駆動される構成とされている。また、垂直転送レジスタ 93 の最終段では、転送パルスが印加されることにより最終段に保持されていた信号電荷が水平転送レジスタ 95 に転送される構成とされている。また、垂直方向に配列される受光部 101 の他方の側には、素子分離領域 94 が形成されている。このため、受光部 101 で生成された信号電荷が、一方の側に形成された垂直転送レジスタ 93 にのみ読み出される。

【0130】

水平転送レジスタ 95 は、CCD 構造とされ、垂直転送レジスタ 93 の最終段の一端に形成されている。この水平転送レジスタ 95 が形成されている転送ステージは、垂直転送レジスタ 93 により垂直転送されてきた信号電荷を水平方向に転送する。そして、本実施形態例では、水平転送レジスタ 95 は、2 列分の受光部 101 に対応する水平転送レジスタ 95 毎に素子分離領域 94 で分離されている。このため、水平転送レジスタ 95 では、2 列分の受光部 101 から転送された信号電荷が水平方向に転送される。本実施形態例では 2 列分の受光部 101 に対応する水平転送レジスタ 95 毎に素子分離領域 94 で分離する例としたが、1 列毎でも、また、2 列以上の複数列毎に分離する構成としてもよい。

【0131】

出力回路 96 は、素子分離領域 94 によって複数に分離された各水平転送レジスタ 95 の最終段に形成されている。出力回路 96 では、水平転送レジスタ 95 により水平転送された信号電荷がフローティングディフュージョン部 FD に転送され、フローティングディフュージョン部 FD の電位変化が出力アンプ 98 によって増幅される。そして、出力アンプ 98 によって増幅された画素信号を外部に出力する。

このように、本実施形態例の固体撮像装置 90 では、単位画素列毎に出力回路 96 が構成された多チャンネル出力が構成されている。

【0132】

以上の構成を有する固体撮像装置 90 により、受光部 101 により生成・蓄積された信号電荷は垂直転送レジスタ 93 により垂直方向に転送されて、水平転送レジスタ 95 内に転送される。そして、水平転送レジスタ 95 内に転送されてきた信号電荷はそれぞれ水平方向に転送され、出力回路 96 を介して画素信号として出力される。

【0133】

[5 - 2 要部の断面構成]

図 39 は、図 38 の A - A' 線上に沿う概略断面構成図である。すなわち、1 列分の垂直転送レジスタ 93、水平転送レジスタ 95、及びフローティングディフュージョン部 FD を含む領域の断面を示したものである。図 39 において図 3 に対応する部分には同一符号を付し重複説明を省略する。

【0134】

本実施形態例の固体撮像装置 90 は、図 39 に示すように光入射側に向かって順に、第 1 の基板 12、第 1 の配線層 13、第 2 の基板 91、第 2 の配線層 92 が積層された 3 次元

10

20

30

40

50

構造とされている。なお、本実施形態例の固体撮像装置 9 0 においても第 2 の配線層 9 2 上部の光入射側には、第 1 ~ 第 5 の実施形態の固体撮像装置と同様、カラーフィルタ層や、オンチップマイクロレンズが形成されるが、図 3 9 では図示を省略する。

【 0 1 3 5 】

第 1 の基板 1 2、及び第 1 の配線層 1 3 の構成は、第 1 の実施形態の固体撮像装置 1 と同様である。

【 0 1 3 6 】

次に、第 2 の基板 9 1 は p 型の半導体基板 1 0 2 によって構成されており、第 1 の配線層 1 3 上部に積層して形成されている。そして、第 2 の基板 9 1 表面側（光入射面側）には、垂直転送レジスタ 9 3 を構成する垂直転送チャンネル 1 0 5、水平転送レジスタ 9 5 を構成する水平転送チャンネル 1 0 6、及び信号電荷が読み出されるフローティングディフュージョン部 F D が形成されている。また、第 2 の基板 9 1 には、図示しないが、第 1 の実施形態における受光部 P D と同様の構成を有する受光部が画素毎に形成されている。垂直転送チャンネル 1 0 5、水平転送チャンネル 1 0 6、及びフローティングディフュージョン部 F D は、それぞれ n 型の高濃度不純物領域で構成されている。

【 0 1 3 7 】

さらに、第 2 の基板 9 1 の各チャンネルが形成された領域の下部には全面に p 型の高濃度不純物領域からなるオーバーフローバリア 1 0 3 が形成されている。また、オーバーフローバリア 1 0 3 下部には、n 型不純物領域からなるオーバーフロートレイン領域 1 0 4 が形成されている。このように、本実施形態例の第 2 の基板 9 1 では、図示しない受光部が形成された部分において、表面側から基板内に向けて p n p n 接合が形成され、縦型オーバーフロー構造が形成されている。このような縦型オーバーフロー構造が構成されることにより、受光部から溢れた余剰な信号電荷は、オーバーフローバリア 1 0 3 を超えて、オーバーフロートレイン領域 1 0 4 に排出される。

【 0 1 3 8 】

そして、n 型不純物領域からなるオーバーフロートレイン領域 1 0 4 には、第 1 の配線層 1 3 の配線 2 5 から伸びるコンタクト部 2 7 が接続されている。本実施形態例では、第 1 の配線層 1 3 の配線からコンタクト部 2 7 を介してオーバーフロートレイン領域 1 0 4 に所望の電位（以下、電子シャッタパルス）が供給されることによりオーバーフローバリア 1 0 3 の電位が変化する。これにより受光部に蓄積された信号電荷がオーバーフロートレイン領域 1 0 4 に排出される。すなわち、第 2 の基板 9 1 に形成された縦型オーバーフロー構造と、コンタクト部 2 7 を介して供給される電子シャッタパルスにより、電子シャッタの機能が構成されている。

【 0 1 3 9 】

第 2 の配線層 9 2 は、第 2 の基板 9 1 上部に絶縁膜 1 1 3 を介して形成された転送電極 1 1 1、アウトゲート電極 1 1 1 a と、各電極上部に層間絶縁膜 1 0 8 を介して形成された配線 1 0 9、及び遮光膜 1 0 7 を有する。転送電極 1 1 1 のうち垂直転送電極は垂直転送チャンネル 1 0 5 上部の垂直方向に複数形成されており、図 3 8 で示した垂直転送レジスタ 9 3 を構成する。また、転送電極 1 1 1 のうち水平転送電極は、水平転送チャンネル 1 0 6 上部の水平方向に複数形成されており、図 3 8 で示した水平転送レジスタ 9 5 を構成する。アウトゲート電極 1 1 1 a は、水平転送チャンネル 1 0 6 とフローティングディフュージョン部 F D との間に形成されており、水平転送チャンネル 1 0 6 で転送された信号電荷をフローティングディフュージョン部 F D に読み出す為に構成されている。

【 0 1 4 0 】

第 2 の配線層 9 2 の配線 1 0 9 は、コンタクト部 1 1 0 を介してフローティングディフュージョン部 F D に接続されている。そして、配線 1 0 9 は、第 2 の基板 9 1 を貫通するように形成された基板内絶縁層 1 1 2 に形成されたコンタクト部 2 6 により、第 1 の配線層 1 3 に形成された配線 2 5 に接続されている。第 1 の配線層 1 3 の配線 2 5 と、第 2 の配線層 9 2 の配線 1 0 9 とがコンタクト部 2 6 によって接続されることにより、例えば、フローティングディフュージョン部 F D の電位が、第 1 の基板 1 2 に形成された画素トラ

10

20

30

40

50

レジスタTrに供給される。

【0141】

また、遮光膜107は、例えば、金属材料によって形成されており、受光部以外の垂直転送レジスタ93や、水平転送レジスタ95上部に形成される。

【0142】

本実施形態例の固体撮像装置90においても、第1の実施形態と同様の効果を得ることができる。また、このように、本発明をCCD型の固体撮像装置に適用した場合は、基板面積を増加することなく多チャンネル出力を実現したり、各画素毎に独立した電子シャッタを形成したりすることができる。また、ADなど他の機能を下層の基板(第1の基板)に搭載することも可能である。

10

【0143】

また、本実施形態例の固体撮像装置90は、第1の実施形態で説明した固体撮像装置1の製造方法によって形成することができる。

【0144】

以上のように、本発明は、CMOS型の固体撮像装置のみならずCCD型の固体撮像装置にも適用することができる。また、第2～第4の実施形態で説明したCMOS型の固体撮像装置も、CCD型の固体撮像装置に適用することが可能である。

【0145】

尚、上述した第1～第6の実施形態では、主としてnチャネルMOSトランジスタ構成とした場合であるが、pチャネルMOSトランジスタ構成とすることもできる。この場合は、各図において、その導電型を反転した構成となる。

20

【0146】

本発明は、可視光の入射光量の分布を検知して画像として撮像する固体撮像装置への適用に限らず、赤外線やX線、あるいは粒子等の入射量の分布を画像として撮像する固体撮像装置にも適用可能である。また、広義の意味として、圧力や静電容量など、他の物理量の分布を検知して画像として撮像する指紋検出センサ等の固体撮像装置(物理量分布検知装置)全般に対して適用可能である。

【0147】

さらに、本発明は、画素部の各単位画素を行単位で順に走査して各単位画素から画素信号を読み出す固体撮像装置に限られるものではない。画素単位で任意の画素を選択して、当該選択画素から画素単位で信号を読み出すX-Yアドレス型の固体撮像装置に対しても適用可能である。

30

なお、固体撮像装置はワンチップとして形成された形態であってもよいし、画素部と、信号処理部または光学系とがまとめてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。

【0148】

また、本発明は、固体撮像装置への適用に限られるものではなく、撮像装置にも適用可能である。ここで、撮像装置とは、デジタルスチルカメラやビデオカメラ等のカメラシステムや、携帯電話機などの撮像機能を有する電子機器のことを言う。なお、電子機器に搭載される上記モジュール状の形態、即ちカメラモジュールを撮像装置とする場合もある。

40

【0149】

7. 第7の実施形態：電子機器

次に、本発明の第7の実施形態に係る電子機器について説明する。図40は、本発明の第7の実施形態に係る電子機器200の概略構成図である。

本実施形態例の電子機器200は、上述した本発明の第1の実施形態における固体撮像装置1を電子機器(カメラ)に用いた場合の実施形態を示す。

【0150】

本実施形態に係る電子機器200は、固体撮像装置1と、光学レンズ210と、シャッタ装置211と、駆動回路212と、信号処理回路213とを有する。

【0151】

50

光学レンズ 210 は、被写体からの像光（入射光）を固体撮像装置 1 の撮像面上に結像させる。これにより固体撮像装置 1 内に受光部で生成された信号電荷が一定期間蓄積される。

シャッタ装置 211 は、固体撮像装置 1 への光照射期間および遮光期間を制御する。

駆動回路 212 は、固体撮像装置 1 の転送動作およびシャッタ装置 211 のシャッタ動作を制御する駆動信号を供給する。駆動回路 212 から供給される駆動信号（タイミング信号）により、固体撮像装置 1 の信号転送を行なう。信号処理回路 213 は、各種の信号処理を行う。信号処理が行われた映像信号は、メモリなどの記憶媒体に記憶され、あるいはモニタに出力される。

【0152】

本実施形態例の電子機器 200 では、固体撮像装置 1 において、複数の基板が積層された 3 次元構造が採られているため、固体撮像装置 1 の小型化が図られ、電子機器 200 の小型化に有利となる。

【0153】

このように、固体撮像装置 1 を適用できる電子機器 200 としては、カメラに限られるものではなく、デジタルスチルカメラ、さらには携帯電話機等のモバイル機器向けカメラモジュールなどの撮像装置に適用可能である。

【0154】

本実施形態例においては、固体撮像装置 1 を電子機器に用いる構成としたが、前述した第 2 ～ 第 6 の実施形態における固体撮像装置を用いることもできる。

【符号の説明】

【0155】

- 1 固体撮像装置
- 2 画素
- 3 画素部
- 4 垂直駆動回路
- 5 カラム信号処理回路
- 6 水平駆動回路
- 7 出力回路
- 8 制御回路
- 9 垂直信号線
- 10 水平信号線
- 11 基板
- 12 第 1 の基板
- 13 第 1 の配線層
- 14 第 2 の基板
- 15 第 2 の配線層
- 16 カラーフィルタ層
- 17 オンチップマイクロレンズ
- 18 半導体基板
- 19 ソース・ドレイン領域
- 20 素子分離領域
- 21 ゲート絶縁膜
- 22 層間絶縁膜
- 23 ゲート電極
- 23 a ゲート電極
- 23 b ゲート電極
- 23 c ゲート電極
- 24 コンタクト部
- 24 a コンタクトホール

10

20

30

40

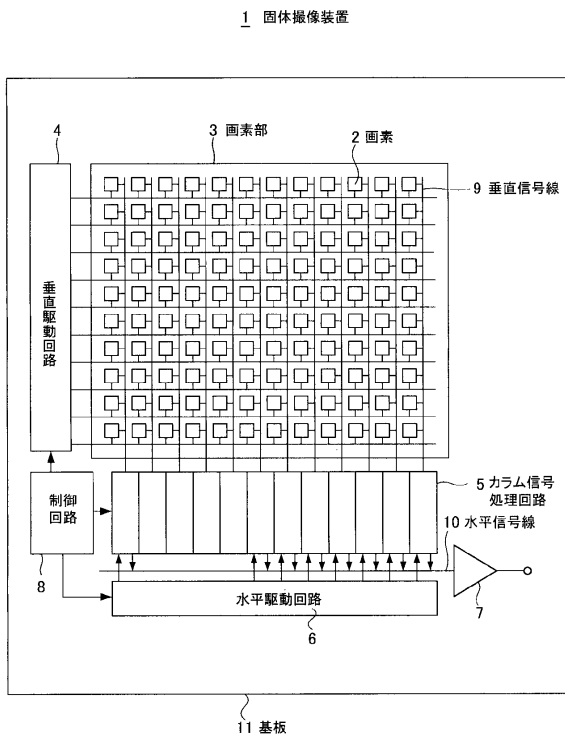
50

- 2 5 配線
- 2 5 a 配線
- 2 6 コンタクト部
- 2 6 a コンタクトホール
- 2 6 b 開口部
- 2 7 コンタクト部
- 2 7 a コンタクトホール
- 2 8 半導体基板
- 2 9 オーバーフロードレイン領域
- 3 1 n型不純物領域
- 3 2 暗電流抑制領域
- 3 3 オーバーフローバリア
- 3 4 配線
- 3 5 コンタクト部
- 3 5 a コンタクトホール
- 3 6 層間絶縁膜
- 3 6 a 絶縁膜
- 3 7 基板内絶縁層
- 3 7 a 開口部
- 3 8 ゲート絶縁膜
- 3 9 ゲート電極

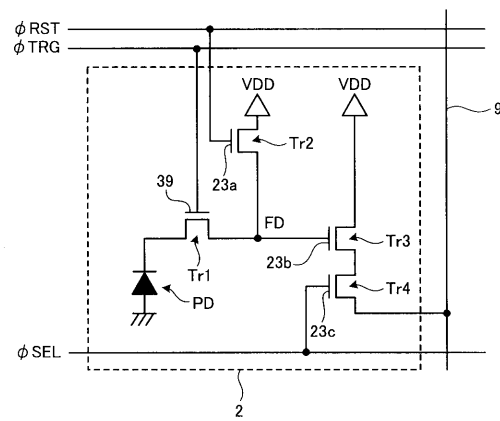
10

20

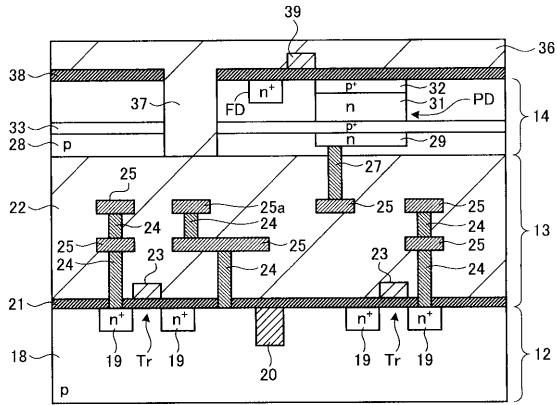
【図 1】



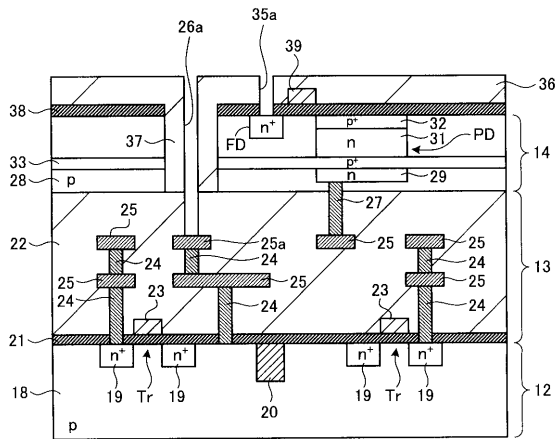
【図 2】



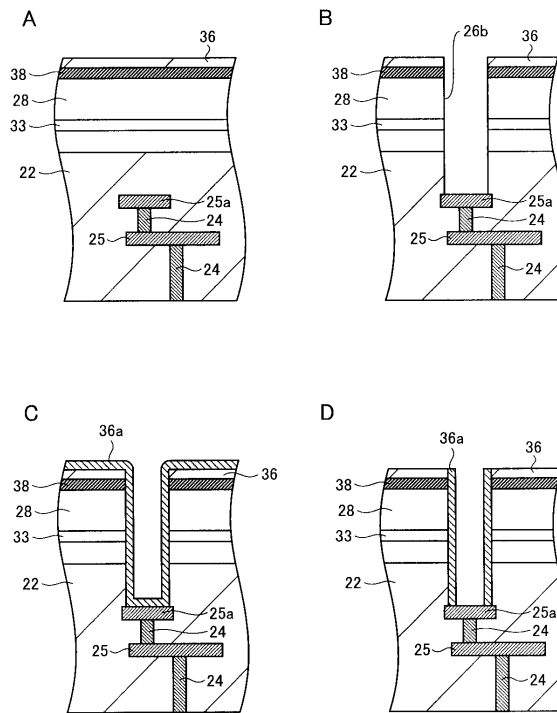
【図10】



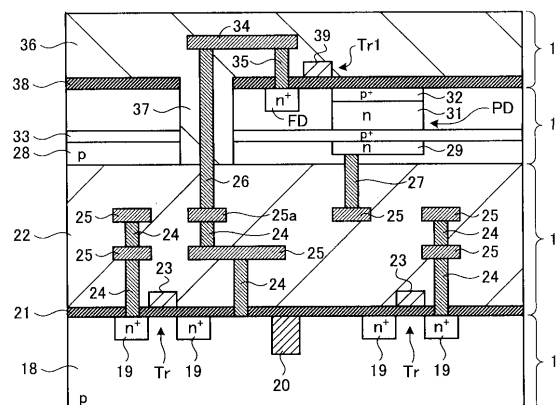
【図11】



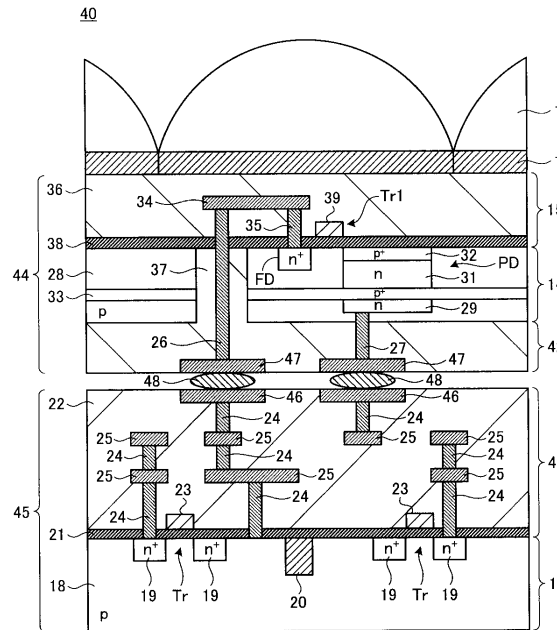
【図13】



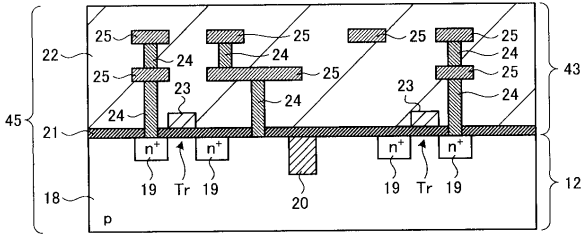
【図12】



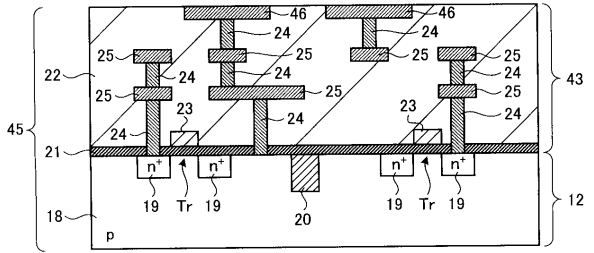
【図14】



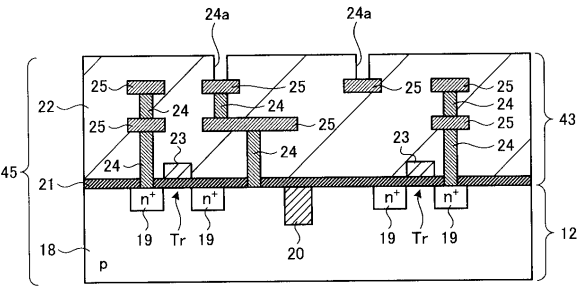
【図15】



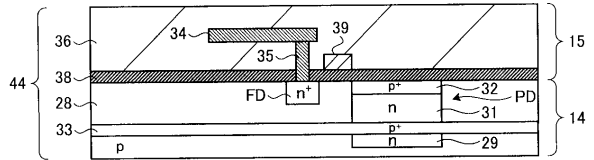
【図17】



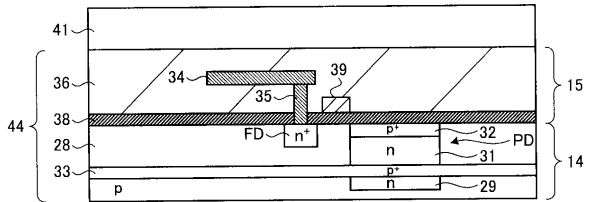
【図16】



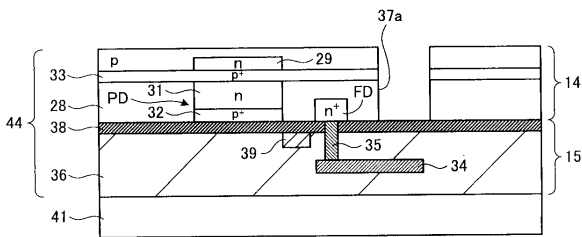
【図18】



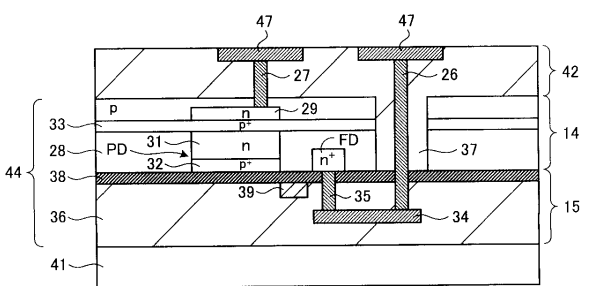
【図19】



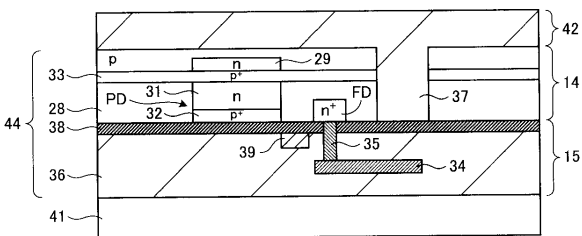
【図20】



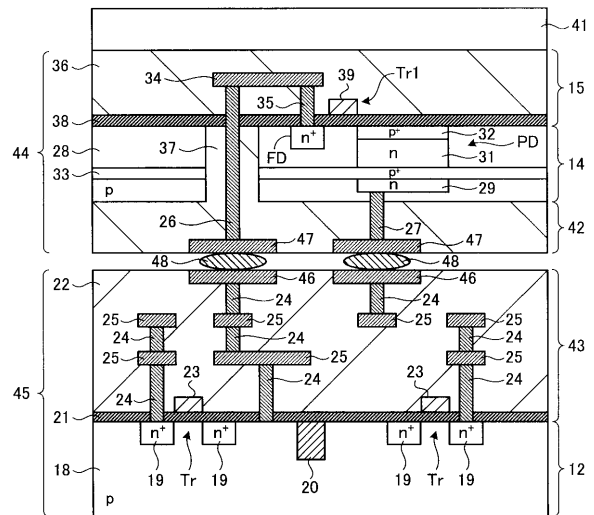
【図23】



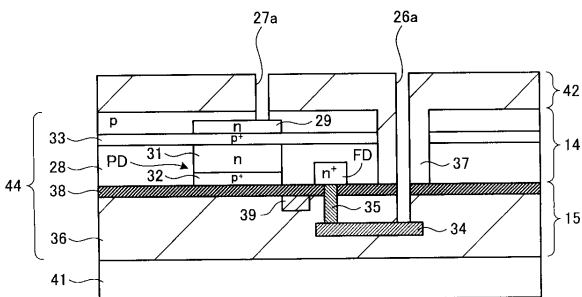
【図21】



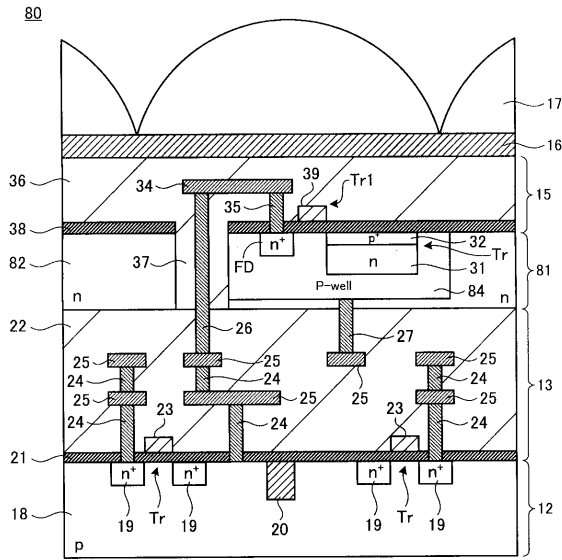
【図24】



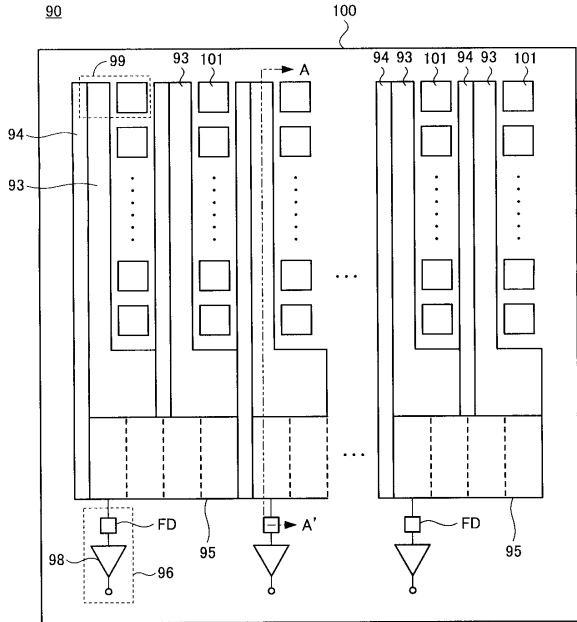
【図22】



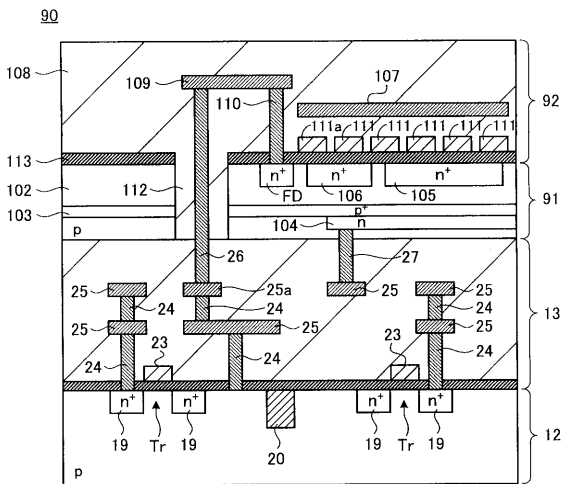
【図37】



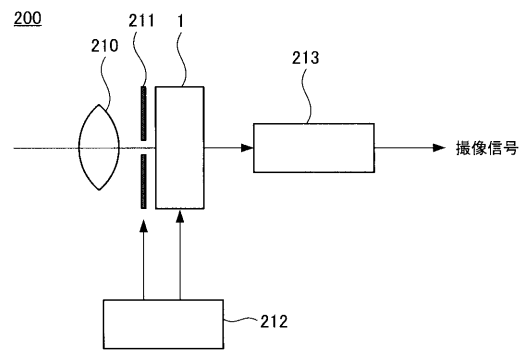
【図38】



【図39】



【図40】



フロントページの続き

- (56)参考文献 特開2008-210846(JP,A)
特開2008-277511(JP,A)
特開2006-191081(JP,A)
特開2001-339057(JP,A)
特開2009-170944(JP,A)
特開2006-100620(JP,A)
特開2007-221134(JP,A)
特開2002-314061(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/14