

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H04N 5/50

H03J 5/02 H04B 1/26



[12] 发明专利说明书

[21] ZL 专利号 99105147.5

[45] 授权公告日 2003 年 11 月 19 日

[11] 授权公告号 CN 1128543C

[22] 申请日 1999.4.21 [21] 申请号 99105147.5

[30] 优先权

[32] 1998.4.22 [33] GB [31] 9808615.0

[71] 专利权人 汤姆森多媒体公司

地址 法国布洛涅

[72] 发明人 冯锦川 郑添发

审查员 陈荣华

[74] 专利代理机构 北京市柳沈律师事务所

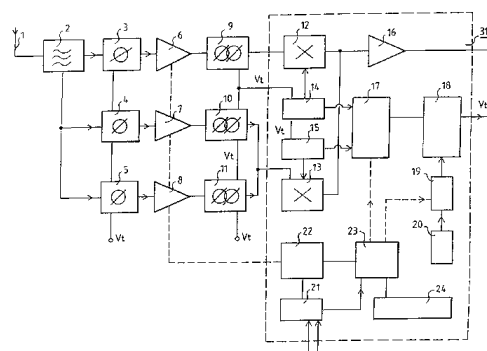
代理人 吕晓章

权利要求书 1 页 说明书 11 页 附图 2 页

[54] 发明名称 调谐装置

[57] 摘要

一种接收视频广播信号的调谐器，包含选择调谐频率的电路(6, 7, 8, 17)，该调谐器包括接收数据字节和这些数据字节中代表分频器比率 N 的字节及地址字节的总线接口(21)。总线接口(21)接收的字节通过一 N 分频器比较器(23)进行处理，比较器(23)将从总线接口(21)接收的分频器比率 N 值与存储在寄存器(24)中的值相比较，输出控制字节和发送到调谐器电路(6, 7, 8, 17)的数据字节，以选择频带和调谐频率。可在接收机机壳上提供调谐器而无需修改机壳的微处理器的现有软件。



ISSN 1008-4274

1. 一种接收视频广播信号的调谐器，包括用于选择调谐频率的可控电路(14,15)，用于接收数据字节和这些数据字节中代表对应于调谐器用户的输入频率的分频器比率N的字节的总线接口(21)，其特征在于：所述调谐器还包括一个N分频器比较器(23)，用于将从总线接口接收的分频器比率N的值与存储在寄存器(24)中的值相比较，所述N分频器比较器可用于输出发送到调谐器的所述可控电路的控制字节和数据字节，以选择调谐频率。
5
2. 如权利要求1所述的调谐器，其特征在于：寄存器(24)包含根据定制设计的N值的预定频带划分，以允许N分频器比较器(23)根据比较结果输出控制字节和数据字节，以完成频带切换和控制所述可控电路，达到自动和全功能频率合成器调谐。
10
3. 如权利要求1所述的调谐器，其特征在于：为完成调谐操作，所述调谐器仅需要来自微处理器的对应于分频器比率N的用户所需频率。
15
4. 如权利要求1所述的调谐器，其特征在于：所述N分频器比较器(23)通过总线连接到基准晶体振荡器(20)所输出频率的分频器(19)。
20
5. 如权利要求4所述的调谐器，其特征在于：所述N分频器比较器(23)输出一可选择的基准分频因子，以修改分频器(19)的值。
6. 如权利要求1至5的任何一个所述的调谐器，其特征在于：所述N分频器比较器(23)包括在混频器-振荡器和锁相环集成电路(31)中。

调谐装置

5 技术领域

本发明涉及频率合成器调谐器的调谐装置,尤其涉及用在电视接收机或录像机或视频卫星接收机或用户机顶盒中的这种调谐器。

背景技术

10 作为到电视接收机的输入级,调谐器的主要作用是选择所需的信号而排除所有其他信号。调谐器一般为6 MHz 频道提供9 MHz 通带。该通带通常用四个调谐电路获得:位于天线输入端与RF 放大器之间的单调谐输入滤波器,位于RF 放大器与混频级之间的双调谐带通滤波器,以及在混频器输出端的单调谐中频(IF)电路。头三个电路对所需频道是频率可选择的,这是通
15 过改变它们的电感、电容,或二者都改变而得到的。这些级之间的VHF 或UHF 或超高频(hyperband)频带的划分是不标准的并且是随调谐器的各制造商而改变的。按照接收广播信号标准,混频器输出总是调谐到45.75 或38.9 MHz 的中频。

RF 级提供的可选择性是为了从所需频道减少或消除不需要的信号,例如图像,从而消除或减少干扰问题。

在一典型的调谐器,比如用于接收以各广播频率发射的广播电视信号的调谐器中,调谐器的调谐状态由本地振荡信号的频率决定,本地振荡信号的频率与所接收的广播频率混合以产生预定中频(IF)信号。然后将IF 信号解调以获得视频和音频广播信号。由于本地振荡频率被改变,将调谐器调谐到不同广播频率以接收在这些频率上广播的节目信息。通常,本地振荡器包括可
25 变电容器或电感,当其值改变时,本地振荡频率相应地改变。例如通过调节电感线圈,操作者可按需要改变本地振荡频率,由此可建立任何所需的调谐器调谐状态。

一般将可变电容器构成为一变容二极管,其电容值由施加到其上的控制
30 调谐电压(v_t)决定。由于同样的控制电压将导致同样的调谐状态,所以已知调谐器中存储相应控制电压的数字表示依赖于数字技术,必要时,可对该数字

表示进行检索，以快速产生将调谐器调谐到所需广播频率的电容值。

5 目前，所谓的频率合成器调谐器已被广泛应用，其中在数字频率选择信号的控制下由锁相环产生本地振荡信号。在这种锁相环中，一可变频率振荡器产生本地振荡信号。除了在调谐器中提供通常混频器以外，通过一可编程分频器将本地振荡信号提供到相位比较器，将其与参考振荡信号相比较。其间的任何相位差产生的误差信号通过调谐电压反馈到振荡器，以调节本地振荡信号的频率，并由此调节调谐器的调谐状态。如果分频器的分频比率改变，提供到相位比较器分频的振荡信号也会改变。通过公知的锁相环操作，这使本地振荡信号的基频改变，致使相位误差信号被消除。

10 在当前的电视广播接收机中，通过一微处理器来控制调谐频率。微处理器在一总线上向调谐器发送各种数据字节，包括用于确定分频器的值的例如两个字节和用于控制在调谐器中建立的连接的其他字节。这种调谐器通常由一个混频器-振荡器和锁相环集成电路组成。除了分频器值上的变化外，控制微处理器必须发送附加信息，由此将按照包括在电视广播接收机中的调谐器的具体特征来确定第一频率选择级和调谐器的输出。通过总线接口在集成电路调谐器中处理这些字节。如上所述，特定制造者的每一调谐器按特定频带划分制造，从而按用户选择的频率以特定方式形成电路的连接，并可在集成电路调谐器的一端或另一端获得调谐器的输出。尽管当前存在所谓的“世界标准引脚频率合成器调谐器(World Standard Pinning Frequency Synthesiser tuner)”的事实，在这种调谐器中盒体和连接引脚的尺寸是标准化的，一个集成电路调谐器与另一制造者的电路不能容易地相互交换。为采用替换的FST(Frequency Synthesiser Tuner(频率合成器调谐器))，对于现今的多数(所有)应用来说用在软件调谐上无任何改变的接收机机壳的调谐器是不可能的。包括在微处理器中的控制调谐器的软件必须包括像调谐器的频带划分、基准分频器、调谐器集成电路的控制字节一类的信息。因此，在调谐器类型改变的情况下，尤其如果另一制造者的调谐器用于改变软件，这是必需的，作为调谐器市场上的新加入者，这是严重的缺点。

发明内容

30 本发明的目的是提供改进的调谐装置。

按照本发明的一个方面，提供一种用于接收视频广播信号的调谐器，该

调谐器包含用于选择调谐频率的可控电路，用于接收数据字节和这些数据字节中代表对应于调谐器用户的输入频率的分频器比率 N 的字节的数据总线接口，其特征在于，所述调谐器还包括一个 N 分频器比较器，用于将从总线接口接收的分频器比率 N 的值与存储在寄存器中的值相比较，所述 N 分频器比较器可用于输出发送到调谐器的所述可控电路的控制字节和数据字节，以选择调谐频率。

本优选实施例利用如下事实，专用于一区域的所有调谐器具有相同频率范围和同样的中频。因此用于获得所需频率的分频器对于大多数调谐器来说是相同的。一种类型的调谐器与另一种类型调谐器的不同之处在于 RF 级的频带划分。所以按照该优选实施例，当在具有正确地址字节信息的总线收发器的输入端接收来自任何现有频率合成器调谐器的现有软件数据时，分频器数据字节 1 和 2 将传送到一个 N 分频器逻辑表比较器。注意到通常以两个字节给定分频器比率，允许分频器比率在 32767 与 256 之间。考虑包括比较器的调谐器的特定技术特征，比较器输入分频器数据并输出所有其他必要的的数据字节。比较器所执行的比较将会提供完成频率合成器调谐功能所需的所有输出信息：

- a) 频率波段转换开关(通常 >2 波段开关)和输出端口信息
- b) 频率 N 分频器值
- c) 自生控制字节信息。(不再需要通过 I²C 总线来自接收机微处理器的外部控制字节信息)

照这样，可以忽略输出端口和通过 I²C 总线来自微处理器的控制字节。

利用这种“UTS”频率合成器调谐器具有若干优点：

- 1) 获得在引脚排列和软件上全兼容的世界标准频率合成器调谐器，并提供“即插即用(plug-and-play)”可能性。
- 2) 在调谐器设计上的大灵活性，以获得在频带划分和集成电路选择上的最优化性能，而无保持调谐软件兼容性的约束。
- 3) 大部分现有或以前的调谐软件仍可用于配备有这种通用调谐合成器(“UTS”)的调谐器。
- 4) 在应用、性能和成本上给予调谐器用户的巨大利益。
- 5) 便于对 FST 的售后服务(替换或更新)，就像 VST(电压合成器调谐)调谐器一样方便。

6) 允许直接作为功能特征合理开发内置于微处理器中的标准 FST 调谐协议(设备控制), 以在对于 FST 无任何附加写软件的情况下控制调谐器。

附图说明

- 5 参照附图, 仅借助实例对本发明的实施例说明如下, 附图中:
图 1 是现有技术的调谐器部分的方框图;
图 2 是表示本发明附加电路实施例的图 1 所示调谐器部分的方框图。

具体实施方式

- 10 在本说明的第一部分中, 参见图 1 描述公知调谐器, 然后, 相对于图 2, 说明如何通过本发明实施例改进这一公知型式。

图 1 是包括混频器 - 振荡器和锁相环集成电路 30 的公知调谐器部分。所述电路 30 包括将在下文中描述的部件 12 - 22。该调谐器包括一连接到中频陷波滤波器 2 的天线 1。陷波滤波器 2 的输出分别连接到第一、第二和第三频带的三个输入滤波器 3, 4, 5 的输入端。输入滤波器 3, 4, 5 中的每一个分别连接到相应放大器 6, 7, 8 的输入端。每一放大器的输出分别馈送到相应的双调谐带通滤波器 9, 10, 11。双调谐带通滤波器 9 的输出馈送到 UHF 混频器 12, 双调谐带通滤波器 10 和 11 的输出馈送到 VHF 混频器 13。混频器 12、13 各自接收来自本地振荡器 14、15 的信号, 这些混频器的输出馈给中频放大器 16。中频放大器 16 的输出提供给本领域公知并未示出的下游电路。也以公知方式借助于锁相环电路(PLL)进行振荡频率的控制。PLL 电路也以公知方式包含接收来自本地可变振荡器 14、15 的信号的第一分频器 17, 并输出分频后的信号。将分频后的信号提供给相位比较器 18, 相位比较器 18 也接收来自基准晶体振荡器 20 的信号。来自基准晶体振荡器 20 的信号通过第二分频器 19 提供到相位比较器 18。一般而言, 基准晶体振荡器 20 在 4MHz 频率上振荡, 基准分频器比率等于 2^9 或 2^6 , 具有或不具有预定标器, 从而相位比较器 18 接收的基准频率在振荡器频率的步长为 62.5KHz 时为 7.8125KHz 或 62.5KHz。相位比较器 18 输出的信号经集成调谐电压 V_t 分别反馈到振荡器 14、15, 以保持振荡频率不变。为了将调谐器部分的不同分量设定为接收机用户所选择的频率, 从总线接口 21 中的微处理器(未示出)接收数据字节。总线接口 21 通过数据控制输入和输出端口 22 和以虚线表示的总

线，向放大器 6、7、8 发送数据，用于禁止或允许这些放大器之一的输出，向滤波器 3、4、5 发送数据，以将放大器的滤波器设定在一组频率范围之一中，向振荡器 14、15 发送数据以切换本地振荡器 14 或 15，向第一分频器 17 发送数据以输入分频。数据发送到放大器滤波器，本地振荡器 14、15 取决于该电路的构成，并可从一个调谐器电路变化到另一个。

相反，对于同一工作频率来说，多数分频器比率(调谐步长)从一个调谐器到另一调谐器是一样的。因此，本发明人发现在从微处理器接收的数据字节中最重要的是给定分频器 17 的分频比率的数据字节。一旦知道这一比率，则知道工作频率，并可按照所用调谐器的特定特征设定其他控制或连接。

10 现在参照图 2 描述优选实施例。在图 2 中，对具有与图 1 相同功能的部件给以相同标号。该优选调谐器由包括部件 12 至 24 的混频器-振荡器和锁相环集成电路 31 构成。

如图 2 所示，当在总线接口 21 输入端以正确的地址字节信息接收来自任何 FST 调谐机座的现有软件产生的数据时，在两个分频器数据字节 1 和 2 的数据中，分频器数据字节 1 和 2 将被传送到 N 分频器比较器 23，以与定制频带划分协议相比较并预先规定基准分频器因子。定制协议存储在寄存器或存储器 24 中。比较器 23 的输出提供下列输出信息数据到调谐器集成电路 31 内数据控制和输入输出端口 22:

- a) 频带切换(通常>2 频带切换)和输出端口信息
- 20 b) 频率 N 分频器值
- c) 自生控制字节信息

25 通过阅读为每一分频值范围给出的表格获得输出信息，即带宽和输出端口信息及控制字节信息。该表格通过在调谐器设计者与 IC 制造者之间交换的关于频带划分和基准分频器的设计信息来填写或者可以在一“产品建立方式”下在调谐器产品前提下通过总线编程通过灵活的设计来填写。

对于地址字节，由于可通过硬件引脚选择四个 I²C 总线地址，所以不存在其软件兼容性的问题。应答功能是同样的。

30 如上所述，在现今的调谐器中 62.5KHz 步长通常是标准步长。然而，在意味着不同调谐的不同基准晶体分频器的情况下，N 分频器比较器 23 内任意的“可选择基准分频器因子”可被激活，以便修改分频器 19 的值，或仅允许控制字节，位 1 和 2(基准分频器选择)功能从外部 I²C 控制器接收 I²C 信

息，以自动选择调谐步长。

在调谐器对准方式的情况下，UTS 能够禁止“OS”位到达高阻抗模式，以为调谐器对准作人工调谐电压调节。

这种表格的实施例说明如下。在该实施例中，以十六进制格式给出数据。

- 5 调谐到 CCIR 频道 09(RF 频率 203.25MHz,振荡器频率 = RF+IF(38.9) = 242.15MHz)的汤姆森世界标准调谐器 CTT5000 的现有软件协议如下。

频道 09 调谐的数据

- 地址设置 : C2(调谐器地址硬引脚 - 开路)
- 分频器 N 值 : F22(振荡器频率 242.15MHz, 步长 62.5KHz)
- 10 - 控制字节 : 8E(工作方式, 以低电流调谐)

- 输出端口 : 06(2号频带选择, 频道 09 设计在该频带内)

表 1. 用于频道 09 调谐的数据格式

字节		MSB	位#6	位#5	位#4	位#3	位#2	位#1	LSB	ACK
字节 1	地址字节	1	1	0	0	0	MA1=0	MA0=1	0	A
字节 2	分频器字节#1	0 = 0	N14=0	N13=0	N12=0	N11=1	N10=1	N9=1	N8=1	A
字节 3	分频器字节#2	N7=0	N6=0	N5=1	N4=0	N3=0	N2=0	N1=1	N0=0	A
字节 4	控制字节	1=1	5I=0	T1=0	T0=0	1=1	1=1	1=1	0S=0	A
字节 5	输出字节	U/V=0	X	X	X	X	P2=1	P1=1	P0=0	A

以上表 1 中的 X 表示确定输出端口时未考虑标有 X 的那些位。

- 5 如果用按照该优选实施例的新调谐器代替调谐器 CTT 5000, 并配备 N 分频器比较器, 新调谐器将仅响应地址和分频器 N 值, 由 UTS(请参阅下表)译码/产生数据/信息的基余部分。

表 2. 至 UTS 调谐器的数据输入

字节		MSB	位#6	位#5	位#4	位#3	位#2	位#1	LSB	ACK
字节 1	地址字节	1	1	0	0	0	MA0=0	MA0=1	0	A
字节 2	分频器字节#1	0 = 0	N14=0	N13=0	N12=0	N11=1	N10=1	N9=1	N8=1	A
字节 3	分频器字节#2	N7=0	N6=0	N5=1	N4=0	N3=0	N2=0	N1=1	N0=0	A
	控制字节	1=X	5I=X	T1=X	T0=X	1=X	1=X	1=X	0S=X	A
	输出字节	U/V=X	X	X	X	X	P2=X	P1=X	P0=X	A

X - 无关

如果在电视机中用该同一调谐器代替另一调谐器，包括在寄存器 24 中的定制频带划分协议基于调谐步长为 62.5KHz 的汤姆森 WS 调谐器 CTT5000。

5

表 3

<u>N 分频器(Hex)</u>	<u>N 比较器输出</u>	<u>CTT 5000 频率图</u> <u>(IF38.9MHz)</u>
572 到 972	$972 \geq N \geq 572 =$ 频带 1	频带 1:48.25-112.25MHz
9E2 到 1B62	$1B62 \geq N \geq 9E2 =$ 频带 2	频带 2: 119.25-339.25MHz
1BE 到 3862	$3862 \geq N \geq 1BE2 =$ 频带 3	频带 3: 407.25-863.25MHz

对于信息来说，在下列表 4 和 5 中给出了标准 I²C 总线数据格式和主调谐器/PLL IC 制造控制字节数据格式。

10

表 4. 标准 I²C 总线数据格式

	MSB	位#6	位#5	位#4	位#3	位#2	位#1	LSB	ACK
地址字节	1	1	0	0	0	MA1	MA0	0	A
分频器字节 #1	0	N14	N13	N12	N11	N10	N9	N8	A
分频器字节 #2	N7	N6	N5	N4	N3	N2	N1	N0	A
控制字节	细节见下列控制字节表								
输出口字节	P7	P6	P5	P4	P3	P2	P1	P0	A

15 注：除控制字节外对于所有 RF 调谐器 PLL IC，地址字节及分频器字 # 1 和 # 2 是通用的。

表 5. 主调谐器/PLL IC 制造控制字节数据格式

控制字节(4)	MS B	位#6	位#5	位#4	位#3	位#2	位#1	LSB	AC K
<u>飞利浦:</u> TDA640X TDA55XX	1	CP	T2	T1	T0	RSA	RSB	OS	A
<u>西门子:</u> TDA601X,602X 等	1	5I	T1	T0	1	1	1	OS	A
<u>Temic</u> U620X 系列	1	5I	T1	T0	X	X	PSC	OS	A

X-无关

标准位功能:

1. 最低有效位用于禁止该调谐到达人工调谐/测试的高阻抗模式。
- 5 2. 位 6 通常用于不同调谐速度下的高或低充电泵。
3. 位 3, 4 和 5 用于 IC/产品测试方式。
4. 位 2 和 1 用于通过改变晶体基准分频器或预定标器接通/关断来选择不同调谐步长。

注意:

- 10 由上表所示控制字节, 多数位仅用于测试模式或增加调谐速度, 并不影响调谐步长。

(当 N 值为“大变化”时, 也可以在 UTS 内的特殊协议写入, 激活位 6 以增大调谐速度。)

- 15 除非位#1 和#2 用于预定标器接通/关断或选择影响调谐步长的晶体基准分频器, 可通过 UTS 内可选择的基准分频器因子克服这种可能的调谐误差。

表 6. 控制字节 4, 位#2 和位#1 功能

RSA	RSB	无预定标器		具有÷8 预定标器	
		基准分频器	步长	基准分频器	步长
X	0	80	50KHz	640	50KHz
0	1	128	31.25KHz	1024	31.25KHz
1	1	64	62.5KHz	512	62.5KHz

对于基准晶体振荡器所有步长为 4.0MHz。

可用下述实施例对本发明加以概括。

通常的频率合成器调谐器(FST)通过调谐器内的锁相环功能选择所需频率
5 通道。调谐器需要：(a) 用户所需的频率信息(表 1，N 分频器字节 2 和 3)，
(b) 依据具体调谐器设计要求的 IC 输出端口切换控制的频带划分数据(表 1，
控制字节 5)，(c) 具体调谐器设计要求的控制数据(表 1，控制字节 4)。
这些外部所需和内部需要的信息被 I²C 收发器通过 I²C 协议字节接收(在调
谐器 MOPLL IC 或 PLL IC 内)，I²C 协议字节是用该调谐器从接收机设备中
10 的外部微处理器控制器接收的(表 4 和表 5)。

本发明的通用调谐合成器调谐器(UTS)不需要频带切换数据和工作控制
数据(上述(b)和(c)输入)。所需的唯一输入是与任何调谐器内部设计需求无关
的用户所需频率数据(上述(a)输入)。在调谐器本身内所有需要的控制数据完全
15 从上述(a)频率 N 分频器信息内部导出。可忽略或删除两个控制字节 4 和 5 而
无任何问题。

UTS 调谐器具有逻辑 N 分频器比较器(23)和存储有按照定制设计 N 值(表
3)的预定频带划分寄存器(24)。将 N 分频器值(如以上所述的字节 2 和 3)形式
的所接收频率信息与“预定 N”值相比较，所述比较器可用于自动地输出根
据具体调谐器硬件设计的预定端口输出和控制功能，并做正确的频带切换(例
20 如表 3 中的频带 1，频带 2 和频带 3)，并控制调谐器电路的其余部分以获得
全功能频率合成调谐器。

UTS 调谐器仅需从接收机设备的外部微处理器按 N 分频器值输入的用户
所需的频率。它仅需要 3 个字节(表 2)，这 3 个字节与需要 5 个字节的通常 FST
调谐器相比像 FST 调谐器一样是全功能的(它们均包括标准的 I²C 地址字节)。
25

对于所有调谐器而言(具有 62.5KHz 同样调谐步长的调谐器)，当被忽略或
删除的控制字节 4 和 5 是取决于各调谐器硬件设计的非标准数据时，不管其
具体硬件设计如何，这两个 N 分频器字节是通用的。这种 UTS 调谐器的新开
发的 I²C 软件可从 5 字节缩短到 3 字节协议，以改善其简单性并达到标准化和
兼容性。这将消除利用新 FST 调谐器代替当前调谐器的软件约束。
30

在控制字节 4 的所有其他位仍被忽略且控制字节 5 也被忽略或删除时，
UTS 调谐器可具有扩大到对不同调谐步长起作用的适应性，这是通过接受基

准分频器选择位(表 5)的控制字节 4 的位#2(RSA)和位#1(RSB)得到的。这样，除 62.5KHz 调谐步长的缺省能力外，也可通过 MOPLL 或 PLL IC 的 RSA 和 RSB 位设置的标准惯例(表 6)选择 31.25KHz、50KHz 等步长(在用户需要时)。

5 在 UTS 中，调谐器被包括并集成在混频器振荡器 - 锁相环集成电路 (MOPLL IC)或调谐器中的调谐锁相环集成电路(PLL IC)中。

本发明的 UTS 调谐器将解决在接收机设备中应用 FST 调谐器时的软件兼容性问题。它给出了对当今世界标准引脚 FST 调谐器软件完全兼容的解决方案，并在调谐器硬件设计上没有任何设计限制，对频带划分完全是灵活的，且按照其设计能力提供最佳性能和成本的设计，这是本发明的预定目的。

10 因此，具有现有的 I²C 协议软件的现有接收机设备可应用 UTS 调谐器在不作任何软件修改的情形下替换现有 FST 调谐器，并具备具有竞争力的成本，较短计算过程的更好性能，并省去软件屏蔽修改的风险和时间。

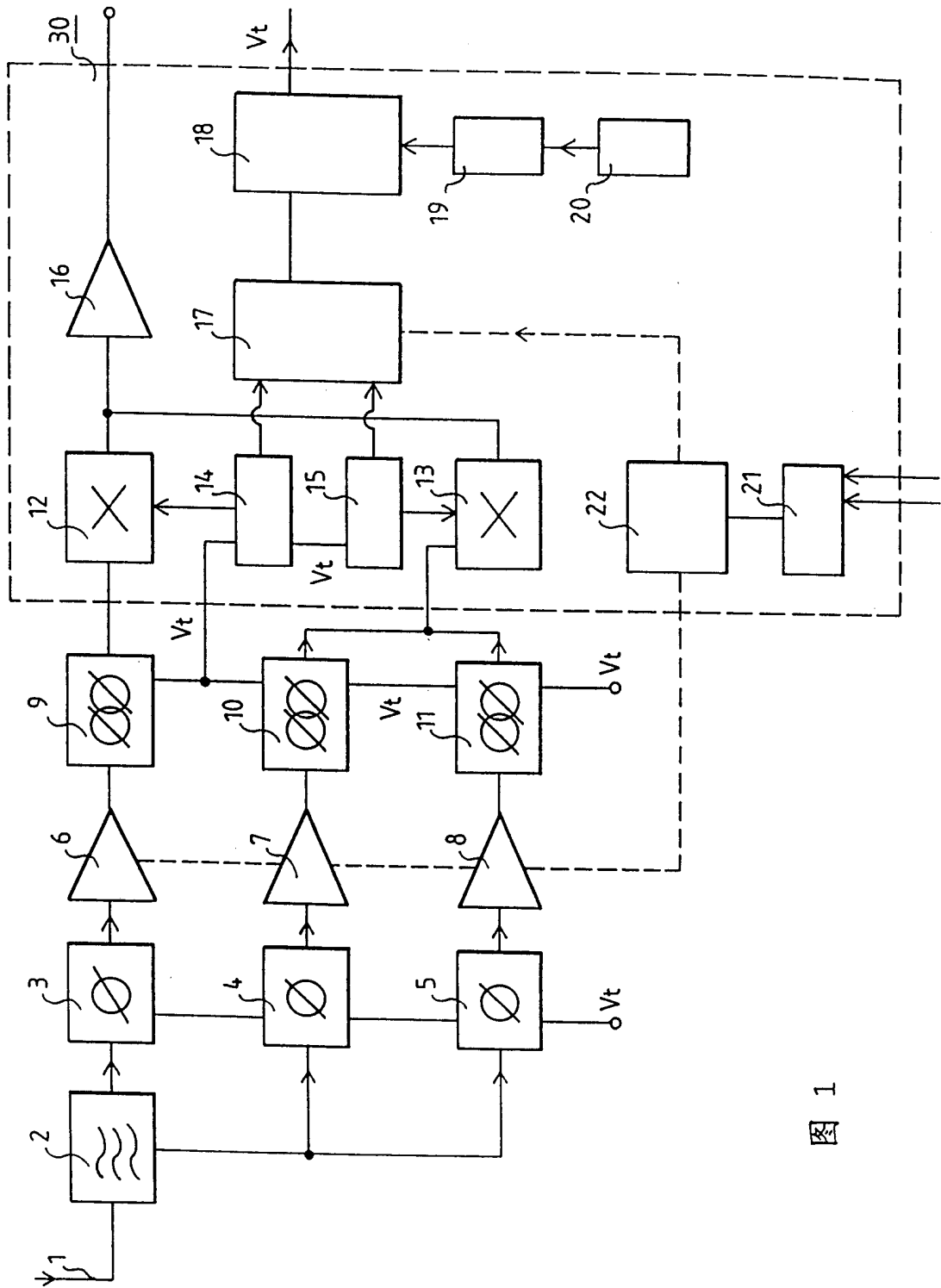


图 1

