

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3696276号

(P3696276)

(45) 発行日 平成17年9月14日(2005.9.14)

(24) 登録日 平成17年7月8日(2005.7.8)

(51) Int. Cl.<sup>7</sup>

F I

B 4 1 J 2/44

B 4 1 J 3/21

L

B 4 1 J 2/45

B 4 1 J 2/455

請求項の数 7 (全 13 頁)

(21) 出願番号	特願平7-2456	(73) 特許権者	000000295
(22) 出願日	平成7年1月11日(1995.1.11)		沖電気工業株式会社
(65) 公開番号	特開平8-187889		東京都港区虎ノ門1丁目7番12号
(43) 公開日	平成8年7月23日(1996.7.23)	(74) 代理人	100089635
審査請求日	平成13年8月21日(2001.8.21)		弁理士 清水 守
		(74) 代理人	100096426
			弁理士 川合 誠
		(72) 発明者	野本 勉
			東京都港区虎ノ門1丁目7番12号 沖電
			気工業株式会社内
		(72) 発明者	中村 幸夫
			東京都港区虎ノ門1丁目7番12号 沖電
			気工業株式会社内

最終頁に続く

(54) 【発明の名称】 一次元配列有機 E L 発光素子アレイヘッド及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

- (a) 絶縁性基板と、
- (b) 該絶縁性基板上に整流特性を有する有機 E L 材料を発光層に用い、各々分離されて形成された複数の発光素子からなる一次元配列発光素子アレイと、
- (c) 前記複数の発光素子を隣り合う n 個の発光素子毎に m 個に分けた各々をブロックと呼ぶとき、同一ブロックに含まれる発光素子に共通に接続されるブロック電極と、
- (d) 前記絶縁性基板と接して形成された n 個の下層配線と、該下層配線の上部に形成された層間絶縁膜と、該層間絶縁膜の上部に形成され一端が前記発光素子の各々と接続され他端が前記下層配線と前記層間絶縁膜に設けられたコンタクト穴を介し同一の前記ブロックに含まれる発光素子同士が互いに電氣的に接続されないよう接続される m × n 個の上層配線とからなるマトリクス配線と、
- (e) 前記マトリクス配線の下層配線の各々と接続された n 個の個別信号電極と、
- (f) 前記ブロック電極に接続される第 1 の外部駆動回路と、
- (g) 前記個別信号電極に接続される第 2 の外部駆動回路とを備え、
- (h) 前記マトリクス配線の上層配線は、前記発光素子の下部に接続され、
- (i) 前記ブロック電極と前記個別信号電極との組み合わせにより前記複数の発光素子を選択的に発光させることを特徴とする一次元配列有機 E L 発光素子アレイヘッド。

【請求項 2】

請求項 1 記載の一次元配列有機 E L 発光素子アレイヘッドにおいて、前記絶縁性基板上

10

20

に形成される発光素子は、非透光性金属膜よりなる下部電極と、発光層と、ITO膜よりなる透明電極で形成される上部電極であるブロック電極から構成されることを特徴とする一次元配列有機EL発光素子アレイヘッド。

【請求項3】

請求項1記載の一次元配列有機EL発光素子アレイヘッドにおいて、前記ブロック電極にはグラウンドの電位よりなる信号( $V_L$ )を印加し、前記個別信号電極にはプラスの電位のパルス( $V_H$ )を印加し、発光素子を選択的に駆動することを特徴とする一次元配列有機EL発光素子アレイヘッド。

【請求項4】

(a) 絶縁性基板上に多層配線の下層配線を形成する工程と、  
 (b) 層間絶縁膜を形成し、該層間絶縁膜にコンタクト穴を形成する工程と、  
 (c) 個別信号電極とその一部が発光層の下部電極を兼ねる多層配線の上層配線を形成し、前記コンタクト穴及び前記上層配線を通じて前記発光層の下部電極と前記下層配線とを接続する工程と、  
 (d) 整流特性を有する有機EL材料を用いた一次元配列発光層を形成する工程と、  
 (e) ブロック信号用外部接続端子を有する発光層の上部電極となるブロック電極を形成する工程とを施すことを特徴とする一次元配列有機EL発光素子アレイヘッドの製造方法。

10

【請求項5】

請求項4記載の一次元配列有機EL発光素子アレイヘッドの製造方法において、 $n$ 個の個別信号電極を有する $m \times n$ のマトリクス配線を形成した後、発光素子に接続される $m$ 個のブロック電極を形成し、前記ブロック電極には第1の外部駆動回路を接続し、前記個別信号電極には第2の外部駆動回路とを接続することを特徴とする一次元配列有機EL発光素子アレイヘッドの製造方法。

20

【請求項6】

(a) 絶縁性基板上に発光素子の下部電極及び個別信号電極となるマトリクス配線の下層配線を形成する工程と、  
 (b) 層間絶縁膜を形成し、該層間絶縁膜にコンタクト穴を形成する工程と、  
 (c) 多層配線の上層配線を形成し、前記コンタクト穴及び前記下層配線を通じて、発光層の下部電極とマトリクス配線の上層配線及び個別信号電極とを接続する工程と、  
 (d) 整流特性を有する有機EL材料を用いた一次元配列発光層を形成する工程と、  
 (e) ブロック信号用外部接続端子を有する発光層の上部電極となるブロック電極を形成する工程とを施すことを特徴とする一次元配列有機EL発光素子アレイヘッドの製造方法

30

【請求項7】

請求項6記載の一次元配列有機EL発光素子アレイヘッドの製造方法において、 $n$ 個の個別信号電極を有する $m \times n$ のマトリクス配線を形成した後、発光素子に接続される $m$ 個のブロック電極を形成し、前記ブロック電極には第1の外部駆動回路を接続し、前記個別信号電極には第2の外部駆動回路とを接続することを特徴とする一次元配列有機EL発光素子アレイヘッドの製造方法。

40

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、電子写真方式プリンタの光源である有機EL(エレクトロ・ルミネッセンス)プリンタヘッドに用いられる一次元配列有機EL発光素子アレイヘッド及びその製造方法に関するものである。

【0002】

【従来の技術】

従来、このような分野の技術としては、例えば、以下に示すようなものがあった。

【0003】

50

図5はかかる従来の電子写真方式プリンタの光源であるLEDヘッドの斜視図である。

【0004】

図5において、LEDヘッドは、基板1上に複数のLEDアレイチップ2を一列に配置し、これらの各LEDアレイは、複数の駆動用ドライバIC3よりなる回路とボンディングワイヤ4などで接続され、一直線上に配列したLEDプリントヘッドを構成する。

【0005】

そこで、所定の駆動信号に応じてLEDプリントヘッドのLEDアレイは発光し、発光した光は集束性ロッドレンズアレイ4'を経て、帯電した記録媒体(例えば感光ドラム)の表面を照射し、静電潜像を形成する。

【0006】

一方、ドラム上に形成された静電潜像は、感光ドラムの回転により現像器に送られ、静電潜像部にトナーが付着し現像され、転写器により用紙へ転写され印字が行われる。

【0007】

【発明が解決しようとする課題】

しかしながら、上記した従来のLEDアレイでは、以下のような問題点がある。

【0008】

図6は電子写真方式プリンタの光源であるLEDヘッドのLEDチップとLEDチップ間の隙間を示す図である。

【0009】

まず、第1に、超高精細化対応の印字ヘッドを作製する場合に、図6(a)に示すように、LEDチップ5とLEDチップ6間のつなぎ目7Aに、正規の隙間 $L_N$ がある場合は良いが、図6(b)に示すように、LEDチップ5とLEDチップ6間のつなぎ目7Bに、正規の隙間以上の隙間 $L_A$ (異常 $L_A$ )が発生すると、印字時に印字ムラとなりやすいという問題点がある。

【0010】

この原因は、ウエハ・プロセスを終了し、後工程でウエハを切断し、チップに分割するときの切断ずれ、チップをプリント基板上に組み立てるときの組み立てずれなどによる。

【0011】

図示は省略するが、この逆、つまりLEDチップとLEDチップ間のつなぎ目の隙間が、正規の隙間以下の隙間となる場合もある。

【0012】

LEDチップが異常に配列された場合は、つなぎ目に隙間が生じ、その隙間領域は印字されないため、印字品質が低下する。

【0013】

第2に、各LEDチップごとに駆動用ドライバICを用いるため、駆動用ドライバICの使用量が大きくなり、コスト高になりやすいなどの問題点があった。

【0014】

本発明は、上記問題点を除去し、つなぎ目の無い高品質印字ができ、かつ駆動用ドライバICの数を低減し、コストダウンを図ることができる一次元配列有機EL発光素子アレイヘッド及びその製造方法を提供することにある。

【0015】

【課題を解決するための手段】

本発明は、上記目的を達成するために、

(1)一次元配列有機EL発光素子アレイヘッドにおいて、絶縁性基板と、この絶縁性基板上に整流特性を有する有機EL材料を発光層に用い、各々分離されて形成された複数の発光素子からなる一次元配列発光素子アレイと、前記複数の発光素子を隣り合うn個の発光素子毎にm個に分けた各々をブロックと呼ぶとき、同一ブロックに含まれる発光素子に共通に接続されるブロック電極と、前記絶縁性基板と接して形成されたn個の下層配線と、この下層配線の上部に形成された層間絶縁膜と、該層間絶縁膜の上部に形成され一端が前記発光素子の各々と接続され他端が前記下層配線と前記層間絶縁膜に設けられたコン

10

20

30

40

50

タクト穴を介し同一の前記ブロックに含まれる発光素子同士が互いに電氣的に接続されないよう接続される $m \times n$ 個の上層配線とからなるマトリクス配線と、前記マトリクス配線の下層配線の各々と接続された $n$ 個の個別信号電極と、前記ブロック電極に接続される第1の外部駆動回路と、前記個別信号電極に接続される第2の外部駆動回路とを備え、前記マトリクス配線の上層配線は、前記発光素子の下部に接続され、前記ブロック電極と前記個別信号電極との組み合わせにより前記複数の発光素子を選択的に発光させるようにしたものである。

【0016】

(2) 上記(1)記載の一次元配列有機EL発光素子アレイヘッドにおいて、前記絶縁性基板上に形成される発光素子は、非透光性金属膜よりなる下部電極と、発光層と、ITO膜よりなる透明電極で形成される上部電極であるブロック電極から構成されるようにしたものである。

10

【0017】

(3) 上記(1)記載の一次元配列有機EL発光素子アレイヘッドにおいて、前記ブロック電極にはグラウンドの電位よりなる信号( $V_L$ )を印加し、前記個別信号電極にはプラスの電位のパルス( $V_H$ )を印加し、発光素子を選択的に駆動するようにしたものである。

【0018】

(4) 一次元配列有機EL発光素子アレイヘッドの製造方法において、絶縁性基板(100)上に多層配線の下層配線(111~113)を形成する工程と、層間絶縁膜(120)を形成し、この層間絶縁膜(120)にコンタクト穴(131~139)を形成する工程と、個別信号電極とその一部が発光層の下部電極(151~159)を兼ねる多層配線の上層配線(141~149)を形成し、前記コンタクト穴(131~139)及び前記上層配線(141~149)を通じて前記発光層の下部電極(151~159)と前記下層配線(111~113)とを接続する工程と、整流特性を有する有機EL材料を用いた一次元配列発光層(161~169)を形成する工程と、ブロック信号用外部接続端子を有する発光層の上部電極となるブロック電極(171~173)を形成する工程とを施すようにしたものである。

20

【0019】

(5) 上記(4)記載の一次元配列有機EL発光素子アレイヘッドの製造方法において、 $n$ 個の個別信号電極を有する $m \times n$ のマトリクス配線を形成した後、発光素子に接続される $m$ 個のブロック電極を形成し、前記ブロック電極には第1の外部駆動回路を接続し、前記個別信号電極には第2の外部駆動回路とを接続するようにしたものである。

30

【0020】

(6) 一次元配列有機EL発光素子アレイヘッドの製造方法において、絶縁性基板上に発光素子の下部電極及び個別信号電極となるマトリクス配線の下層配線(241~249)を形成する工程と、層間絶縁膜(220)を形成し、この層間絶縁膜にコンタクト穴(231~239)を形成する工程と、多層配線の上層配線(211~213)を形成し、前記コンタクト穴(231~239)及び前記下層配線(241~249)を通じて、発光層の下部電極(251~259)とマトリクス配線の上層配線(211~213)及び個別信号電極(281~283)とを接続する工程と、整流特性を有する有機EL材料を用いた一次元配列発光層(261~269)を形成する工程と、ブロック信号用外部接続端子を有する発光層の上部電極となるブロック電極(271~273)を形成する工程とを施すようにしたものである。

40

【0021】

(7) 上記(6)記載の一次元配列有機EL発光素子アレイヘッドの製造方法において、 $n$ 個の個別信号電極を有する $m \times n$ のマトリクス配線を形成した後、発光素子に接続される $m$ 個のブロック電極を形成し、前記ブロック電極には第1の外部駆動回路を接続し、前記個別信号電極には第2の外部駆動回路とを接続するようにしたものである。

【0022】

50

## 【作用】

上記のように、絶縁性基板上に、整流特性を有する有機EL材料を発光層に用いた一次元配列発光素子アレイと、m個のブロック電極とn個の個別信号電極よりなるm×nのマトリックス電極で構成し、マトリックス駆動させることで、一次元に配列した有機EL発光素子アレイヘッドを作製し、電子写真方式プリンタの光源とするようにした。

## 【0023】

そして、耐熱性の低い有機EL発光材料を用いた発光素子のマトリックス配線駆動を行うため、マトリックス配線を先に行い、その後、発光素子の作製を行っている。

## 【0024】

## 【実施例】

以下、本発明の実施例を図面を参照しながら説明する。

## 【0025】

図1は本発明の第1実施例を示す一次元配列有機EL発光素子アレイヘッドの平面図、図2は図1のA-A線断面図、図3はその一次元配列有機EL発光素子アレイの等価回路図、図4はその一次元配列有機EL発光素子アレイの駆動タイミングチャートである。

## 【0026】

ここでは、総ドット数が9ドットの一次元配列発光素子アレイヘッド(3×3マトリックス駆動)を示している。

## 【0027】

まず、一次元配列発光素子アレイヘッドの製造方法を図1及び図2を用いて、説明する。

## 【0028】

詳細な説明の前に、有機EL材料の耐熱性について説明する。

## 【0029】

有機EL材料は、非結晶性の薄膜(300~10000)であり、耐熱性が低いという膜固有の特性を有している。200以上になると結晶化が急激に進行し、発光特性、整流性が劣化するという問題点がある。このように、耐熱性が低いため、プロセス最高温度は200以下に抑えなければならない。

## 【0030】

マトリックス配線では、層間絶縁性が重要であるが、大面積にわたって十分な絶縁性を有する低温絶縁膜の形成技術はない。

## 【0031】

従って、有機EL材料を用いた素子でデバイスを作製し、マトリックス配線を行うためには、プロセス上の工夫が必要となる。

## 【0032】

以下、詳細に説明する。

## 【0033】

まず、ガラス、石英等の絶縁性基板100上に、Al, Cr, Ni, NiCr, W, Taなどの中から、少なくとも1種類の金属膜を真空蒸着法またはスパッタ法で形成した後、所定の条件でホトリソ・エッチングすることにより、多層配線の下層配線111~113を形成する。

## 【0034】

そして、150~200程度の低温プラズマCVD法により、Si<sub>3</sub>N<sub>4</sub>膜、SiO<sub>2</sub>膜、SiON膜等からなる層間絶縁膜120を形成し、所定の条件でホトリソ・エッチングすることにより、層間絶縁膜120にコンタクト穴131~139を形成する。

## 【0035】

次に、Li, Al, Mg, Mg-Ag, Al-Li, In等から、少なくとも1種類の非透明性金属膜を真空蒸着、共蒸着法により形成し、所定の条件でホトリソ・エッチングすることにより、多層配線の上層配線141~149と、発光層の下部電極151~159も同時に形成する。

10

20

30

40

50

## 【0036】

この時、多層配線の上層配線144～146は、マトリックス配線の個別信号用外部接続端子181～183にもなる。

## 【0037】

また、コンタクト穴131～139及び多層配線の上層配線141～149を通じて、発光層の下部電極151～159と多層配線の下層配線111～113は接続されている。

## 【0038】

次に、整流特性を有する有機EL材料を用いた一次元配列発光層161～169を、真空蒸着法及び所定の条件でホトリソ・エッチングすることにより形成する。

10

## 【0039】

ここで、形成される発光体（発光層）は、2層型でも3層型でもよい。

## 【0040】

その2層型には、上層がホール輸送層/下層が発光層；電子輸送層のタイプと、上層が発光層；ホール輸送層/下層が電子輸送層のタイプがある。

## 【0041】

また、3層型は、上層がホール輸送層/中層が発光層/下層が電子輸送層となっている。

## 【0042】

蒸着される有機EL材料としては、電子輸送層としては、アルミキノリノール醋体（Alq<sub>3</sub>）、オキサジアゾール誘導体、ホール輸送層としては、トリフェニルアミン誘導体、ポリビニールカルバゾールなどがある。

20

## 【0043】

発光層としては、トリフェニルジアミン、ペリレン誘導体、チアジゾール誘導体、スチルベンゼン誘導体などがある。

## 【0044】

そして、ITO膜を真空蒸着法またはスパッタ法で形成し、所定の条件でホトリソ・エッチングすることにより、ブロック電極171～173を形成する。このブロック電極171～173は、ブロック信号用外部接続端子を有する。

## 【0045】

9個の発光層（発光素子）161～169は、上述の上部電極であるブロック電極171～173、有機EL材料の発光層160、下部電極151～159から構成されることになる。

30

## 【0046】

この実施例では、便宜上、3ドット×3ブロックの3×3マトリックス駆動の一次元配列有機EL発光素子アレイヘッドの製造方法について説明したが、当然マトリックス規模を128ドット×81ブロックなどに拡大することで、印字サイズ幅がA4（297mm）で、ドット数10368の1200dpiの一次元配列有機EL発光素子アレイヘッドとなる。

## 【0047】

完成した一次元配列有機EL発光素子アレイヘッドは、ブロック信号用外部接続端子（ブロック電極）171～173と、個別信号用外部接続端子181～183を通じて外部駆動回路に接続される。すなわち、ブロック信号用外部接続端子（ブロック電極）171～173は、外部駆動回路であるドライバIC191へ、個別信号用外部接続端子181～183は外部駆動回路であるドライバIC192へと接続されている。

40

## 【0048】

発光層（発光素子）161～169の電気光学特性（電圧-輝度）によれば、順方向+3～10Vの低い印加電圧で、3000～7000cd/m<sup>2</sup>の十分な発光強度を有している。

## 【0049】

50

また、発光層（発光素子）161～169の電気特性（電圧 - 電流）によれば、順方向電圧 + 3～10V印加の場合、100～200mA/cm<sup>2</sup>、逆方向電圧に対するリーク電流は微小であり、逆耐圧は - 15～ - 20Vと十分な整流特性を有している。

【0050】

本発明の第1実施例の一次元配列有機EL発光素子アレイヘッド駆動方法について図3及び図4を参照して説明する。

【0051】

外部駆動回路より、個別信号用外部接続端子181～183とブロック電極171～173には、プラスの電位（V<sub>H</sub>）、グラウンドの電位（V<sub>L</sub>）の2種類の電位よりなる制御信号パルス、つまり、ブロック制御信号、個別電極信号が印加される。

10

【0052】

また、プラスの電位V<sub>H</sub>は順方向+3～10Vであり、発光層（発光素子）は電流100～200mA/cm<sup>2</sup>、発光強度3000～7000cd/m<sup>2</sup>の特性を有する。

【0053】

更に、グラウンドの電位V<sub>L</sub>は0Vであり、発光層（発光素子）は電流0mA/cm<sup>2</sup>、発光強度3000～7000cd/m<sup>2</sup>の特性を有する。

【0054】

図4に示すように、1ライン周期T<sub>L</sub>ごとに、ブロック周期T<sub>B</sub>にあわせてブロック制御信号を順次切替え、切替えと同期させながら個別信号を個別信号用外部接続端子（個別信号電極）181～183に印加することにより、選択的に任意のドットを発光時間tで発光させることができる。

20

【0055】

すなわち、ブロック電極171～173には、グラウンドの電位よりなる信号（V<sub>L</sub>）を印加し、個別信号用外部接続端子（個別信号電極）181～183には、プラスの電位のパルス（V<sub>H</sub>）を印加することで選択的に駆動することができる。

【0056】

以上述べた一次元配列有機EL発光素子アレイは、ドライバIC191, 192よりなる外部駆動回路と接続され、一直線上に配列したプリントヘッドを構成する。

【0057】

図4に示すような所定の駆動信号に応じて、一次元配列有機EL発光素子アレイを発光させ、発光した光は集束性ロッドレンズアレイを経て帯電した記録媒体（例えば、感光ドラム）の表面を照射し、静電潜像を形成する。

30

【0058】

ドラム上に形成された静電潜像は、感光ドラムの回転により現像器に送られ、静電潜像部にトナーが付着し現像され、転写器により用紙へ転写され印字が行われる。

【0059】

次に、本発明の第2実施例を図面を参照しながら説明する。

【0060】

ここでも、総ドット数が9ドットの一次元配列発光素子アレイヘッド（3×3マトリックス駆動）を図7～図10に示す。

40

【0061】

図7は本発明の第2実施例を示す一次元配列発光素子アレイヘッドの平面図、図8はその一次元配列発光素子アレイヘッドのB-B線断面図、図9はその一次元配列有機EL発光素子アレイの等価回路図、図10はその一次元配列有機EL発光素子アレイの駆動タイミングチャートである。

【0062】

まず、ガラス、石英などの絶縁性基板200上に、ITO膜を真空蒸着法、またはスパッタ法で形成し、所定の条件でホトリソ・エッチングすることにより、マトリックス配線の下層配線241～249を形成する。

【0063】

50

このマトリクス配線の下層配線 241 ~ 249 は、発光層の下部電極 251 ~ 259 も兼ねている。また、244 ~ 246 はマトリクス配線の個別信号用外部接続端子 281 ~ 283 を有している。

【0064】

そして、150 ~ 200 程度の低温プラズマ CVD 法により、 $\text{Si}_3\text{N}_4$  膜、 $\text{SiO}_2$  膜、 $\text{SiON}$  膜などからなる層間絶縁膜 220 を形成し、所定の条件でホトリソ・エッチングすることで、層間絶縁膜 220 にコンタクト穴 231 ~ 239 を形成する。

【0065】

次に、Al, Cr, Ni, NiCr, W, Ta, Mo などの中から、少なくとも一種類の金属膜を真空蒸着法、またはスパッタ法で形成した後、所定の条件でホトリソ・エッチングすることで、多層配線の上層配線 211 ~ 213 を形成する。

10

【0066】

また、コンタクト穴 231 ~ 239 及び多層配線（マトリクス配線）の下層配線 241 ~ 249 を通じて、発光層の下部電極 251 ~ 259 と多層配線（マトリクス配線）の上層配線 211 ~ 213、そして、個別信号用外部接続端子 281 ~ 283 を有している。

【0067】

次に、整流特性を有する有機 EL 材料からなる一次元配列の発光層 260 に用いた一次元配列発光層 261 ~ 269 を、真空蒸着法及び所定の条件でホトリソ・エッチングすることで形成する。

20

【0068】

次に、Li, Al, Mg, Mg-Ag, Al-Li, In などから少なくとも一種類の非透明性金属膜を真空蒸着、共蒸着法により形成し、所定の条件でホトリソ・エッチングすることで、発光層の上部電極としてのブロック電極 271 ~ 273 を形成する。

【0069】

この電極 271 ~ 273 は、ブロック電極でありブロック信号用外部接続端子を有している。

【0070】

9 個の発光層（発光素子）261 ~ 269 は、上述の上部電極であるブロック電極 271 ~ 273、有機 EL 材料の一次元配列の発光層 260、発光層の下部電極 251 ~ 259 から構成されることになる。

30

【0071】

実施例では、便宜上、3 ドット × 3 ブロックの 3 × 3 マトリクス駆動の一次元配列有機 EL 発光素子アレイヘッドの製造方法について説明したが、当然マトリクス規模を 128 ドット × 81 ブロックなどに拡大することで、印字サイズ幅が A4 (297 mm) で、ドット数 10368 の 1200 dpi の一次元配列有機 EL 発光素子アレイヘッドとなる。

【0072】

完成した一次元配列有機 EL 発光素子アレイヘッドは、ブロック電極（ブロック信号用外部接続端子）271 ~ 273 と個別信号用外部接続端子 281 ~ 283 を通じて外部駆動回路としてのドライバ IC 291 とドライバ IC 292 に接続される。

40

【0073】

また、発光層（発光素子）261 ~ 269 の電気光学特性（電圧 - 輝度）によれば、順方向 +3 ~ 10 V の低い印加電圧で、3000 ~ 7000  $\text{cd}/\text{m}^2$  の十分な発光強度を有している。

【0074】

また、発光層（発光素子）261 ~ 269 の電気特性（電圧 - 電流）によれば、順方向電圧 +3 ~ 10 V 印加で 100 ~ 200  $\text{mA}/\text{cm}^2$ 、逆方向電圧に対するリーク電流は微小であり、逆耐圧は -15 ~ -20 V と十分な整流特性を有している。

【0075】

50

本発明の一次元配列有機EL発光素子アレイヘッドの動作を図9及び図10を用いて説明する。

【0076】

図9に示すように、外部駆動回路より、個別信号用外部接続端子281～283とブロック電極271～273には、プラスの電位( $V_H$ )、グラウンドの電位( $V_L$ )の2種類の電位よりなる制御信号パルス、つまり、ブロック制御信号、個別電極信号が印加される。

【0077】

また、プラスの電位 $V_H$ は順方向+3～10Vであり、発光層(発光素子)は電流100～200mA/cm<sup>2</sup>、発光強度3000～7000cd/m<sup>2</sup>の特性を有する。

10

【0078】

更に、グラウンドの電位 $V_L$ は0Vであり、発光層(発光素子)は電流0mA/cm<sup>2</sup>、発光強度3000～7000cd/m<sup>2</sup>の特性を有する。

【0079】

図10に示すように、1ライン周期 $T_L$ ごとに、ブロック周期 $T_B$ にあわせてブロック制御信号を順次切替え、切替えと同期させながら個別信号を個別信号用外部接続端子(個別信号電極)281～283に印加することにより、選択的に任意のドットを発光時間 $t$ で発光させることができる。

【0080】

すなわち、ブロック電極271～273には、プラスの電位よりなる信号( $V_H$ )を印加し、個別信号用外部接続端子(個別信号電極)281～283には、グラウンドの電位よりなる信号( $V_L$ )を印加することで選択的に駆動することができる。

20

【0081】

以上述べた一次元配列有機EL発光素子アレイは、ドライバIC291, 292(図7参照)よりなる外部駆動回路と接続され、一直線上に配列したプリントヘッドを構成する。

【0082】

なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

【0083】

30

【発明の効果】

以上、詳細に説明したように、本発明によれば、以下のような効果を奏することができる。

【0084】

本発明によれば、有機EL材料を用いた発光素子をマトリクス配線駆動させるために、発光素子作製前にマトリクス配線を形成するというプロセス上の工夫を行い、長尺の絶縁性基板上に一次的に有機EL発光素子を配列しているため、チップ間の切れ目が無い、つまり印字上つなぎ目の無い高印字品質ができる。

【0085】

また、十分な整流特性を保持した有機EL発光素子を、マトリクス配線の信号逆流阻止のブロッキングダイオードとしても使用していることで、マトリクス駆動しているため、駆動用ドライバICの数を低減でき、コストダウンを図ることができる。

40

【0086】

更に、駆動用ドライバICの数を低減できるため、ワイヤボンドなどの実装コストを大幅に低減できるため、二重にコストダウンとなる。

【図面の簡単な説明】

【図1】 本発明の第1実施例を示す一次元配列有機EL発光素子アレイヘッドの平面図である。

【図2】 図1のA-A線断面図である。

【図3】 本発明の第1実施例を示す一次元配列有機EL発光素子アレイの等価回路図で

50

ある。

【図4】 本発明の第1実施例を示す一次元配列有機EL発光素子アレイの駆動タイミングチャートである。

【図5】 従来の電子写真方式プリンタの光源であるLEDヘッドの斜視図である。

【図6】 電子写真方式プリンタの光源であるLEDヘッドのLEDチップとLEDチップ間の隙間を示す図である。

【図7】 本発明の第2実施例を示す一次元配列発光素子アレイヘッドの平面図である。

【図8】 本発明の第2実施例を示す一次元配列発光素子アレイヘッドのB-B線断面図である。

【図9】 本発明の第2実施例を示す一次元配列有機EL発光素子アレイの等価回路図である。

10

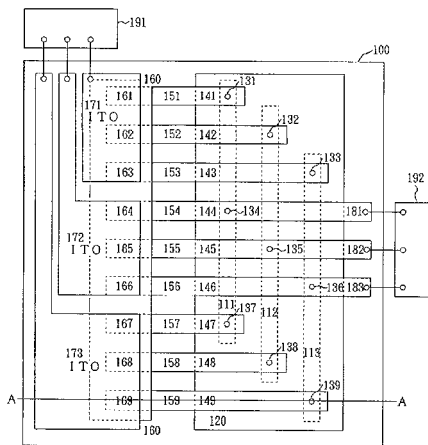
【図10】 本発明の第2実施例を示す一次元配列有機EL発光素子アレイの駆動タイミングチャートである。

【符号の説明】

- 100, 200 絶縁性基板
- 111~113, 241~249 多層配線の下層配線
- 120, 220 層間絶縁膜
- 131~139, 231~239 コンタクト穴
- 141~149, 211~213 多層配線の上層配線
- 151~159, 251~259 発光層の下部電極
- 181~183, 281~283 個別信号用外部接続端子(個別信号電極)
- 160, 161~169, 260, 261~269 発光層(発光素子)
- 171~173, 271~273 ブロック電極
- 191, 192, 291, 292 ドライバIC

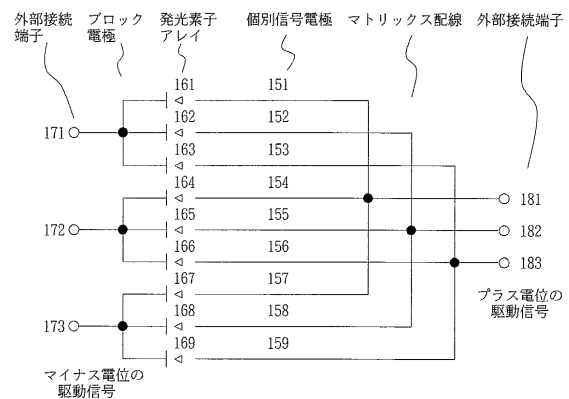
20

【図1】

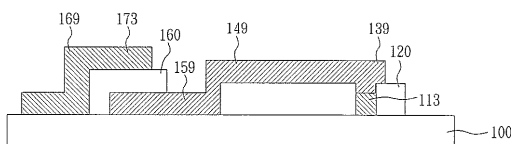


- 100: 絶縁性基板(ガラス)
- 111~113: 多層配線の下層配線
- 120: 層間絶縁膜
- 131~139: コンタクト穴
- 141~149: 多層配線の上層配線
- 151~159: 発光層の下部電極
- 160, 161~169: 発光層(発光素子)
- 171~173: ブロック電極
- 181~183: 個別信号電極
- 191, 192: ドライバIC

【図3】

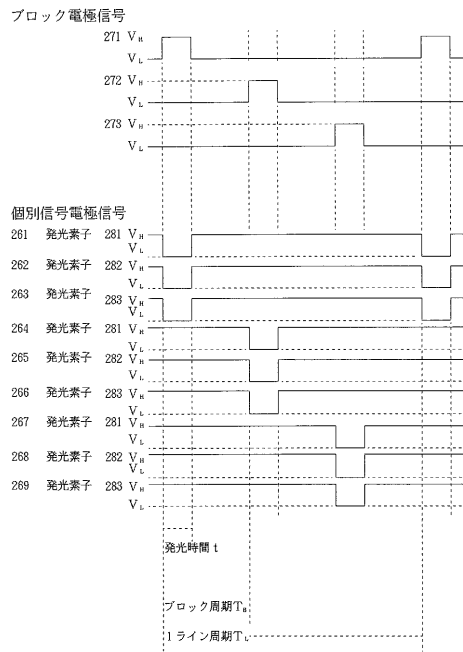


【図2】





【図10】



---

フロントページの続き

- (72)発明者 蒋 一超  
東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
- (72)発明者 宮本 裕生  
東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
- (72)発明者 千葉 己生  
東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
- (72)発明者 登 正治  
東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

審査官 尾崎 俊彦

- (56)参考文献 特開平05-221019(JP,A)  
特開平05-062523(JP,A)  
特開平05-003079(JP,A)  
特開平05-057954(JP,A)  
特開平03-265171(JP,A)  
実開平3-100443(JP,U)  
特開平4-348963(JP,A)  
特開平6-312533(JP,A)  
特開平5-57954(JP,A)  
特開平1-83552(JP,A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

B41J 2/44  
B41J 2/45  
B41J 2/455