

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年1月19日(19.01.2023)



(10) 国際公開番号

WO 2023/286459 A1

(51) 国際特許分類:
H02M 3/155 (2006.01)

(21) 国際出願番号: PCT/JP2022/021398

(22) 国際出願日: 2022年5月25日(25.05.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2021-117614 2021年7月16日(16.07.2021) JP

(71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町2-1番地 Kyoto (JP).

(72) 発明者: 柚留木 大地 (YURUKI Daichi);
〒6158585 京都府京都市右京区西院溝崎町

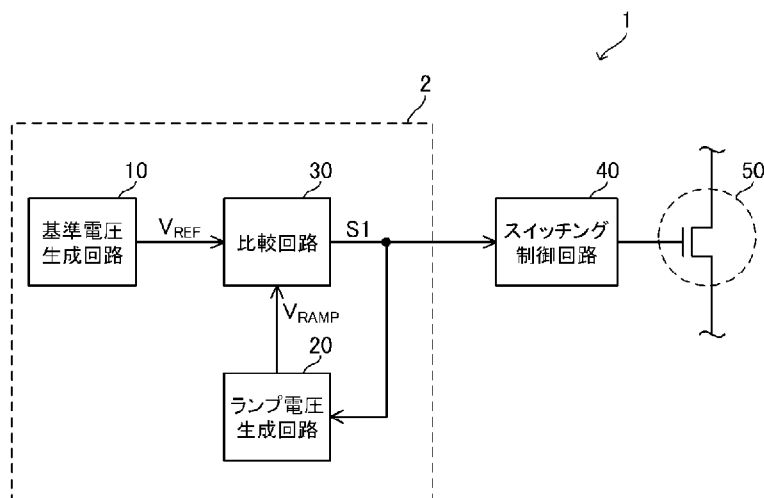
2-1番地 ローム株式会社内 Kyoto (JP). 村上 和宏(MURAKAMI Kazuhiro); 〒6158585 京都府京都市右京区西院溝崎町2-1番地 ローム株式会社内 Kyoto (JP).

(74) 代理人: 特許業務法人 佐野特許事務所 (SANO PATENT OFFICE); 〒5400032 大阪府大阪市中央区天満橋京町2-6天満橋八千代ビル別館5F Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW,

(54) Title: SIGNAL GENERATION CIRCUIT, SWITCHING DEVICE, AND SWITCHING POWER SUPPLY DEVICE

(54) 発明の名称: 信号生成回路、スイッチング装置及びスイッチング電源装置



10 Reference voltage generation circuit
20 Ramp voltage generation circuit
30 Comparison circuit
40 Switching control circuit

(57) Abstract: This signal generation circuit comprises: a reference voltage generation circuit configured to generate a reference voltage; a ramp voltage generation circuit configured to generate a ramp voltage that varies within a prescribed voltage range; and a comparison circuit configured to output a comparison result signal representing the level relationship between the reference voltage and the ramp voltage. The reference voltage generation circuit gives the reference voltage a triangular waveform and varies the frequency of the triangular waveform.

[続葉有]



WO 2023/286459 A1

MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE,
PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,
SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT,
TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 信号生成回路は、基準電圧を生成するように構成された基準電圧生成回路と、所定電圧範囲内で変動するランプ電圧を生成するように構成されたランプ電圧生成回路と、基準電圧及びランプ電圧の高低関係を表す比較結果信号を出力するように構成された比較回路と、を備える。基準電圧生成回路は、基準電圧に三角波の波形を持たせ、且つ、三角波の周波数を変動させる。

明 細 書

発明の名称：

信号生成回路、スイッチング装置及びスイッチング電源装置

技術分野

[0001] 本開示は、信号生成回路、スイッチング装置及びスイッチング電源装置に関する。

背景技術

[0002] 回路で用いられる信号の周波数増大はノイズ増大を招くことが多い。例えば、スイッチング電源装置において、回路小型化等を目的としてスイッチング周波数を高めたい場合があるが、スイッチング周波数の増大は伝導及び放射ノイズの増大を招く。尚、スイッチング電源装置の例として特許文献1に記載のスイッチング電源装置が挙げられる。

[0003] ノイズの影響を抑制する技術としてスペクトラム拡散技術がある。スペクトラム拡散技術によりノイズが広い帯域に拡散され、実質的なノイズの影響を抑制することが可能である。

先行技術文献

特許文献

[0004] 特許文献1：特開2017-060383号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、信号生成回路、スイッチング装置又はスイッチング電源装置等に適用可能な現状のスペクトラム拡散技術には改善の余地がある。

[0006] 本開示は、ノイズの影響の低減に寄与する信号生成回路、スイッチング装置及びスイッチング電源装置を提供することを目的とする。

課題を解決するための手段

[0007] 本開示に係る信号生成回路は、基準電圧を生成するように構成された基準

電圧生成回路と、所定電圧範囲内で変動するランプ電圧を生成するように構成されたランプ電圧生成回路と、前記基準電圧及び前記ランプ電圧の高低関係を表す比較結果信号を出力するように構成された比較回路と、を備え、前記基準電圧生成回路は、前記基準電圧に三角波の波形を持たせ、且つ、前記三角波の周波数を変動させる。

発明の効果

[0008] 本開示によれば、ノイズの影響の低減に寄与する信号生成回路、スイッチング装置及びスイッチング電源装置を提供することが可能となる。

図面の簡単な説明

[0009] [図1]図1は、本開示の第1実施形態に係るスイッチング装置の構成図である。

[図2]図2は、本開示の第1実施形態に係り、第1パターンにおける複数の電圧及び複数の信号の関係図である。

[図3]図3は、本開示の第1実施形態に係り、第2パターンにおける複数の電圧及び複数の信号の関係図である。

[図4]図4は、第1参考例に係り、基準電圧の時間依存性を示す図である。

[図5]図5は、第1参考例に係り、比較結果信号の周波数の時間依存性を示す図である。

[図6]図6は、第1参考例に係り、比較結果信号の周波数スペクトルを示す図である。

[図7]図7は、基準電圧の増加過程における基準電圧及びランプ電圧並びに複数の信号の関係図である。

[図8]図8は、基準電圧の減少過程における基準電圧及びランプ電圧並びに複数の信号の関係図である。

[図9]図9は、第2参考例に係り、基準電圧の時間依存性を示す図である。

[図10]図10は、第2参考例に係り、比較結果信号の周波数の時間依存性を示す図である。

[図11]図11は、第2参考例に係り、比較結果信号の周波数スペクトルを示

す図である。

[図12]図12は、第3参考例に係り、基準電圧の時間依存性を示す図である。

[図13]図13は、本開示の第1実施形態に属する実施例EX1__Aに係り、基準電圧の波形を示す図である。

[図14]図14は、本開示の第1実施形態に属する実施例EX1__Aに係り、基準電圧を構成する三角波の周期が循環的に変動する様子を示す図である。

[図15]図15は、本開示の第1実施形態に属する実施例EX1__Aに係り、基準電圧の時間依存性を示す図である。

[図16]図16は、本開示の第1実施形態に属する実施例EX1__Aに係り、比較結果信号の周波数の時間依存性を示す図である。

[図17]図17は、本開示の第1実施形態に属する実施例EX1__Aに係り、比較結果信号の周波数スペクトルを示す図である。

[図18]図18は、本開示の第1実施形態に属する実施例EX1__Bに係り、基準電圧生成回路の内部構成例を示す図である。

[図19]図19は、本開示の第1実施形態に属する実施例EX1__Bに係り、図18の矩形波供給回路の出力信号の波形例を示す図である。

[図20]図20は、本開示の第1実施形態に属する実施例EX1__Bに係り、図18の矩形波供給回路の出力信号と基準電圧との関係例を示す図である。

[図21]図21は、図18の矩形波供給回路の内部構成例を示す図である。

[図22]図22は、本開示の第1実施形態に属する実施例EX1__Cに係り、基準電圧生成回路の内部構成例を示す図である。

[図23]図23は、本開示の第2実施形態に係るスイッチング電源装置の構成図である。

[図24]図24は、本開示の第2実施形態に係る半導体装置の外観斜視図である。

発明を実施するための形態

[0010] 以下、本開示の実施形態の例を、図面を参照して具体的に説明する。参照

される各図において、同一の部分には同一の符号を付し、同一の部分に関する重複する説明を原則として省略する。尚、本明細書では、記述の簡略化上、情報、信号、物理量、素子又は部位等を参照する記号又は符号を記すことによって、該記号又は符号に対応する情報、信号、物理量、素子又は部位等の名称を省略又は略記することがある。例えば、後述の“50”によって参照されるスイッチングトランジスタは（図1参照）、スイッチングトランジスタ50と表記されることもあるし、トランジスタ50と略記されることもあり得るが、それらは全て同じものを指す。

[0011] まず、本開示の実施形態の記述にて用いられる幾つかの用語について説明を設ける。グランドとは、基準となる0V（ゼロボルト）の電位を有する基準導電部を指す又は0Vの電位そのものを指す。基準導電部は金属等の導体にて形成される。0Vの電位をグランド電位と称することもある。本開示の実施形態において、特に基準を設けずに示される電圧はグランドから見た電位を表す。

[0012] レベルとは電位のレベルを指し、任意の注目した信号又は電圧についてハイレベルはローレベルよりも高い電位を有する。任意のデジタル信号はハイレベル又はローレベルの信号レベルをとる。任意の注目した信号又は電圧について、信号又は電圧がハイレベルにあるとは厳密には信号又は電圧のレベルがハイレベルにあることを意味し、信号又は電圧がローレベルにあるとは厳密には信号又は電圧のレベルがローレベルにあることを意味する。信号についてのレベルは信号レベルと表現されることがあり、電圧についてのレベルは電圧レベルと表現されることがある。任意の注目した信号又は電圧において、ローレベルからハイレベルへの切り替わりをアップエッジ（或いはライジングエッジ）と称し、ローレベルからハイレベルへの切り替わりのタイミングをアップエッジタイミング（或いはライジングエッジタイミング）と称する。同様に、任意の注目した信号又は電圧において、ハイレベルからローレベルへの切り替わりをダウンエッジ（或いはフォーリングエッジ）と称し、ハイレベルからローレベルへの切り替わりのタイミングをダウンエッジ

タイミング（或いはフォーリングエッジタイミング）と称する。

[0013] MOSFETを含むFET（電界効果トランジスタ）として構成された任意のトランジスタについて、オン状態とは、当該トランジスタのドレイン及びソース間が導通している状態を指し、オフ状態とは、当該トランジスタのドレイン及びソース間が非導通となっている状態（遮断状態）を指す。FETに分類されないトランジスタについても同様である。MOSFETは、特に記述無き限り、エンハンスメント型のMOSFETであると解される。MOSFETは“metal-oxide-semiconductor field-effect transistor”の略称である。以下、任意のトランジスタについて、オン状態、オフ状態を、単に、オン、オフと表現することもある。任意のトランジスタについて、オフ状態からオン状態への切り替わりをターンオンと表現し、オン状態からオフ状態への切り替わりをターンオフと表現する。また、任意のトランジスタについて、トランジスタがオン状態となっている期間をオン期間と称することがあり、トランジスタがオフ状態となっている期間をオフ期間と称することがある。

[0014] ハイレベル又はローレベルの信号レベルをとる任意の信号について、当該信号のレベルがハイレベルとなる期間をハイレベル期間と称し、当該信号のレベルがローレベルとなる期間をローレベル期間と称する。ハイレベル又はローレベルの電圧レベルをとる任意の電圧についても同様である。

[0015] 任意の回路素子、配線（ライン）、ノードなど、回路を形成する複数の部位間についての接続とは、特に記述なき限り、電氣的な接続を意味する。

[0016] <<第1実施形態>>

本開示の第1実施形態を説明する。図1は本開示の第1実施形態に係るスイッチング装置1の構成図である。スイッチング装置1は、基準電圧生成回路10と、ランプ電圧生成回路20と、比較回路30と、スイッチング制御回路40と、スイッチングトランジスタ50と、を備える。スイッチング装置1は、スペクトラム拡散信号生成回路と称することもできる信号生成回路2を内包している。信号生成回路2は、基準電圧生成回路10、ランプ電圧

生成回路 20 及び比較回路 30 を備えて構成される。

[0017] 基準電圧生成回路 10 は基準電圧 V_{REF} を生成及び出力する。基準電圧 V_{REF} は三角波の波形を有するが、この点については後述される。ランプ電圧生成回路 20 は所定電圧範囲内で変動するランプ電圧 V_{RAMP} を生成及び出力する。基準電圧 V_{REF} 及びランプ電圧 V_{RAMP} は比較回路 30 に入力される。比較回路 30 は、基準電圧 V_{REF} 及びランプ電圧 V_{RAMP} を比較し、基準電圧 V_{REF} 及びランプ電圧 V_{RAMP} の高低関係を示す比較結果信号である信号 S1 を生成及び出力する。信号 S1 はスイッチング制御回路 40 に入力される。スイッチング制御回路 40 は信号 S1 に基づいてスイッチングトランジスタ 50 をスイッチングさせる。トランジスタ 50 のスイッチングによりトランジスタ 50 の状態がオン状態及びオフ状態間で切り替わる。信号 S1 はランプ電圧生成回路 20 にも入力される。

[0018] 図 1 では、スイッチングトランジスタ 50 として N チャネル型の MOSFET が示されている。但し、スイッチングトランジスタ 50 は、任意の種類のトランジスタであっても良い。即ち、スイッチングトランジスタ 50 は、N チャネル型の MOSFET 及び P チャネル型の MOSFET の何れであっても良い。また、スイッチングトランジスタ 50 は、バイポーラトランジスタ、接合型 FET 又は IGBT (Insulated Gate Bipolar Transistor) であっても良い。本実施形態では、以下、スイッチングトランジスタ 50 が N チャネル型の MOSFET であるとする。スイッチング制御回路 40 は、スイッチングトランジスタ 50 のゲート電位を制御することで（換言すればスイッチングトランジスタ 50 のゲートソース間電圧を制御することで）、スイッチングトランジスタ 50 をオン状態又はオフ状態にすることができる。

[0019] 信号 S1 は “0” 又は “1” の値をとる二値信号（デジタル信号）である。ここでは、信号 S1 に正論理が適用されているものとする。従って、信号 S1 はローレベル又はハイレベルの何れかの信号レベルをとり、ローレベルの信号 S1 は “0” の値を示し、ハイレベルの信号 S1 は “1” の値を示す

ものとする。但し、信号 S 1 に負論理を適用する変形も可能である。

[0020] スwitching装置 1 において、以下の第 1 パターン又は第 2 パターンを採用することができる。

[0021] [第 1 パターン]

図 2 に、第 1 パターンにおける基準電圧 V_{REF} 及びランプ電圧 V_{RAMP} 並びに信号 S 1 の関係を示す。図 2 には信号 S 2 も示されているが、信号 S 2 については後述される。上述したように、基準電圧 V_{REF} は三角波の波形を有しているが、基準電圧 V_{REF} の周波数（換言すれば基準電圧 V_{REF} における三角波の周波数）はランプ電圧 V_{RAMP} の周波数よりも随分と小さいため、図 2 では、基準電圧 V_{REF} の値が一定であるかのように各電圧波形が図示されている（後述の図 3 でも同様）。

[0022] 第 1 パターンに係る比較回路 30 は、ランプ電圧 V_{RAMP} が基準電圧 V_{REF} よりも低いときに信号 S 1 をローレベルとし（即ち信号 S 1 に“0”の値を持たせ）、ランプ電圧 V_{RAMP} が基準電圧 V_{REF} よりも高いときに信号 S 1 をハイレベルとする（即ち信号 S 1 に“1”の値を持たせる）。このため、第 1 パターンに係る比較回路 30 は、ランプ電圧 V_{RAMP} が基準電圧 V_{REF} よりも低い状態（即ち“ $V_{RAMP} < V_{REF}$ ”の状態）から基準電圧 V_{REF} よりも高い状態（即ち“ $V_{RAMP} > V_{REF}$ ”の状態）へ遷移したとき、信号 S 1 にアップエッジを発生させる（即ち信号 S 1 の値を“0”から“1”に変更する）。基準電圧 V_{REF} 及びランプ電圧 V_{RAMP} がちょうど一致するとき、信号 S 1 はローレベル又はハイレベルとなる。

[0023] 第 1 パターンに係るランプ電圧生成回路 20 は、以下の第 1 ランプ単位動作を繰り返し実行することで、図 2 に示されるランプ電圧 V_{RAMP} を生成する。第 1 ランプ単位動作において、ランプ電圧生成回路 20 は、ランプ電圧 V_{RAMP} を所定の下限電圧 $V_{L\#RAMP}$ と一致させる状態を起点とし、ランプ電圧 V_{RAMP} を下限電圧 $V_{L\#RAMP}$ から所定の増加傾き $U_{\#RAMP}$ にて線形的に単調増加させ、信号 S 1 にアップエッジが生じると（信号 S 1 の値が“0”から“1”に変化すると）、信号 S 1 のアップエッジタイミングを境にランプ電圧 V_{RAMP} の変化方向を増

加方向から減少方向に反転させ、以後、ランプ電圧 V_{RAMP} を下限電圧 $V_{\text{L#RAMP}}$ に向けて所定の減少傾き $D_{\text{\#RAMP}}$ にて線形的に単調減少させる。第 i 回目の第 1 ランプ単位動作において、上記単調減少を経てランプ電圧 V_{RAMP} が下限電圧 $V_{\text{L#RAMP}}$ にまで低下すると、ランプ電圧生成回路 20 は、第 i 回目の第 1 ランプ単位動作を終了すると共に、続けて第 $(i + 1)$ 回目の第 1 ランプ単位動作を開始する。尚、増加傾き $U_{\text{\#RAMP}}$ 及び減少傾き $D_{\text{\#RAMP}}$ は一定である。ここで i は任意の自然数を表す。増加傾き $U_{\text{\#RAMP}}$ 及び減少傾き $D_{\text{\#RAMP}}$ の大きさは互いに同じで良い。

[0024] 第 1 パターンにおける第 1 ランプ単位動作の繰り返しにより、ランプ電圧 V_{RAMP} が基準電圧 V_{REF} に達するごとに信号 S_1 にアップエッジが生じる。“ $V_{\text{RAMP}} > V_{\text{REF}}$ ” の成立により信号 S_1 がハイレベルとなった後には、速やかに“ $V_{\text{RAMP}} > V_{\text{REF}}$ ” の状態から“ $V_{\text{RAMP}} < V_{\text{REF}}$ ” の状態に転じるので、信号 S_1 のハイレベル期間の長さは微小である。即ち、信号 S_1 のアップエッジの後、微小時間を経て、信号 S_1 にダウンエッジが生じる。

[0025] 尚、下限電圧 $V_{\text{L#RAMP}}$ は基準電圧 V_{REF} の変動範囲の下限よりも低い（図 2 において基準電圧 V_{REF} の変動の様子は図示せず）。故に、繰り返し実行される第 1 ランプ単位動作の夫々において、常に、信号 S_1 にアップエッジが生じる。

[0026] 第 1 パターンに係るスイッチング装置 1 において（例えばスイッチング制御回路 40 において）、信号 S_1 及びランプ電圧 V_{RAMP} に基づき、図 2 に示す信号 S_2 を生成しても良い。信号 S_2 は、信号 S_1 と同様、ローレベル又はハイレベルの信号レベルをとる。第 1 パターンにおいて、信号 S_1 のアップエッジに同期して信号 S_2 にアップエッジが生じ、その後、ランプ電圧 V_{RAMP} の単調減少を経てランプ電圧 V_{RAMP} が下限電圧 $V_{\text{L#RAMP}}$ にまで低下したことを契機に信号 S_2 にダウンエッジが生じる。

[0027] [第 2 パターン]

図 3 に、第 2 パターンにおける基準電圧 V_{REF} 及びランプ電圧 V_{RAMP} 並びに信号 S_1 の関係を示す。図 3 には信号 S_2 も示されているが、信号 S_2 については後述される。

- [0028] 第2パターンに係る比較回路30は、ランプ電圧 V_{RAMP} が基準電圧 V_{REF} よりも高いときに信号S1をローレベルとし（即ち信号S1に“0”の値を持たせ）、ランプ電圧 V_{RAMP} が基準電圧 V_{REF} よりも低いときに信号S1をハイレベルとする（即ち信号S1に“1”の値を持たせる）。このため、第2パターンに係る比較回路30は、ランプ電圧 V_{RAMP} が基準電圧 V_{REF} よりも高い状態（即ち“ $V_{RAMP} > V_{REF}$ ”の状態）から基準電圧 V_{REF} よりも低い状態（即ち“ $V_{RAMP} < V_{REF}$ ”の状態）へ遷移したとき、信号S1にアップエッジを発生させる（即ち信号S1の値を“0”から“1”に変更する）。基準電圧 V_{REF} 及びランプ電圧 V_{RAMP} がちょうど一致するとき、信号S1はローレベル又はハイレベルとなる。
- [0029] 第2パターンに係るランプ電圧生成回路20は、以下の第2ランプ単位動作を繰り返し実行することで、図3に示されるランプ電圧 V_{RAMP} を生成する。第2ランプ単位動作において、ランプ電圧生成回路20は、ランプ電圧 V_{RAMP} を所定の上限電圧 $V_{H\#RAMP}$ と一致させる状態を起点とし、ランプ電圧 V_{RAMP} を上限電圧 $V_{H\#RAMP}$ から所定の減少傾き $D_{\#RAMP}$ にて線形的に単調減少させ、信号S1にアップエッジが生じると（信号S1の値が“0”から“1”に変化すると）、信号S1のアップエッジタイミングを境にランプ電圧 V_{RAMP} の変化方向を減少方向から増加方向に反転させ、以後、ランプ電圧 V_{RAMP} を上限電圧 $V_{H\#RAMP}$ に向けて所定の増加傾き $U_{\#RAMP}$ にて線形的に単調増加させる。第*i*回目の第2ランプ単位動作において、上記単調増加を経てランプ電圧 V_{RAMP} が上限電圧 $V_{H\#RAMP}$ に達すると、ランプ電圧生成回路20は、第*i*回目の第2ランプ単位動作を終了すると共に、続けて第（*i* + 1）回目の第2ランプ単位動作を開始する。
- [0030] 第2パターンにおける第2ランプ単位動作の繰り返しにより、ランプ電圧 V_{RAMP} が基準電圧 V_{REF} にまで低下するごとに信号S1にアップエッジが生じる。“ $V_{RAMP} < V_{REF}$ ”の成立により信号S1がハイレベルとなった後には、速やかに“ $V_{RAMP} < V_{REF}$ ”の状態から“ $V_{RAMP} > V_{REF}$ ”の状態に転じるので、信号S1のハイレベル期間の長さは微小である。即ち、信号S1のアップエッジの後、微小時間を経て、信号S1にダウンエッジが生じる。

[0031] 尚、上限電圧 $V_{H\#RAMP}$ は基準電圧 V_{REF} の変動範囲の上限よりも高い（図3において基準電圧 V_{REF} の変動の様子は図示せず）。故に、繰り返し実行される第2ランプ単位動作の夫々において、常に、信号S1にアップエッジが生じる。

[0032] 第2パターンに係るスイッチング装置1において（例えばスイッチング制御回路40において）、信号S1及びランプ電圧 V_{RAMP} に基づき、図3に示す信号S2を生成しても良い。信号S2は、信号S1と同様、ローレベル又はハイレベルの信号レベルをとる。第2パターンにおいて、信号S1のアップエッジに同期して信号S2にアップエッジが生じ、その後、ランプ電圧 V_{RAMP} の単調増加を経てランプ電圧 V_{RAMP} が上限電圧 $V_{H\#RAMP}$ に達したことを契機に信号S2にダウンエッジが生じる。

[0033] [スイッチング制御回路の動作]

スイッチング制御回路40の動作は上述の第1パターン及び第2パターン間で共通である。スイッチング制御回路40は信号S1のアップエッジを契機に（換言すれば信号S1のアップエッジに同期して）スイッチングトランジスタ50をターンオン又はターンオフさせる。

[0034] 信号S1のアップエッジを契機にスイッチングトランジスタ50をターンオンさせる場合、スイッチング制御回路40は、その後、所定条件の成立を契機にスイッチングトランジスタ50をターンオフさせる。信号S1のアップエッジを契機にスイッチングトランジスタ50をターンオフさせる場合、スイッチング制御回路40は、その後、所定条件の成立を契機にスイッチングトランジスタ50をターンオンさせる。このように、スイッチング制御回路40は、信号S1における特定変化（信号S1の値の“0”から“1”の変化）を契機にスイッチングトランジスタ50の状態をオン状態及びオフ状態の内的一方の状態から他方の状態へ変化させ、その後、所定条件の成立を契機にスイッチングトランジスタ50の状態を他方の状態から一方の状態に戻すスイッチング動作を行う。当該スイッチング動作は上記の特定変化の発生たびに実行される。従って、当該スイッチング動作は信号S1の周波数の逆数の間隔で繰り返し実行される。

[0035] 上記の所定条件として任意の条件を設定できる。例えば、信号 S_1 とは別に生成された所定のデジタル信号の値が“0”から“1”に変化することで上記の所定条件が成立しても良い。このデジタル信号は、スイッチング制御回路 40 内で生成される又は図示されない回路からスイッチング制御回路 40 に供給される。或いは例えば、信号 S_2 にダウネッジが生じることで上記の所定条件が成立しても良い。更に或いは例えば、信号 S_1 のアップエッジタイミングから所定時間 Δt が経過することで上記の所定条件が成立しても良い。

[0036] 基準電圧生成回路 10 は特異な波形を有する基準電圧 V_{REF} を生成するが、基準電圧 V_{REF} の実際の波形の説明に先立ち、第 1 ～ 第 3 参考例を説明する。尚、以下では、信号 S_1 の周波数を周波数 f_{S1} と称することがある。周波数 f_{S1} は信号 S_1 でのアップエッジの発生間隔の逆数に相当する。

[0037] [第 1 参考例]

第 1 参考例では基準電圧 V_{REF} を一定電圧で固定する。このため、第 1 参考例では信号 S_1 の周波数 f_{S1} も一定に固定される。図 4 の波形 911 は第 1 参考例に係る基準電圧 V_{REF} の時間依存性を表し、図 5 の波形 912 は第 1 参考例に係る信号 S_1 の周波数 f_{S1} の時間依存性を表す。ここでは、第 1 参考例に係る基準電圧 V_{REF} は 1.0 V (ボルト) に固定され、信号 S_1 の周波数 f_{S1} は 2.0 MHz で固定される。尚、第 1 参考例に限らず、本実施形態では、基準電圧 V_{REF} が 1.0 V で固定されると仮定したとき、周波数 f_{S1} が 2.0 MHz で固定されるよう、ランプ電圧生成回路 20 の特性（上記の増加傾き $U_{\#RAMP}$ 、減少傾き $D_{\#RAMP}$ 、下限電圧 $V_{L\#RAMP}$ 及び上限電圧 $V_{H\#RAMP}$ ）が定められていることを想定する。

[0038] 図 6 に第 1 参考例に係る信号 S_1 の周波数スペクトル 913 を示す。第 1 参考例に係る信号 S_1 は、2.0 MHz の周波数、及び、その整数倍の周波数において、高強度の信号成分を持つ。これは、それらの周波数において高い伝導及び放射ノイズが発生することを意味する。高い伝導及び放射ノイズは各種装置で許容されないことが多い。

[0039] [第2参考例]

第2参考例では基準電圧 V_{REF} を一定の周波数を有する三角波状の電圧とする。この三角波の周波数は信号 S_1 の周波数 f_{S1} よりも十分に低い。このため、第2参考例では信号 S_1 の周波数 f_{S1} が基準電圧 V_{REF} の変動に連れて変動する。

[0040] 図7に、上述の第1パターン（図2参照）を採用した場合において、1つの三角波の中で基準電圧 V_{REF} が増加している過程での各電圧及び信号の波形を模式的に示す。1つの三角波の中で基準電圧 V_{REF} が増加している過程では、信号 S_1 のアップエッジの発生間隔が徐々に大きくなる（即ち信号 S_1 の周波数 f_{S1} が徐々に増大してゆく）。図8に、上述の第1パターン（図2参照）を採用した場合において、1つの三角波の中で基準電圧 V_{REF} が減少している過程での各電圧及び信号の波形を模式的に示す。1つの三角波の中で基準電圧 V_{REF} が減少している過程では、信号 S_1 のアップエッジの発生間隔が徐々に小さくなる（即ち信号 S_1 の周波数 f_{S1} が徐々に減少してゆく）。結果、信号 S_1 の周波数近辺での信号 S_1 のピーク強度が減少する。

[0041] 図9の波形921は第2参考例に係る基準電圧 V_{REF} の時間依存性を表し、図10の波形922は第2参考例に係る信号 S_1 の周波数 f_{S1} の時間依存性を表す。ここでは、第2参考例に係る基準電圧 V_{REF} は、1.0V（ボルト）を中心とし、0.8Vから1.2Vまでで変動する三角波状の電圧であるとし、その三角波の周波数は100kHz（キロヘルツ）で固定されているものとする。結果、第2参考例に係る信号 S_1 の周波数 f_{S1} は2.0MHzの近辺で変動する。

[0042] 図11に第2参考例に係る信号 S_1 の周波数スペクトル923を示す。第1参考例から見て第2参考例では信号 S_1 のスペクトラムが拡散され、高周波帯域での信号 S_1 のピーク強度（2.0MHz及び2.0MHzの整数倍の周波数におけるピーク強度）が減少していることが分かる（破線部923a参照）。但し、第2参考例では、基準電圧 V_{REF} の変調の周波数帯域（破線部923bに対応）において信号 S_1 の強度が高まる。基準電圧 V_{REF} の変調の周

波数帯域（ここでは100kHz近辺の帯域）は、2MHzの帯域よりも低い低周波帯域であり、このような低周波帯域におけるノイズは、信号S1を利用する装置、信号S1を含む信号を利用する装置又は信号S1に基づく信号を利用する装置に悪影響を及ぼし得る。

[0043] 信号S1を利用する装置の例として、自動車等の車両に搭載されるレーダ装置（以下、車載レーダ装置と称する）が挙げられる。車載レーダ装置は車両と車両外に位置する物体との距離及び物体の速度（車両及び物体間の相対速度）などを検出できる。低周波帯域における大きなノイズは、車載レーダ装置の検出精度に悪影響を与えることがある。

[0044] [第3参考例]

乱数を用いて離散的に変動する電圧（図12参照）を基準電圧 V_{REF} として用いる方法（これを第3参考例と称する）も検討される。しかしながら、第3参考例では、基準電圧 V_{REF} の変化が段階的でないため、回路動作がおいつかず、思惑通りに機能しないこともある。或いは、回路動作の高速化を必要とし、消費電力が増大するおそれがある。

[0045] 上述の各参考例より優れた特性を実現できるスイッチング装置1の構成を以下の複数の実施例の中で示す。本実施形態にて上述した事項は、特に記述無き限り且つ矛盾無き限り、以下の各実施例に適用される。各実施例において、上述の事項と矛盾する事項がある場合には、各実施例での記載が優先されて良い。また矛盾無き限り、以下に示す複数の実施例の内、任意の実施例に記載した事項を、他の任意の実施例に適用することもできる（即ち複数の実施例の内の任意の2以上の実施例を組み合わせることも可能である）。

[0046] [実施例EX1__A]

実施例EX1__Aを説明する。実施例EX1__Aにおいて、基準電圧 V_{REF} は三角波の波形を有し、更に、その三角波の周波数が変動するように基準電圧 V_{REF} が変調される。図13に実施例EX1__Aに係る基準電圧 V_{REF} の波形610を模式的に示す。本実施形態に係る基準電圧生成回路10は、実際には、実施例EX1__Aにおける基準電圧 V_{REF} を生成する。

- [0047] 実施例 E X 1 __ A において、基準電圧 V_{REF} の変動範囲は、所定の下限電圧 $V_{L\#REF}$ から下限電圧 $V_{L\#REF}$ よりも高い所定の上限電圧 $V_{H\#REF}$ までの範囲である。実施例 E X 1 __ A に係る基準電圧生成回路 10 は、以下の三角波生成単位動作を実行する。三角波生成単位動作において、実施例 E X 1 __ A に係る基準電圧生成回路 10 は、基準電圧 V_{REF} を所定の下限電圧 $V_{L\#REF}$ と一致させる状態を起点とし、基準電圧 V_{REF} を下限電圧 $V_{L\#REF}$ から上限電圧 $V_{H\#REF}$ まで増加傾き $U_{\#REF}$ にて線形的に単調増加させ、基準電圧 V_{REF} が上限電圧 $V_{H\#REF}$ に達すると、基準電圧 V_{REF} の変化方向を増加方向から減少方向に反転させる。その後、実施例 E X 1 __ A に係る基準電圧生成回路 10 は、基準電圧 V_{REF} を上限電圧 $V_{H\#REF}$ から下限電圧 $V_{L\#REF}$ まで減少傾き $D_{\#REF}$ にて線形的に単調減少させる。
- [0048] 1 回の三角波生成単位動作は、基準電圧 V_{REF} を所定の下限電圧 $V_{L\#REF}$ と一致させる状態を起点とし、基準電圧 V_{REF} の単調増加及び単調減少を経て基準電圧 V_{REF} が下限電圧 $V_{L\#REF}$ に戻るまでの動作である。実施例 E X 1 __ A に係る基準電圧生成回路 10 は、このような三角波生成単位動作を繰り返し実行する。即ち、第 i 回目の三角波生成単位動作において基準電圧 V_{REF} が下限電圧 $V_{L\#REF}$ を起点に単調増加及び単調減少を経て下限電圧 $V_{L\#REF}$ に戻ると、第 i 回目の三角波生成単位動作を終了すると共に、続けて第 $(i + 1)$ 回目の三角波生成単位動作を開始する。ここで i は任意の自然数を表す。
- [0049] ここで、1 回分の三角波生成単位動作が実行される期間を、便宜上、三角波単位期間と称し、第 i 回目の三角波生成単位動作が実行される三角波単位期間を記号 “ $P [i]$ ” にて参照する。
- [0050] 各三角波生成単位動作において増加傾き $U_{\#REF}$ 及び減少傾き $D_{\#REF}$ の大きさは互いに同じである。即ち、第 i 回目の三角波生成単位動作において（換言すれば三角波単位期間 $P [i]$ において）増加傾き $U_{\#REF}$ 及び減少傾き $D_{\#REF}$ は互いに同じであり、第 $(i + 1)$ 回目の三角波生成単位動作において（換言すれば三角波単位期間 $P [i + 1]$ において）増加傾き $U_{\#REF}$ 及び減少傾き $D_{\#REF}$ は互いに同じである。他の回の三角波生成単位動作も同様である。
- [0051] 但し、任意の自然数 i に関して、第 $(i + 1)$ 回目の三角波生成単位動作

における増加傾き $U_{\#REF}$ 及び減少傾き $D_{\#REF}$ は、第 i 回目の三角波生成単位動作における増加傾き $U_{\#REF}$ 及び減少傾き $D_{\#REF}$ と、異なる。つまり、任意の自然数 i に関して、三角波単位期間 $P[i+1]$ の長さは三角波単位期間 $P[i]$ の長さとは異なり、故に、基準電圧 V_{REF} における三角波の周波数は変動する。

[0052] この際、三角波単位期間の長さとして計 n 種類の長さ $T[1] \sim T[n]$ を用意しておく。 n は 2 以上の任意の整数である。任意の自然数 j について長さ $T[j+1]$ は $T[j]$ よりも長い。そして、図 14 に示す如く、三角波単位期間の長さが長さ $T[1]$ である状態を起点に、1 つの三角波単位期間が経過するごとに三角波単位期間の長さを長さ $T[2]$ 、 $T[3]$ 、 $\dots$ 、 $T[n-1]$ 、 $T[n]$ へと増大させてゆく。そして、長さ $T[n]$ を有する三角波単位期間が終了すると、三角波単位期間の長さを 1 つの三角波単位期間が経過するごとに長さ $T[n-1]$ 、 $T[n-2]$ 、 $\dots$ 、 $T[2]$ 、 $T[1]$ へと減少させてゆく。以後は、これを繰り返す。

[0053] 即ち、基準電圧生成回路 10 において、三角波単位期間の長さを 1 つの三角波単位期間が経過するごとに長さ $T[1]$ から長さ $T[2]$ 、 $T[3]$ 、 $\dots$ 、 $T[n-1]$ 、 $T[n]$ へと段階的に増大させてゆき、その後は、三角波単位期間の長さを 1 つの三角波単位期間が経過するごとに長さ $T[n]$ から長さ $T[n-1]$ 、 $T[n-2]$ 、 $\dots$ 、 $T[2]$ 、 $T[1]$ へと段階的に減少させてゆく動作を実行し、且つ、この動作を繰り返す。

[0054] 以下、基準電圧 V_{REF} における三角波の周波数を周波数 f_{REF} にて参照することがある。周波数 f_{REF} は基準電圧 V_{REF} の周波数であるとも言える。周波数 f_{REF} に注目すれば以下のことが言える。即ち、基準電圧生成回路 10 において、三角波の周波数 f_{REF} を 1 つの三角波単位期間が経過するごとに周波数 “ $1/T[1]$ ” から周波数 “ $1/T[2]$ ”、“ $1/T[3]$ ”、 $\dots$ 、“ $1/T[n-1]$ ”、“ $1/T[n]$ ” へと段階的に減少させてゆき、その後は、三角波の周波数 f_{REF} を 1 つの三角波単位期間が経過するごとに周波数 “ $1/T[n]$ ” から周波数 “ $1/T[n-1]$ ”、“ $1/T[n-2]$ ”、 $\dots$ 、“ $1/T[2]$ ”、“ $1/T[1]$ ” へと段階的に増大させてゆく動作を

実行し、且つ、この動作を繰り返す。任意の自然数 j について長さ $T[j+1]$ は $T[j]$ よりも長いので、周波数 “ $1/T[1]$ ” は周波数 f_{REF} の変動範囲における最大周波数に相当し、周波数 “ $1/T[n]$ ” は周波数 f_{REF} の変動範囲における最小周波数に相当する。

[0055] 例えば、“ $n=3$ ”である場合、長さ $T[1]$ 、 $T[2]$ 、 $T[3]$ を、夫々、 $(1/120000)$ 秒、 $(1/100000)$ 秒、 $(1/80000)$ 秒に設定することができ、このとき、三角波の周波数 f_{REF} は、 120 kHz 、 100 kHz 及び 80 kHz 間で変動することになる。

[0056] 基準電圧 V_{REF} が変調されることで信号 S_1 の周波数 f_{S1} は変動することになるが、信号 S_1 の周波数 f_{S1} の変動範囲における中心周波数及び最小周波数は、三角波の周波数 f_{REF} の変動範囲における最大周波数（即ち “ $1/T[1]$ ”）に比べて十分に高い（例えば約 10 倍又は数 10 倍である）。これが実現されるよう、ランプ電圧 V_{RAMP} の特性（増加傾き $U_{\#RAMP}$ 、減少傾き $D_{\#RAMP}$ 、下限電圧 $V_{L\#RAMP}$ 及び上限電圧 $V_{H\#RAMP}$ ）を適切に設定しておけば良い。

[0057] 尚、三角波の周波数 f_{REF} を急減に変化させる場合（例えば、三角波の周波数 f_{REF} を周波数 “ $1/T[n]$ ” から一気に周波数 “ $1/T[1]$ ” へと変化させる場合）、それに対応する回路動作の応答速度要請が厳しくなる等の不都合が生じ得る。このため、上述の如く、三角波の周波数 f_{REF} を段階的に増加又は減少させる。

[0058] また、ここでは、各三角波生成単位動作において増加傾き $U_{\#REF}$ 及び減少傾き $D_{\#REF}$ の大きさを互いに同じにすることを想定しているが、各三角波生成単位動作において増加傾き $U_{\#REF}$ 及び減少傾き $D_{\#REF}$ の大きさを互いに異ならせることも可能である。

[0059] 図 15 の波形 621 は実施例 EX1 __ A に係る基準電圧 V_{REF} の時間依存性を表し、図 16 の波形 622 は実施例 EX1 __ A に係る信号 S_1 の周波数 f_{S1} の時間依存性を表す。ここでは、実施例 EX1 __ A に係る基準電圧 V_{REF} は、 1.0 V （ボルト）を中心とし、 0.8 V から 1.2 V までで変動する三角波状の電圧であるとし、その三角波の周波数 f_{REF} が 100 kHz （キロヘルツ）近

辺で変調されているものとする。図15の波形621では“ $n=7$ ”である。そして例えば、長さ $T[1]$ 、 $T[2]$ 、 $T[3]$ 、 $T[4]$ 、 $T[5]$ 、 $T[6]$ 、 $T[7]$ を、夫々、60、80、100、120、140、160、180kHzの逆数に設定する。

[0060] 図17に実施例EX1__Aに係る信号S1の周波数スペクトル623を示す。第1参考例（図6参照）から見て実施例EX1__Aでは信号S1のスペクトラムが拡散され、高周波帯域（2.0MHz及び2.0MHzの整数倍の周波数）での信号S1のピーク強度が減少していることが分かる。更に、第2参考例から見て実施例EX1__Aでは、基準電圧 V_{REF} の変調の周波数帯域（ここでは100kHz近辺の帯域）における信号S1のスペクトラムが拡散され、当該周波数帯域におけるノイズも低減されていることが分かる（図11の破線部923bと図17の破線部623bを参照）。また、実施例EX1__Aでは、基準電圧 V_{REF} の三角波が変調されることで、高周波帯域における信号S1のピーク強度も第2参考例より更に低減される（図11の破線部923aと図17の破線部623aを参照）。

[0061] このように、実施例EX1__Aによれば、高周波帯域（ここでは2.0MHz以上の帯域）と低周波帯域（ここでは100kHz近辺の帯域）の双方において、信号S1に由来するノイズ（信号S1自体のノイズ及び信号S1に基づくスイッチングトランジスタ50のスイッチングノイズ）のピーク強度を低減することができる。

[0062] [実施例EX1__B]

実施例EX1__Bを説明する。図18に実施例EX1__Bに係る基準電圧生成回路110の構成例を示す。実施例EX1__Bは上述の実施例EX1__Aと組み合わせて実施され、基準電圧生成回路110は実施例EX1__Aの基準電圧生成回路10として利用される。即ち、基準電圧生成回路110は実施例EX1__Aの基準電圧生成回路10の一例である。

[0063] 基準電圧生成回路110は矩形波供給回路111及び変調器112を備える。矩形波供給回路111は、互いに異なる n 種類の周波数を有する n 種類

の矩形波信号を生成し、それら n 種類の矩形波信号を組み合わせた信号 S_{111} を出力する。信号 S_{111} は変調器 112 に入力される。

[0064] 図 19 に “ $n = 3$ ” である場合の信号 S_{111} の波形を模式的に示す。信号 S_{111} は、長さ $T[1]$ を周期とする第 1 矩形波信号と、長さ $T[2]$ を周期とする第 2 矩形波信号と、長さ $T[3]$ を周期とする第 3 矩形波信号と、 $\dots$ 、長さ $T[n]$ を周期とする第 n 矩形波信号とを、結合した信号である。第 1 ～ 第 n 矩形波信号の夫々はハイレベル及びローレベルの信号レベルを交互にとる。ここでは各矩形波信号のデューティは 50% であるとする。つまり、各矩形波信号においてハイレベル期間の長さとローレベル期間の長さとの比は 1 : 1 である。また、各矩形波信号において、各周期はハイレベル期間から開始されるものとする。

[0065] 信号 S_{111} では、各矩形波信号の 1 周期ごとに信号 S_{111} に組み込まれる矩形波信号の種類が切り替わる。

[0066] 1 周期分の第 1 矩形波信号と、1 周期分の第 2 矩形波信号と、1 周期分の第 3 矩形波信号と、 $\dots$ 、1 周期分の第 $(n - 1)$ 矩形波信号と、1 周期分の第 n 矩形波信号と、1 周期分の第 $(n - 1)$ 矩形波信号と、 $\dots$ 、1 周期分の第 3 矩形波信号と、1 周期分の第 2 矩形波信号とを、この順番で時系列方向に結合した信号を単位信号とし、当該単位信号の繰り返しにより信号 S_{111} が形成される。従って、“ $n = 3$ ” である場合、図 19 に示す如く、1 周期分の第 1 矩形波信号と、1 周期分の第 2 矩形波信号と、1 周期分の第 3 矩形波信号と、1 周期分の第 2 矩形波信号とを、この順番で時系列方向に結合した信号が単位信号とされ、当該単位信号の繰り返しにより信号 S_{111} が形成される。

[0067] このように、上記単位信号に組み込まれる矩形波信号の周波数は、時間経過につれ、最大周波数（長さ $T[1]$ の逆数）から最小周波数（長さ $T[n]$ の逆数）に向けて徐々に減少した後、最小周波数（長さ $T[n]$ の逆数）から最大周波数に向けて徐々に増大する。

[0068] 変調器 112 に対し所定の直流電圧 V_{CNST} が入力される。直流電圧 V_{CNST} は固

定された定電圧を有する。変調器 112 は、直流電圧 V_{CNST} を信号 S111 に基づいて変調することにより、実施例 EX1__A で述べた特性を有する基準電圧 V_{REF} を生成する（図 13 参照）。

[0069] 図 20 に “ $n = 3$ ” である場合の信号 S111 と基準電圧 V_{REF} の波形を模式的に示す。変調器 112 は、信号 S111 のハイレベル期間において基準電圧 V_{REF} が所定の増加傾き $U_{\text{\#REF}}$ にて線形的に単調増加するように、且つ、信号 S111 のローレベル期間において基準電圧 V_{REF} が所定の減少傾き $D_{\text{\#REF}}$ にて線形的に単調減少するように、信号 S111 に基づき直流電圧 V_{CNST} を変調し、これによって基準電圧 V_{REF} を生成する。

[0070] 変調器 112 は、信号 S111 として第 i 矩形波信号が変調器 112 に入力されている期間における増加傾き $U_{\text{\#REF}}$ 及び減少傾き $D_{\text{\#REF}}$ の大きさを、長さ $T[i]$ の逆数に比例させる。即ち、変調器 112 は、信号 S111 として第 1 矩形波信号が変調器 112 に入力されている期間における増加傾き $U_{\text{\#REF}}$ 及び減少傾き $D_{\text{\#REF}}$ の大きさを “ $(1/T[1]) \times k_B$ ” に設定し、信号 S111 として第 2 矩形波信号が変調器 112 に入力されている期間における増加傾き $U_{\text{\#REF}}$ 及び減少傾き $D_{\text{\#REF}}$ の大きさを “ $(1/T[2]) \times k_B$ ” に設定する。“ $T[1] < T[2]$ ” であるので、“ $(1/T[1]) \times k_B > (1/T[2]) \times k_B$ ” である。信号 S111 として第 3 矩形波信号等が変調器 112 に入力されている期間についても同様である。これにより、実施例 EX1__A で述べた特性を有する基準電圧 V_{REF} が得られる。 k_B は所定の比例係数を表す。

[0071] 図 21 に示す如く、矩形波供給回路 111 を矩形波生成部 111a 及びセレクタ 111b にて構成しておくこともできる。矩形波生成部 111a には信号 S1 が入力される。矩形波生成部 111a は、信号 S1 のアップエッジの発生回数をカウントするカウンタ 111a__1 を有する。矩形波生成部 111a は、カウンタ 111a__1 のカウント値に基づき信号 S1 の周波数を n 種類の分周比で分周することで第 1 ～ 第 n 矩形波信号を生成する。セレクタ 111b は第 1 ～ 第 n 矩形波信号に基づき信号 S111 を出力する。セレ

クタ 1 1 1 b は、第 1 ～ 第 n 矩形波信号の何れか 1 つを、矩形波生成部 1 1 1 a から供給される選択信号 S E L に基づいて選択し、選択した矩形波信号を信号 S 1 1 1 として出力する。この際、上述の特性を有する信号 S 1 1 1（例えば図 1 9 の特性を有する信号 S 1 1 1）がセクタ 1 1 1 b から出力されるよう、矩形波生成部 1 1 1 a は、上記カウンタ値に基づいて選択信号 S E L を生成すれば良い。尚、選択信号 S E L は矩形波生成部 1 1 1 a 以外の回路からセクタ 1 1 1 b に供給されるものであっても良い。

[0072] [実施例 E X 1 __ C]

実施例 E X 1 __ C を説明する。図 2 2 に実施例 E X 1 __ C に係る基準電圧生成回路 1 2 0 の構成例を示す。実施例 E X 1 __ C は上述の実施例 E X 1 __ A と組み合わせて実施され、基準電圧生成回路 1 2 0 は実施例 E X 1 __ A の基準電圧生成回路 1 0 として利用される。即ち、基準電圧生成回路 1 2 0 は実施例 E X 1 __ A の基準電圧生成回路 1 0 の一例である。

[0073] 基準電圧生成回路 1 2 0 は、クロック変調器 1 2 1、ロジック回路 1 2 2 及び基準発生器 1 2 3 を備える。

[0074] クロック変調器 1 2 1 は電圧制御発振器である V C O を有し、V C O は自身への入力電圧に応じた周波数を有するクロック信号を生成する。クロック信号はハイレベル及びローレベルの信号レベルを交互にとる矩形波信号である。クロック変調器 1 2 1 は、V C O への入力電圧を可変制御することでクロック信号の周波数を変調する（即ち後述のクロック信号 C L K の周波数を変動させる）。この変調後のクロック信号がクロック信号 C L K としてロジック回路 1 2 2 に供給される。ロジック回路 1 2 2 は、クロック信号 C L K に基づく制御信号 S 1 2 2 を基準発生器 1 2 3 に供給する。基準発生器 1 2 3 は制御信号 S 1 2 2 に応じた基準電圧 V_{REF} を生成する。

[0075] 例えば、ロジック回路 1 2 2 はクロック信号 C L K を所定の分周比で分周し、分周されたクロック信号 C L K を制御信号 S 1 2 2 として基準発生器 1 2 3 に供給することができる。この場合、基準電圧 V_{REF} における三角波の周波数 f_{REF} が制御信号 S 1 2 2 の周波数に比例するよう、基準発生器 1 2 3 は制御

信号 S 1 2 2 に基づいて基準電圧 V_{REF} を生成する。

[0076] ロジック回路 1 2 2 にてクロック信号 C L K が 2 分周されることを想定して数値例を挙げる。また、基準電圧 V_{REF} における三角波の周波数 f_{REF} は、制御信号 S 1 2 2 の周波数の k_c 倍に設定されるものとする。 k_c は所定且つ 1 未満の比例係数である（例えば、 $k_c = 1 / 100$ ）。この場合において、クロック信号 C L K の周波数が 20 MHz であれば制御信号 S 1 2 2 の周波数は 10 MHz となり、このとき、三角波の周波数 f_{REF} は “ $(10 \times k_c)$ ” MHz となる。同様に、クロック信号 C L K の周波数が 18 MHz であれば制御信号 S 1 2 2 の周波数は 9 MHz となり、このとき、三角波の周波数 f_{REF} は “ $(9 \times k_c)$ ” MHz となる。

[0077] このように、基準発生器 1 2 3 にて生成される基準電圧 V_{REF} の三角波の周波数 f_{REF} は、クロック信号 C L K の周波数に依存する。そして、周波数変調されたクロック信号であるクロック信号 C L K を用いることで、三角波の周波数 f_{REF} を変調させることができる。実施例 E X 1 __ A で述べた特性を有する基準電圧 V_{REF} が基準発生器 1 2 3 にて生成されるよう、変調されたクロック信号 C L K を生成すれば良い。

[0078] 例えば、基準発生器 1 2 3 は、基準電圧 V_{REF} における増加傾き $U_{\#REF}$ 及び減少傾き $D_{\#REF}$ の大きさを制御信号 S 1 2 2 の周波数に比例させれば良く、これによってクロック信号 C L K の周波数に応じた三角波の周波数 f_{REF} が得られる。

[0079] <<第 2 実施形態>>

本開示の第 2 実施形態を説明する。第 2 実施形態は第 1 実施形態と組み合わせて実施される。図 2 3 は第 2 実施形態に係るスイッチング電源装置 200 の構成図である。スイッチング電源装置 200 は、入力電圧 V_{IN} を電力変換することにより入力電圧 V_{IN} よりも低い出力電圧 V_{OUT} を生成する降圧型 DC / DC コンバータとして構成されている。入力電圧 V_{IN} 及び出力電圧 V_{OUT} は正の直流電圧である。スイッチング電源装置 200 には、入力電圧 V_{IN} が加わる入力端子 I N、出力電圧 V_{OUT} が加わる出力端子 O U T、グランド電位を有するグ

ランド端子 GND、及び、後述のスイッチ電圧 V_{SW} が加わるスイッチ端子 SW が設けられる。ランド端子 GND 及びスイッチ端子 SW は入力端子 IN よりも低電位側に設けられる。

[0080] スイッチング電源装置 200 は、第 1 実施形態で述べた信号生成回路 2 を備えると共に、出力段回路 210、スイッチング制御回路 220、整流平滑回路 230 及び帰還電圧生成回路 240 を備える。スイッチング電源装置 200 における信号生成回路 2 は、第 1 実施形態に係る信号生成回路 2（図 1 参照）と同じものである。スイッチング電源装置 200 における信号生成回路 2 では、上述の実施例 EX1 __ A で示した特性の基準電圧 V_{REF} が生成され、この基準電圧 V_{REF} を用いて信号 S1 が生成される。

[0081] スイッチング電源装置 200 を半導体装置 300 を用いて構成することができる。図 24 に半導体装置 300 の外観の例を示す。半導体装置 300 は、半導体基板上に形成された半導体集積回路を有する半導体チップと、半導体チップを収容する筐体（パッケージ）と、筐体から半導体装置 300 の外部に対して露出する複数の外部端子と、を備えた電子部品である。半導体チップを樹脂にて構成された筐体（パッケージ）内に封入することで半導体装置 300 が形成される。上記半導体集積回路に、信号生成回路 2、出力段回路 210 及びスイッチング制御回路 220 を含めておくことができる、或いは、信号生成回路 2 及びスイッチング制御回路 220 を含めておくことができる。また、帰還電圧生成回路 240 は半導体装置 300 の内部に設けられていても良いし、半導体装置 300 の外部に設けられていても良い。

[0082] 出力段回路 210 はハイサイドトランジスタ 211 及びローサイドトランジスタ 212 の直列回路から成るハーフブリッジ回路を備える。整流平滑回路 2 はインダクタ 231 及び出力コンデンサ 232 を備える。

[0083] スイッチング電源装置 200 は、トランジスタ 211 及び 212 を用いて同期整流方式にて直流－直流変換を行う。トランジスタ 211 及び 212 は N チャネル型の MOSFET として構成されている。尚、トランジスタ 211 を P チャネル型の MOSFET として構成する変形も可能である。また、

トランジスタ 212 をダイオードに置きかえることもでき、この場合、スイッチング電源装置 200 は非同期整流方式にて直流－直流変換を行うことになる。

- [0084] トランジスタ 211 のドレインは入力端子 IN に接続され、従って入力電圧 V_{IN} の入力を受ける。トランジスタ 211 のソースとトランジスタ 212 のドレインはスイッチ端子 SW にて共通接続される。トランジスタ 212 のソースはグランド端子 GND に接続される（即ちグランドに接続される）。スイッチ端子 SW に加わる電圧をスイッチ電圧と称し、記号 “ V_{SW} ” にて表す。スイッチ端子 SW はインダクタ 231 の一端に接続され、インダクタ 231 の他端は出力端子 OUT に接続され、出力端子 OUT に出力電圧 V_{OUT} が生じる。出力端子 OUT とグランドとの間に出力コンデンサ 232 が接続される。
- [0085] 図 23 において、“LD” は、出力端子 OUT とグランドとの間に接続される負荷を表す。負荷 LD は出力電圧 V_{OUT} に基づき駆動する任意の負荷である。インダクタ 231 に流れる電流をインダクタ電流と称し、記号 “ I_L ” にて表す。
- [0086] 帰還電圧生成回路 240 は、出力端子 OUT 及びグランド間に配置された複数の抵抗の直列回路を用いて出力電圧 V_{OUT} の分圧を生成し、生成した分圧を帰還電圧 V_{FB} としてスイッチング制御回路 220 に供給する。但し、出力電圧 V_{OUT} そのものを帰還電圧 V_{FB} として用いることも可能であり、この場合、スイッチング電源装置 200 から帰還電圧生成回路 240 は削除される。
- [0087] スwitchング制御回路 220 により、出力段回路 210 の状態は、出力ハイ状態、出力ロー状態及び両オフ状態の何れかに制御及び設定される。出力ハイ状態では、トランジスタ 211 がオン状態であり且つトランジスタ 212 がオフ状態である。出力ロー状態では、トランジスタ 211 がオフ状態であり且つトランジスタ 212 がオン状態である。両オフ状態では、トランジスタ 211 及び 212 が共にオフ状態である。トランジスタ 211 及び 212 が共にオン状態とされることは無い。
- [0088] スwitchング制御回路 220 は、出力電圧 V_{OUT} の情報（即ち帰還電圧 V_{FB} ）

と、インダクタ電流 I_L の情報とに基づき、トランジスタ 211 及び 212 を交互にオン、オフとする（即ち、出力段回路 210 の状態を出力ハイ状態及び出力ロー状態間で切り替える）スイッチング制御を行うことで、出力電圧 V_{OUT} を所定の目標電圧 V_{TG} に安定化させる。即ち、スイッチング制御回路 220 は所謂カレントモード制御方式にてトランジスタ 211 及び 212 を駆動することが可能となっている。例えば、トランジスタ 211 のオン期間においてトランジスタ 211 に流れる電流を、インダクタ電流 I_L の情報として用いることができる。尚、スイッチング制御回路 220 によるスイッチング制御において、トランジスタ 211 及び 212 を交互にオン、オフとするとは、出力ロー状態及び出力ハイ状態間の遷移の間に、デッドタイム等を考慮した両オフ状態が介在することを含む概念である。

[0089] 上記スイッチング制御により、実質的に入力電圧 V_{IN} のレベルとグラウンドのレベルとでレベルが変動する矩形波状の電圧がスイッチ電圧 V_{SW} として現れる。当該スイッチ電圧 V_{SW} が整流平滑回路 230 にて整流及び平滑化されることで直流の出力電圧 V_{OUT} が得られる。

[0090] スwitchング制御回路 220 は、信号生成回路 2 から出力される信号 S1 に基づいてトランジスタ 211 及び 212 のスイッチング周波数を決定する。具体的には、スイッチング制御回路 220 は、信号 S1 のアップエッジ（即ち信号 S1 の値の“0”から“1”への切り替わり）に同期して出力段回路 210 の状態を出力ロー状態から出力ハイ状態に切り替え、その後、他の信号（不図示）に基づいて出力段回路 210 の状態を出力ハイ状態から出力ロー状態に切り替えるスイッチング制御を繰り返す。スイッチング制御回路 220 は、上記他の信号を、出力電圧 V_{OUT} の情報（即ち帰還電圧 V_{FB} ）とインダクタ電流 I_L の情報とに基づいて生成する。即ち、信号 S1 に基づいてトランジスタ 211 及び 212 のスイッチング周波数を制御し、上記他の信号に基づいて出力デューティを制御する。出力デューティとは、出力段回路 210 が出力ハイ状態となる期間と出力段回路 210 が出力ロー状態となる期間との和に対する、出力段回路 210 が出力ハイ状態となる期間の比を表す。

故に、スイッチング制御回路 220 のスイッチング制御は PWM 制御（パルス幅変調制御）に相当する。

[0091] スイッチング制御回路 220 は図 1 のスイッチング制御回路 40 の一例である。換言すれば、スイッチング制御回路 220 に図 1 のスイッチング制御回路 40 が内包される。信号 S1 のアップエッジに同期してスイッチング制御回路 220 によりトランジスタ 211 がターンオンされることに注目すれば、トランジスタ 211 が図 1 のスイッチングトランジスタ 50 に相当し、スイッチング制御回路 220 の PWM 制御の中でトランジスタ 211 のスイッチング動作が実現される。信号 S1 のアップエッジに同期してスイッチング制御回路 220 によりトランジスタ 212 がターンオフされることに注目すれば、トランジスタ 212 が図 1 のスイッチングトランジスタ 50 に相当し、スイッチング制御回路 220 の PWM 制御の中でトランジスタ 212 のスイッチング動作が実現される。

[0092] 尚、ここでは、出力電圧 V_{OUT} の情報（即ち帰還電圧 V_{FB} ）とインダクタ電流 I_L の情報とに基づき、カレントモード制御方式で出力段回路 210 の状態を制御することを説明した。しかしながら、インダクタ電流 I_L の情報を参照することなく、出力電圧 V_{OUT} の情報（即ち帰還電圧 V_{FB} ）に基づいて出力段回路 210 の状態を制御する方式がスイッチング制御回路 220 にて採用されても良い。

[0093] また、降圧型 DC/DC コンバータとして構成されたスイッチング電源装置 200 を例に挙げたが、スイッチング電源装置 200 を、昇圧型 DC/DC コンバータ又は昇降圧型 DC/DC コンバータとして構成することも可能である。

[0094] <<第 3 実施形態>>

本開示の第 3 実施形態を説明する。第 3 実施形態では上述の第 1 又は第 2 実施形態に適用可能な応用技術又は変形技術等を説明する。

[0095] 車載レーダ装置の電源電圧を生成する電源装置には低ノイズ性が強く求められる。特に、低周波帯域（例えば 100 kHz 近辺の帯域）における大き

なノイズは車載レーダ装置の各種能力（例えば検出精度）に悪影響を与えることがある。このことから、第2実施形態に示したスイッチング電源装置200は車載レーダ装置に対する電源装置として好適である。即ち、図23の負荷LDは車載レーダ装置であって良い。

[0096] 但し、本開示において負荷LDは車載レーダ装置に限定されない。例えば、負荷LDは、レーダ装置に分類されない各種センサ装置であっても良いし、任意の電子機器であっても良い。特に、低ノイズ性（特に例えば低周波帯域での低ノイズ性）が必要とされる任意の負荷LDの電源装置としてスイッチング電源装置200が有益である。

[0097] 任意の信号又は電圧に関して、上述の主旨を損なわない形で、それらのハイレベルとローレベルの関係は上述したものの逆とされ得る。

[0098] 不都合が生じない限り、上述の任意のトランジスタは、任意の種類のトランジスタであって良い。例えば、MOSFETとして上述された任意のトランジスタを、不都合が生じない限り、接合型FET、IGBT（Insulated Gate Bipolar Transistor）又はバイポーラトランジスタに置き換えることも可能である。任意のトランジスタは第1電極、第2電極及び制御電極を有する。FETにおいては、第1及び第2電極の内的一方がドレインで他方がソースであり且つ制御電極がゲートである。IGBTにおいては、第1及び第2電極の内的一方がコレクタで他方がエミッタであり且つ制御電極がゲートである。IGBTに属さないバイポーラトランジスタにおいては、第1及び第2電極の内的一方がコレクタで他方がエミッタであり且つ制御電極がベースである。

[0099] 本開示において、任意の第1物理量と任意の第2物理量が“同じ”であるとは、誤差を含む概念と解される。即ち、第1物理量と第2物理量が“同じ”であるとは、第1物理量と第2物理量が“同じ”となることを目指して設計又は製造が成されていることを意味し、第1及び第2物理量間に若干の誤差が存在する場合も、第1物理量と第2物理量が“同じ”であると解されるべきである。これは物理量に限らず当てはまる。

[0100] 本開示の実施形態は、特許請求の範囲に示された技術的思想の範囲内において、適宜、種々の変更が可能である。以上の実施形態は、あくまでも、本開示の実施形態の例であって、本開示ないし各構成要件の用語の意義は、以上の実施形態に記載されたものに制限されるものではない。上述の説明文中に示した具体的な数値は、単なる例示であって、当然の如く、それらを様々な数値に変更することができる。

[0101] <<付記>>

本開示について付記を設ける。

[0102] 本開示に係る信号生成回路は、基準電圧を生成するように構成された基準電圧生成回路と、所定電圧範囲内で変動するランプ電圧を生成するように構成されたランプ電圧生成回路と、前記基準電圧及び前記ランプ電圧の高低関係を表す比較結果信号を出力するように構成された比較回路と、を備え、前記基準電圧生成回路は、前記基準電圧に三角波の波形を持たせ、且つ、前記三角波の周波数を変動させる構成（第1の構成）である。

[0103] 上記第1の構成に係る信号生成回路において、前記比較回路は、前記ランプ電圧が前記基準電圧よりも低い状態から前記基準電圧よりも高い状態へ遷移したとき、前記比較結果信号に特定変化を発生させ、前記ランプ電圧生成回路は、前記ランプ電圧を所定の下限電圧から所定の増加傾きにて単調増加させ、前記比較結果信号に前記特定変化が生じると、前記ランプ電圧を前記下限電圧に向けて所定の減少傾きにて単調減少させる単位動作を繰り返し実行する構成（第2の構成）であっても良い。

[0104] 上記第1の構成に係る信号生成回路において、前記比較回路は、前記ランプ電圧が前記基準電圧よりも高い状態から前記基準電圧よりも低い状態へ遷移したとき、前記比較結果信号に特定変化を発生させ、前記ランプ電圧生成回路は、前記ランプ電圧を所定の上限電圧から所定の減少傾きにて単調減少させ、前記比較結果信号に前記特定変化が生じると、前記ランプ電圧を前記上限電圧に向けて所定の増加傾きにて単調増加させる単位動作を繰り返し実行する構成（第3の構成）であっても良い。

- [0105] 上記第1～第3の構成の何れかに係る信号生成回路において、前記基準電圧生成回路は、互いに異なる周波数を有する複数の矩形波信号を順次用いて、所定の直流電圧を変調することにより前記基準電圧を生成する構成（第4の構成）であっても良い。
- [0106] 上記第1～第3の構成の何れかに係る信号生成回路において、前記基準電圧生成回路は、前記基準電圧における前記三角波にクロック信号の周波数に応じた周波数を持たせ、前記クロック信号の周波数を変調することで前記三角波の周波数を変動させる構成（第5の構成）であっても良い。
- [0107] 本開示に係るスイッチング装置は、上記第1～第5の構成の何れかに係る信号生成回路と、スイッチングトランジスタと、前記比較結果信号に基づいて前記スイッチングトランジスタをスイッチングさせるように構成されたスイッチング制御回路と、を備える構成（第6の構成）である。
- [0108] 本開示に係るスイッチング装置は、上記第2又は第3の構成に係る信号生成回路と、スイッチングトランジスタと、前記比較結果信号に基づいて前記スイッチングトランジスタをスイッチングさせるように構成されたスイッチング制御回路と、を備え、前記スイッチング制御回路は、前記比較結果信号における前記特定変化を契機に前記スイッチングトランジスタをターンオン又はターンオフさせる構成（第7の構成）である。
- [0109] 上記第7の構成に係るスイッチング装置において、前記スイッチング制御回路は、前記比較結果信号における前記特定変化を契機に前記スイッチングトランジスタの状態をオン状態及びオフ状態の内の一方の状態から他方の状態へと変化させ、その後、所定条件の成立を契機に前記スイッチングトランジスタの状態を前記他方の状態から前記一方の状態に戻すスイッチング動作を繰り返す構成（第8の構成）であっても良い。
- [0110] 本開示に係るスイッチング電源装置は、入力電圧から出力電圧を生成するように構成されたスイッチング電源装置であって、上記第8の構成に係るスイッチング装置を備え、前記入力電圧が加わる端子と前記端子よりも低電位側に設けられた端子との間に前記スイッチングトランジスタを配置し、前記

スイッチング動作を通じて前記入力電圧を電力変換することにより前記出力電圧を生成する構成（第9の構成）である。

符号の説明

- [0111] 1 スwitchング装置
- 2 信号生成回路
- 10 基準電圧生成回路
- 20 ランプ電圧生成回路
- 30 比較回路
- 40 スwitchング制御回路
- 50 スwitchングトランジスタ
- 110 基準電圧生成回路
- 111 矩形波供給回路
- 112 変調器
- 111a 矩形波生成部
- 111a__1 カウンタ
- 111b セレクタ
- 120 基準電圧生成回路
- 121 クロック変調器
- 122 ロジック回路
- 123 基準発生器
- V_{REF} 基準電圧
- V_{RAMP} ランプ電圧
- S1 信号（比較結果信号）

請求の範囲

- [請求項1] 基準電圧を生成するように構成された基準電圧生成回路と、
 所定電圧範囲内で変動するランプ電圧を生成するように構成された
 ランプ電圧生成回路と、
 前記基準電圧及び前記ランプ電圧の高低関係を表す比較結果信号を
 出力するように構成された比較回路と、を備え、
 前記基準電圧生成回路は、前記基準電圧に三角波の波形を持たせ、
 且つ、前記三角波の周波数を変動させる
 、信号生成回路。
- [請求項2] 前記比較回路は、前記ランプ電圧が前記基準電圧よりも低い状態か
 ら前記基準電圧よりも高い状態へ遷移したとき、前記比較結果信号に
 特定変化を発生させ、
 前記ランプ電圧生成回路は、前記ランプ電圧を所定の下限電圧から
 所定の増加傾きにて単調増加させ、前記比較結果信号に前記特定変化
 が生じると、前記ランプ電圧を前記下限電圧に向けて所定の減少傾き
 にて単調減少させる単位動作を繰り返し実行する
 、請求項1に記載の信号生成回路。
- [請求項3] 前記比較回路は、前記ランプ電圧が前記基準電圧よりも高い状態か
 ら前記基準電圧よりも低い状態へ遷移したとき、前記比較結果信号に
 特定変化を発生させ、
 前記ランプ電圧生成回路は、前記ランプ電圧を所定の上限電圧から
 所定の減少傾きにて単調減少させ、前記比較結果信号に前記特定変化
 が生じると、前記ランプ電圧を前記上限電圧に向けて所定の増加傾き
 にて単調増加させる単位動作を繰り返し実行する
 、請求項1に記載の信号生成回路。
- [請求項4] 前記基準電圧生成回路は、互いに異なる周波数を有する複数の矩形
 波信号を順次用いて、所定の直流電圧を変調することにより前記基準
 電圧を生成する

、請求項 1 ～ 3 の何れかに記載の信号生成回路。

[請求項5] 前記基準電圧生成回路は、前記基準電圧における前記三角波にクロック信号の周波数に応じた周波数を持たせ、前記クロック信号の周波数を変調することで前記三角波の周波数を変動させる

、請求項 1 ～ 3 の何れかに記載の信号生成回路。

[請求項6] 請求項 1 ～ 5 の何れかに記載の信号生成回路と、
スイッチングトランジスタと、
前記比較結果信号に基づいて前記スイッチングトランジスタをスイッチングさせるように構成されたスイッチング制御回路と、を備える
、スイッチング装置。

[請求項7] 請求項 2 又は 3 に記載の信号生成回路と、
スイッチングトランジスタと、
前記比較結果信号に基づいて前記スイッチングトランジスタをスイッチングさせるように構成されたスイッチング制御回路と、を備え、
前記スイッチング制御回路は、前記比較結果信号における前記特定変化を契機に前記スイッチングトランジスタをターンオン又はターンオフさせる
、スイッチング装置。

[請求項8] 前記スイッチング制御回路は、前記比較結果信号における前記特定変化を契機に前記スイッチングトランジスタの状態をオン状態及びオフ状態の内的一方の状態から他方の状態へと変化させ、その後、所定条件の成立を契機に前記スイッチングトランジスタの状態を前記他方の状態から前記一方の状態に戻すスイッチング動作を繰り返す
、請求項 7 に記載のスイッチング装置。

[請求項9] 入力電圧から出力電圧を生成するように構成されたスイッチング電源装置であって、

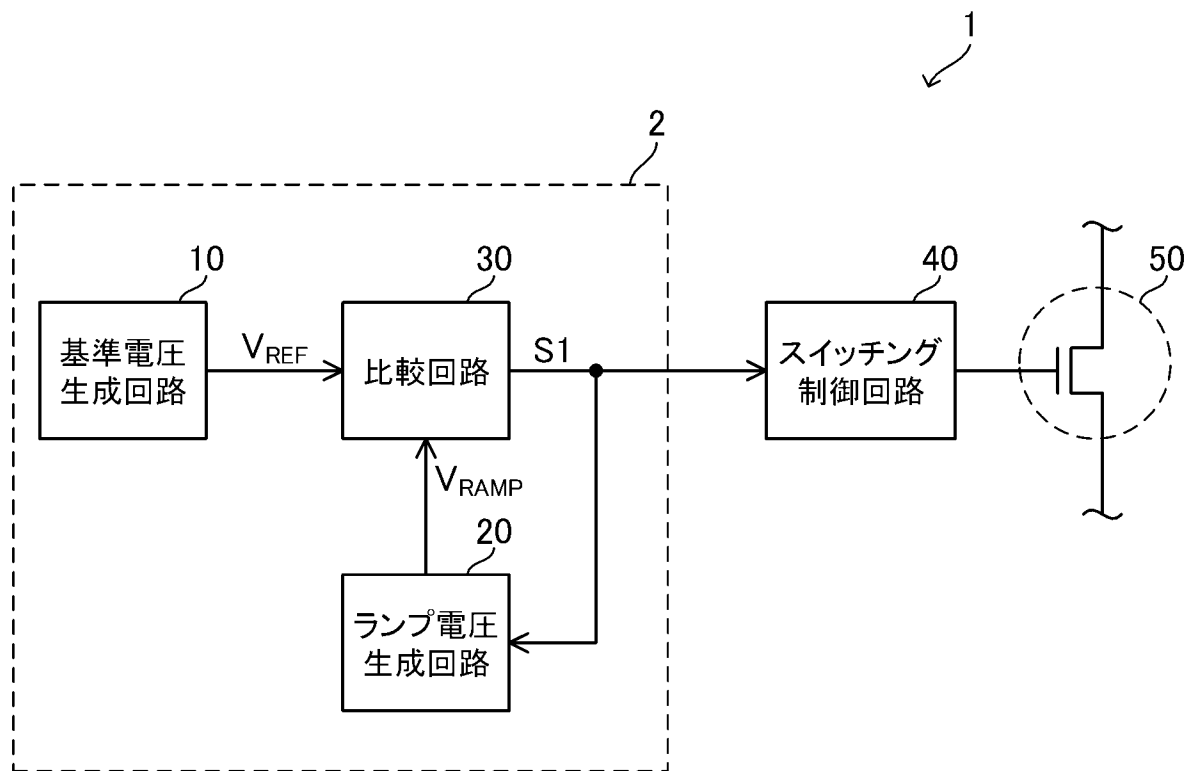
請求項 8 に記載のスイッチング装置を備え、

前記入力電圧が加わる端子と前記端子よりも低電位側に設けられた

端子との間に前記スイッチングトランジスタを配置し、前記スイッチング動作を通じて前記入力電圧を電力変換することにより前記出力電圧を生成する

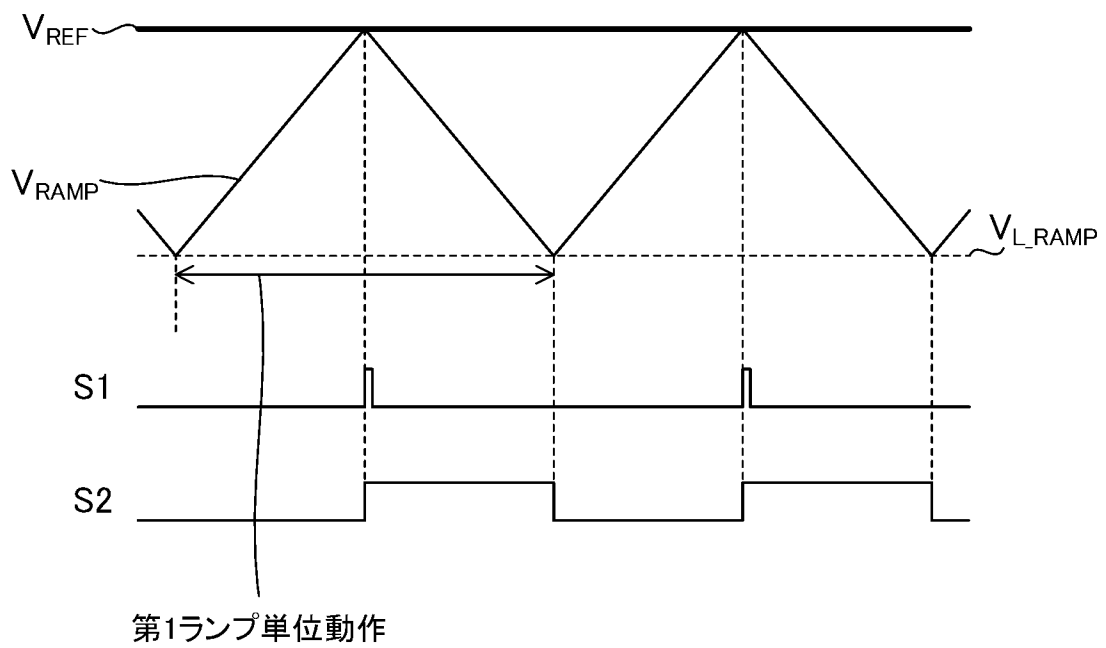
、スイッチング電源装置。

[図1]



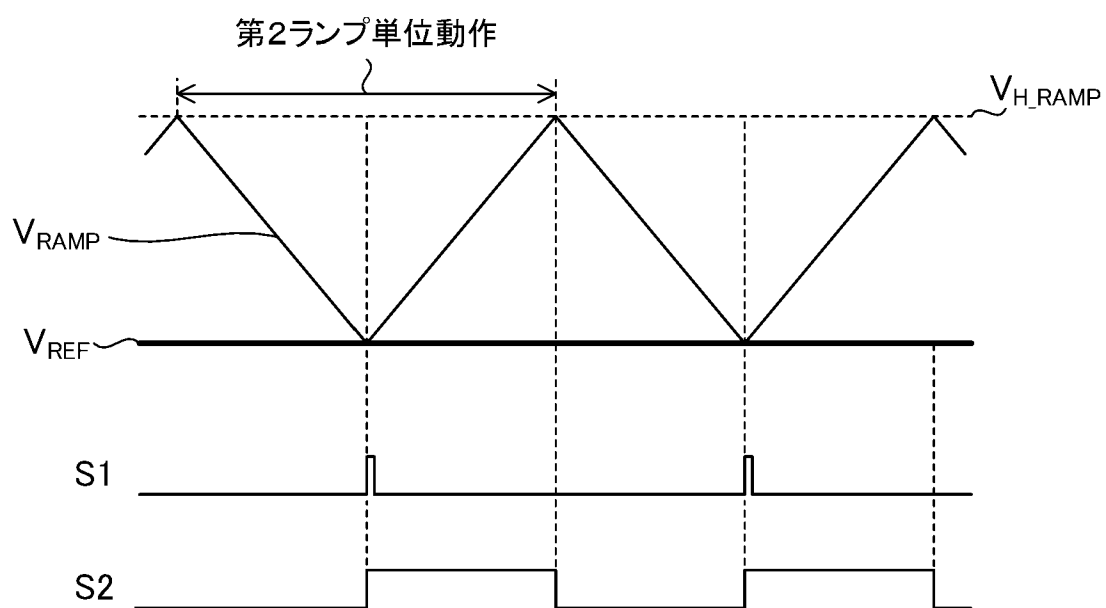
[図2]

第1パターン

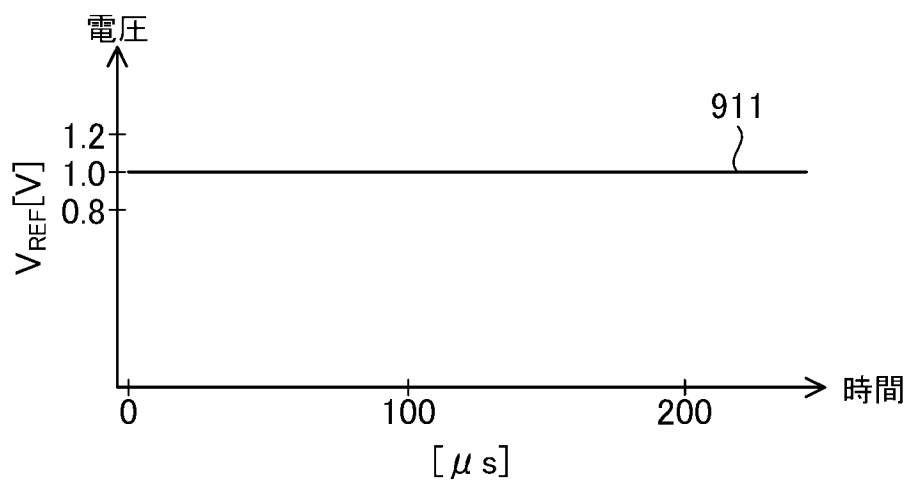


[図3]

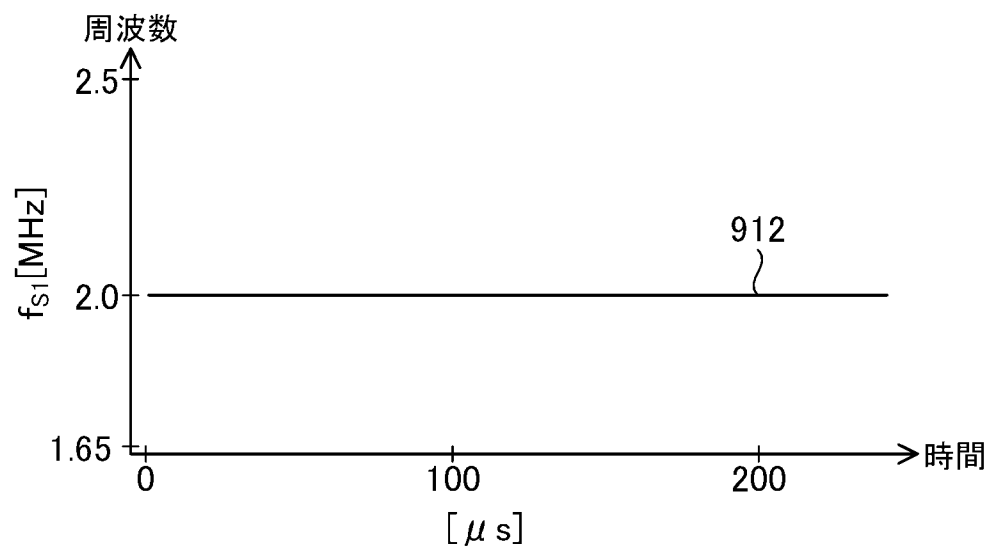
第2パターン



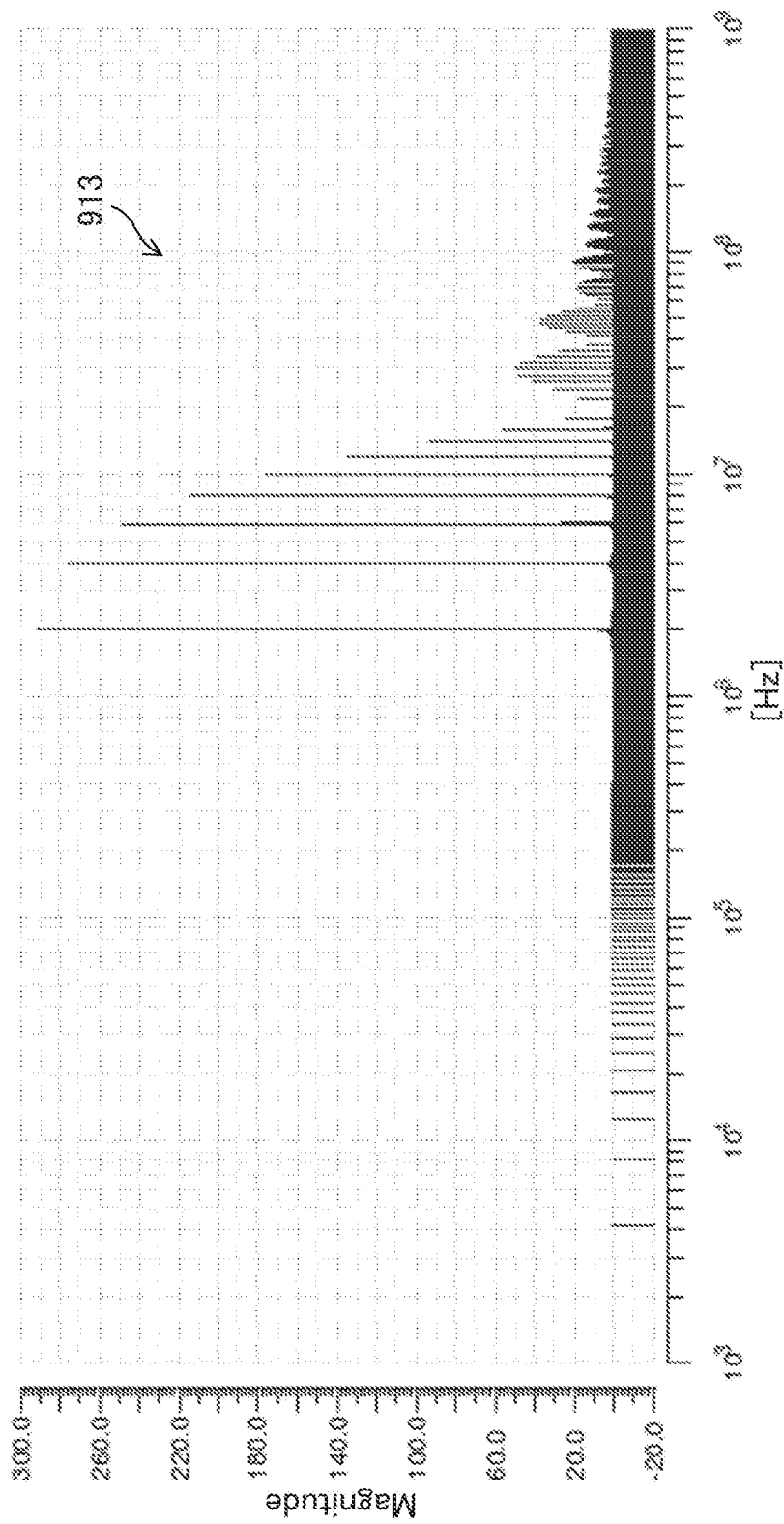
[図4]



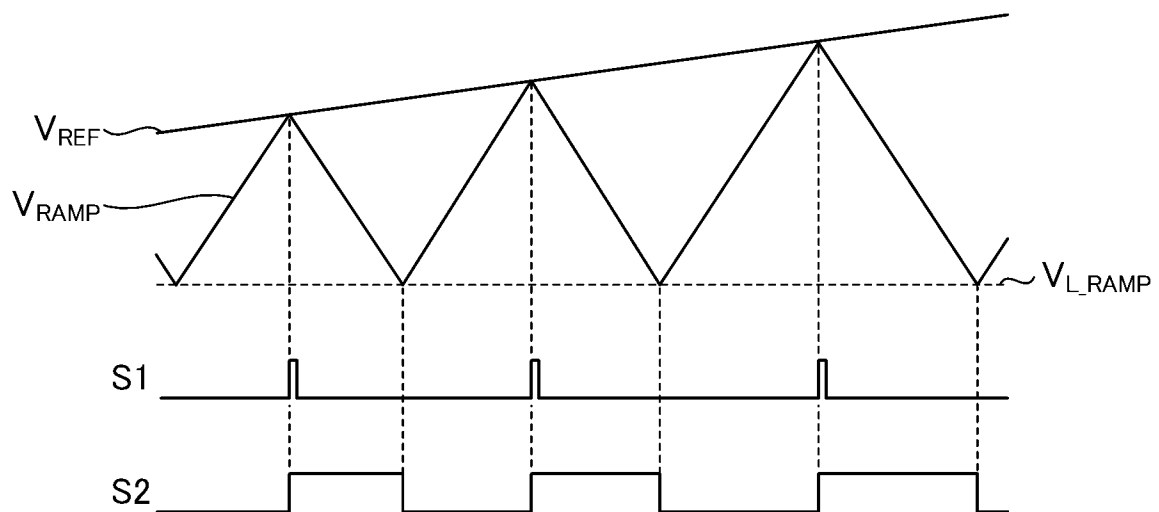
[図5]



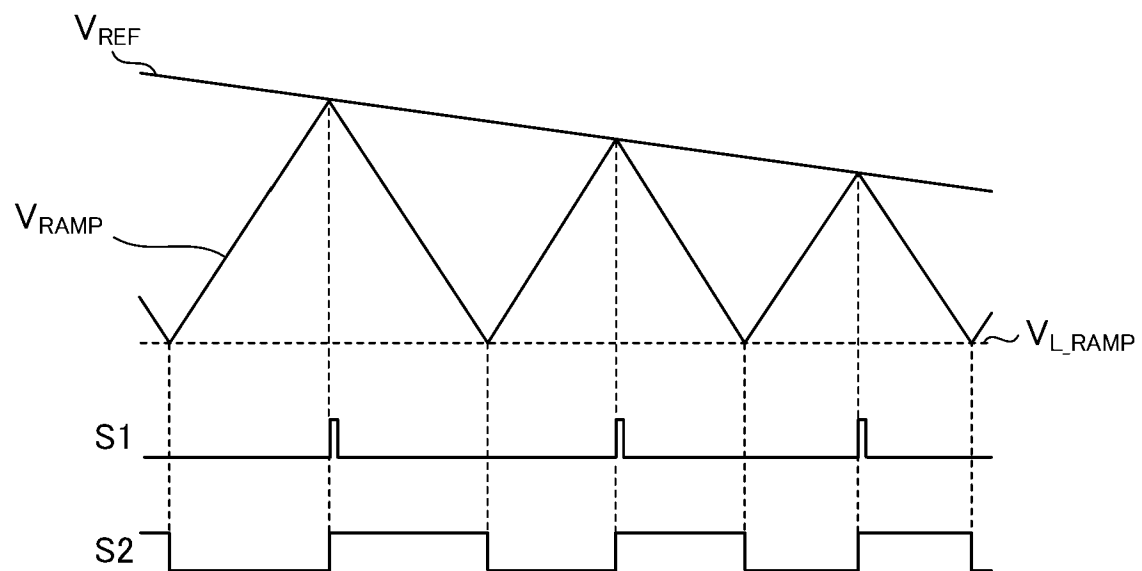
[図6]



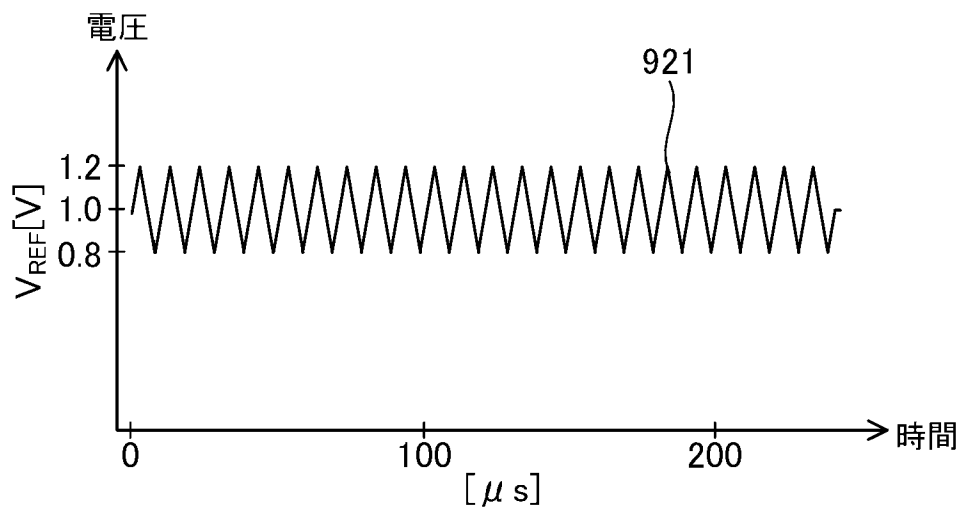
[図7]



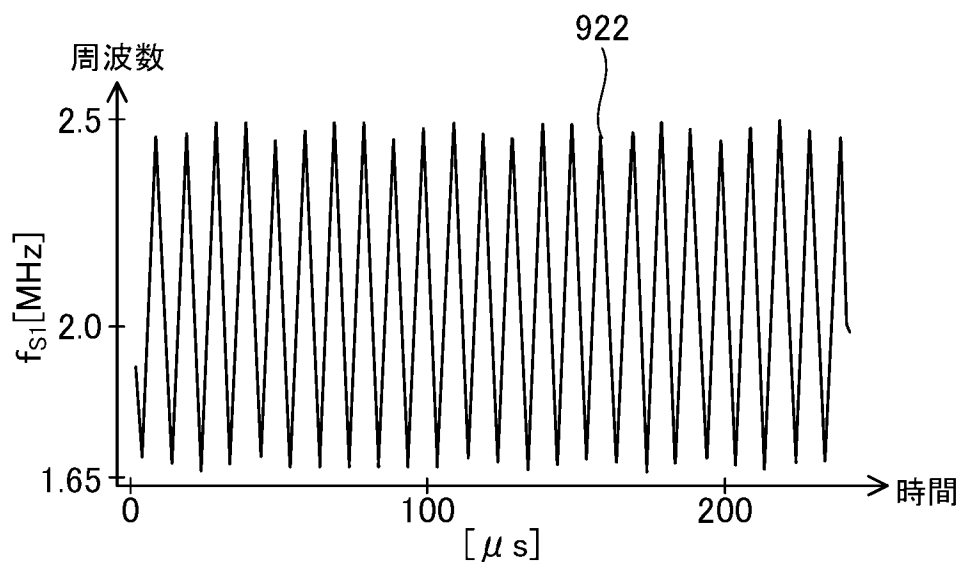
[図8]



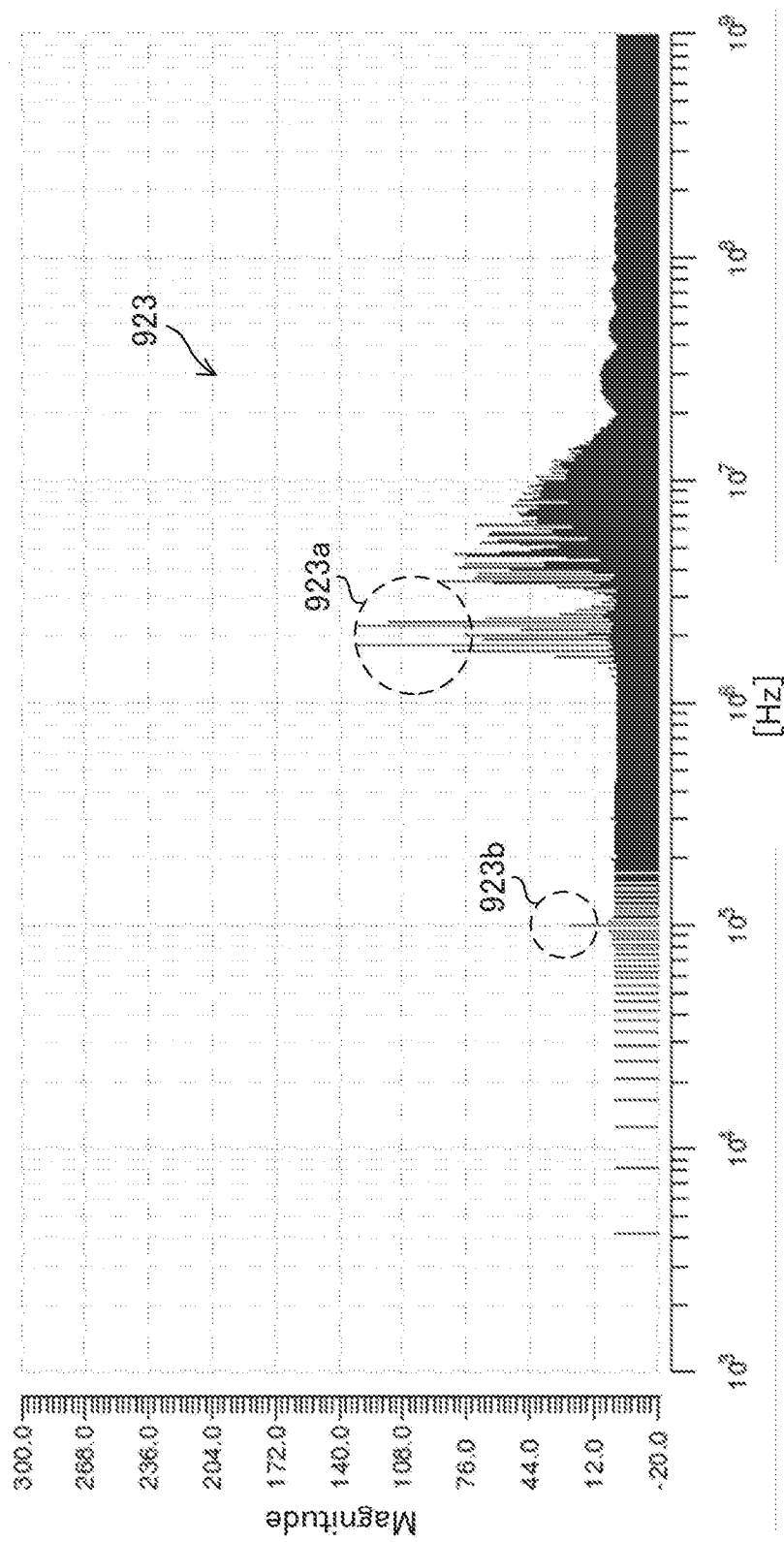
[図9]



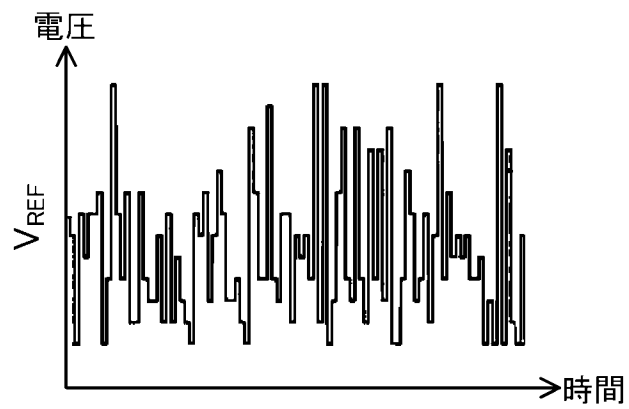
[図10]



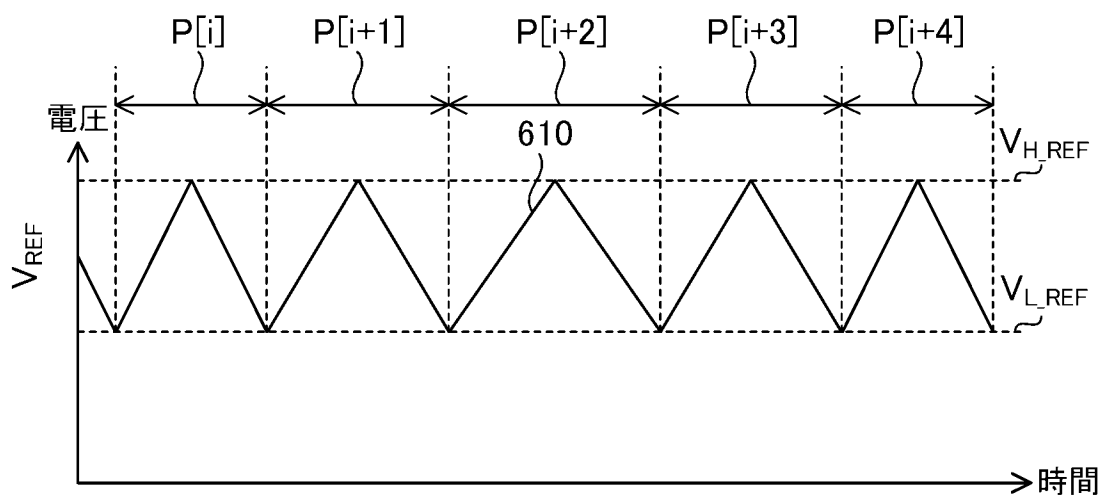
[図11]



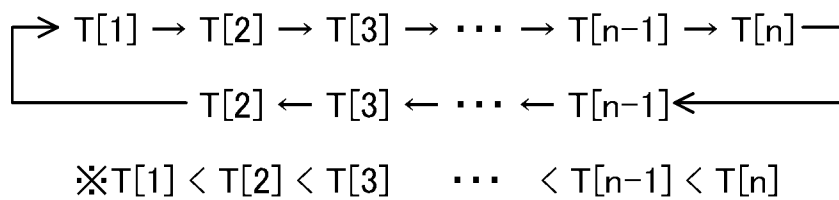
[図12]



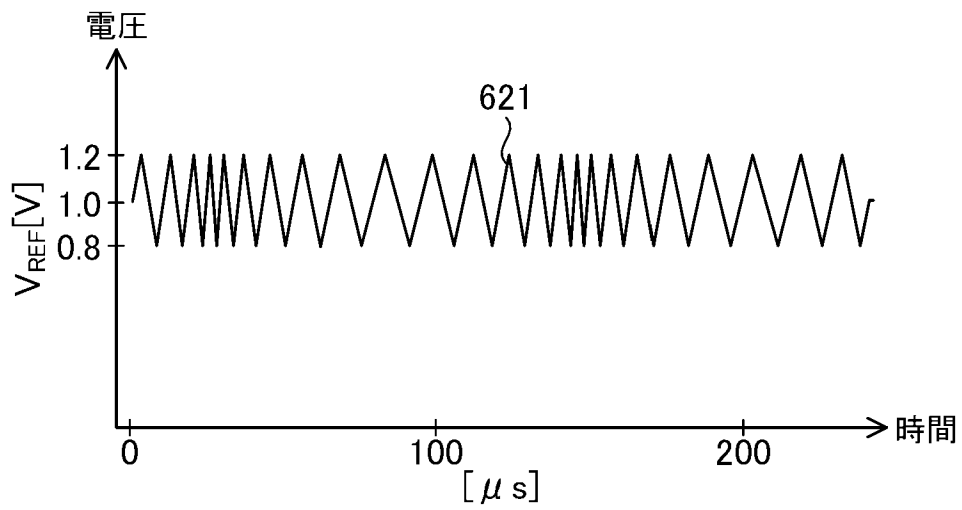
[図13]



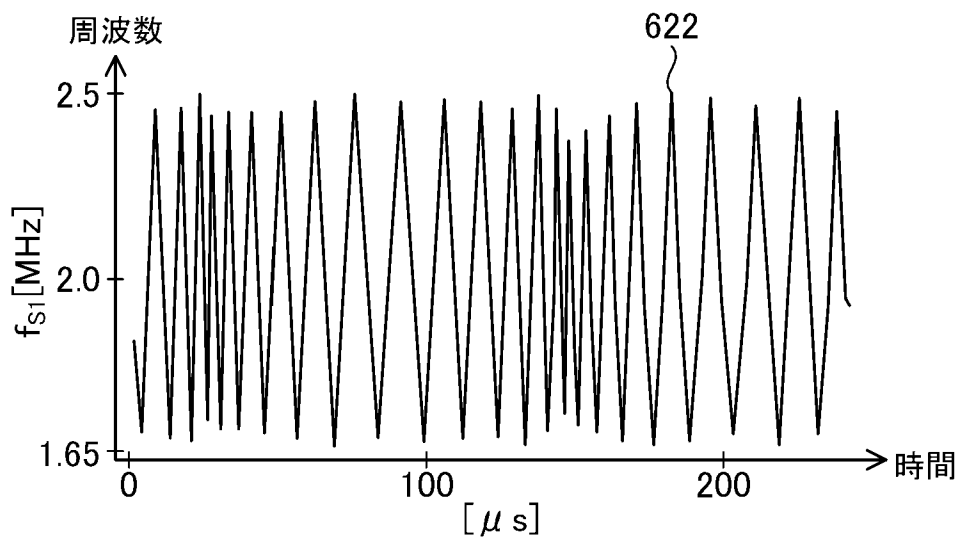
[図14]



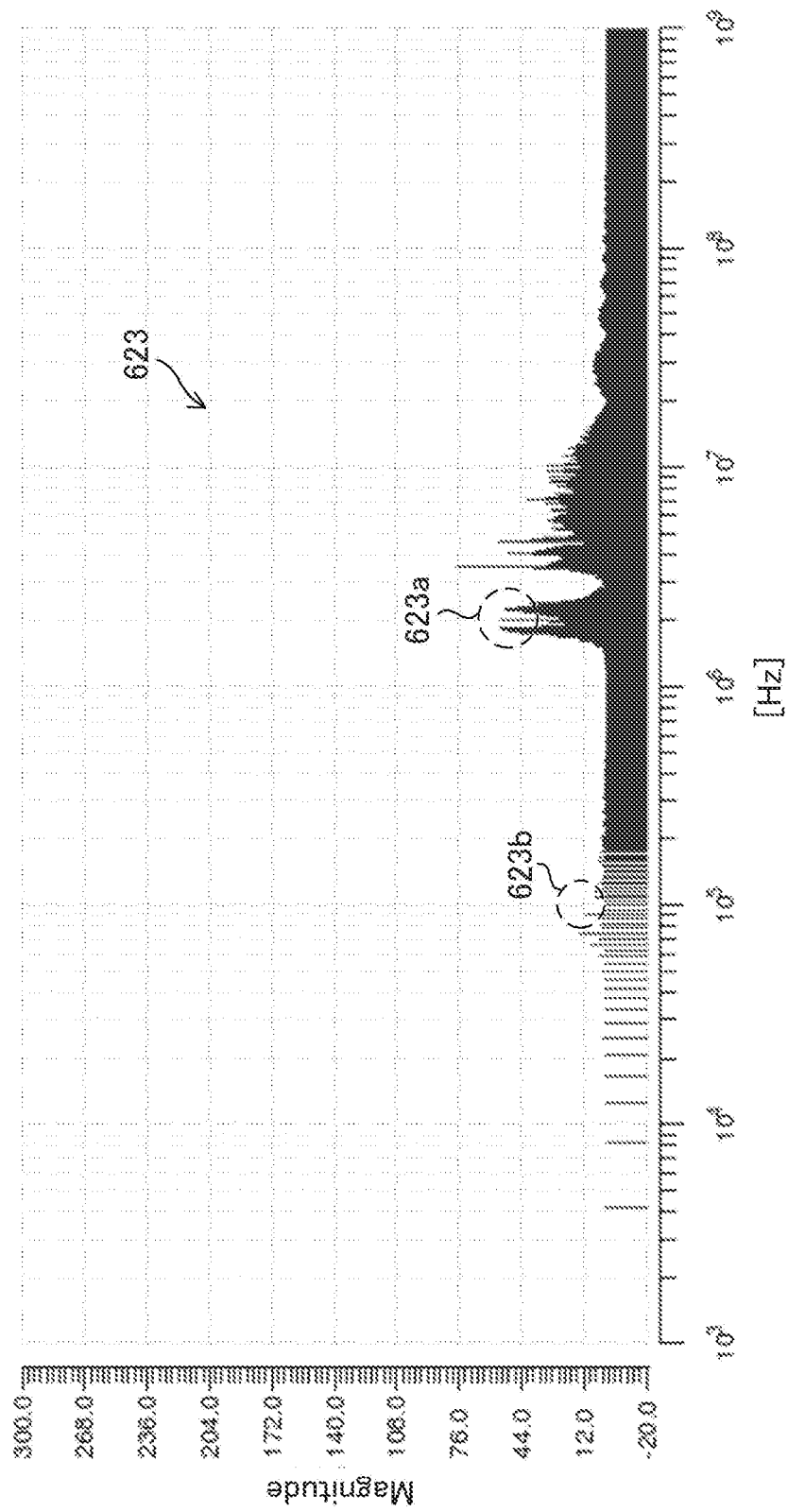
[図15]



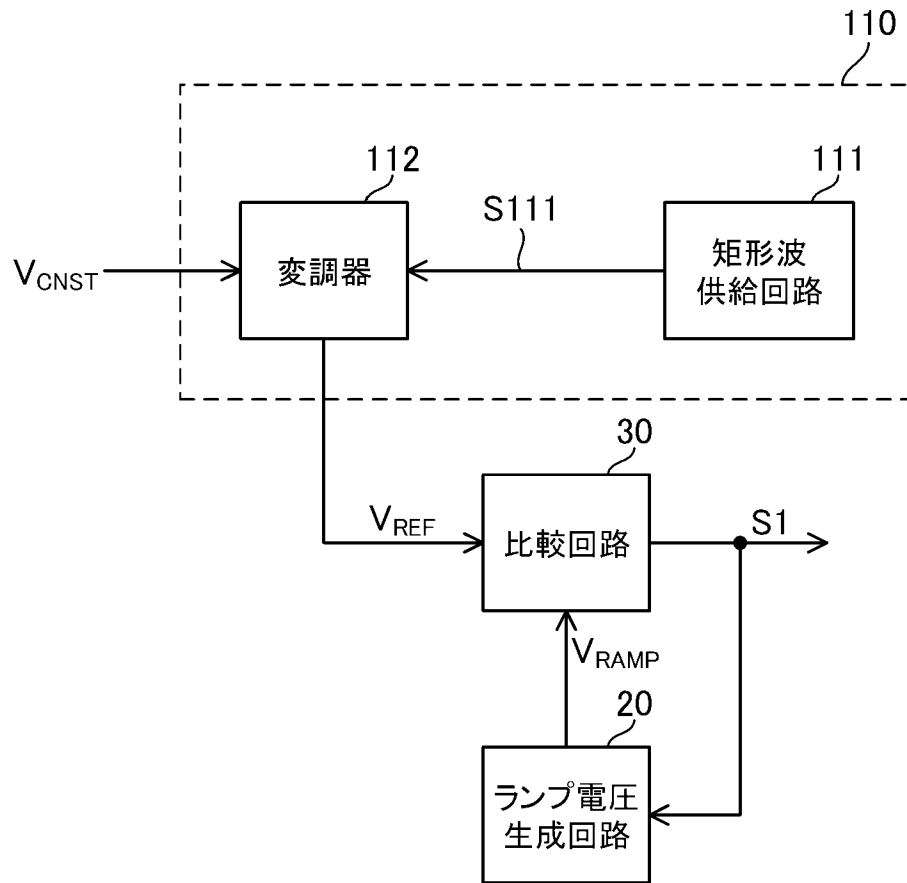
[図16]



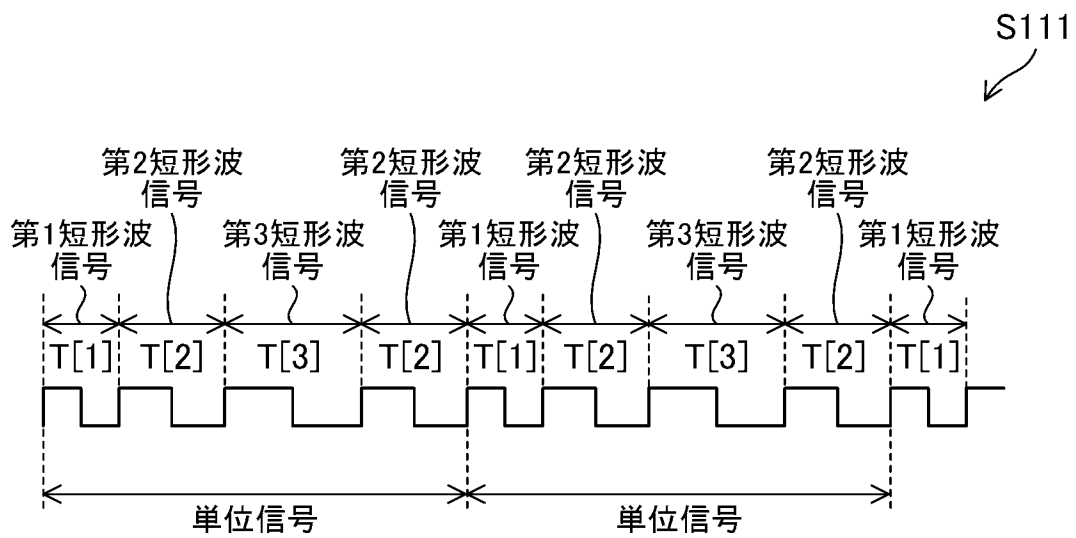
[図17]



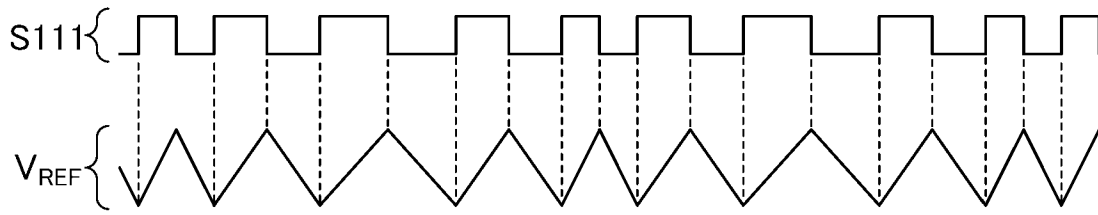
[図18]



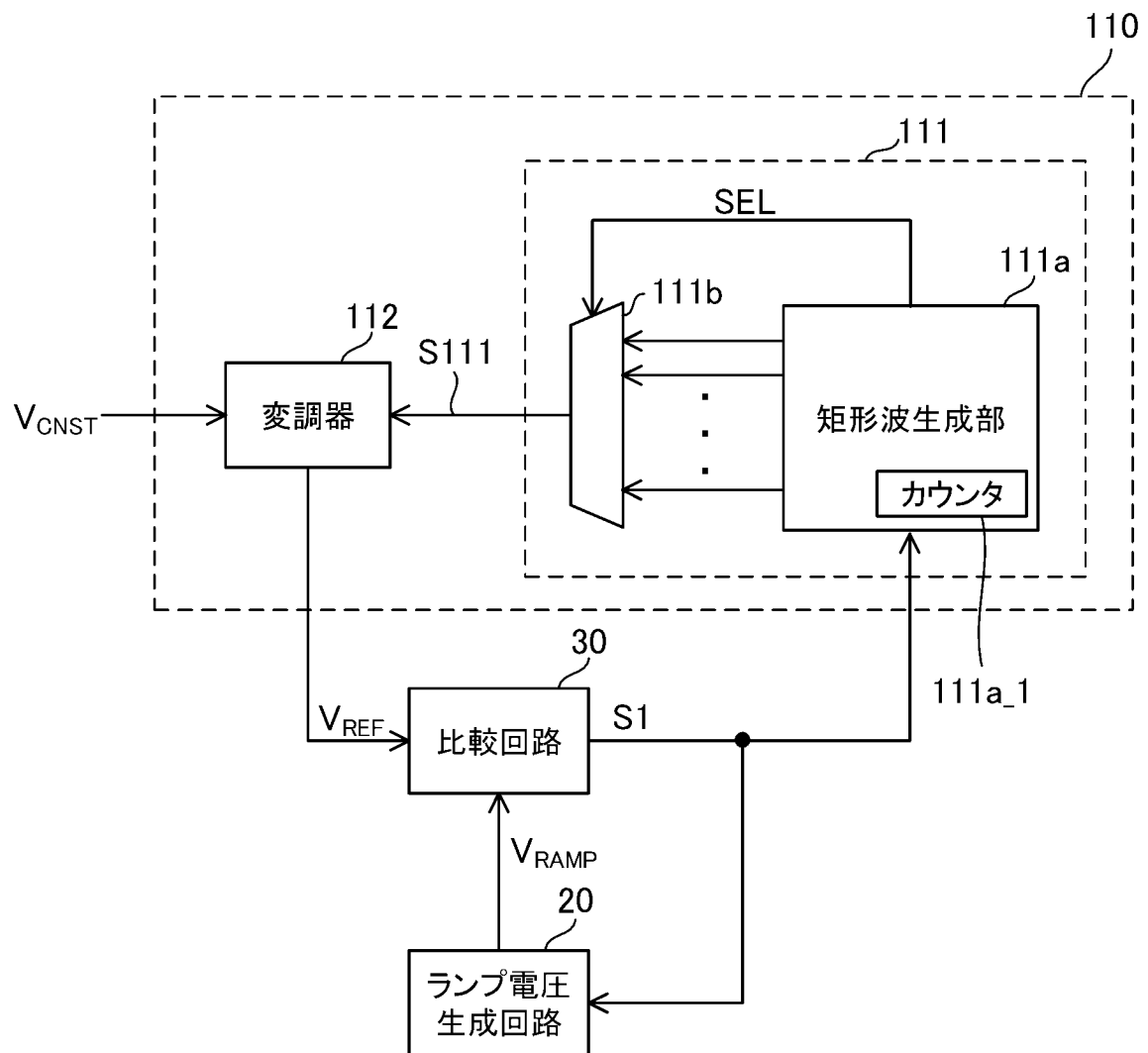
[図19]



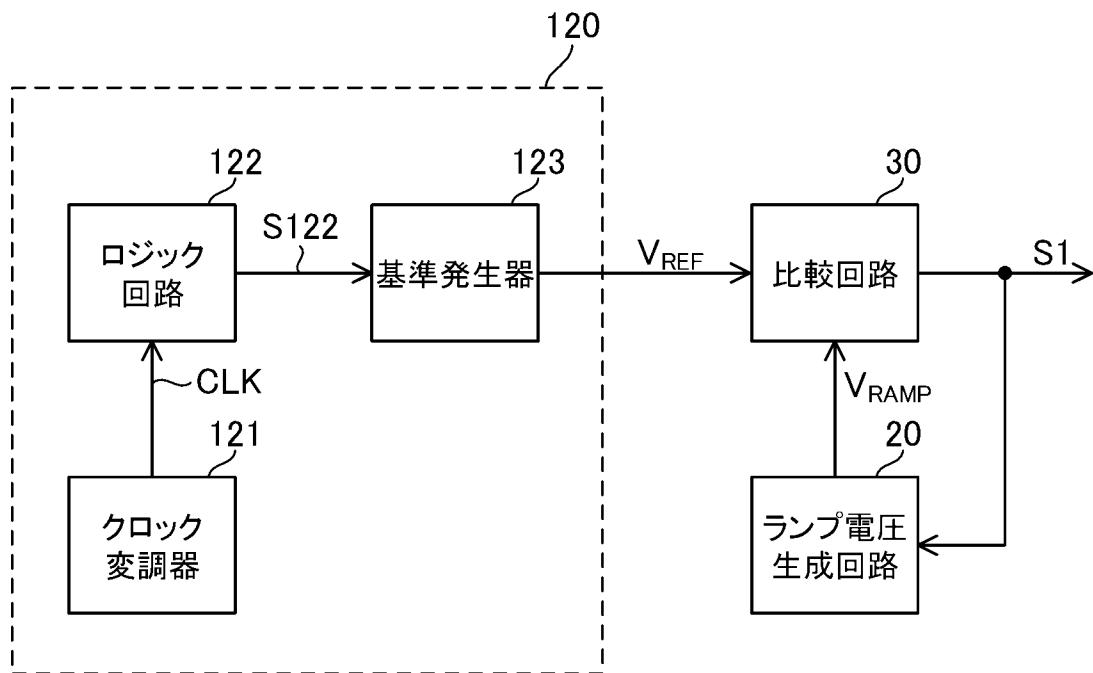
[図20]



[図21]



[図22]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/021398

A. CLASSIFICATION OF SUBJECT MATTER**H02M 3/155**(2006.01)i

FI: H02M3/155 E

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/00-7/98; H03K3/00-3/86; H03K4/00-4/94; H03K6/00-6/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2022

Registered utility model specifications of Japan 1996-2022

Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-13233 A (KABUSHIKI KAISHA KENWOOD) 19 January 2001 (2001-01-19)	1
A	paragraph [0003], fig. 4 entire text, all drawings	2-9
Y	JP 2014-230210 A (FUNAI ELECTRIC CO., LTD.) 08 December 2014 (2014-12-08)	1
A	paragraphs [0055]-[0058], fig. 6 entire text, all drawings	2-9
A	JP 2018-164401 A (SHINDENGEN ELECTRIC MANUFACTURING CO., LTD.) 18 October 2018 (2018-10-18)	1-9
	entire text, all drawings	
A	JP 2004-266780 A (FUJI ELECTRIC DEVICE TECHNOLOGY CO., LTD.) 24 September 2004 (2004-09-24)	1-9
	entire text, all drawings	
A	JP 2003-324944 A (FUJI ELECTRIC CO., LTD.) 14 November 2003 (2003-11-14)	1-9
	entire text, all drawings	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

07 July 2022

Date of mailing of the international search report

19 July 2022

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/021398

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-255309 A (ROHM CO., LTD.) 19 December 2013 (2013-12-19) entire text, all drawings	1-9

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/021398

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2001-13233	A	19 January 2001	(Family: none)	
JP	2014-230210	A	08 December 2014	(Family: none)	
JP	2018-164401	A	18 October 2018	(Family: none)	
JP	2004-266780	A	24 September 2004	(Family: none)	
JP	2003-324944	A	14 November 2003	(Family: none)	
JP	2013-255309	A	19 December 2013	US 2013/0320902 A1 entire text, all drawings	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 3/155(2006.01)i FI: H02M3/155 E										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M1/00-7/98; H03K3/00-3/86; H03K4/00-4/94; H03K6/00-6/04 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2022年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2022年	日本国実用新案登録公報	1996-2022年	日本国登録実用新案公報	1994-2022年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2022年									
日本国実用新案登録公報	1996-2022年									
日本国登録実用新案公報	1994-2022年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
Y	JP 2001-13233 A (株式会社ケンウッド) 19.01.2001 (2001-01-19) 段落[0003], 図4	1								
A	全文, 全図	2-9								
Y	JP 2014-230210 A (船井電機株式会社) 08.12.2014 (2014-12-08) 段落[0055]-[0058], 図6	1								
A	全文, 全図	2-9								
A	JP 2018-164401 A (新電元工業株式会社) 18.10.2018 (2018-10-18) 全文, 全図	1-9								
A	JP 2004-266780 A (富士電機デバイステクノロジー株式会社) 24.09.2004 (2004-09-24) 全文, 全図	1-9								
A	JP 2003-324944 A (富士電機株式会社) 14.11.2003 (2003-11-14) 全文, 全図	1-9								
A	JP 2013-255309 A (ローム株式会社) 19.12.2013 (2013-12-19) 全文, 全図	1-9								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 07.07.2022		国際調査報告の発送日 19.07.2022								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 土井 悠生 5G 1595 電話番号 03-3581-1101 内線 3526								

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2022/021398

引用文献			公表日	パテントファミリー文献	公表日
JP	2001-13233	A	19.01.2001	(ファミリーなし)	
JP	2014-230210	A	08.12.2014	(ファミリーなし)	
JP	2018-164401	A	18.10.2018	(ファミリーなし)	
JP	2004-266780	A	24.09.2004	(ファミリーなし)	
JP	2003-324944	A	14.11.2003	(ファミリーなし)	
JP	2013-255309	A	19.12.2013	US 2013/0320902 A1	
			全文, 全図		