

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-256794
(P2010-256794A)

(43) 公開日 平成22年11月11日(2010.11.11)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 5/00 (2006.01)	G09G 5/00 550X	5B069
G06F 3/14 (2006.01)	G09G 5/00 550D	5C082
G09G 5/18 (2006.01)	G09G 5/00 555B	
	G09G 5/00 X	
	G06F 3/14 310A	

審査請求 未請求 請求項の数 5 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願2009-109428 (P2009-109428)
(22) 出願日 平成21年4月28日 (2009. 4. 28)

(71) 出願人 000003078
株式会社東芝
東京都港区芝浦一丁目1番1号
(74) 代理人 100089118
弁理士 酒井 宏明
(74) 代理人 100112656
弁理士 宮田 英毅
(72) 発明者 向山 俊和
東京都港区芝浦一丁目1番1号 株式会社東芝内
Fターム(参考) 5B069 AA02 KA02 KA04
5C082 AA01 BB01 BC16 CB01 CB10
DA51 DA76 DA86 DA87 MM05
MM09

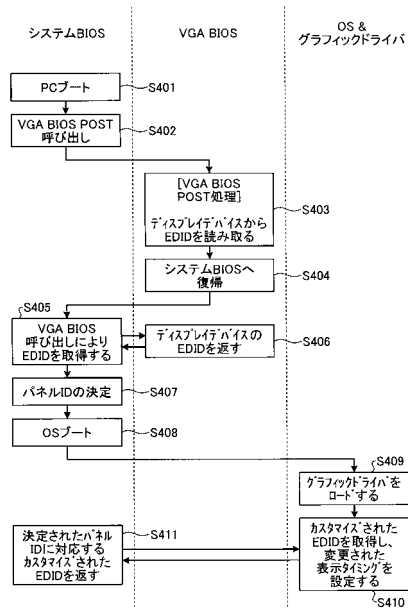
(54) 【発明の名称】 電子機器及びその表示制御方法並びに表示制御プログラム

(57) 【要約】

【課題】 使用されるディスプレイデバイスに応じて個別にカスタマイズされた表示タイミングを設定可能とする。

【解決手段】 表示手段が有する EDID 情報を取得する取得手段と、記憶されている、各種表示手段に対する各 EDID 情報をカスタマイズした複数の EDID 情報の中から、前記取得手段により取得した EDID 情報に対応する前記カスタマイズされた EDID 情報を決定する決定手段と、前記決定手段により決定された前記カスタマイズされた EDID 情報を、EDID 情報を基に表示手段の表示を制御する表示制御手段に提供する提供手段とを備える。

【選択図】 図 4



【特許請求の範囲】**【請求項 1】**

表示手段が有する E D I D 情報を取得する取得手段と、
記憶されている、各種表示手段に対する各 E D I D 情報をカスタマイズした複数の E D I D 情報の中から、前記取得手段により取得した E D I D 情報に対応する前記カスタマイズされた E D I D 情報を決定する決定手段と、
前記決定手段により決定された前記カスタマイズされた E D I D 情報を、E D I D 情報を基に表示手段の表示を制御する表示制御手段に提供する提供手段と
を備えたことを特徴とする電子機器。

【請求項 2】

表示手段と、
各種表示手段が個別に有する E D I D 情報を前記表示手段から読み取る読取手段と、
前記 E D I D 情報に基づく表示タイミングで前記表示手段の表示制御をする表示制御手段と、
各種表示手段に対する各 E D I D 情報をカスタマイズした複数の E D I D 情報を記憶する記憶手段と、
前記読取手段が読み取った E D I D 情報に対応する前記カスタマイズされた E D I D 情報を決定する決定手段と、
前記決定手段により決定された、カスタマイズされた E D I D 情報を、前記表示制御手段に提供する提供手段と
を備えたことを特徴とする電子機器。

【請求項 3】

前記 E D I D 情報とは、V E S A (Video Electronics Standards Association) がディスプレイのために制定した標準データ形式である E D I D (Extended Display Identification) に準拠したデータであることを特徴とする請求項 1 に記載の電子機器。

【請求項 4】

表示手段が有する E D I D 情報を取得する取得ステップと、
制御手段が、記憶されている、各種表示手段に対する各 E D I D 情報をカスタマイズした複数の E D I D 情報の中から、前記取得ステップにより取得した E D I D 情報に対応する前記カスタマイズされた E D I D 情報を決定する決定ステップと、
制御手段が、前記決定ステップにより決定された前記カスタマイズされた E D I D 情報を、E D I D 情報を基に表示手段の表示を制御する表示制御手段に提供する提供ステップと
を含むことを特徴とする表示制御方法。

【請求項 5】

表示手段が有する E D I D 情報を取得する取得ステップと、
記憶されている、各種表示手段に対する各 E D I D 情報をカスタマイズした複数の E D I D 情報の中から、前記取得ステップにより取得した E D I D 情報に対応する前記カスタマイズされた E D I D 情報を決定する決定ステップと、
前記決定ステップにより決定された前記カスタマイズされた E D I D 情報を、E D I D 情報を基に表示手段の表示を制御する表示制御手段に提供する提供ステップと
をコンピュータに実行させることを特徴とする表示制御プログラム。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、パーソナルコンピュータ等の電子機器及びその表示制御方法並びに表示制御プログラムに関する。

【背景技術】**【0002】**

パーソナルコンピュータ (P C) に接続されるディスプレイの性能を P C に伝えるため

10

20

30

40

50

のデータ構造として、VESA (Video Electronics Standards Association) により EDID (Extended Display Identification) がその標準として公開されている。この標準に基づき液晶デバイス等のディスプレイデバイスは固有のEDIDをそのメモリに持っている。EDIDには、そのディスプレイデバイスのメーカー、型番、対応する信号タイミング等のデータが格納される。

【0003】

このEDIDを基に、接続されたディスプレイデバイスへの表示タイミングを設定する従来のPC等の電子機器においては、このEDIDに従った単一の設定値のみが適用されることになる。したがって、例えば、ノイズ対策やアプリケーションからの要求に対応するためや映像表示を良好なものにしようとするためにディスプレイデバイスに応じて個別に表示タイミングに関する設定の変更を行う場合や、こうした表示タイミングに関する設定によらず映像表示を良好なものにしようとする場合などには、そのための手法や手段が別途必要になる。

10

【0004】

例えば、映像表示が良好に行われることを目的として、特許文献1や特許文献2には、表示タイミングの設定のための情報を映像から取得し、表示の制御をする方法が提案されている。

【先行技術文献】

【特許文献】

【0005】

20

【特許文献1】国際公開WO2003/003341号パンフレット

【特許文献2】特開2007-272200号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、従来のPC等の電子機器において、ノイズ対策（例えば、ワイヤレスLANで用いられる無線信号とディスプレイデバイスへの表示信号の高調波の干渉を防ぐための対策など）のためやアプリケーションからの要求（例えば、テレビ放送のフィールド周波数59.94Hzに正確に合わせたいという要望など）に対応するためや映像表示を良好なものにするために表示タイミングを変更したい場合、特別なハードウェアを用意するなどする必要があった。また、従来のPC等の電子機器においては、使用されるディスプレイデバイスに応じて個別にカスタマイズされた表示タイミングの設定をするための手立てがなかった。

30

【0007】

本発明は、上記に鑑みてなされたものであって、特別なハードウェア構成を必要とせず、ディスプレイデバイスに応じて個別に所望のカスタマイズされた表示タイミングの設定をする機能を実現することができる電子機器及びその表示制御方法並びに表示制御プログラムを提供することを目的とする。

【課題を解決するための手段】

【0008】

40

上述した課題を解決し、目的を達成するために、本発明の電子機器は、表示手段が有するEDID情報を取得する取得手段と、記憶されている、各種表示手段に対する各EDID情報をカスタマイズした複数のEDID情報の中から、前記取得手段により取得したEDID情報に対応する前記カスタマイズされたEDID情報を決定する決定手段と、前記決定手段により決定された前記カスタマイズされたEDID情報を、EDID情報を基に表示手段の表示を制御する表示制御手段に提供する提供手段とを備えたことを特徴とする。

【0009】

また、本発明の電子機器は、表示手段と、各種表示手段が個別に有するEDID情報を前記表示手段から読み取る読取手段と、前記EDID情報に基づく表示タイミングで前記

50

表示手段の表示制御をする表示制御手段と、各種表示手段に対する各 E D I D 情報をカスタマイズした複数の E D I D 情報を記憶する記憶手段と、前記読取手段が読み取った E D I D 情報に対応する前記カスタマイズされた E D I D 情報を決定する決定手段と、前記決定手段により決定された、カスタマイズされた E D I D 情報を、前記表示制御手段に提供する提供手段とを備えたことを特徴とする。

【 0 0 1 0 】

また、本発明の表示制御方法は、表示手段が有する E D I D 情報を取得する取得ステップと、制御手段が、記憶されている、各種表示手段に対する各 E D I D 情報をカスタマイズした複数の E D I D 情報の中から、前記取得ステップにより取得した E D I D 情報に対応する前記カスタマイズされた E D I D 情報を決定する決定ステップと、制御手段が、前記決定ステップにより決定された前記カスタマイズされた E D I D 情報を、E D I D 情報を基に表示手段の表示を制御する表示制御手段に提供する提供ステップとを含むことを特徴とする。

10

【 0 0 1 1 】

また、本発明の表示制御プログラムは、表示手段が有する E D I D 情報を取得する取得ステップと、記憶されている、各種表示手段に対する各 E D I D 情報をカスタマイズした複数の E D I D 情報の中から、前記取得ステップにより取得した E D I D 情報に対応する前記カスタマイズされた E D I D 情報を決定する決定ステップと、前記決定ステップにより決定された前記カスタマイズされた E D I D 情報を、E D I D 情報を基に表示手段の表示を制御する表示制御手段に提供する提供ステップとをコンピュータに実行させることを特徴とする。

20

【 発明の効果 】

【 0 0 1 2 】

本発明にかかる電子機器及びその表示制御方法並びに表示制御プログラムによれば、特別なハードウェア構成を必要とせず、ディスプレイデバイスに応じて個別にカスタマイズされた表示タイミングの設定をする機能を実現することができる。これにより、所望のノイズ対策や映像表示、並びにアプリケーションからの要求に対応することができるという効果を奏する。

【 図面の簡単な説明 】

【 0 0 1 3 】

【 図 1 】 図 1 は、本実施の形態にかかるノート P C 1 0 0 を示す外観斜視図である。

30

【 図 2 】 図 2 は、本実施形態にかかるノート P C 1 0 0 のハードウェア構成を示すブロック図である。

【 図 3 】 図 3 は、L C D E D I D データの概略図 (A)、および、E D I D データ群の概略図 (B) である。

【 図 4 】 図 4 は、本実施形態における表示制御について説明するためのフローチャートである。

【 発明を実施するための形態 】

【 0 0 1 4 】

以下に添付図面を参照して、この発明にかかる電子機器の一実施の形態を詳細に説明する。後述する実施の形態では、電子機器の一形態としてノート P C に適用した例について説明するが、V E S A (Video Electronics Standards Association) による D D C (Display Data Channel) 規格に準じる電子機器であればデスクトップ P C やワークステーションやその他の電子機器にも適用することができる。

40

【 0 0 1 5 】

[実施形態]

図 1 は、本実施の形態にかかるノート P C 1 0 0 を示す外観斜視図である。図 1 に示すように、ノート P C 1 0 0 は、従来のノート P C と同様の構成であり、筐体 1 0 1 と、この筐体 1 0 1 上に設けられたキーボード 1 0 2 と、筐体 1 0 1 にヒンジ部 1 0 3 を介して回動可能に接続されるパネル側筐体 1 0 4 と、を有している。筐体 1 0 1 は、下ケース 1

50

01aと上ケース101bとを有している。上ケース101bの上面前端部はパームレスト部105を構成し、このパームレスト部105のほぼ中央にはタッチパッド106が設けられている。また、パネル側筐体104の中央領域には、表示を行うフラットパネルディスプレイ107が設けられている。

【0016】

次に、本実施形態にかかるノートPC100のハードウェア構成について説明する。図2に示すように、ノートPC100は、CPU201、メモリコントローラハブ(MCH)202、主記憶装置としてのメモリ203、I/Oコントローラハブ(ICH)204、グラフィクスコントローラ(GPU)205、BIOS-ROM206、補助記憶装置としてのHDD207、フラットパネルディスプレイ107、ネットワークI/F208を有している。なお、図示していないが、ICH204は、ODDなどの各種周辺装置と接続されている。さらに、補助記憶装置は、HDDに限らず、様々な記憶手段を用いることができる。

10

【0017】

CPU201はノートPC100の動作を制御するプロセッサであり、HDD207からメモリ203にロードされるオペレーティングシステム(OS)213やアプリケーションプログラムを実行する。また、CPU201は、BIOS-ROM206に格納されたハードウェア制御のためのプログラムであるシステムBIOS(Basic Input Output System)221および表示制御のためのプログラムであるVGA BIOS222等も実行する。なお、システムBIOS221には、本実施形態の特徴的機能部であるEDID取得部221a、EDID決定部221bおよびEDID提供部221c(後述)を含んでいる。

20

【0018】

また、BIOS-ROM206は、システムBIOS221およびVGA BIOS222の他に、フラットパネルディスプレイ107の表示制御を行うために用いる複数のEDID(Extended Display Identification Data)データ(EDIDデータ群)223を格納している(詳細は後述)。なお、EDIDデータ群223は、HDD207または他の不揮発性記憶デバイス(図示せず)上に構築してもよい。また、後述の追加されるEDIDデータは、HDD207または他の不揮発性記憶デバイス(図示せず)に記憶される。これらEDIDデータ群223のいずれかのデータは、必要に応じてメモリ203上に展開される。

30

【0019】

メモリコントローラハブ(MCH)202は、CPU201のローカルバスとICH204との間を接続するブリッジデバイスである。MCH202には、メモリ203をアクセス制御するメモリコントローラも内蔵されている。また、MCH202は、AGP(Accelerated Graphics Port)バス、PCI express規格のシリアルバスなどを介してグラフィクスコントローラ205との通信を実行する機能も有している。

【0020】

グラフィクスコントローラ205は、ノートPC100の表示手段として使用されるLCD(Liquid Crystal Display)等のフラットパネルディスプレイ107の表示制御をコントローラである。

40

【0021】

グラフィクスコントローラ205は、PLL回路231と、表示タイミング制御回路232とを備え、フラットパネルディスプレイ107に接続されている。PLL回路231は、任意のピクセルクロック(動作周波数)を生成することができ、また、動作周波数の変更が要求された場合に、動作周波数を切り換えることができる。

【0022】

表示タイミング制御回路232は、OSまたはアプリケーションプログラムからの要求に従ってグラフィックドライバ211が指示する表示タイミング情報212に従い、表示信号を生成し、この表示信号をフラットパネルディスプレイ107に供給することによ

50

て画像を表示させる。

【0023】

ノートPC100の起動が開始されると、システムBIOS221及びVGA BIOS222の処理により、LCD等のフラットパネルディスプレイ107からEIIDデータ(以下、LCD EIIDデータと称す)が読み込まれる。そして、後述のように、読み込まれたLCD EIIDデータに対応する、BIOS ROM206のEIIDデータ群223中のEIIDデータの1つが、カスタマイズされたEIIDデータとして決定される。また、OSの処理により、グラフィックドライバ211が読み込まれ、メモリ203に保持される。

【0024】

表示タイミング情報212は、グラフィックドライバ211により、フラットパネルディスプレイ107の表示タイミングを設定するために、上記カスタマイズされたEIIDデータを基に生成され、メモリ203に保持される。

【0025】

I/Oコントローラハブ(ICH)204は、LPC(Low Pin Count)バス上の各デバイス、PCI(Peripheral Component Interconnect)バスに接続されている各デバイスを制御する。また、ICH204は、HDD207を制御するためのIDE(Integrated Drive Electronics)コントローラを内蔵している。また、ICH204に接続されているネットワークI/F208は、インターネット等のネットワークを介してサーバ250等に接続するためのインターフェースであり、ノートPC100は、サーバ250等から所望のプログラムやコンテンツをダウンロードすることができる。

【0026】

ここで、EIIDデータ群223について図3を参照し説明する。図3(A)に、LCD(Liquid Crystal Display)等のフラットパネルディスプレイ107から取得されるLCD EIIDデータの概略図を示し、図3(B)に、EIIDデータ群223としてBIOS-ROM206に格納されている複数のカスタマイズされたEIIDデータ(EIIDデータ群)の概略図を示している。

【0027】

図3(A)に示すように、LCD EIIDデータは、メーカーの情報b1、型番b2、表示タイミングに関する情報b3を含んでいる。EIIDデータ群223は、EIIDデータ中の表示タイミングに関する情報を、本来デバイスがもつ情報a3, b3, c3, ...からa3', b3', c3', ...に変更した、使用されうる各種フラットパネルディスプレイ用のEIIDデータをカスタマイズしたデータの集まりである。図3の例では、同図(A)に示すLCD EIIDであるEIIDデータBに対し、同図(B)に示すEIIDデータB'が、EIIDデータ中の表示タイミングに関する情報を変更したものとなっている。

【0028】

EIIDデータ群223中の各EIIDデータにはこれらを識別するための1バイトのパネルIDが割り当てられている。表示タイミングに関する部分(a3', b3', c3', ...)は、アプリケーションの要求に対応した設定や、無線LAN等のノイズ対策として、それに使用される電波と表示信号の高調波が干渉しないように、表示信号が意図的に周波数をずらしたものとなるようにした設定がなされる。なお、表示タイミングに関する設定の変更は、所定のマージンの範囲内でなされる。

【0029】

また、EIIDデータ群223の中の各EIIDデータには、本来のLCD EIIDデータと同様に、メーカー、型番等のデータも含まれているので、これらのデータにより各種フラットパネルディスプレイ用のカスタマイズされたEIIDデータを識別することができ、また、対応するパネルIDを決定することができる。

【0030】

次に、本実施形態における表示制御について図4のフローチャートを用いて説明する。

10

20

30

40

50

図4では、システムBIOS221、VGA BIOS222およびOS&グラフィクスドライバ(213, 211)の各々によるCPU201の動作を時系列に示している。また以下では、説明を簡単にするため、システムBIOS221、VGA BIOS222およびOS&グラフィクスドライバ(213, 211)を動作主体として記載するが、システムBIOS211、VGA BIOS222およびOS&グラフィクスドライバ(213, 211)による各ステップを実行するのは制御手段としてのCPU201である。

【0031】

はじめに、電源ONまたはシステムのリセットにより、ノートPC100のブート処理が開始され、システムBIOS221による、必要なデバイスや周辺装置が正常に動作するかのチェックや、同時にそれらの初期化が行われる(ステップS401)。

10

【0032】

さらに、システムBIOS221により、VGA BIOS POST呼び出し(VGA BIOS POST Call)が実行され(ステップS402)、VGA BIOS222によるVGA BIOS POST処理が実行される。このPOST(Power On Self Test)処理は従来より行われている処理と同じである。このとき、読取手段としてのVGA BIOS222により、フラットパネルディスプレイ107からEDIDを読み取る処理も行われる(ステップS403)。

【0033】

次いで、一連のVGA BIOS POST処理後、システムBIOS221に処理が戻される(ステップS404)。

20

【0034】

VGA BIOS222によるVGA BIOS POST処理からシステムBIOS221に処理が移ると、システムBIOS221のEDID取得部221aは、VGA BIOS呼び出し(VGA BIOS call)によりVGA BIOS222を介してフラットパネルディスプレイ107のEDIDを取得する(ステップS405)。一方、このときVGA BIOS222は、システムBIOS221からのVGA BIOS呼び出しに回答してフラットパネルディスプレイ107のEDIDデータを返す(ステップS406)。

【0035】

フラットパネルディスプレイ107のLCD EDIDデータを取得したシステムBIOS221のEDID決定部221bは、取得したデータとEDIDデータ群223の中の各EDIDデータとを照合し、メーカー、型番等のフラットパネルディスプレイ107を識別するための情報が一致するEDIDデータを見つけ、そのパネルIDを決定する(ステップS407)。

30

【0036】

次いで、OS(OSとしては、例えば、Windows(登録商標)が用いられる)がHDD207からメモリ203にロードされる(ステップS408)。

【0037】

OS213が起動すると、グラフィックドライバなど各種ドライバがメモリ203にロードされる(ステップS409)。

40

【0038】

さらに、OS213およびグラフィックドライバ211の起動後、OS&グラフィックドライバ(213, 211)からシステムBIOS221に、APCIの標準仕様で定義される関数(LCD.__DDC method)によりEDIDの問い合わせが行われ(ステップS410)、システムBIOS211のEDID提供部221cが、ステップS407で決定されたパネルIDに対応するカスタマイズされたEDIDデータを返す(ステップS411)。この結果、前述の表示タイミング情報212は、このカスタマイズされたEDIDデータを基に生成されることになるので、本来フラットパネルディスプレイ107がもつLCD EDIDデータを基に生成される表示タイミング情報とは異なる表示タイミング情報212が生成されることとなる。

50

【 0 0 3 9 】

以上説明したように、本実施形態では、使用されうる各種フラットパネルディスプレイの E D I D データ（特に、その中の表示タイミングに関する情報）をカスタマイズした E D I D データ群 2 2 3 を持つ。そして、これを用いて、システム B I O S 2 2 1 により、本来の L C D E D I D データを、カスタマイズした E D I D データに代えている。これにより、本実施形態のノート P C 1 0 0 は、搭載使用されうる各種フラットパネルディスプレイに対して個別に目的に応じて表示タイミングの設定を変えることができる。

【 0 0 4 0 】

また、本実施形態は、システム B I O S 2 2 1 の変更のみで実現できるので、特別なハードウェアを用意する必要がない。また、V G A B I O S 2 2 2 側の変更も必要ないので、各種フラットパネルディスプレイ毎に V G A B I O S を用意してそれらを適用し分けるといったことも必要ない。また、スタンバイ状態からの復帰時には、一般に読み出し速度の遅いフラットパネルディスプレイ 1 0 7 からの E D I D データの読み込みでなく、高速なシステム B I O S 2 2 1 側からの読み込みとなるため、リジューム時間を短くできる効果も有する。

【 0 0 4 1 】

なお、本実施形態のノート P C 1 0 0 の起動処理で実行されるシステム B I O S 2 2 1 等のプログラムは、R O M 等に予め組み込まれて提供される。あるいは、インストール可能な形式又は実行可能な形式のファイルで C D - R O M 、フレキシブルディスク（F D）、C D - R 、D V D（D i g i t a l V e r s a t i l e D i s k）等のコンピュータで読み取り可能な記録媒体に記録して提供し、これらの媒体からノート P C 1 0 0 に組み込むように構成してもよい。さらに、上記プログラムを、インターネット等のネットワークに接続されたコンピュータ上に格納し、ネットワーク経由でダウンロードさせることにより提供するように構成しても良い。

【 符号の説明 】

【 0 0 4 2 】

- 1 0 0 ノート P C
- 1 0 1 筐体
- 1 0 1 a 下ケース
- 1 0 1 b 上ケース
- 1 0 2 キーボード
- 1 0 3 ヒンジ部
- 1 0 4 パネル側筐体
- 1 0 5 パームレスト部
- 1 0 6 タッチパッド
- 1 0 7 フラットパネルディスプレイ
- 2 0 1 C P U（制御手段）
- 2 0 2 M C H
- 2 0 3 メモリ
- 2 0 4 I C H
- 2 0 5 グラフィクスコントローラ（G P U）（表示制御手段）
- 2 0 6 B I O S - R O M（記憶手段）
- 2 0 7 H D D
- 2 0 8 ネットワーク I / F
- 2 1 1 グラフィックドライバ
- 2 1 2 表示タイミング情報
- 2 1 3 オペレーティングシステム（O S）
- 2 2 1 システム B I O S
- 2 2 1 a E D I D 取得部
- 2 2 1 b E D I D 決定部

10

20

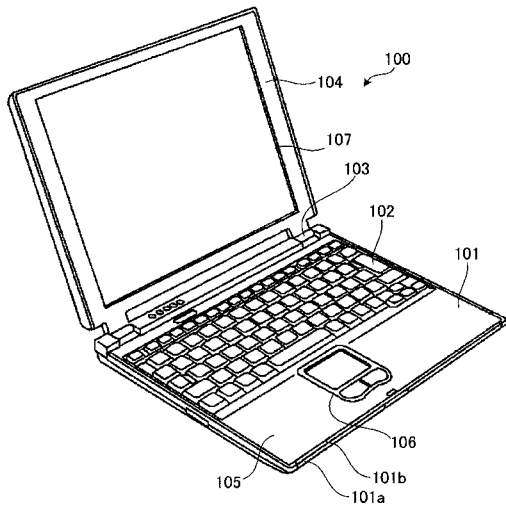
30

40

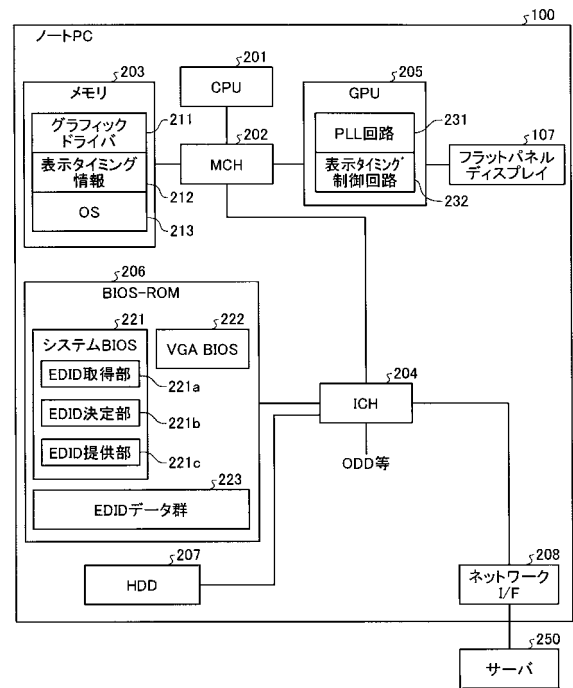
50

- 2 2 1 c EDID 提供部
- 2 2 2 VGA BIOS
- 2 2 3 EDID データ群
- 2 3 1 PLL 回路
- 2 3 2 表示タイミング制御回路
- 2 5 0 サーバ

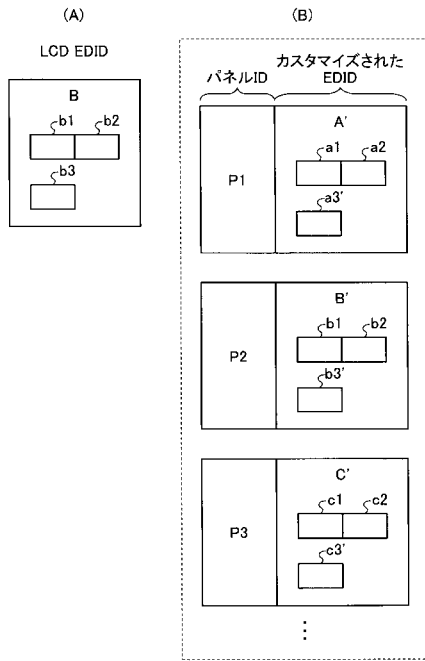
【 図 1 】



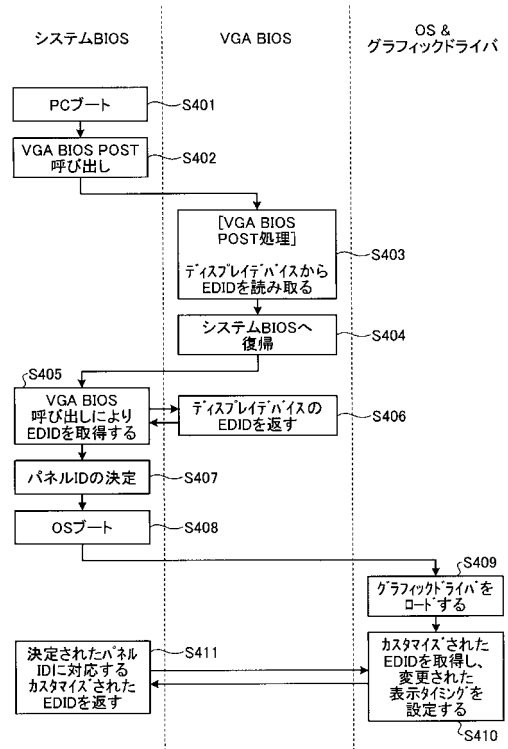
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 5/18