



(12) 发明专利

(10) 授权公告号 CN 101339905 B

(45) 授权公告日 2012. 03. 28

(21) 申请号 200810130433. 3

US 2007134856 A1, 2007. 06. 14,

(22) 申请日 2008. 07. 04

审查员 刘斌

(30) 优先权数据

2007-179095 2007. 07. 06 JP

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

(72) 发明人 山崎舜平

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 李玲

(51) Int. Cl.

H01L 21/336(2006. 01)

H01L 21/205(2006. 01)

H01L 21/84(2006. 01)

(56) 对比文件

US 2006079042 A1, 2006. 04. 13,

US 2004235224 A1, 2004. 11. 25,

US 2004235224 A1, 2004. 11. 25,

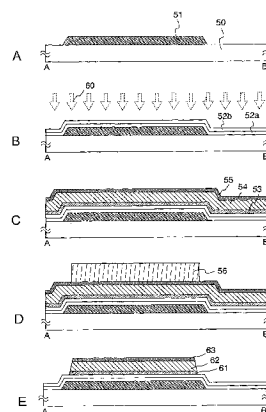
权利要求书 2 页 说明书 26 页 附图 27 页

(54) 发明名称

半导体装置的制造方法

(57) 摘要

一种半导体装置的制造方法,它至少包括如下工序:在衬底上形成栅极绝缘膜,在所述栅极绝缘膜上形成微晶半导体膜,以及在所述微晶半导体膜上形成非晶半导体膜。通过在对所述栅极绝缘膜的表面使氢等离子体起作用时引入氢化硅气体或卤化硅气体,在所述栅极绝缘膜上生成结晶核,并且通过增加使所述氢化硅气体或所述卤化硅气体的流量,而形成所述微晶半导体膜。



1. 一种半导体装置的制造方法,包括如下工序:
在衬底上形成栅极绝缘膜;
在所述栅极绝缘膜上形成微晶半导体膜;以及
在所述微晶半导体膜上形成非晶半导体膜,
其中通过在对所述栅极绝缘膜的表面使氢等离子体起作用时引入氢化硅气体或卤化硅气体,在所述栅极绝缘膜的表面上生成结晶核,并且通过增加所述氢化硅气体或所述卤化硅气体的流量,而形成所述微晶半导体膜。
2. 根据权利要求1所述的半导体装置的制造方法,其中所述微晶半导体膜的氧的浓度为 $5 \times 10^{19} \text{cm}^{-3}$ 以下,并且所述微晶半导体膜的氮的浓度和碳的浓度分别为 $1 \times 10^{18} \text{cm}^{-3}$ 以下。
3. 根据权利要求1所述的半导体装置的制造方法,其中所述微晶半导体膜的厚度为厚于 0nm 且 50nm 以下。
4. 根据权利要求1所述的半导体装置的制造方法,其中所述非晶半导体膜的厚度为 150nm 以上且 400nm 以下。
5. 根据权利要求1所述的半导体装置的制造方法,其中在反应室中形成所述微晶半导体膜,并且在形成所述微晶半导体膜之前将氢气体或硅烷气体引入到所述反应室。
6. 根据权利要求1所述的半导体装置的制造方法,其中在反应室中形成所述微晶半导体膜,并且在形成所述微晶半导体膜之前在所述反应室的内壁上形成保护膜。
7. 一种半导体装置的制造方法,包括如下工序:
在衬底上形成栅极绝缘膜;
在所述栅极绝缘膜上形成微晶半导体膜;以及
在所述微晶半导体膜上形成非晶半导体膜,
其中通过在对所述栅极绝缘膜的表面使氢等离子体起作用时引入氢化硅气体或卤化硅气体,在所述栅极绝缘膜的表面上生成结晶核,并且通过增加所述氢化硅气体或所述卤化硅气体的流量,而形成所述微晶半导体膜,
并且在将所述栅极绝缘膜的表面不暴露在大气中的状态下形成所述微晶半导体膜,
并且在将所述微晶半导体膜的表面不暴露在大气中的状态下形成所述非晶半导体膜。
8. 根据权利要求7所述的半导体装置的制造方法,其中所述微晶半导体膜的氧的浓度为 $5 \times 10^{19} \text{cm}^{-3}$ 以下,并且所述微晶半导体膜的氮的浓度和碳的浓度分别为 $1 \times 10^{18} \text{cm}^{-3}$ 以下。
9. 根据权利要求7所述的半导体装置的制造方法,其中所述微晶半导体膜的厚度为厚于 0nm 且 50nm 以下。
10. 根据权利要求7所述的半导体装置的制造方法,其中所述非晶半导体膜的厚度为 150nm 以上且 400nm 以下。
11. 根据权利要求7所述的半导体装置的制造方法,其中在反应室中形成所述微晶半导体膜,并且在形成所述微晶半导体膜之前将氢气体或硅烷气体引入到所述反应室。
12. 根据权利要求7所述的半导体装置的制造方法,其中在反应室中形成所述微晶半导体膜,并且在形成所述微晶半导体膜之前在所述反应室的内壁上形成保护膜。
13. 一种半导体装置的制造方法,包括如下工序:

- 在衬底上形成栅电极；
在所述栅电极上形成栅极绝缘膜；
在所述栅极绝缘膜上形成微晶半导体膜；
在所述微晶半导体膜上形成非晶半导体膜；
在所述非晶半导体膜上形成添加有杂质的半导体膜；
在所述添加有杂质的半导体膜上形成源电极及漏电极；
通过选择性地蚀刻所述添加有杂质的半导体膜和所述非晶半导体膜来形成源区域及漏区域和槽部；以及
在所述源电极及漏电极上形成像素电极，
其中通过在对所述栅极绝缘膜的表面使氢等离子体起作用时引入氢化硅气体或卤化硅气体，在所述栅极绝缘膜的表面上生成结晶核，并且通过增加所述氢化硅气体或所述卤化硅气体的流量，而形成所述微晶半导体膜，
并且在将所述栅极绝缘膜的表面不暴露在大气中的状态下形成所述微晶半导体膜，
并且在将所述微晶半导体膜的表面不暴露在大气中的状态下形成所述非晶半导体膜。
14. 根据权利要求 13 所述的半导体装置的制造方法，其中所述微晶半导体膜的氧的浓度为 $5 \times 10^{19} \text{cm}^{-3}$ 以下，并且所述微晶半导体膜的氮的浓度和碳的浓度分别为 $1 \times 10^{18} \text{cm}^{-3}$ 以下。
15. 根据权利要求 13 所述的半导体装置的制造方法，其中所述微晶半导体膜的厚度为厚于 0nm 且 50nm 以下。
16. 根据权利要求 13 所述的半导体装置的制造方法，其中所述非晶半导体膜的厚度为 150nm 以上且 400nm 以下。
17. 根据权利要求 13 所述的半导体装置的制造方法，其中在反应室中形成所述微晶半导体膜，并且在形成所述微晶半导体膜之前将氢气或硅烷气体引入到所述反应室。
18. 根据权利要求 13 所述的半导体装置的制造方法，其中在反应室中形成所述微晶半导体膜，并且在形成所述微晶半导体膜之前在所述反应室的内壁上形成保护膜。
19. 根据权利要求 13 所述的半导体装置的制造方法，其中在将所述非晶半导体膜的表面不暴露在大气中的状态下形成所述添加有杂质的半导体膜。

半导体装置的制造方法

技术领域

[0001] 本发明涉及至少对像素部使用薄膜晶体管的显示装置。

背景技术

[0002] 近年来,通过使用形成于具有绝缘表面的衬底上的半导体薄膜(厚度大约为几 nm 至几百 nm)来构成薄膜晶体管的技术正受到关注。薄膜晶体管在如 IC 和电光学装置的电子装置等中获得了广泛应用,特别地,正在加快开发作为图像显示装置的开关元件的薄膜晶体管。

[0003] 使用非晶半导体膜的薄膜晶体管、使用多晶半导体膜的薄膜晶体管等用作图像显示装置的开关元件。作为多晶半导体膜的形成方法,已知如下技术:通过光学系统将脉冲振荡的受激准分子激光束加工为线状,并且对非晶硅膜扫描线状激光束来进行照射,由此实现晶化。

[0004] 另外,使用微晶半导体膜的薄膜晶体管用作图像显示装置的开关元件(专利文件 1 以及专利文件 2)。

[0005] [专利文件 1] 日本专利申请公开 Hei 4-242724 号公报

[0006] [专利文件 2] 日本专利申请公开 2005-49832 号公报

[0007] 使用多晶半导体膜的薄膜晶体管具有如下优点:与使用非晶半导体膜的薄膜晶体管相比,其迁移度高 2 位数以上;可以在同一个衬底上集成地形成显示装置的像素部和外围驱动电路。然而,与使用非晶半导体膜时相比,由于半导体膜的结晶化而使其工序复杂化,所以有成品率降低和成本增大的缺点。

发明内容

[0008] 鉴于上述问题,本发明的目的在于提供批量生产性高地制造具有电特性高且可靠性优越的薄膜晶体管的显示装置的方法。

[0009] 对于具有微晶半导体膜用作沟道形成区域的沟道蚀刻结构的反交错薄膜晶体管的显示装置,在该反交错薄膜晶体管中,在栅电极上形成栅极绝缘膜;在栅极绝缘膜上形成用作沟道形成区域的微晶半导体膜(也称为半非晶半导体膜);在微晶半导体膜上形成缓冲层;在缓冲层上形成一对源区域及漏区域;形成接触于源区域及漏区域的一对源电极及漏电极。在本发明的上述结构中,使氢等离子体作用到形成微晶半导体膜的栅极绝缘膜表面。

[0010] 当在使氢等离子体起作用之后(在使氢等离子体起作用的同时)在栅极绝缘膜上形成微晶半导体膜时,可以在栅极绝缘膜表面生成微晶核,而促进结晶成长。

[0011] 通过在形成微晶半导体膜的包含氢及硅气体(silicon gas)(氢化硅气体或卤化硅气体)的成膜气体中,使对于硅气体流量的氢流量比变大,可以进行对栅极绝缘膜表面的氢等离子体处理。随着进行成膜,以使对于硅气体流量的氢流量比变小的方式使硅气体的流量增加,且与此相反使氢的流量减少而形成微晶半导体膜。例如,开始成膜时氢的流

量：硅气体的流量设定为 1000 : 1 左右,以在结束成膜时其对比变为 50 : 1 左右的方式,逐渐地使硅气体的流量增加,且与此相反使氢的流量减少而形成微晶半导体膜即可。氢及硅气体的流量的控制既可以采用每一定时间变化的阶段式,又可以采用连续式。也可以设置刚开始成膜之后不供给硅气体作为成膜气体,只供给氢而进行氢等离子体处理的时间。

[0012] 在上述结构中,通过进一步控制氢及硅气体的流量,减少氢且增加硅气体而使对于硅气体流量的氢流量比变小,可以在微晶半导体膜上连续地形成缓冲层。因此,可以在该微晶半导体膜上形成缓冲层,而不使微晶半导体膜的表面接触于大气,而。也可以将对于硅气体流量的氢流量比设定为 1 以下而使氢的流量进一步减少,以只使用硅气体形成缓冲层。

[0013] 另外,也可以分割氢等离子体处理和微晶半导体膜的形成工序,对栅极绝缘膜表面进行氢等离子体处理,在进行了氢等离子体处理的栅极绝缘膜上使用成膜气体形成微晶半导体膜。在此情况下,不必要进行在成膜气体中的氢及硅气体的流量的控制。

[0014] 形成栅极绝缘膜、微晶半导体膜、缓冲层、形成源区域及漏区域的添加有赋予一导电型的杂质的半导体膜的反应室既可以使用同一个反应室,又可以根据膜的种类分别使用不同的反应室。

[0015] 在搬入衬底进行成膜之前,反应室优选进行清洗处理、吹洗(冲洗)处理(以氢用作吹洗材料的氢吹洗、以硅烷(硅烷气体)用作吹洗材料的硅烷吹洗等)、或以保护膜涂层每个反应室的内壁的处理(也称为预涂(precoat)处理)。预涂处理是通过对反应室内流入成膜气体进行等离子体处理,预先由成膜的膜构成的薄保护膜覆盖反应室内侧的处理。通过吹洗处理、预涂处理,可以防止反应室内的氧、氮、氟等杂质污染成膜的膜。

[0016] 可以采用非晶半导体膜作为缓冲层。再者,优选采用包含氮、氢、卤素的任何一种以上的非晶半导体膜。通过使非晶半导体膜包含氮、氢、卤素的任何一种,可以减少包含在微晶半导体膜中的结晶的氧化。与能隙为 $E_g = 1.1$ 至 1.5eV 的微晶半导体膜相比,缓冲层的能隙大,为 $E_g = 1.6$ 至 1.8eV ,并且其迁移率小。缓冲层的迁移率典型为微晶半导体膜的 $1/5$ 至 $1/10$ 。因此,沟道形成区域是微晶半导体膜,缓冲层是高电阻区域。注意,包含在缓冲层及微晶半导体膜中的碳、氮、氧的浓度分别为 $3 \times 10^{19}\text{cm}^{-3}$ 以下,优选为 $5 \times 10^{18}\text{cm}^{-3}$ 以下。缓冲层的膜厚度为 2nm 至 50nm (优选为 10nm 至 30nm) 即可。

[0017] 缓冲层通过等离子体 CVD 法、溅射法等形成。另外,形成非晶半导体膜之后,可以通过使用氮等离子体、氢等离子体、或者卤素等离子体处理非晶半导体膜的表面,来使非晶半导体膜的表面氮化、氢化、或卤化。

[0018] 通过将缓冲层设置在微晶半导体膜的表面,可以减少包含在微晶半导体膜中的晶粒的氧化,因此可以减少薄膜晶体管的电特性的劣化。

[0019] 与多晶半导体膜不同,微晶半导体膜可以直接形成在衬底上。具体而言,可以将氢化硅作为原料气体并使用频率为 1GHz 以上的微波等离子体 CVD 装置来形成。通过上述方法制造的微晶半导体膜还包括在非晶半导体中含有 0.5nm 至 20nm 的晶粒的微晶半导体膜。因此,与使用多晶半导体膜的情况不同,不需要在形成半导体膜之后进行晶化工序。可以缩减制造薄膜晶体管时的工序数,并且还可以提高显示装置的成品率并抑制成本。此外,使用频率为 1GHz 以上的微波的等离子体具有高电子密度,从而容易离解原料气体的氢化硅。因此,与频率为几十 MHz 至几百 MHz 的微波等离子体 CVD 法相比,可以容易制造微晶半导体

膜,并可以提高成膜速度。因而,可以提高显示装置的量产性。

[0020] 此外,使用微晶半导体膜制造薄膜晶体管(TFT),并且将该薄膜晶体管使用于像素部、驱动电路来制造显示装置。使用微晶半导体膜的薄膜晶体管的迁移率为 $1\text{cm}^2/\text{V}\cdot\text{sec}$ 至 $20\text{cm}^2/\text{V}\cdot\text{sec}$,是使用非晶半导体膜的薄膜晶体管的2倍至20倍。因此可以将驱动电路的一部分或整体集成地形成于与像素部相同的衬底上,来形成系统型面板(system on panel)。

[0021] 本发明的显示装置的制造方法之一是具有以微晶半导体膜为沟道形成区域的底栅型薄膜晶体管的显示装置的制造方法,包括如下工序:使氢等离子体进行作用于栅极绝缘膜表面时引入氢化硅气体或卤化硅气体,在栅极绝缘膜表面生成结晶核,并使氢化硅气体或卤化硅气体的流量适时增加以形成微晶半导体膜;在该微晶半导体膜上淀积非晶半导体膜作为缓冲层,而不使微晶半导体膜的成长表面接触于大气。

[0022] 本发明的显示装置的制造方法之一是具有以微晶半导体膜为沟道形成区域的底栅型薄膜晶体管的显示装置的制造方法,包括如下工序:使氢等离子体进行作用于栅极绝缘膜表面;引入氢化硅气体或卤化硅气体,在使氢等离子体起作用了的栅极绝缘膜表面生成结晶核,而形成微晶半导体膜;在该微晶半导体膜上淀积非晶半导体膜作为缓冲层,而不使微晶半导体膜的成长表面接触于大气。

[0023] 另外,显示装置包括显示元件。作为显示元件可以使用液晶显示元件、发光元件。发光元件其范畴内包括由电流或电压控制亮度的元件,具体而言,包括无机EL(Electro Luminescence)、有机EL、或使用于FED(Field Emission Display,即场致发射显示器)的电子源元件(electron source element)(电子发射元件)等。另外,可以使用由于电性作用改变对比度的显示媒质如电子墨。

[0024] 另外,显示装置包括显示元件被密封的状态的面板、以及将包括控制器的IC等按装在所述面板上的状态的模块。而且本发明涉及相当于在制造该显示装置的工序中完成显示元件之前的一个结构的元件衬底,该元件衬底在多个像素中分别具备对显示元件供给电流的单元。具体而言,元件衬底既可以是仅形成有显示元件的像素电极的状态,又可以在形成成为像素电极的导电膜之后且通过蚀刻形成像素电极之前的状态,无论是任何状态都可以。

[0025] 注意,本说明书中的显示装置是指图像显示装置、显示装置、或光源(包括照明装置)。显示装置还包括安装有连接器诸如FPC(柔性印刷电路)、TAB(载带自动键合)带或TCP(带载封装)的模块;印刷线路板设置到TAB带或TCP端部的模块;IC(集成电路)通过COG(玻璃上芯片)方式直接安装在显示元件的模块。

[0026] 根据本发明,可以制造具有电特性高且可靠性优越的薄膜晶体管的显示装置。

附图说明

[0027] 图1A至1E是说明本发明的显示装置的制造方法的图;

[0028] 图2A至2D是说明本发明的显示装置的制造方法的图;

[0029] 图3A和3B是说明本发明的显示装置的制造方法的图;

[0030] 图4A至4D是说明本发明的显示装置的制造方法的图;

[0031] 图5A和5B是说明本发明的等离子体CVD装置的平面图;

[0032] 图6A至6C是说明本发明的半导体装置的制造方法的图;

- [0033] 图 7A 至 7D 是表示应用本发明的电子设备的图；
- [0034] 图 8 是表示应用本发明的电子设备的主要结构的框图；
- [0035] 图 9A 和 9B 是说明本发明的显示装置的图；
- [0036] 图 10A 至 10C 是说明本发明的显示装置的图；
- [0037] 图 11A 和 11B 是说明本发明的显示装置的图；
- [0038] 图 12 是说明本发明的显示装置的图；
- [0039] 图 13 是说明本发明的显示装置的图；
- [0040] 图 14 是说明本发明的显示装置的图；
- [0041] 图 15 是说明本发明的显示装置的图；
- [0042] 图 16 是说明本发明的显示装置的图；
- [0043] 图 17 是说明本发明的显示装置的图；
- [0044] 图 18 是说明本发明的显示装置的图；
- [0045] 图 19 是说明本发明的显示装置的图；
- [0046] 图 20 是说明本发明的显示装置的图；
- [0047] 图 21 是说明本发明的显示装置的图；
- [0048] 图 22 是说明本发明的显示装置的图；
- [0049] 图 23 是说明本发明的显示装置的图；
- [0050] 图 24 是说明本发明的显示装置的图；
- [0051] 图 25 是说明本发明的显示装置的图；
- [0052] 图 26A 和 26B 是说明本发明的显示装置的图。

具体实施方式

[0053] 参照附图详细地说明本发明的实施方式。但是，本发明不局限于以下说明，所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式和详细内容在不脱离本发明的宗旨及其范围下可以被变换为各种各样的形式。因此，本发明不应该被解释为仅限定在实施方式所记载的内容中。此外，在以下说明的本发明的结构中，在不同附图之间共同使用表示同一部分或具有同样功能的部分的附图标记而省略其反复说明。

[0054] 实施方式 1

[0055] 在本实施方式中，对使用于显示装置的薄膜晶体管的制造工序使用图 1A 至 1E、2A 至 2D、3A 和 3B、4A 至 4D 进行说明。图 1A 至 1E、2A 至 2D、3A 和 3B 是表示薄膜晶体管的制造工序的截面图，图 4A 至 4D 是在一个像素中的薄膜晶体管及像素电极的连接区域的平面图，而且图 1A 至 1E、2A 至 2D、3A 和 3B 是表示在图 4A 至 4D 中的沿 A-B 线的薄膜晶体管的制造工序的截面图。

[0056] 在具有微晶半导体膜的薄膜晶体管中，n 型薄膜晶体管的迁移度比 p 型的高，因此 n 型薄膜晶体管更适合用于驱动电路，然而在本发明中薄膜晶体管无论是 n 型还是 p 型都可以。在使用任一极性的薄膜晶体管的情况下，优选将形成在相同衬底上的所有薄膜晶体管的极性设定为相同，以抑制工序数的增加。在此，使用 n 沟道型的薄膜晶体管而进行说明。

[0057] 在衬底 50 上形成栅电极 51（参照图 1A 及图 4A）。衬底 50 可以使用通过熔化方法或浮发方法（float method）制造的无碱玻璃衬底例如钡硼硅酸盐玻璃、铝硼硅酸盐玻璃、铝

硅酸盐玻璃等、或陶瓷衬底,还可以使用具有可承受本制造工序处理温度的耐热性的塑料衬底等。此外,还可以使用在不锈钢合金等金属衬底表面上设置绝缘膜的衬底。衬底 50 的尺寸可以采用 320mm×400mm、370mm×470mm、550mm×650mm、600mm×720mm、680mm×880mm、730mm×920mm、1000mm×1200mm、1100mm×1250mm、1150mm×1300mm、1500mm×1800mm、1900mm×2200mm、2160mm×2460mm、2400mm×2800mm、或者 2850mm×3050mm 等。

[0058] 使用钛、钼、铬、钽、钨、铝等金属材料或它们的合金材料来形成栅电极 51。可以通过溅射法或真空气相淀积法在衬底 50 上形成导电膜,通过光刻技术或喷墨法在该导电膜上形成掩模,使用该掩模蚀刻导电膜来形成栅电极 51。另外,也可以使用银、金、铜等导电纳米膏通过喷墨法喷射并焙烧来形成栅电极 51。注意,作为提高栅电极 51 的紧密性且防止扩散到基底的阻挡层金属,可以在衬底 50 和栅电极 51 之间设置上述金属材料的氮化物膜。

[0059] 注意,在栅电极 51 上形成半导体膜或布线,因此其端部优选加工为锥形形状,以便防止断开。此外,虽然未图示,但是通过上述工序也可以同时形成连接到栅电极的布线。

[0060] 其次,在栅电极 51 上按顺序形成栅极绝缘膜 52a、52b、微晶半导体膜 53、缓冲层 54、以及添加有赋予一导电型的杂质的半导体膜 55(参照图 1C)。

[0061] 在本发明中,使氢等离子体 60 起作用时,在栅极绝缘膜 52b 的表面形成微晶半导体膜 53(参照图 1B)。

[0062] 当在使氢等离子体起作用了的栅极绝缘膜上形成微晶半导体膜时,可以促进微晶的结晶成长。这是因为由于氢等离子体可以通过利用氢使栅极绝缘膜表面终端化且惰性化的缘故。由此可获得的微晶半导体膜的电特性高且可靠性优越。

[0063] 通过在形成微晶半导体膜 53 的包含氢及硅气体(氢化硅气体或卤化硅气体)的成膜气体中,使对于硅气体流量的氢流量比变大,可以进行对栅极绝缘膜 52b 表面的氢等离子体处理。随着进行成膜,以使对于硅气体流量的氢流量比变小的方式使硅气体的流量增加,且与此相反使氢的流量减少而形成微晶半导体膜 53。例如,开始成膜时氢的流量:硅气体的流量设定为 1000 : 1 左右,以在结束成膜时其对比变为 50 : 1 左右的方式,逐渐地使硅气体的流量增加,且与此相反氢的流量减少而形成微晶半导体膜 53 即可。氢及硅气体的流量的控制既可以采用根据每一定时间变化的阶段式,又可以采用连续式。也可以设置刚开始成膜之后不供给硅气体(就是硅气体的流量为 0)作为成膜气体,只供给氢而进行氢等离子体处理的时间。例如,可以使用硅烷作为硅气体。

[0064] 在本实施方式中,通过进一步控制氢及硅气体的流量,减少氢且增加硅气体而使对于硅气体流量的氢流量比变小,在微晶半导体膜上连续形成缓冲层。也可以通过进一步减少氢的流量而大部分使用硅气体(氢化硅气体或卤化硅气体)进行形成缓冲层的工序。可以在该微晶半导体膜上形成非晶半导体膜作为缓冲层,而不使微晶半导体膜 53 的成长表面接触于大气。

[0065] 通过控制微晶半导体膜 53 的成膜气体中的氢和硅气体的流量比,可以连续进行对栅极绝缘膜 52b 表面的氢等离子体处理 60、微晶半导体膜 53 的形成、缓冲层 54 的形成。关于氢和硅气体的流量的控制,例如,开始微晶半导体膜的成膜时将氢的流量:硅气体的流量设定为 1000 : 1,逐渐地减少氢的流量且增加硅气体的流量,在结束微晶半导体膜 53 的成膜时其对比变为 50 : 1 左右即可。

[0066] 接着,在添加有赋予一导电型的杂质的半导体膜 55 上形成掩模 56。注意,可以至

少连续形成栅极绝缘膜 52a、52b、微晶半导体膜 53 及缓冲层 54。进而,也可以连续形成栅极绝缘膜 52a、52b、微晶半导体膜 53、以及缓冲层 54、以及添加有赋予一导电型的杂质的半导体膜 55。通过在不接触大气的状态下至少连续形成栅极绝缘膜 52a、52b、微晶半导体膜 53、及缓冲层 54,可以形成各个叠层界面而不被大气成分及悬浮在大气中的污染杂质元素污染,因此可以减少薄膜晶体管特性的不均匀。

[0067] 栅极绝缘膜 52a、52b 分别可以通过 CVD 法或溅射法等并使用氧化硅膜、氮化硅膜、氧氮化硅膜、或氮氧化硅膜来形成。在此示出,按顺序层叠氧化硅膜或氧氮化硅膜、和氮化硅膜或氮氧化硅膜来形成栅极绝缘膜 52a、52b 的方式。另外,栅极绝缘膜还可以不采用两层结构,而采用从衬底一侧按顺序层叠氮化硅膜或氮氧化硅膜、氧化硅膜或氧氮化硅膜、和氮化硅膜或氮氧化硅膜的三层来形成栅极绝缘膜。另外,也可以由氧化硅膜、氮化硅膜、氧氮化硅膜、或氮氧化硅膜的单层形成栅极绝缘膜。进而,优选通过使用 1GHz 的频率的微波等离子体 CVD 装置形成栅极绝缘膜。使用微波等离子体 CVD 装置形成的氧氮化硅膜、氮氧化硅膜的耐压性高且可以提高之后所形成的薄膜晶体管的可靠性。

[0068] 在此,氧氮化硅膜是指具有如下组成的膜:氧的含量比氮的含量多,并且,在 55 原子%至 65 原子%的浓度范围内包含氧,在 1 原子%至 20 原子%的浓度范围内包含氮,在 25 原子%至 35 原子%的浓度范围内包含硅,在 0.1 原子%至 10 原子%的浓度范围内包含氢。此外,氮氧化硅膜是指具有如下组成的膜:氮的含量比氧的含量多,并且在 15 原子%至 30 原子%的浓度范围内包含氧,在 20 原子%至 35 原子%的浓度范围内包含氮,在 25 原子%至 35 原子%的浓度范围内包含硅,在 15 原子%至 25 原子%的浓度范围内包含氢。

[0069] 微晶半导体膜 53 是指包括非晶半导体和结晶结构的半导体(包括单晶、多晶)之间的中间结构的半导体的膜。该半导体为具有在自由能方面上很稳定的第三状态的半导体,并且具有短程有序且具有晶格应变的结晶质的半导体,可以以其粒径为 0.5nm 至 20nm 使它分散存在于非单晶半导体中。在微晶半导体的典型例子的微晶硅中,其拉曼光谱转移到比表示单晶硅的 521cm^{-1} 低的波数一侧。即,微晶硅的拉曼光谱的峰值位于表示单晶硅的 521cm^{-1} 和表示非晶硅的 480cm^{-1} 之间的范围内。此外,包含有至少 1 原子%或更多的氢或卤素,以便终止悬空键。再者,可以通过将氦、氩、氦、氖等的稀有气体元素包含在微晶半导体膜中而进一步促进晶格应变来提高稳定性以获得良好的微晶半导体膜。关于这种微晶半导体膜的记述例如在美国专利文件 4,409,134 号中公开。

[0070] 可以通过使用频率为几十 MHz 至几百 MHz 的高频等离子体 CVD 法、或频率为 1GHz 以上的微波等离子体 CVD 装置形成该微晶半导体膜。典型地,可以使用氢稀释 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等的氢化硅形成。另外,除了氢化硅及氢之外,还可以使用选自氦、氩、氦、氖中的一种或多种稀有气体元素进行稀释,来形成微晶半导体膜。将氢的流量比设定为此时的氢化硅的 5 倍以上 200 倍以下,优选设定为 50 倍以上 150 倍以下,更优选为 100 倍。

[0071] 另外,当未有意添加以控制价电子为目的的杂质元素时,微晶半导体膜呈现较弱的 n 型导电性,因此对于用作薄膜晶体管的沟道形成区域的微晶半导体膜,在成膜的同时或成膜之后添加赋予 p 型的杂质元素,来可以控制阈值。作为赋予 p 型的杂质元素以硼为代表,将 B_2H_6 、 BF_3 等杂质气体以 1ppm 至 1000ppm,优选以 1ppm 至 100ppm 的比例混入到氢化硅即可。进而,优选地是,将硼的浓度例如设定为 $1 \times 10^{14}\text{atoms/cm}^3$ 至 $6 \times 10^{16}\text{atoms/cm}^3$ 。

[0072] 此外,微晶半导体膜的氧浓度为 $5 \times 10^{19} \text{cm}^{-3}$ 以下,优选为 $1 \times 10^{19} \text{cm}^{-3}$ 以下,氮及碳的浓度分别优选为 $1 \times 10^{18} \text{cm}^{-3}$ 以下。通过降低混入到微晶半导体膜中的氧、氮、及碳的浓度,可以防止微晶半导体膜的 n 型化。

[0073] 微晶半导体膜 53 以厚于 0nm 且 50nm 以下的厚度,优选厚于 0nm 且 20nm 以下的厚度形成。微晶半导体膜 53 用作后面形成的薄膜晶体管的沟道形成区域。通过将微晶半导体膜 53 的厚度设定为上述范围内,后面形成的薄膜晶体管成为完全耗尽型。另外,由于微晶半导体膜由微晶构成,因此其电阻比非晶半导体膜低。由此,在使用微晶半导体膜的薄膜晶体管中表示电流电压特性的曲线的上升部分的倾斜急剧,其作为开关元件的响应性优良且可以进行高速工作。此外,通过将微晶半导体膜用于薄膜晶体管的沟道形成区域,可以抑制薄膜晶体管的阈值变动。因此,可以制造电特性的不均匀少的显示装置。

[0074] 另外,微晶半导体膜的迁移率比非晶半导体膜高。因此,通过使用其沟道形成区域由微晶半导体膜形成的薄膜晶体管作为显示元件的开关,可以缩小沟道形成区域的面积,即薄膜晶体管的面积。由此,在每一个像素中的薄膜晶体管所占的面积缩小,从而可以提高像素的开口率。结果,可以制造分辨率高的装置。

[0075] 另外,微晶半导体膜从下方朝纵方向成长,它是针状结晶。非晶结构和结晶结构混合在微晶半导体膜中,由于局部应力在结晶区域和非晶区域之间发生裂缝,而容易产生间隙。新的自由基介入于该间隙而会引起结晶成长。然而因为上方的结晶面变大,所以容易朝上方向成长为针状。如此微晶半导体膜朝纵方向成长,但是其成膜速度是非晶半导体膜的成膜速度的 1/10 至 1/100 的速度。

[0076] 可以通过使用 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等的硅气体(氢化硅气体、卤化硅气体)并采用等离子体 CVD 法形成缓冲层 54。此外,可以对上述硅气体使用选自氦、氩、氮、氟中的一种或多种的稀有气体元素进行稀释形成非晶半导体膜。通过使用其流量为氢化硅的流量的 1 倍以上且 20 倍以下,优选为 1 倍以上且 10 倍以下,更优选为 1 倍以上且 5 倍以下的氢,可以形成包含氢的非晶半导体膜。此外,通过使用上述氢化硅和氮或氩,可以形成包含氮的非晶半导体膜。另外,通过使用上述氢化硅和包含氟、氯、溴、或碘的气体(F_2 、 Cl_2 、 Br_2 、 I_2 、 HF 、 HCl 、 HBr 、 HI 等),可以形成包含氟、氯、溴、或碘的非晶半导体膜。

[0077] 此外,作为缓冲层 54,可以将非晶半导体用作靶子并使用氢或稀有气体进行溅射来形成非晶半导体膜。此时,通过将氮、氩、或 N_2O 包含在气氛中,可以形成含有氮的非晶半导体膜。另外,通过将含有氟、氯、溴、或碘的气体(F_2 、 Cl_2 、 Br_2 、 I_2 、 HF 、 HCl 、 HBr 、 HI 等)包含在气氛中,可以形成含有氟、氯、溴、或碘的非晶半导体膜。

[0078] 此外,作为缓冲层 54,也可以在微晶半导体膜 53 的表面上采用等离子体 CVD 法或溅射法形成非晶半导体膜,然后对非晶半导体膜的表面使用氢等离子体、氮等离子体、或卤素等离子体、稀有气体(氦、氩、氮、氟)的等离子体而进行处理,来使非晶半导体膜的表面氢化、氮化、或卤化。

[0079] 优选使用不包含晶粒的非晶半导体膜形成缓冲层 54。因此,在通过频率为几十 MHz 至几百 MHz 的高频等离子体 CVD 法、或微波等离子体 CVD 法形成缓冲层的情况下,优选控制成膜条件以使缓冲层成为不包含晶粒的非晶半导体膜。

[0080] 缓冲层 54 的一部分有时会在后面的源区域及漏区域的形成过程中被蚀刻,那时缓冲层 54 优选以其一部分残留的厚度来形成。典型地,其厚度优选为 150nm 以上且 400nm

以下。

[0081] 通过在微晶半导体膜 53 的表面形成非晶半导体膜,再说形成包含氢、氮、或卤的非晶半导体膜,来可以防止包含在微晶半导体膜 53 中的晶粒表面的自然氧化。通过在微晶半导体膜 53 的表面形成缓冲层,可以防止微晶粒的氧化。

[0082] 另外,使用非晶半导体膜形成缓冲层 54,或者使用包含氢、氮、或卤素的非晶半导体膜形成缓冲层 54,因此缓冲层 54 的电阻高于用作沟道形成区域的微晶半导体膜。由此,在后面形成的薄膜晶体管中,形成在源区域及漏区域和微晶半导体膜之间的缓冲层用作高电阻区域。因此,可以减少薄膜晶体管的截止电流。当将该薄膜晶体管用作显示装置的开关元件时,可以提高显示装置的对比度。

[0083] 关于添加有赋予一导电型的杂质的半导体膜 55,在形成 n 沟道型薄膜晶体管的情况下,作为典型的杂质元素添加磷,并且将 PH_3 等杂质气体添加到氢化硅即可。另外,在形成 p 沟道型薄膜晶体管的情况下,作为典型的杂质元素添加硼,并且将 B_2H_6 等杂质气体添加到氢化硅即可。可以由微晶半导体、或非晶半导体形成添加有赋予一导电型的杂质的半导体膜 55。添加有赋予一导电型的杂质的半导体膜 55 的膜厚度设定为 2nm 至 50nm(优选为 10nm 至 30nm) 即可。

[0084] 通过不暴露于大气而连续形成栅极绝缘膜 52a、栅极绝缘膜 52b、微晶半导体膜 53、缓冲层 54、添加有赋予一导电型的杂质的半导体膜 55,以提高生产率。

[0085] 在微晶半导体膜 53、缓冲层 54、以及添加有赋予一导电型的杂质的半导体膜 55 上形成掩模 56(参照图 1D)。通过光刻技术或喷墨法形成掩模 56。

[0086] 接着,使用掩模 56 蚀刻并分离微晶半导体膜 53、缓冲层 54、及添加有赋予一导电型的杂质的半导体膜 55,来形成微晶半导体膜 61、缓冲层 62、及添加有赋予一导电型的杂质的半导体膜 63(参照图 1D)。然后,去除掩模 56。注意,图 1E 相当于沿着图 4B 的 A-B 线的截面图

[0087] 通过将微晶半导体膜 61、缓冲层 62、以及添加有赋予一导电型的杂质的半导体膜 63 的端部蚀刻为具有锥形的形状,可以防止添加有赋予一导电型的杂质的半导体膜 63 和微晶半导体膜 61 直接接触。端部的锥形角为 90° 至 30° ,优选为 80° 至 45° 。由此,添加有赋予一导电型的杂质的半导体膜 63 和微晶半导体膜 61 之间的距离变长,可以防止漏电流的发生。另外,可以防止由于台阶形状的布线的断开。

[0088] 其次,在添加有赋予一导电型的杂质的半导体膜 63 及栅极绝缘膜 52b 上形成导电膜 65a 至 65c(参照图 2A)。在导电膜 65a 至 65c 上形成掩模 66。

[0089] 优选使用铝及铜、或添加有硅、钛、钽、铟、钼等耐热性提高元素或防小丘元素的铝合金的单层或叠层形成导电膜。此外,也可以采用如下叠层结构:使用钛、钽、钼、钨或上述元素的氮化物形成与添加有赋予一导电型的杂质的半导体膜接触一侧的膜,在其上形成铝或铝合金。再者,还可以采用如下叠层结构:使用钛、钽、钼、钨或上述元素的氮化物夹铝或铝合金的上面及下面。在此,作为导电膜示出具有层叠有导电膜 65a 至 65c 的三层的结构的导电膜,例如示出将钼膜用作导电膜 65a、65c 并将铝膜用作导电膜 65b 的叠层导电膜、以及将钛膜用作导电膜 65a、65c 并将铝膜用作导电膜 65b 的叠层导电膜。

[0090] 通过溅射法或真空气相淀积法形成导电膜 65a 至 65c。此外,也可以使用银、金、铜等的导电纳米膏通过丝网印刷法、喷墨法等喷出并焙烧来形成导电膜 65a 至 65c。

[0091] 可以与掩模 56 相同地形成掩模 66。

[0092] 接着,使用掩模 66 蚀刻并分离导电膜 65a 至 65c,来形成源电极及漏电极 71a 至 71c(参照图 2B)。如本实施方式那样当对导电膜 65a 至 65c 进行湿蚀刻时,导电膜 65a 至 65c 被各向同性地蚀刻,掩模 66 的端部和源电极及漏电极 71a 至 71c 的端部进一步不一致且进一步后退。接着,使用掩模 66 蚀刻添加有赋予一导电型的杂质的半导体膜 63 及缓冲层 62 来形成源区域及漏区域 72、缓冲层 73(参照图 2C)。注意,只缓冲层 73 的一部分被蚀刻,它覆盖微晶半导体膜 61 的表面。

[0093] 缓冲层 73 的一部被蚀刻,在源电极及漏电极 71a 至 71c 之间形成有槽部。该缓冲层 73 的槽部的端部和源区域及漏区域 72 的端部大致一致。该槽部通过与形成源区域及漏区域 72 的蚀刻同一个蚀刻工序形成。由此,这是与同一光致抗蚀剂掩模的掩模 66 的开口部大致一致的自对准工艺。通过在缓冲层 73 中形成槽部,流过漏电流的区域变长,而发挥减少截止电流的效果。另外,由于氢及 / 或氟混入槽部中,发挥防止氧进入微晶半导体膜的效果。

[0094] 缓冲层 73 具有 200nm 至 300nm 的厚度。缓冲层 73 的槽部是为了使源区域和漏区域分开且降低源区域和漏区域之间的漏电流而加工为槽状的区域,它具有可以防止下层的微晶半导体膜的氧化的残留膜厚。另一方面,与微晶半导体膜和源区域及漏区域重叠的区域具有上述 200nm 至 300nm 的膜厚度,而形成可以谋求耐压提高的高电阻区域。

[0095] 源电极及漏电极 71a 至 71c 的端部和源区域及漏区域 72 的端部不一致而偏离,即在源电极及漏电极 71a 至 71c 的端部的外侧形成源电极及漏电极 72 的端部。然后,去除掩模 66。注意,图 2C 相当于沿着图 4C 的 A-B 线的截面图。如图 2C 所示,源区域及漏区域 72 的端部位于源电极及漏电极 71c 的端部的外侧。此外,源电极或漏电极的一方还起到源布线或漏布线的功能。

[0096] 如图 2C 所示,由于通过源电极及漏电极 71a 至 71c 的端部和源区域及漏区域 72 的端部不一致而偏离,源电极及漏电极 71a 至 71c 的端部的距离远离,从而可以防止源电极及漏电极之间的漏电流及短路。因此,可以制造可靠性高且耐压性高的薄膜晶体管。

[0097] 通过上述工序可以形成沟道蚀刻型的薄膜晶体管 74。

[0098] 在源区域及漏区域 72 下的缓冲层 73 和在微晶半导体膜 61 的沟道形成区域上的缓冲层 73 的材料相同(碳、氮、氧的浓度分别为 $3 \times 10^{19} \text{cm}^{-3}$ 以下,优选为 $5 \times 10^{18} \text{cm}^{-3}$ 以下)并且它们同时形成,具有槽部。微晶半导体膜 61 的沟道形成区域上的缓冲层 73 由所包括的氢遮断外部的空气、蚀刻残留物,而保护微晶半导体膜 61。在源区域及漏区域 72 下的缓冲层 73 由相同的材料延伸且与形成沟道形成区域的微晶半导体膜 61 重叠。另外,通过将缓冲层设定为较厚,即使有槽部,因为在槽部的下侧存在缓冲层,也可以谋求微晶半导体膜的稳定化。

[0099] 缓冲层 73 防止寄生沟道的发生,并且它用作蚀刻源区域及漏区域的蚀刻时的停止层。缓冲层 73 可以停止蚀刻时的自由基。若没有缓冲层 73,只有微晶半导体膜 61,则向膜厚方向氧化而特性恶化。而且导致迁移率的降低、亚阈值(S 值)的增大。另外,作为防止氧化的对策,有效的是使用非晶硅膜作为缓冲层 73。即使存在有槽部,也因为表面被氢终端,而可以停止氧化。

[0100] 另外,缓冲层 73 通过形成槽部而进行蚀刻,可以完全去除其上的添加有赋予一导

电型的杂质的半导体膜,来可以防止由于残留物的磷等赋予一导电型的杂质产生寄生沟道。

[0101] 通过设置不包括赋予一导电型的杂质的缓冲层 73,可以不使包含在源区域及漏区域的赋予一导电型的杂质和在微晶半导体膜中的用于控制阈值电压的赋予一导电型的杂质彼此混合。若赋予一导电型的杂质混合,则产生复合中心,而流过漏电流,因此不能获得减少截止电流的效果。

[0102] 如上所述,通过设置缓冲层,可以制造减少漏电流的高耐压的薄膜晶体管。因此,被施加 15V 的电压的用于液晶显示装置的薄膜晶体管具有高可靠性并可以优选地使用。

[0103] 其次,在源电极及漏电极 71a 至 71c、源区域及漏区域 72、微晶半导体膜 61、及栅极绝缘膜 52b 上形成绝缘膜 76 (参照图 3A)。绝缘膜 76 可以与栅极绝缘膜 52a、52b 同样地形成。注意,绝缘膜 76 用来防止悬浮在大气中的有机物及金属物、水蒸气等的污染杂质的侵入,从而优选为致密的膜。此外,通过使用氮化硅膜作为绝缘膜 76,可以将缓冲层 73 中的氧浓度设定为 $5 \times 10^{19} \text{atoms/cm}^3$ 以下,优选设定为 $1 \times 10^{19} \text{atoms/cm}^3$ 以下。

[0104] 接着,在绝缘膜 76 中形成接触孔,并且形成在该接触孔中与源电极或漏电极 71c 接触的像素电极 77。注意,图 3A 相当于沿着图 4D 的 A-B 线的截面图。

[0105] 作为像素电极 77,可以使用具有透光性的导电材料诸如包含氧化钨的铟氧化物、包含氧化钨的铟锌氧化物、包含氧化钛的铟氧化物、包含氧化钛的铟锡氧化物、铟锡氧化物 (下面称为 ITO)、铟锌氧化物、添加有氧化硅的铟锡氧化物等。

[0106] 此外,也可以使用包含导电高分子 (也称为导电聚合体) 的导电组成物形成像素电极 77。使用导电组成物形成的像素电极优选满足如下条件:薄层电阻为 $10000 \Omega / \square$ 以下,当波长为 550nm 时的透光率为 70% 以上。另外,包含在导电组成物中的导电高分子的电阻率优选为 $0.1 \Omega \cdot \text{cm}$ 以下。

[0107] 作为导电高分子,可以使用所谓的 π 电子共轭类导电高分子。例如,可以举出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由上述物质中选择的两种以上而成的共聚体等。

[0108] 另外,也可以采用源区域及漏区域的端部和源电极及漏电极的端部一致的形状。在图 3B 中表示源区域及漏区域的端部和源电极及漏电极的端部一致的形状的沟道蚀刻型薄膜晶体管 79。当以干蚀刻法进行源电极及漏电极的蚀刻、源区域及漏区域的蚀刻时,可以获得像薄膜晶体管 79 那样的形状。另外,当以源电极及漏电极为掩模蚀刻添加有赋予一导电型的杂质的半导体膜,来形成源区域及漏区域时,也可以获得像薄膜晶体管 79 那样的形状。

[0109] 沟道蚀刻型的薄膜晶体管的制造工序数少且可以降低成本。另外,通过由微晶半导体膜构成沟道形成区域,可以获得 $1 \text{cm}^2/\text{V} \cdot \text{sec}$ 至 $20 \text{cm}^2/\text{V} \cdot \text{sec}$ 的电场效应迁移率。因此,作为像素部的像素的开关用元件,并且作为形成扫描线 (栅极线) 一侧的驱动电路的元件可以使用该薄膜晶体管。

[0110] 根据本实施方式,可以制造具有电特性高且可靠性优越的薄膜晶体管的显示装置。

[0111] 实施方式 2

[0112] 本实施方式是在实施方式 1 中的微晶半导体膜的形成工序不同的实例。因此,可

以与实施方式 1 同样地进行其他工序,并且省略与实施方式 1 相同部分或具有同样功能的部分、以及工序的反复说明。

[0113] 首先,与实施方式 1 同样地在衬底 50 上形成栅电极 51,并且形成栅极绝缘膜 52a、52b。

[0114] 在本实施方式中,分割进行对栅极绝缘膜 52b 表面的氢等离子体处理和微晶半导体膜的形成工序。首先,对栅极绝缘膜 52b 的表面进行氢等离子体处理。也可以在进行了氢等离子体处理的栅极绝缘膜上使用包括氢及硅气体(氢化硅气体或氯化硅气体)的成膜气体形成微晶半导体膜。在此情况下,不必要为了进行氢等离子体处理,控制在成膜气体中的氢及硅气体的流量,就是设定为氢的流量多于硅气体的流量。

[0115] 只要不接触于大气,氢等离子体处理和微晶半导体膜 53 的成膜工序既可以在同一个反应室中进行,又可以另一个反应室中进行。在形成微晶半导体膜 53 之后在微晶半导体膜 53 上形成缓冲层 54。

[0116] 当在使氢等离子体起作用了的栅极绝缘膜上形成微晶半导体膜时,可以促进微晶的结晶成长。由此获得的微晶半导体膜的电特性高且可靠性优越。

[0117] 实施方式 3

[0118] 本实施方式是在实施方式 1 和实施方式 2 中的微晶半导体膜的形成工序不同的实例。因此,可以与实施方式 1 和实施方式 2 同样地进行其他工序,并且省略与实施方式 1 相同部分或具有同样功能的部分、工序的反复说明。

[0119] 在本实施方式 1 中,在形成微晶半导体膜之前,可以进行反应室的清洗处理以及吹洗(冲洗)处理(将氢用作吹洗材料的氢吹洗、将硅烷用作吹洗材料的硅烷吹洗等)。通过吹洗处理,可以防止反应室内的氧、氮、氟等杂质污染成膜的膜。

[0120] 通过吹洗处理,可以去除反应室中的氧、氮、氟等杂质。例如使用等离子体 CVD 装置,以甲硅烷为吹洗材料而使用,并且在 8SLM 至 10SLM 的气体流量且 5 分钟至 20 分钟,优选为 10 分钟至 15 分钟的条件,将甲硅烷连续地引入到小室中,以进行硅烷吹洗处理。注意,1SLM 是 1000sccm,就是 $0.06\text{m}^3/\text{h}$ 。

[0121] 例如可以使用氟自由基进行清洗处理。注意,通过将氟化碳、氟化氮、或氟引入到设置在反应室的外侧的等离子体发生器进行离解,然后将氟自由基引入到反应室,来可以清洗反应室内。

[0122] 也可以在形成栅极绝缘膜、添加有赋予一导电型的杂质的半导体膜之前进行吹洗处理。注意,在清洗处理之后进行吹洗处理是有效的。

[0123] 实施方式 4

[0124] 本实施方式是在实施方式 1 和实施方式 2 中的微晶半导体膜的形成工序不同的实例。因此,可以与实施方式 1 和实施方式 2 同样地进行其他工序,并且省略与实施方式 1 相同部分或具有同样功能的部分、工序的反复说明。

[0125] 在本实施方式 1 或实施方式 2 中,在形成微晶半导体膜之前,可以进行反应室的清洗处理以及吹洗(冲洗)处理(将氢用作吹洗材料的氢吹洗、将硅烷用作吹洗材料的硅烷吹洗等)。通过吹洗处理,可以防止反应室内的氧、氮、氟等杂质污染成膜的膜。

[0126] 在搬入衬底进行成膜之前,在每个反应室的内壁上用成膜的种类的膜形成保护膜,而进行涂层(也称为预涂处理)。预涂处理是通过对反应室内流入成膜气体进行等离子

体处理,预先利用薄的保护膜覆盖反应室内的处理。例如,在作为微晶半导体膜形成微晶硅膜之前,使用 $0.2\mu\text{m}$ 至 $0.4\mu\text{m}$ 的非晶硅膜覆盖反应室内的预涂处理。在预涂处理之后也可以进行吹洗处理(氢吹洗、硅烷吹洗等)。当进行清洗处理及预涂处理时需要从反应室内搬出衬底,然而当进行吹洗处理(氢吹洗、硅烷吹洗等)时由于不进行等离子体处理,因此也可以在搬入衬底的状态下进行。

[0127] 若在形成微晶硅膜的反应室内形成非晶硅膜的保护膜,并在成膜之前进行氢等离子体处理,则保护膜被蚀刻而极少量的硅淀积在衬底上,而会成为结晶成长的核。

[0128] 通过预涂处理,可以防止反应室内的氧、氮、氟等杂质污染成膜的膜。

[0129] 也可以在栅极绝缘膜、添加有赋予一导电型的杂质的半导体膜的成膜之前进行预涂处理。

[0130] 实施方式 5

[0131] 在本实施方式中详细地说明栅极绝缘膜、微晶半导体膜、以及缓冲层的形成方法的实例。

[0132] 对可以应用于本发明的等离子体 CVD 装置的实例,使用图 5A 和 5B 进行说明。图 5A 和 5B 表示能够连续成膜的微波等离子体 CVD 装置。图 5A 和 5B 是示出微波等离子体 CVD 装置的平面图,其包括在公共室 1120 的周围具备装载室 1110、卸载室 1115、反应室 (1) 1111 至反应室 (4) 1114 的结构。在公共室 1120 和每个室之间具备闸阀 1122 至 1127,以防止在每个室内进行的处理互相干涉。注意,反应室的个数不局限于 4 个,无论更少或更多都可以。若反应室的个数多,因为根据层叠的膜的每一种类可以分别使用反应室,则可以减少反应室的清洗处理的次数。图 5A 表示具有 4 个反应室的实例,图 5B 表示具有 3 个反应室的实例。

[0133] 使用图 5A 和 5B 的等离子体 CVD 装置说明栅极绝缘层、微晶半导体膜、缓冲层、以及添加有赋予一导电型的杂质的半导体膜的形成实例。衬底导入到装载室 1110、卸载室 1115 的盒子 1128、1129,然后由公共室 1120 的传送单元 1121 传送到反应室 (1) 1111 至反应室 (4) 1114。该微波等离子体 CVD 装置能够对于每个淀积膜种类分配反应室,从而可以在不与大气接触的状态下连续形成多个不同的膜。

[0134] 在反应室 (1) 至反应室 (4) 的各个室中,分别层叠形成栅极绝缘膜 52a、52b、微晶半导体膜 53、缓冲层 54、以及添加有赋予一导电型的杂质的半导体膜 55。在此情况下,通过转换原料气体,可以连续地层叠多个不同种类的膜。在此,形成栅极绝缘膜,然后将硅烷等的氢化硅引入到反应室内,使残留氧及氢化硅反应,并将反应物排出到反应室的外部,从而可以降低反应室内的残留氧浓度。结果,可以降低包含在微晶半导体膜中的氧浓度。此外,可以防止包含在微晶半导体膜中的晶粒的氧化。

[0135] 或者,在每个反应室 (1) 及反应室 (3) 中形成栅极绝缘膜 52a、52b、微晶半导体膜 53、以及缓冲层 54,而在每个反应室 (2) 及反应室 (4) 中形成添加有赋予一导电型的杂质的半导体膜 55。通过只将添加有赋予一导电型的杂质的半导体膜 55 单独地形成,可以防止残留在反应室中的赋予一导电型的杂质混入到其他膜中。

[0136] 另外,在等离子体 CVD 装置中,为了提高生产率,也可以采用在多个反应室中形成相同种类的膜的结构。若可以在多个反应室中形成相同的膜,则可以在多个衬底同时形成膜。例如,在如图 5A 中,以反应室 (1) 及反应室 (2) 为形成微晶半导体膜的反应室,以反应

室 (3) 为形成非晶半导体膜的反应室,以反应室 (4) 为形成添加有赋予一导电型的杂质的半导体膜的反应室。在反应室 (1) 或反应室 (2) 中形成微晶半导体膜的衬底在反应室 (3) 中形成缓冲层,而且在反应室 (4) 中形成添加有赋予一导电型的杂质的半导体膜。也可以在反应室 (3) 中连续形成缓冲层和添加有赋予一导电型的杂质的半导体膜,在此情况下,因为反应室只需要 3 个,所以使用图 5B 表示的等离子体 CVD 装置即可。如此,在同时处理多个衬底的情况下,通过设置形成成膜速度迟的多个反应室,来可以提高生产率。

[0137] 在搬入衬底进行成膜之前,优选对反应室进行清洗处理、吹洗(冲洗)处理(氢吹洗、硅烷吹洗等)、或在每个反应室的内壁上用成膜的种类的膜形成保护膜,而进行涂层(也称为预涂处理)。预涂处理是通过对反应室内流入成膜气体进行等离子体处理,预先利用薄的保护膜覆盖反应室内的处理。例如,在作为微晶半导体膜形成微晶硅膜之前,使用 $0.2\mu\text{m}$ 至 $0.4\mu\text{m}$ 的非晶硅膜覆盖反应室内的预涂处理。在预涂处理之后也可以进行吹洗处理(氢吹洗、硅烷吹洗等)。当进行清洗处理及预涂处理时需要从反应室内搬出衬底,然而当进行吹洗处理(氢吹洗、硅烷吹洗等)时由于不进行等离子体处理,因此也可以在搬入衬底的状态下进行。

[0138] 若在形成微晶硅膜的反应室内形成非晶硅膜的保护膜,并在成膜之前进行氢等离子体处理,则保护膜被蚀刻而极少量的硅淀积在衬底上,而会成为结晶成长的核。

[0139] 像这样,由于可以使用连接有多个反应室的微波等离子体 CVD 装置同时形成栅极绝缘膜 52a、52b、微晶半导体膜 53、缓冲层 54、以及添加有赋予一导电型的杂质的半导体膜 55,因此可以提高批量生产性。此外,即使在某个反应室中进行维护及清洗处理,也可以在其他反应室中形成膜,从而能够高功率地形成膜。另外,因为可以在不被大气成分及悬浮在大气中的污染杂质污染的状态下形成各个叠层界面,所以可以减少薄膜晶体管的特性的不均匀。

[0140] 此外,可以在反应室 (1) 中形成栅极绝缘膜 52a、52b,在反应室 (2) 中形成微晶半导体膜 53 及缓冲层 54,在反应室 (3) 中形成添加有赋予一导电型的杂质的半导体膜 55。另外,在使用氧化硅膜或氮氧化硅膜形成栅极绝缘膜 52a,并使用氮化硅膜或氮氧化硅膜形成栅极绝缘膜 52b 的情况下,也可以设置五个反应室,并且在反应室 (1) 中形成栅极绝缘膜 52a 的氧化硅膜或氮氧化硅膜,在反应室 (2) 中形成栅极绝缘膜 52b 的氮化硅膜或氮氧化硅膜,在反应室 (3) 中形成微晶半导体膜,在反应室 (4) 中形成缓冲层,在反应室 (5) 中形成添加有赋予一导电型的杂质的半导体膜。

[0141] 在任何情况下,如实施方式 1 及实施方式 2 所示那样,通过对形成微晶半导体膜的栅极绝缘膜表面进行氢等离子体处理,可以促进微晶半导体膜的微晶成长。

[0142] 由于当使用这种结构的微波等离子体 CVD 装置时,可以在各个反应室中形成相似的种类的膜或相同种类的膜,并且在不暴露于大气的状态下连续形成上述膜,因此可以在不被已形成的膜的残留物及悬浮在大气中的杂质元素污染的状态下形成各个叠层界面。

[0143] 再者,也可以采用如下方法,即与微波发生器一起设置高频产生器,通过微波等离子体 CVD 法形成栅极绝缘膜、微晶半导体膜、以及添加有赋予一导电型的杂质的半导体膜,并且通过高频等离子体 CVD 法形成缓冲层。

[0144] 注意,虽然在图 5A 和 5B 所示的微波等离子体 CVD 装置中分别设置有装载室及卸装室,但是也可以设置一个装载/卸装室。此外,在微波等离子体 CVD 装置中也可以设置备

用室。由于可以通过在备用室中对衬底进行预热而在各个反应室中可以缩短到形成膜的加热时间,因此可以提高生产率。

[0145] 下面,对成膜处理详细说明。在这种成膜处理中,根据其目的而选择从气体供给部供给的气体,即可。

[0146] 在此,举出作为栅极绝缘膜 52a 形成氧氮化硅膜,并作为栅极绝缘膜 52b 形成氮氧化硅膜的方法作为一个实例。注意,作为等离子体 CVD 装置以微波等离子体 CVD 装置为实例进行说明。

[0147] 首先,对于微波等离子体 CVD 装置的反应室的内部使用氟自由基进行清洗处理。注意,通过将氟化碳、氟化氮、或氟引入到设置在反应室外侧的等离子体产生器中并离解,然后将氟自由基引入到反应室中,可以对反应室进行清洗处理。

[0148] 通过在使用氟自由基进行清洗处理之后,将大量的氢引入到反应室内,来使反应室内残留的氟和氢彼此反应,从而可以降低残留的氟的浓度。由此,可以减少作为预涂处理后面在反应室内壁形成的保护膜 of 氟混入量,并且可以减薄保护膜的厚度。

[0149] 接着,在反应室的内壁的表面上淀积氧氮化膜作为保护膜。在此,反应室内的压力为 1Pa 至 200Pa,优选为 1Pa 至 100Pa,并且引入氮、氩、氙、氪等的稀有气体的任何一种以上的气体作为等离子体点燃用气体。再者,引入稀有气体的任何一种及氢。特别是,优选使用氮作为等离子体点燃用气体,还优选使用氮和氢作为等离子体点燃用气体。

[0150] 此外,也可以引入氮、氩、氙、氪等的稀有气体的任何一种以上及氧气体作为等离子体点燃用气体。通过将氧气体与稀有气体一起引入到反应室中,可以容易进行等离子体的发火。

[0151] 接着,使电源装置的电源导通,并且在电源装置的输出为 500W 至 6000W,优选为 4000W 至 6000W 的条件下产生等离子体。接着,将原料气体经过气体供给部引入到反应室内。具体而言,通过引入一氧化二氮、稀有气体、及硅烷作为原料气体,在反应室的内壁形成氧氮化硅膜作为保护膜。此时的氢化硅的流量为 50sccm 至 300sccm,一氧化二氮的流量为 500sccm 至 6000sccm,保护膜 201 的膜厚度为 500nm 至 2000nm。

[0152] 接着,在停止原料气体的供给,降低反应室内的压力,并使电源装置的电源截止之后,将衬底设置在反应室内的支架台上。

[0153] 接着,通过与上述保护膜相同的工序,在衬底上淀积氧氮化硅膜作为栅极绝缘膜 52a。

[0154] 在淀积预定的厚度的氧氮化硅膜之后,停止原料气体的供给,降低反应室内的压力,并使电源装置的电源截止。

[0155] 接着,将反应室内的压力设定为 1Pa 至 200Pa,优选为 1Pa 至 100Pa,作为等离子体点燃用气体将氮、氩、氙、氪等的稀有气体的任何一种以上、原料气体的硅烷、一氧化二氮、及氮引入到反应室。注意,作为原料气体,也可以引入氮代替氮。接着,使电源装置的电源导通,并且在电源装置的输出为 500W 至 6000W,优选为 4000W 至 6000W 的条件下产生等离子体。接着,将原料气体经过气体供给部引入到反应室内,在衬底的氧氮化硅膜上形成氮氧化硅膜作为栅极绝缘膜 52b。接着,停止原料气体的供给,降低反应室内的压力,并使电源装置的电源截止,来结束成膜过程。

[0156] 根据上述工序,通过以反应室内壁的由于进行预涂处理而形成保护膜为氧氮化硅

膜并在衬底上连续形成氧氮化硅膜及氮氧化硅膜,可以减少混入到栅极绝缘膜的上层的氮氧化硅膜中的氧化硅等的杂质。由于上述氮氧化硅膜的耐压性高,所以当将该膜用作栅极绝缘膜时,可以减少晶体管的阈值的不均匀。此外,可以提高BT(bias-temperature)特性。另外,对于静电的耐性提高,从而可以制造即使被施加高电压也不容易破坏的晶体管。而且,还可以制造随时间的破坏少的晶体管、以及热载流子损坏少的晶体管。

[0157] 此外,在将氧氮化硅膜的单层作为栅极绝缘膜的情况下,采用上述保护膜的形成方法及氧氮化硅膜的形成方法。特别是,通过将对于硅烷的一氧化二氮的流量比设定为100倍以上且300倍以下,优选设定为150倍以上且250倍以下,可以形成高耐压性的氧氮化硅膜。

[0158] 接着,示出一种成膜处理方法,其中通过微波等离子体CVD法连续地形成微晶半导体膜及非晶半导体膜作为缓冲层。首先,与上述栅极绝缘膜同样地进行反应室的清洗处理。

[0159] 接着,也可以进行吹洗处理(以氢为吹洗材料使用的氢吹洗、以硅烷为吹洗材料使用的硅烷吹洗等)。通过吹洗处理,可以去除在反应室中的氧、氮、氟等杂质。例如使用等离子体CVD装置,以甲硅烷为吹洗材料而使用,并且在8SLM至10SLM的气体流量且5分钟至20分钟,优选为10分钟至15分钟的条件,将甲硅烷连续地引入到小室中,以进行硅烷吹洗处理。注意,1SLM是1000sccm,就是 $0.06\text{m}^3/\text{h}$ 。

[0160] 接着,在反应室内淀积硅膜作为保护膜。在此,反应室内的压力为1Pa至200Pa,优选为1Pa至100Pa,并且引入氢、氘、氚、氦等的稀有气体的任何一种以上的气体作为等离子体点燃用气体。注意,也可以与稀有气体一起将氢引入到反应室。

[0161] 接着,使电源装置的电源导通,并且在电源装置的输出为500W至6000W,优选为4000W至6000W的条件下产生等离子体。接着,将原料气体经过气体供给部引入到反应室内。具体而言,引入氢化硅气体或氯化硅气体、以及氢气作为原料气体,在反应室的内壁的表面上形成微晶硅膜作为保护膜。此外,可以除了氢化硅气体或氯化硅气体、及氢气之外还使用选自氢、氘、氚、氦中的一种或多种稀有气体元素进行稀释来形成微晶半导体膜。此时的对于氢化硅的氢的流量比为5倍以上且200倍以下,优选为50倍以上且150倍以下,更优选为100倍。另外,此时的保护膜的膜厚度为500nm至2000nm。注意,也可以在使电源装置的电源导通之前,除了上述稀有气体之外还可以将氢化硅气体及氢气引入到反应室内。

[0162] 接着,在停止原料气体的供给,降低反应室内的压力,并使电源装置的电源截止之后,将衬底设置在反应室内的支架台上。

[0163] 接着,对栅极绝缘膜表面使氢等离子体起作用时引入硅气体(氢化硅气体或氯化硅气体),而在衬底上淀积微晶半导体膜。微晶半导体膜的膜厚度为厚于0nm且50nm以下,优选为厚于0nm且20nm以下。通过对栅极绝缘膜表面使氢等离子体起作用,可以促进在栅极绝缘膜表面生成结晶核,可以形成电特性高的微晶半导体膜。

[0164] 在淀积预定的厚度的微晶硅膜之后,进一步调节原料气体的流量。具体而言,将氢气体的流量比微晶半导体膜的成膜条件大幅度地降低,并且增加硅气体(氢化硅气体或氯化硅气体)的流量。再者,不将氢气引入到反应室内而引入硅气体(氢化硅气体或氯化硅气体)。像这样,通过减少对于硅气体(氢化硅气体或氯化硅气体)的氢的流量,可以提

高作为缓冲层的非晶半导体膜的成膜速度。或者,除了硅气体(氢化硅气体或氯化硅气体)之外还使用选自氦、氩、氖、氙中的一种或多种稀有气体元素进行稀释。接着,通过使电源装置的电源导通并将该电源装置的输出设定为 500W 至 6000W,优选为 4000W 至 6000W 来产生等离子体,从而可以形成非晶半导体膜。由于非晶半导体膜的成膜速度比微晶半导体膜的成膜速度高,因此可以将反应室内的压力设定得低。此时的非晶半导体膜的膜厚度为 50nm 至 200nm。

[0165] 在堆积预定的厚度的非晶半导体膜之后,停止原料气体的供给,降低反应室内的压力,并使电源装置的电源截止,来结束形成非晶半导体膜的过程。

[0166] 使用频率为 1GHz 以上的微波等离子体 CVD 装置产生的等离子体具有高电子密度,且由原料气体形成多个自由基而供给给衬底,因此衬底上的自由基反应被促进,而可以提高微晶硅的成膜速度。再者,由多个电源装置以及多个电介质板构成的微波等离子体 CVD 装置可以产生稳定的大面积等离子体。由此,在大面积衬底上也可以形成提高膜性质的均匀性的膜,并且可以提高批量生产性。

[0167] 此外,通过在相同的反应室内连续形成微晶半导体膜及非晶半导体膜,可以形成应变少的界面。

[0168] 注意,在栅极绝缘膜及半导体膜的各个制造工序中,当在反应室的内壁上形成有 500nm 至 2000nm 的保护膜时,可以省略上述清洗处理及保护膜形成处理。

[0169] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0170] 实施方式 6

[0171] 接着,对显示装置的制造工序使用图 9A 和 9B、10A 至 10C 进行说明。在此使用利用电致发光的发光元件而表示具有显示装置的显示元件。根据发光材料是有机化合物还是无机化合物,对利用电致发光的发光元件进行分类。一般地,前者称为有机 EL 元件,后者称为无机 EL 元件。另外,使用于显示装置的薄膜晶体管 85、86 可以与实施方式 1 至 4 所示的薄膜晶体管 74 同样地制造,它是电特性及可靠性高的薄膜晶体管。

[0172] 在有机 EL 元件中,通过向发光元件施加电压来自一对电极的电子及空穴分别注入到包含发光有机化合物的层中,由此电流流通。然后,由于这些载流子(电子及空穴)重组,该发光有机化合物形成激发态,并且从激发态回到基态时发光。由于这样的机理,上述发光元件被称为电流激发型发光元件。

[0173] 无机 EL 元件根据其元件结构分类为分散型无机 EL 元件和薄膜型无机 EL 元件。分散型无机 EL 元件包括将发光材料颗粒分散在粘合剂中的发光层,并且其发光机理是利用施主能级和受主能级的施主-受主复合型发光。薄膜型无机 EL 元件是将发光层夹在电介质层中,并将其夹在电极中的结构,其发光机理是利用金属离子的内壳层电子跃迁的局限型发光。注意,在此,使用有机 EL 元件作为发光元件进行说明。另外,示出图 3A 和 3B 所示的沟道蚀刻型薄膜晶体管作为控制发光元件的驱动的薄膜晶体管。

[0174] 经过与图 1A 至 1E、2A 至 2D、3A 和 3B、及 4A 至 4D 相同的工序,如图 9A 和 9B 所示,在衬底 100 上形成薄膜晶体管 85、86,在薄膜晶体管 85、86 上形成用作保护膜的绝缘膜 87。接着,在绝缘膜 87 上形成平坦化膜 111,并在平坦化膜 111 上形成与薄膜晶体管 86 的源电极或漏电极连接的像素电极 112。

[0175] 优选使用丙烯、聚酰亚胺、聚酰胺等有机树脂,或者硅氧烷,形成平坦化膜 111。

[0176] 在图 9A 中,因为像素的薄膜晶体管为 n 型,所以作为像素电极 112 优选使用阴极,与此相反,像素的薄膜晶体管为 p 型时,优选使用阳极。具体而言,作为阴极可以使用功函数小的材料如 Ca、Al、CaF、MgAg、AlLi 等。

[0177] 其次,如图 9B 所示,在平坦化膜 111 及像素电极 112 的端部上形成隔壁 113。隔壁 113 具有开口部,在该开口部中露出像素电极 112。隔壁 113 使用有机树脂膜、无机绝缘膜或有机聚硅氧烷而形成。尤其是,优选通过使用感光性的材料,在像素电极上形成开口部,使得该开口部的侧壁具有连续的曲率的倾斜面。

[0178] 其次,以在隔壁 113 的开口部中接触像素电极 112 的方式形成发光层 114。发光层 114 既可以由单独层构成,又可以由多层的叠层构成。

[0179] 以覆盖发光层 114 的方式形成使用阳极的共同电极 115。共同电极 115 可以使用在实施方式 1 中作为像素电极 77 举出的具有透光性导电材料的透光性导电膜而形成。作为共同电极 115,上述透光导电膜之外,还可以使用氮化钛膜或钛膜。在图 9B 中,作为共同电极 115 使用 ITO。在隔壁 113 的开口部中,通过使像素电极 112、发光层 114、共同电极 115 彼此重叠,形成发光元件 117。然后,优选在共同电极 115 及隔壁 113 上形成保护膜 116,以便防止氧、氢、水分、二氧化碳等浸入到发光元件 117 中。作为保护膜 116,可以形成氮化硅膜、氮氧化硅膜、DLC 膜等。

[0180] 进而,实际上当完成图 9B 的工序时,为了不暴露于大气,优选由气密性高且脱气少的保护薄膜(贴合薄膜、紫外线硬化树脂薄膜等)或覆盖材料来进行封装(密封)。

[0181] 接着,对发光元件的结构,使用图 10A 至 10C 进行说明。在此,以举出驱动用 TFT 为 n 型的情况为实例,对像素的截面结构进行说明。使用于图 10A 至 10C 的显示装置的驱动用 TFT7001、7011、7021 是可以与实施方式 1 至 4 所示的薄膜晶体管 74 相同地制造,它是电特性及可靠性高的薄膜晶体管。

[0182] 为了提取发光,发光元件的阳极和阴极中的至少一个是透明即可。薄膜晶体管及发光元件形成在衬底上。存在具有顶部发射结构、底部发射结构和双面发射结构的发光元件,其中顶部发射指着提取从与衬底相反的表面发射的光,其中底部发射指着提取从衬底一侧的表面发射的光,其中双面发射指着提取从衬底一侧和与衬底相反的表面发射的光。本发明的像素结构可以应用于具有任一种发射结构的发光元件。

[0183] 对具有顶部发射结构的发光元件参照图 10A 进行说明。

[0184] 在图 10A 中示出当驱动用 TFT7001 为 n 型且从发光元件 7002 发射的光传输到阳极 7005 一侧时的像素的截面图。在图 10A 中,发光元件 7002 的阴极 7003 和驱动用 TFT7001 电连接,并且在阴极 7003 上按顺序层叠有发光层 7004、阳极 7005。阴极 7003 只要是功函数小且反射光的导电膜,可以使用已知的材料。例如,优选使用 Ca、Al、CaF、MgAg、AlLi 等。发光层 7004 既可以由单独层构成,又可以由多层的叠层构成。在由多层构成的情况下,在阴极 7003 上按顺序层叠电子注入层、电子传输层、发光层、空穴传输层、空穴注入层。注意,不一定需要设置所有的这些层。阳极 7005 通过使用透过光的具有透光性的导电材料而形成,例如含有氧化钨的铟氧化物、含有氧化钨的铟锌氧化物、含有氧化钛的铟氧化物、含有氧化钛的铟锡氧化物、铟锡氧化物(下面表示为 ITO)、铟锌氧化物、添加有氧化硅的铟锡氧化物等的具有透光性的导电膜。

[0185] 阴极 7003 及阳极 7005 夹有发光层 7004 的区域相当于发光元件 7002。在图 10A

所示的像素中,如空心箭头所示,从发光元件 7002 发射的光发射到阳极 7005 一侧。

[0186] 接下来,对底部发射结构的发光元件参照图 10B 进行说明。图 10B 示出当驱动用 TFT7011 为 n 型且从发光元件 7012 发射的光发射到阴极 7013 一侧时的像素的截面图。在图 10B 中,在与驱动用 TFT7011 电连接的具有透光性的导电膜 7017 上形成有发光元件 7012 的阴极 7013,在阴极 7013 上按顺序层叠有发光层 7014、阳极 7015。注意,在阳极 7015 具有透光性的情况下,可以以覆盖阳极 7015 的方式形成有助于反射光或遮蔽光的屏蔽膜 7016。与图 10A 的情况相同,阴极 7013 只要是功函数小的导电膜,可以使用各种各样的材料。但是,其膜厚度设定为透过光的程度(优选大约为 5nm 至 30nm)。例如,作为阴极 7013 可以使用膜厚度为 20nm 的 Al。而且,与图 10A 相同,发光层 7014 既可以由单独层构成,又可以由多层的叠层构成。与图 10A 相同,阳极 7015 可以通过使用具有透光性的导电性材料而形成但不必要透过光。屏蔽膜 7016 可以使用如反射光的金属等,但是不局限于金属膜。例如,也可以使用添加黑色颜料的树脂等。

[0187] 阴极 7013 及阳极 7015 夹有发光层 7014 的区域相当于发光元件 7012。在图 10B 所示的像素中,如空心箭头所示,从发光元件 7012 发射的光发射到阴极 7013 一侧。

[0188] 其次,对具有双面发射结构的发光元件,使用图 10C 进行说明。在图 10C 中,在与驱动用 TFT7021 电连接的具有透光性的导电膜 7027 上形成有发光元件 7022 的阴极 7023,在阴极 7023 上按顺序层叠有发光层 7024、阳极 7025。与图 10A 相同,阴极 7023 只要是功函数小的导电膜,可以使用已知的材料。但是,其膜厚度设定为透过光的程度。例如,可以使用膜厚度为 20nm 的 Al 作为阴极 7023。而且,与图 10A 相同,发光层 7024 既可以由单独层构成,又可以由多层的叠层构成。与图 10A 相同,阳极 7025 可以通过使用透过光的具有透光性的导电性材料而形成。

[0189] 阴极 7023、发光层 7024、阳极 7025 彼此重叠的区域相当于发光元件 7022。图 10C 所示的像素中,如空心箭头所示,从发光元件 7022 发射的光发射到阳极 7025 一侧和阴极 7023 一侧的双方。

[0190] 注意,虽然在此作为发光元件对有机 EL 元件进行说明,但是也可以作为发光元件使用无机 EL 元件。

[0191] 注意,虽然在本实施方式中示出了控制发光元件的驱动的薄膜晶体管(驱动 TFT)和发光元件电连接的一例,但是也可以采用在驱动 TFT 和发光元件之间连接有电流控制用 TFT 的结构。

[0192] 注意,本实施方式所示的显示装置不局限于图 10A 至 10C 所示的结构,而基于本发明的技术思想可以实现各种各样的变形。

[0193] 通过上述工序,可以制造发光装置作为显示装置。本实施方式的发光装置因为使用电特性及可靠性高的薄膜晶体管,所以它是对比度高且可见度高的发光装置。此外,因为采用使用没有激光晶化工序的微晶半导体膜的薄膜晶体管,所以可以生产性高地制造可见度高的发光装置。

[0194] 实施方式 7

[0195] 在本实施方式中,下面示出对具有实施方式 1 至 4 所示的薄膜晶体管的显示装置。本实施方式对作为显示元件使用液晶显示元件的液晶显示装置的实例,使用图 12 至 25 进行说明。使用于图 12 至 25 的液晶显示装置的 TFT628、629 可以与实施方式 1 至 4 所示的

薄膜晶体管同样地制造,它是电特性及可靠性高的薄膜晶体管。

[0196] 首先,示出 VA(Vertical Alignment;垂直配向)型的液晶显示装置。VA 型液晶显示装置是一种控制液晶显示面板的液晶分子的排列的方式。VA 型液晶显示装置是当不被施加电压时液晶分子朝垂直于面板表面的方向的方式。在本实施方式中,尤其将像素(pixel)分割为几个区域(subpixel),使分子分别向不同的方向推倒。上述方法称为多畴(multi-domain)化或多畴设计。在下面的说明中,说明考虑到多畴设计的液晶显示装置。

[0197] 图 13 及图 14 分别示出像素电极及相对电极。注意,图 13 是形成像素电极的衬底一侧的平面图,而图 12 示出对应于图 13 中的 G-H 线的截面结构。此外,图 14 是形成相对电极的衬底一侧的平面图。在下面的说明中,参照上述附图进行说明。

[0198] 图 12 示出将形成有 TFT628、与它连接的像素电极 624、以及保持电容部 630 的衬底 600 和形成有相对电极 640 等的相对衬底 601 彼此层叠,并注入有液晶的状态。

[0199] 在相对衬底 601 上形成隔离物 642 的位置形成有遮光膜 632、第一着色膜 634、第二着色膜 636、第三着色膜 638、相对电极 640。通过具有该结构,使用作控制液晶的取向的突起 644 和隔离物 642 的高度不同。在像素电极 624 上形成有取向膜 648,同样在相对电极 640 上也形成有取向膜 646。其间形成有液晶层 650。

[0200] 在此,使用柱状隔离物示出隔离物 642,但是也可以散布珠状隔离物。再者,也可以在衬底 600 上形成的像素电极 624 上形成隔离物 642。

[0201] 在衬底 600 上形成 TFT628、与它连接的像素电极 624、以及保持电容部 630。像素电极 624 通过接触孔 623 连接到布线 618,该接触孔 623 贯通覆盖 TFT628、布线、以及保持电容部 630 的绝缘膜 620 和覆盖绝缘膜的第三绝缘膜 622。可以适当地使用实施方式 1 所示的薄膜晶体管作为 TFT628。此外,保持电容部 630 由第一电容布线 604、栅极绝缘膜 606 和第二电容布线 617 构成,该第一电容布线 604 与 TFT628 的栅极布线 602 同样地形成,而该第二电容布线 617 布线 616、618 同样地形成。

[0202] 通过使像素电极 624、液晶层 650、以及相对电极 640 彼此重叠,形成液晶元件。

[0203] 图 12 示出衬底 600 上的结构。使用实施方式 1 所示的材料形成像素电极 624。在像素电极 624 中设置槽缝 625。槽缝 625 用来控制液晶的取向。

[0204] 连接到图 15 所示的 TFT629 的像素电极 626 及保持电容部 631 可以分别与像素电极 624 及保持电容部 630 同样地形成。TFT628 和 TFT629 都与布线 616 连接。该液晶显示面板的像素(pixel)由像素电极 624 和像素电极 626 构成。像素电极 624 和像素电极 626 是子像素。

[0205] 图 14 示出相对衬底一侧的结构。在遮光膜 632 上形成有相对电极 640。相对电极 640 优选使用与像素电极 624 同样的材料形成。在相对电极 640 上形成有控制液晶的取向的突起 644。此外,根据遮光膜 632 的位置形成有隔离物 642。

[0206] 图 15 示出该像素结构的等效电路。TFT628 和 TFT629 都连接到栅极布线 602、布线 616。在此情况下,通过使电容布线 604 和电容布线 605 的电位不同,可以使液晶元件 651 的工作和液晶元件 652 的工作不同。就是说,通过分别控制电容布线 604 的电位和电容布线 605 的电位,精密地控制液晶的取向来扩大视角。

[0207] 当对设置有槽缝 625 的像素电极 624 施加电压时,在槽缝 625 的近旁产生电场应变(倾斜电场)。通过将该槽缝 625 和相对衬底 601 一侧的突起 644 以互相咬合的方式配

置,有效地产生倾斜电场且控制液晶的取向,并根据各个位置使液晶取向的方向不同。就是说,进行多畴化来扩大液晶显示面板的视角。

[0208] 接着,对于与上述不同的 VA 型的液晶显示装置,参照图 16 至图 19 进行说明。

[0209] 图 16 和图 17 示出 VA 型液晶显示面板的像素结构。图 17 是衬底 600 的平面图,而图 16 示出对应于图 17 所示的切断线 Y-Z 的截面结构。在下面的说明中,参照该两个附图进行说明。

[0210] 在该像素结构中,一个像素包括多个像素电极,并且 TFT 连接到每个像素电极。各个 TFT 构成为由不同的栅极信号驱动。就是说,多畴设计的像素具有独立地控制对各个像素电极施加的信号的结构。

[0211] 像素电极 624 在接触孔 623 中通过布线 618 连接到 TFT628。此外,像素电极 626 在接触孔 627 中通过布线 619 连接到 TFT629。TFT628 的栅极布线 602 和 TFT629 的栅极布线 603 彼此分离,以便可以提供不同的栅极信号。另一方面,TFT628 和 TFT629 共同使用用作数据线的布线 616。TFT628 和 TFT629 可以适当地使用实施方式 1 所示的薄膜晶体管。另外,还设置有电容布线 690。

[0212] 像素电极 624 和像素电极 626 的形状不同,并且由槽缝 625 分离。以围绕放大为 V 字形的像素电极 624 的外侧的方式形成像素电极 626。通过使用 TFT628 和 TFT629 使对像素电极 624 和像素电极 626 施加电压的时序不同,控制液晶的取向。图 19 示出该像素结构的等效电路。TFT628 与栅极布线 602 连接,而 TFT629 与栅极布线 603 连接。通过将不同的栅极信号分别提供到栅极布线 602 和栅极布线 603,可以使 TFT628 和 TFT629 的工作时序不同。

[0213] 在相对衬底 601 上形成有遮光膜 632、第二着色膜 636、相对电极 640。此外,在第二着色膜 636 和相对电极 640 之间形成有平坦化膜 637,以便防止液晶的取向混乱。图 18 示出相对衬底一侧的结构。相对电极 640 是在不同的像素之间共同使用的电极,其中形成有槽缝 641。通过将该槽缝 641 和像素电极 624 及像素电极 626 一侧的槽缝 625 以互相咬合的方式配置,可以有效地产生倾斜电场且控制液晶的取向。由此,可以根据各个位置使液晶取向的方向不同,以扩大视角。

[0214] 通过使像素电极 624、液晶层 650、以及相对电极 640 彼此重叠,形成第一液晶元件。此外,通过像素电极 626、液晶层 650、以及相对电极 640 彼此重叠,形成第二液晶元件。另外,采用在一个像素中设置有第一液晶元件和第二液晶元件的多畴结构。

[0215] 接着,示出横向电场方式的液晶显示装置。横向电场方式是通过对于单元内的液晶分子向水平方向施加电场而驱动液晶来进行灰度级表达的方式。通过采用该方式,可以将视角扩大到大约 180° 。在下面的说明中,对于采用横向电场方式的液晶显示装置进行说明。

[0216] 图 20 示出将形成有 TFT628 和连接到它的像素电极 624 的衬底 600 和相对衬底 601 重叠并注入液晶的状态。相对衬底 601 形成有遮光膜 632、第二着色膜 636、平坦化膜 637 等。因为像素电极位于衬底 600 一侧,不设置在相对衬底 601 一侧。在衬底 600 和相对衬底 601 之间形成有液晶层 650。

[0217] 在衬底 600 上形成第一像素电极 607、连接到第一像素电极 607 的电容布线 604、以及实施方式 1 所示的 TFT628。第一像素电极 607 可以使用与实施方式 1 所示的像素电极

77 相同的材料。此外,第一像素电极 607 以大致区划为像素的形状的状态而形成。注意,在第一像素电极 607 及电容布线 604 上形成栅极绝缘膜 606。

[0218] TFT628 的布线 616、布线 618 形成在栅极绝缘膜 606 上。布线 616 是在液晶显示面板中传送视频信号的数据线,也是向一个方向延伸的布线的同时,还与源区域 610 连接而成为源极及漏极中的一方电极。布线 618 成为源极及漏极中的另一方电极且是与第二像素电极 624 连接的布线。

[0219] 在布线 616、布线 618 上形成第二绝缘膜 620。此外,在绝缘膜 620 上形成通过绝缘膜 620 中的接触孔与布线 618 连接的第二像素电极 624。像素电极 624 使用与实施方式 1 所示的像素电极 77 同样的材料形成。

[0220] 通过上述方法,在衬底 600 上形成 TFT628 和与它连接的第二像素电极 624。注意,保持电容形成在第一像素电极 607 和第二像素电极 624 之间。

[0221] 图 21 是示出像素电极的结构平面图。图 20 示出对应于图 21 所示的切断线 O-P 的截面结构。在像素电极 624 中,设置槽缝 625。槽缝 625 用作控制液晶的取向。在此情况下,在第一像素电极 607 和第二像素电极 624 之间产生电场。在第一像素电极 607 和第二像素电极 624 之间形成有栅极绝缘膜 606,但是栅极绝缘膜 606 的厚度为 50nm 至 200nm,与厚度为 $2\mu\text{m}$ 至 $10\mu\text{m}$ 的液晶层相比充分薄,因此实际上沿与衬底 600 平行的方向(水平方向)产生电场。由该电场控制液晶的取向。通过利用该与衬底大致平行的方向的电场使液晶分子向水平方向旋转。在此情况下,由于液晶分子在任何状态下都处于水平状态,所以因观看角度的对比度等的影响很少,从而扩大视角。此外,因为第一像素电极 607 和第二像素电极 624 都是具有透光性的电极,所以可以提高开口率。

[0222] 接着,示出横向电场方式的液晶显示装置的其他一例。

[0223] 图 22 和图 23 示出 IPS(In-Plane Switching) 方式的液晶显示装置的像素结构。图 23 是平面图,而图 22 示出对应于图 23 所示的截断线 I-J 的截面结构。在下面的说明中,参照上述两个附图进行说明。

[0224] 图 22 示出形成有 TFT628 及连接到该 TFT628 的像素电极 624 的衬底 600 和相对衬底 601 彼此重叠并注入液晶的状态。相对衬底 601 形成有遮光膜 632、第二着色膜 636、平坦化膜 637 等。像素电极位于衬底 600 一侧,而不设置在相对衬底 601 一侧。在衬底 600 和相对衬底 601 之间形成有液晶层 650。

[0225] 在衬底 600 上形成共同电位线 609、以及实施方式 1 所示的 TFT628。共同电位线 609 可以与 TFT628 的栅极布线 602 同时形成。此外,第一像素电极 607 以大致区分为像素形状的状态而形成。

[0226] TFT628 的布线 616、布线 618 形成在栅极绝缘膜 606 上。布线 616 是在液晶显示面板中传送视频信号的数据线,且是向一个方向延伸的布线,同时,还与源区域 610 连接而成为源极及漏极中的一方电极。布线 618 成为源极及漏极中的另一方电极且是与第二像素电极 624 连接的布线。

[0227] 在布线 616、布线 618 上形成第二绝缘膜 620。此外,在绝缘膜 620 上形成通过绝缘膜 620 中的接触孔 623 与布线 618 连接的第二像素电极 624。像素电极 624 使用与实施方式 1 所示的像素电极 77 同样的材料形成。注意,如图 23 所示,形成像素电极 624,以便在像素电极 624 和与共同电位线 609 同时形成的梳形电极之间产生横向电场。另外,像素电

极 624 被形成其梳齿部和与共同电位线 609 同时形成的梳形电极互相咬合。

[0228] 当施加到像素电极 624 的电位与共同电位线 609 的电位之间产生电场时, 由该电场控制液晶的取向。通过利用该大致平行于衬底的方向的电场使液晶分子向水平方向旋转。在此情况下, 由于液晶分子在任何状态下都处于水平状态, 所以因观看角度的对比度等的影响很少, 从而扩大视角。

[0229] 通过上述方法, 在衬底 600 上形成 TFT628 以及与它连接的像素电极 624。保持电容通过在共同电位线 609 和电容电极 615 之间设置栅极绝缘膜 606 而形成。电容电极 615 和像素电极 624 通过接触孔 633 相互连接。

[0230] 接着, 示出 TN 型的液晶显示装置的方式。

[0231] 图 24 和图 25 示出 TN 型液晶显示装置的像素结构。图 25 是平面图, 而图 24 示出对应于图 25 所示的沿着切断线 K-L 的截面结构。在下面的说明中, 参照上述两个附图进行说明。

[0232] 像素电极 624 在接触孔 623 中通过布线 618 与 TFT628 连接。用作数据线的布线 616 与 TFT628 连接。作为 TFT628, 可以应用实施方式 1 所示的 TFT 的任何一种。

[0233] 像素电极 624 通过使用实施方式 1 所示的像素电极 77 形成。

[0234] 在相对衬底 601 上形成有遮光膜 632、第二着色膜 636、相对电极 640。此外, 在第二着色膜 636 和相对电极 640 之间形成平坦化膜 637, 以便防止液晶的取向混乱。液晶层 650 形成在像素电极 624 和相对电极 640 之间。

[0235] 通过使像素电极 624、液晶 650、以及相对电极 640 彼此重叠, 形成液晶元件。

[0236] 此外, 在衬底 600 或相对衬底 601 上也可以形成有颜色滤光片、用来防止旋错 (disclination) 的屏蔽膜 (黑矩阵) 等。此外, 在与衬底 600 的形成有薄膜晶体管的面相反的面上贴附偏振片, 而在与相对衬底 601 的形成有相对电极 640 的面相反的面上贴附偏振片。

[0237] 通过上述工序, 可以制造液晶显示装置。由于本实施方式的液晶显示装置使用截止电流少且电特性和可靠性高的薄膜晶体管, 因此是对比度高且可见度高的液晶显示装置。此外, 因为采用使用没有激光晶化工序的微晶半导体膜的薄膜晶体管, 所以可以批量生产性地制造可见度高的液晶显示装置。

[0238] 实施方式 8

[0239] 接着, 下面示出作为本发明的显示装置的一种方式的一种方式的显示面板结构。在本实施方式中, 对液晶显示面板 (也称为液晶面板) 和发光显示面板 (也称为发光面板) 进行说明, 该液晶显示面板是具有液晶显示元件作为显示元件的液晶显示装置的一种方式, 该发光显示面板是具有发光元件作为显示元件的显示装置的一种方式。

[0240] 图 6A 示出另行仅形成信号线驱动电路 6013 且与形成在衬底 6011 上的像素部 6012 连接的发光显示面板的方式。像素部 6012 及扫描线驱动电路 6014 通过采用使用微晶半导体膜的薄膜晶体管形成。通过采用跟使用微晶半导体膜的薄膜晶体管比起来可以获得高迁移率的晶体管来形成信号线驱动电路, 可以使被要求比扫描线驱动电路高的驱动频率的信号线驱动电路的工作稳定。注意, 信号线驱动电路 6013 也可以是使用单晶半导体的晶体管、使用多晶半导体的薄膜晶体管、或使用 SOI 的晶体管。对于像素部 6012、信号线驱动电路 6013、扫描线驱动电路 6014 通过 FPC6015 分别供给电源电位、各种信号等。

[0241] 此外,信号线驱动电路及扫描线驱动电路也可以一起形成在与像素部相同的衬底上。

[0242] 另外,在另行形成驱动电路的情况下,不一定需要将形成有驱动电路的衬底贴附在形成有像素部的衬底上,例如也可以贴附在 FPC 上。图 6B 示出发光装置面板的方式,在该发光装置面板中另行仅形成信号线驱动电路 6023,且与在衬底 6021 上形成有的像素部 6022 及扫描线驱动电路 6024 连接。像素部 6022 及扫描线驱动电路 6024 通过采用使用微晶半导体膜的薄膜晶体管形成。信号线驱动电路 6023 通过 FPC6025 与像素部 6022 连接。对于像素部 6022、信号线驱动电路 6023、扫描线驱动电路 6024 通过 FPC6025 分别供给电源电位、各种信号等。

[0243] 此外,也可以通过采用使用微晶半导体膜的薄膜晶体管仅将信号线驱动电路的一部分或扫描线驱动电路的一部分形成在与像素部相同的衬底上,并且另行形成其他部分并使它电连接到像素部。图 6C 示出一种发光装置面板的方式。在该发光装置面板中,在与像素部 6032、扫描线驱动电路 6034 相同的衬底 6031 上形成信号线驱动电路所具有的模拟开关 6033a,并且在不同的衬底上另行形成信号线驱动电路所具有的移位寄存器 6033b 并彼此贴合。像素部 6032 及扫描线驱动电路 6034 通过采用使用微晶半导体膜的薄膜晶体管形成。信号线驱动电路所具有的移位寄存器 6033b 通过 FPC6035 与像素部 6032 连接。对于像素部 6032、信号线驱动电路、扫描线驱动电路 6034 通过 FPC6035 分别供给电源电位、各种信号等。

[0244] 如图 6A 至 6C 所示,在本发明的发光装置中,可以在与像素部相同的衬底上通过采用使用微晶半导体膜的薄膜晶体管形成驱动电路的一部分或全部。

[0245] 注意,另行形成的衬底的连接方法没有特别的限制,可以使用已知的 COG 方法、引线键合方法、或 TAB 方法等。此外,若是能够电连接,连接位置不局限于图 6A 至 6C 所示的位置。另外,也可以另行形成控制器、CPU、存储器等而连接。

[0246] 注意,用于本发明的信号线驱动电路不局限于只具有移位寄存器和模拟开关的方式。除了移位寄存器和模拟开关之外,也可以具有其他电路如缓冲器、电平转移器、源极跟随器等。此外,不一定需要设置移位寄存器和模拟开关,例如既可以使用如译码器电路那样能够选择信号线的其他电路代替移位寄存器,又可以使用锁存器等代替模拟开关。

[0247] 接下来,对于相当于本发明的显示装置的一种方式的发光显示面板的外观及截面,使用图 11A 和 11B 进行说明。图 11A 是通过使用密封剂将形成在第一衬底上的使用微晶半导体膜的薄膜晶体管及发光元件密封在第一衬底与第二衬底之间的面板的俯视图,图 11B 相当于图 11A 的沿 A-A' 的截面图。

[0248] 以围绕在第一衬底 4501 上设置的像素部 4502 和扫描线驱动电路 4504 的方式设置有密封剂 4505。另外,在像素部 4502 和扫描线驱动电路 4504 上设置有第二衬底 4506。因此,像素部 4502 和扫描线驱动电路 4504 与填料 4507 一起由第一衬底 4501、密封剂 4505、以及第二衬底 4506 密封。另外,在第一衬底 4501 上与由密封剂 4505 围绕的区域不同的区域中安装有在另行准备的衬底上由多晶半导体膜形成的信号线驱动电路 4503。注意,虽然在本实施方式中,对于将具有使用多晶半导体膜的薄膜晶体管的信号线驱动电路贴合到第一衬底 4501 的一例进行说明,但是也可以由使用单晶半导体的晶体管形成信号线驱动电路并贴合。图 11B 例示包含于信号线驱动电路 4503 的由多晶半导体膜形成的薄膜晶体管

4509。

[0249] 另外,设置在第一衬底 4501 上的像素部 4502 和扫描线驱动电路 4504 具有多个薄膜晶体管,图 11B 例示包含于像素部 4502 的薄膜晶体管 4510。注意,在本实施方式中,虽然假定薄膜晶体管 4510 为驱动 TFT,但是薄膜晶体管 4510 既可以为电流控制 TFT,又可以为擦除 TFT。薄膜晶体管 4510 相当于使用微晶半导体膜的薄膜晶体管,可以通过与实施方式 1 至 4 所示的工序同样制造。

[0250] 另外,附图标记 4511 相当于发光元件,发光元件 4511 所具有的像素电极与薄膜晶体管 4510 的源电极或漏电极通过布线 4517 电连接。在本实施方式中发光元件 4511 的共同电极和具有透光性的导电膜 4512 电连接。注意,发光元件 4511 的结构不局限于本实施方式所示的结构。根据从发光元件 4511 取出的光的方向或薄膜晶体管 4510 的极性,可以适当地改变发光元件 4511 的结构。

[0251] 此外,供给给另行形成的信号线驱动电路 4503 和扫描线驱动电路 4504 或像素部 4502 的各种信号及电位,虽然图 11B 所示的截面图中未图示,但是通过引导布线 4514 及引导布线 4515 从 FPC4518 提供。

[0252] 在本实施方式中,连接端子 4516 由与发光元件 4511 所具有的像素电极相同的导电膜形成。另外,引导布线 4514、引导布线 4515 由与布线 4517 相同的导电膜形成。

[0253] 连接端子 4516 与 FPC4518 所具有的端子通过各向异性导电膜 4519 电连接。

[0254] 作为位于来自发光元件 4511 的光的取出方向的衬底必须为透明。在此情况下,使用玻璃板、塑料板、聚酯薄膜或丙烯酸薄膜等具有透光性的材料。

[0255] 另外,作为填料 4507 除了氮或氩等惰性的气体之外,还可以使用紫外线硬化树脂或热硬化树脂,即可以使用 PVC(聚氯乙烯)、丙烯、聚酰亚胺、环氧树脂、硅酮树脂、PVB(聚乙烯醇缩丁醛)、或 EVA(ethylene vinyl acetate,即乙烯-醋酸乙烯酯)。在本实施方式中作为填料使用氮。

[0256] 另外,若有需要,也可以在发光元件的射出表面一侧适当地提供诸如偏振片、圆偏振片(包括椭圆偏振片)、相位差板($\lambda/4$ 片、 $\lambda/2$ 片)、以及颜色滤光片等的光学膜。另外,也可以在偏振片或圆偏振片上提供抗反射膜。例如,可以执行抗眩光处理,该处理是利用表面的凹凸来扩散反射光并降低眩光的。

[0257] 注意,图 11A 和 11B 示出另行形成信号线驱动电路 4503 并安装到第一衬底 4501 上的一例,但是本实施方式不局限于该结构。既可以另行形成扫描线驱动电路并安装,又可以另行仅形成信号线驱动电路的一部分或扫描线驱动电路的一部分并安装。

[0258] 接下来,对于相当于本发明的液晶显示装置的一种方式的液晶显示面板的外观及截面,使用图 26A 和 26B 进行说明。图 26A 是通过使用密封剂 4005 将形成在第一衬底 4001 上的具有微晶半导体膜的薄膜晶体管 4010 及液晶元件 4013 密封在第一衬底 4001 与第二衬底 4006 之间的面板的俯视图,图 26B 相当于图 26A 的沿 M-N' 的截面图。

[0259] 以围绕在第一衬底 4001 上设置的像素部 4002 和扫描线驱动电路 4004 的方式设置有密封剂 4005。另外,在像素部 4002 和扫描线驱动电路 4004 上设置有第二衬底 4006。因此,像素部 4002 和扫描线驱动电路 4004 与液晶 4008 一起由第一衬底 4001、密封剂 4005、以及第二衬底 4006 密封。另外,在第一衬底 4001 上的与由密封剂 4005 围绕的区域不同的区域中安装有在另行准备的衬底上由多晶半导体膜形成的信号线驱动电路 4003。注意,虽

然在本实施方式中,对于将具有使用多晶半导体膜的薄膜晶体管的信号线驱动电路贴合到第一衬底 4001 的一例进行说明,但是也可以由使用单晶半导体的晶体管形成信号线驱动电路并贴合。图 26A 和 26B 例示包含于信号线驱动电路 4003 的由多晶半导体膜形成的薄膜晶体管 4009。

[0260] 另外,设置在第一衬底 4001 上的像素部 4002 和扫描线驱动电路 4004 具有多个薄膜晶体管,图 26B 例示包含于像素部 4002 的薄膜晶体管 4010。薄膜晶体管 4010 相当于使用微晶半导体膜的薄膜晶体管,可以与实施方式 1 至 4 所示的工序同样制造。

[0261] 另外,附图标记 4013 相当于液晶元件,液晶元件 4013 所具有的像素电极 4030 与薄膜晶体管 4010 通过布线 4040 和布线 4041 电连接。而且液晶元件 4013 的相对电极 4031 形成在第二衬底 4006 上。像素电极 4030、相对电极 4031、液晶 4008 彼此重叠的部分相当于液晶元件 4013。

[0262] 注意,作为第一衬底 4001、第二衬底 4006,可以使用玻璃、金属(典型为不锈钢)、陶瓷、塑料。作为塑料,可以使用 FRP(Fiberglass-ReinforcedPlastics,即纤维增强塑料)板、PVF(聚氟乙烯)薄膜、聚酯薄膜或丙烯酸树脂薄膜。另外,也可以采用由 PVF 薄膜或聚酯薄膜夹着铝箔的结构薄片。

[0263] 另外,附图标记 4035 是球状的隔离物,用于控制像素电极 4030 和相对电极 4031 之间的距离(单元间隙)而设置。注意,也可以使用通过对绝缘膜有选择性地蚀刻来获得的隔离物。

[0264] 此外,供给给另行形成的信号线驱动电路 4003 和扫描线驱动电路 4004 或像素部 4002 的各种信号及电位,通过引导布线 4014 及引导布线 4015 从 FPC4018 提供。

[0265] 在本实施方式中,连接端子 4016 由与液晶元件 4013 所具有的像素电极 4030 相同的导电膜形成。另外,引导布线 4014、引导布线 4015 由与布线 4041 相同的导电膜形成。

[0266] 连接端子 4016 与 FPC4018 所具有的端子通过各向异性导电膜 4019 电连接。

[0267] 注意,虽然未图示,本实施方式所示的液晶显示装置可以具有定向膜、偏振片,进而也可以具有颜色滤光片、屏蔽膜。

[0268] 注意,图 26A 和 26B 也示出另行形成信号线驱动电路 4003 并安装到第一衬底 4001 上的一例,但是本实施方式不局限于该结构。既可以另行形成扫描线驱动电路并安装,又可以另行仅形成信号线驱动电路的一部分或扫描线驱动电路的一部分并安装。

[0269] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0270] 实施方式 9

[0271] 根据本发明而获得的显示装置等可以用于各种模块(有源矩阵型 EL 模块、有源矩阵型液晶模块)上。换句话说,对于显示部分安装有上述各种模块的所有电子设备均可以实施本发明。

[0272] 作为这种电子设备,可以举出影像拍摄装置如摄像机和数字照相机等、头戴式显示器(护目镜型显示器)、汽车导航系统、投影机、汽车音响、个人计算机、便携式信息终端(移动计算机、移动电话或电子书籍等)等。图 7A 至 7D 示出了其一例。

[0273] 图 7A 表示电视装置。如图 7A 所示可以将显示模块组装在框体中来完成电视装置。将安装有 FPC 的显示面板还称为显示模块。由显示模块形成主画面 2003,作为其他附属器件还具有扬声器部分 2009、操作开关等。如上所述,可以完成电视装置。

[0274] 如图 7A 所示,在框体 2001 中组装利用显示元件的显示用面板 2002,并且可以由接收机 2005 接收普通的电视广播,而且通过介于调制解调器 2004 连接到有线或无线方式的通讯网络,还可以进行单向(从发送者到接收者)或双向(在发送者和接收者之间,或者在接收者之间)的信息通讯。电视装置的操作可以由组装在框体中的开关或另外的遥控装置 2006 进行,并且该遥控装置 2006 也可以设置有显示输出信息的显示部分 2007。

[0275] 另外,电视装置还可以附加有如下结构:除了主画面 2003 以外,使用第二显示用面板形成辅助画面 2008,而显示频道或音量等。在该结构中,也可以采用优越于视角的发光显示面板形成主画面 2003,并且采用能够以低耗电量进行显示的液晶显示面板形成辅助画面。另外,为了优先地减小耗电量,也可以采用如下结构:使用液晶显示面板形成主画面 2003,使用发光显示面板形成辅助画面,并且辅助画面能够点亮和熄灭。

[0276] 图 8 示出表示电视装置的主要结构的框图。在显示面板 900 中,形成有像素部 901。信号线驱动电路 902 和扫描线驱动电路 903 也可以由 COG 方式安装在具备像素部 901 的衬底上。

[0277] 作为其他外部电路的结构,在图像信号的输入一侧包括图像信号放大电路 905、图像信号处理电路 906、以及控制电路 907 等。该图像信号放大电路 905 放大由调谐器 904 接收的信号中的视频信号,该图像信号处理电路 906 将从图像信号放大电路 905 输出的信号转换为与红、绿、蓝每种颜色相应的色信号,该控制电路 907 将该图像信号转换为驱动器 IC 的输入规格。控制电路 907 将信号分别输出到扫描线一侧和信号线一侧。在进行数字驱动的情况下,也可以具有如下结构,即在信号线一侧设置信号分割电路 908,并且将输入数字信号分成 m 个来供给。

[0278] 由调谐器 904 接收的信号中的音频信号传送到音频信号放大电路 909,并且其输出经过音频信号处理电路 910 供给到扬声器 913。控制电路 911 从输入部 912 接收接收站(接收频率)和音量的控制信息,并且将信号传送到调谐器 904、音频信号处理电路 910。

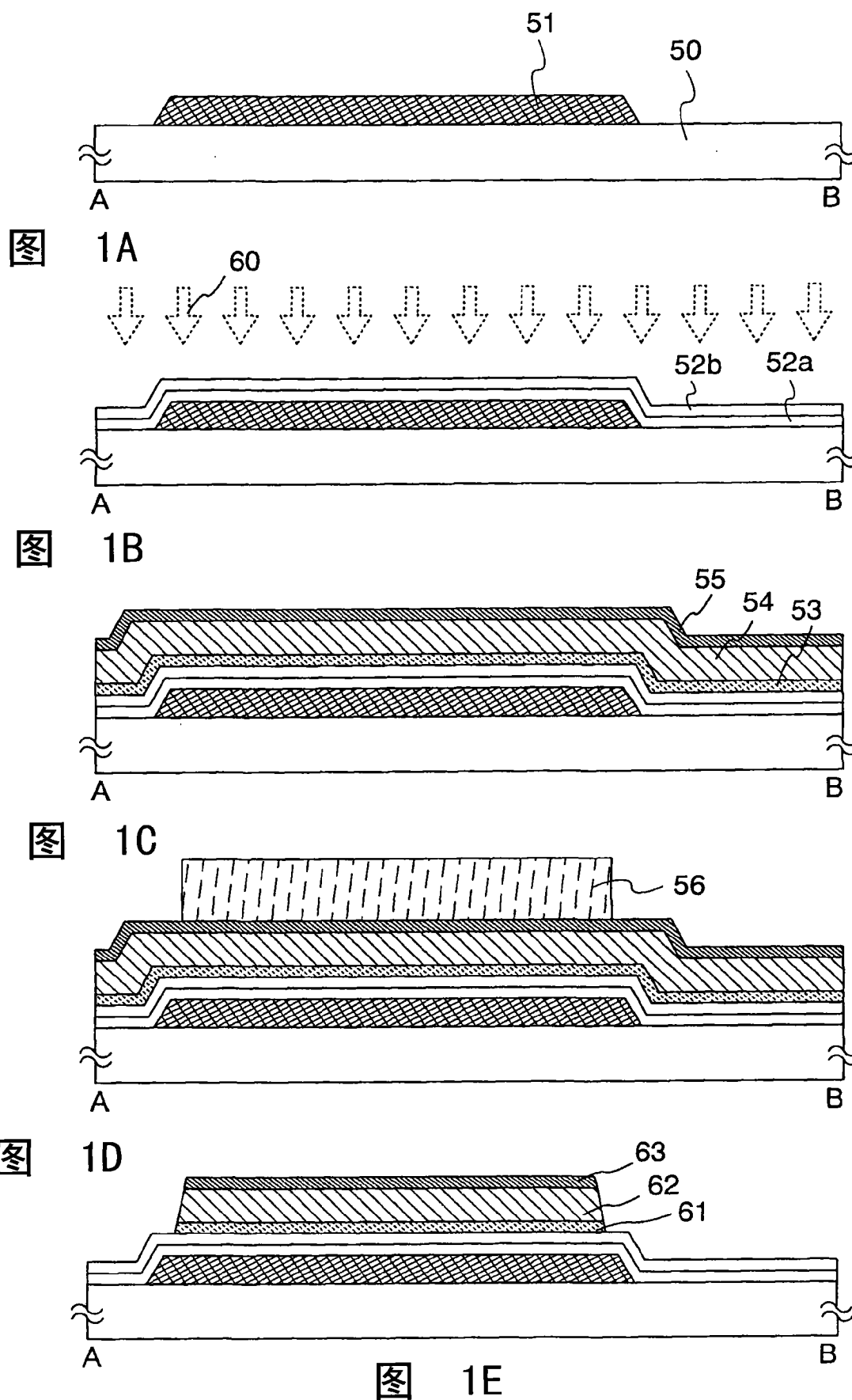
[0279] 当然,本发明不局限于电视装置,并且可以适用于各种各样的用途,如个人计算机的监视器、大面积的显示媒体如火车站或机场等的信息显示板或者街头上的广告显示板等。

[0280] 图 7B 示出移动电话机 2301 的一个例子。该移动电话机 2301 包括显示部 2302、操作部 2303 等构成。在显示部 2302 中,通过应用上述实施方式所说明的显示装置可以提高批量生产性。

[0281] 此外,图 7C 所示的便携式计算机包括主体 2401、显示部 2402 等。通过将上述实施方式所示的显示装置应用于显示部 2402,可以提高批量生产性。

[0282] 图 7D 是台式照明设备,包括照明部 2501、灯罩 2502、可变臂(adjustable arm)2503、支柱 2504、台子 2505、电源 2506。该台式照明设备通过将使用本发明的制造装置形成的显示装置用于其照明部 2501 来制造。注意,照明设备还包括固定在天花板上的照明设备或挂壁式照明设备等。借助于本发明的制造装置,可以大幅度地降低制造成本,从而可以提供廉价的台式照明设备。

[0283] 本申请基于 2007 年 7 月 6 日在日本专利局提交的日本专利申请序列号 2007-179095,在此引用其全部内容作为参考。



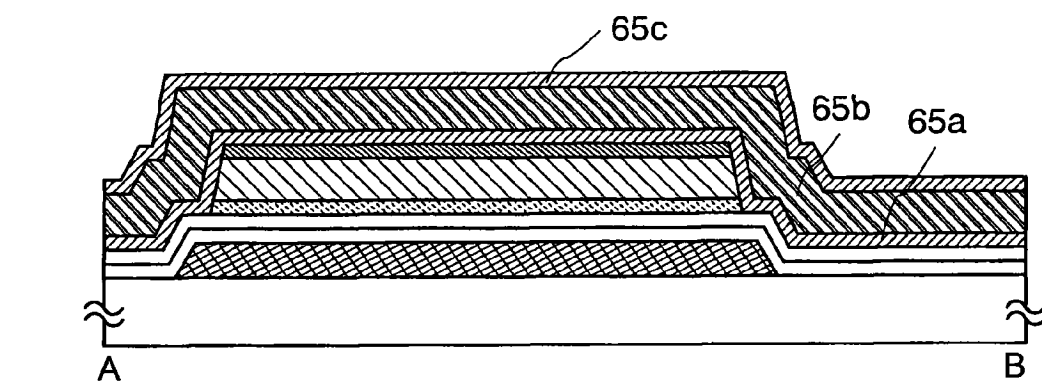


图 2A

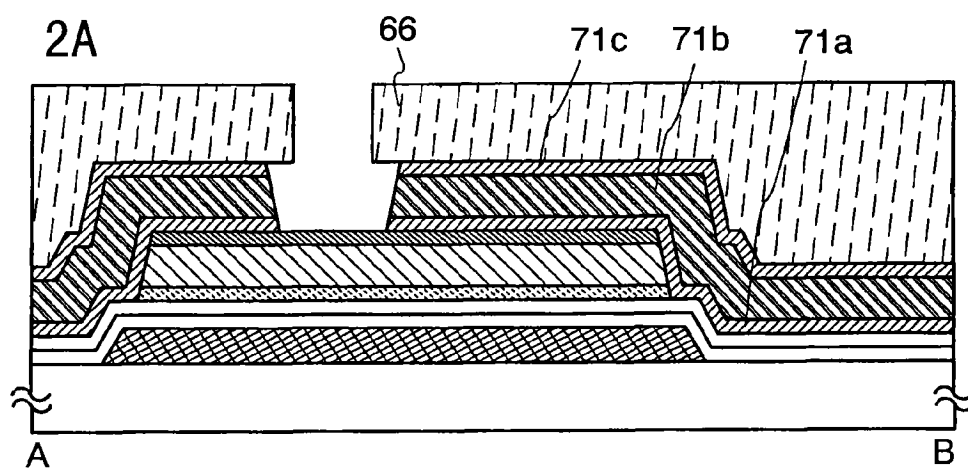


图 2B

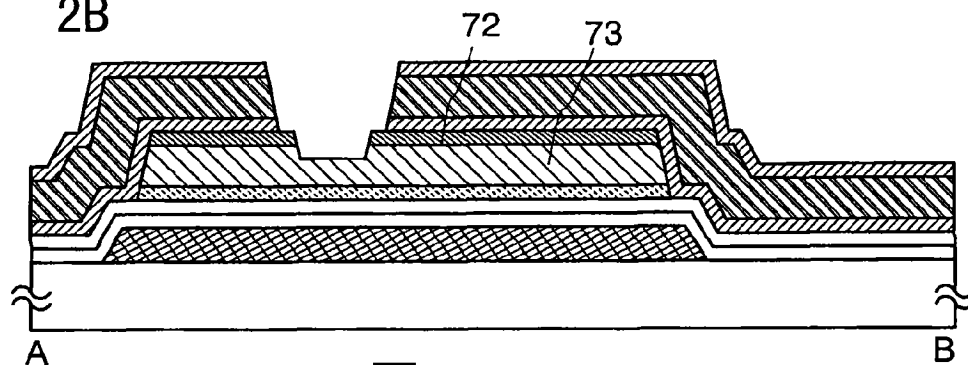


图 2C

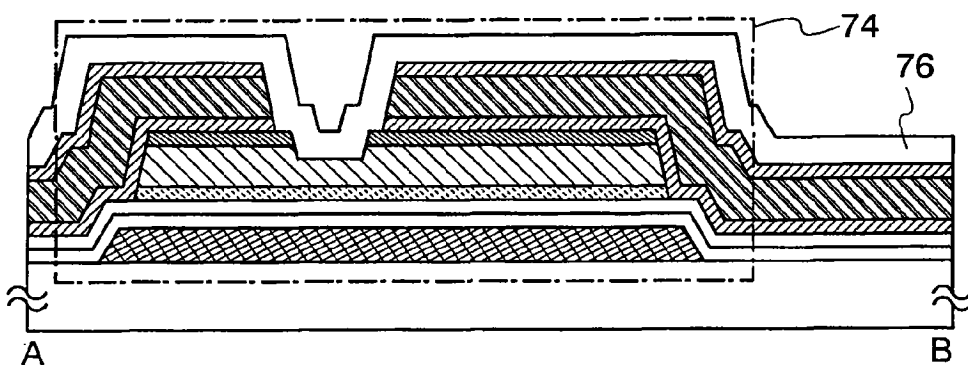


图 2D

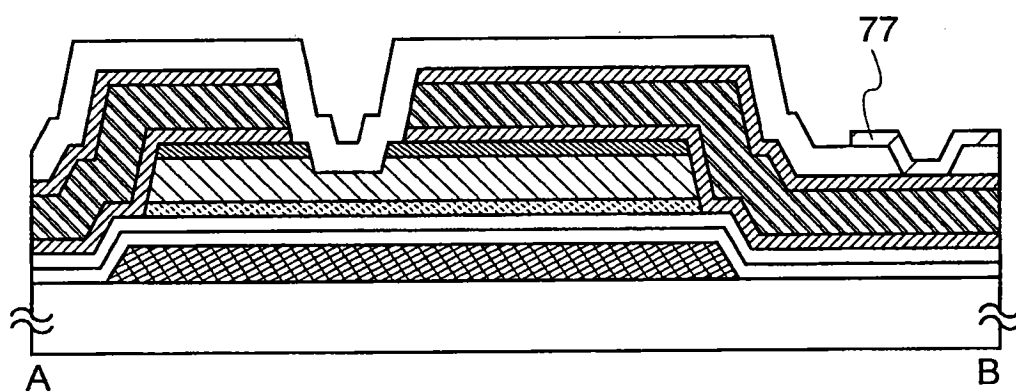


图 3A

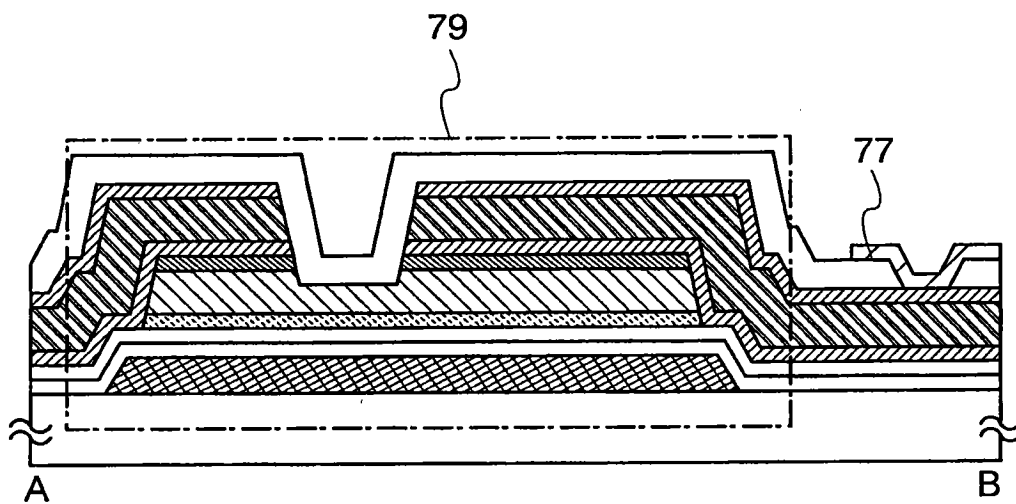


图 3B

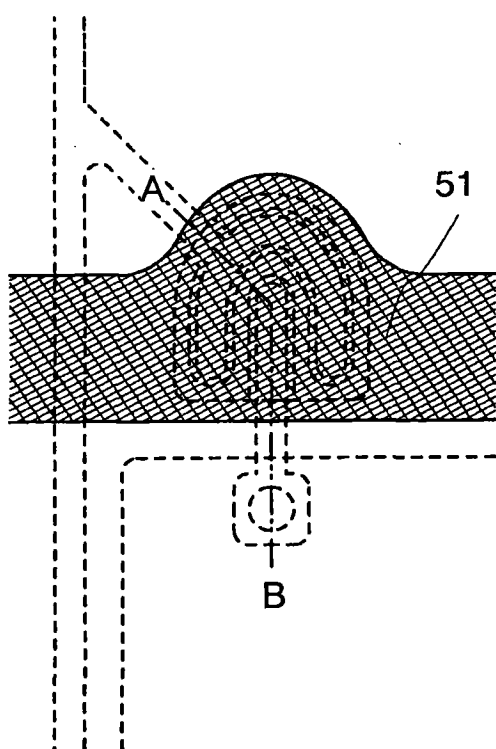


图 4A

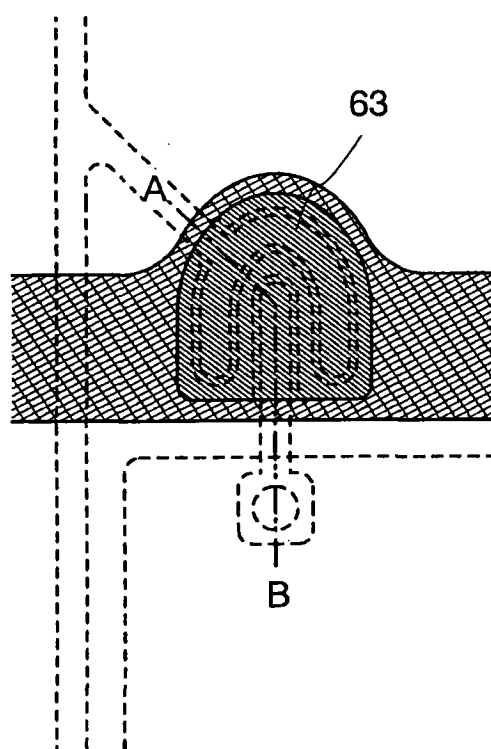


图 4B

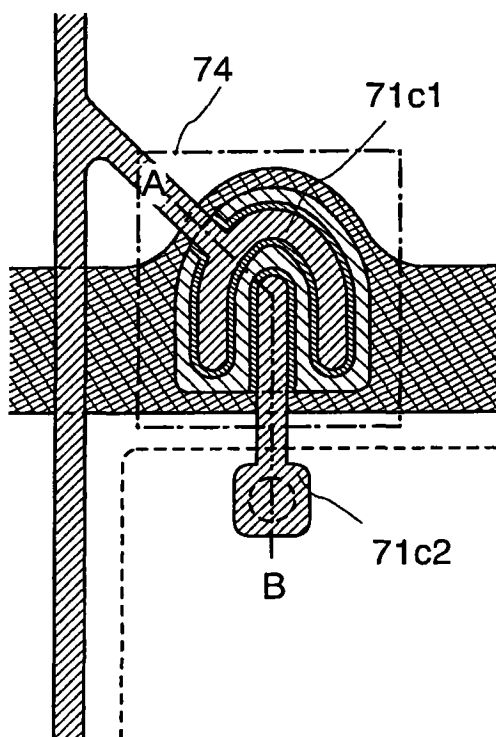


图 4C

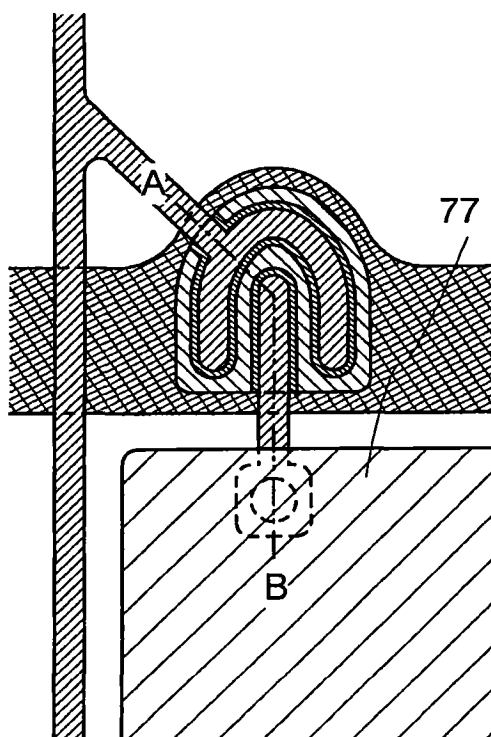


图 4D

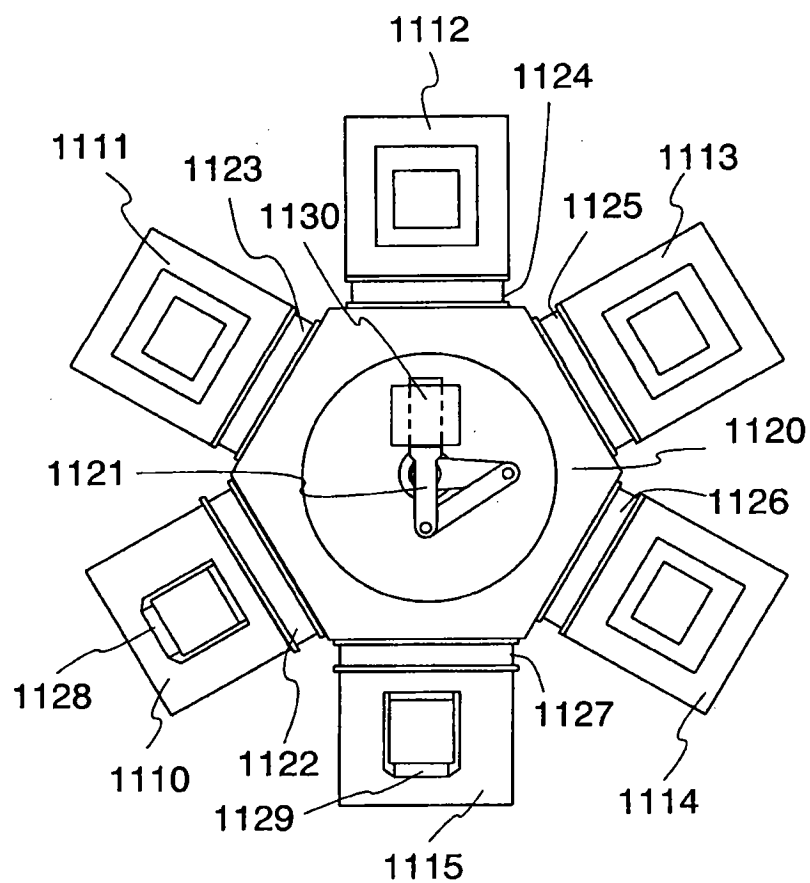


图 5A

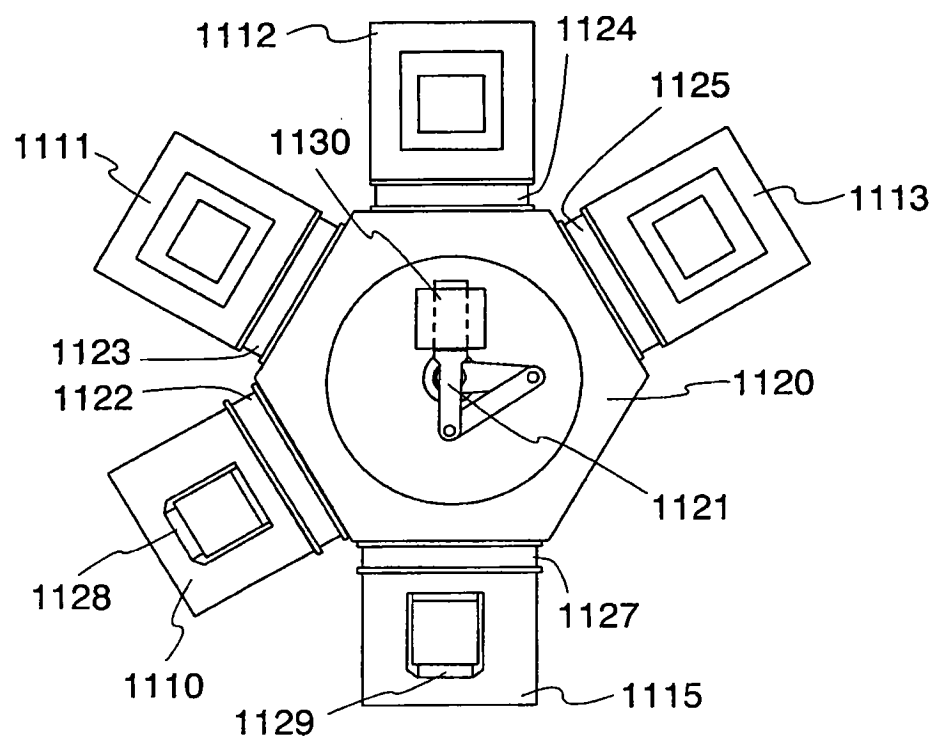


图 5B

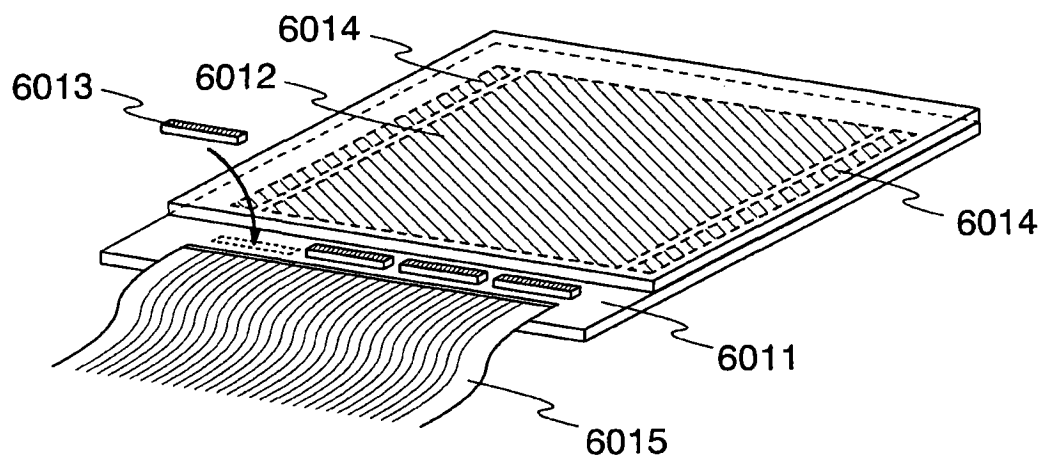


图 6A

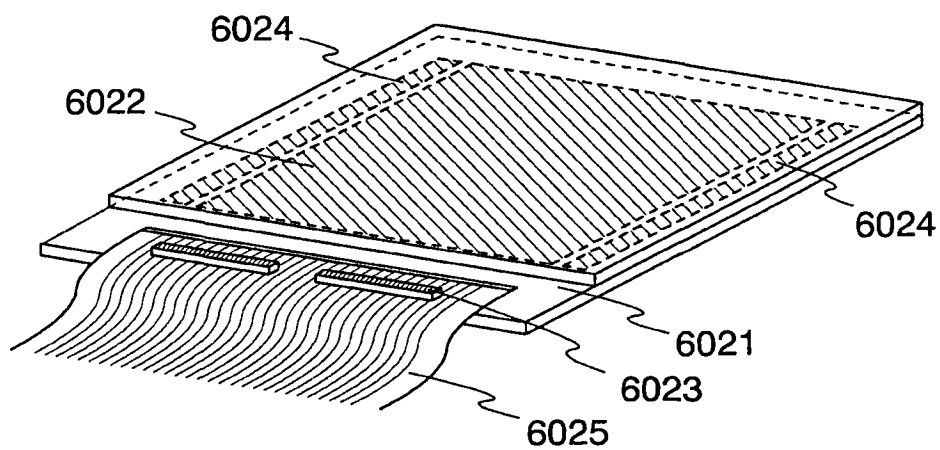


图 6B

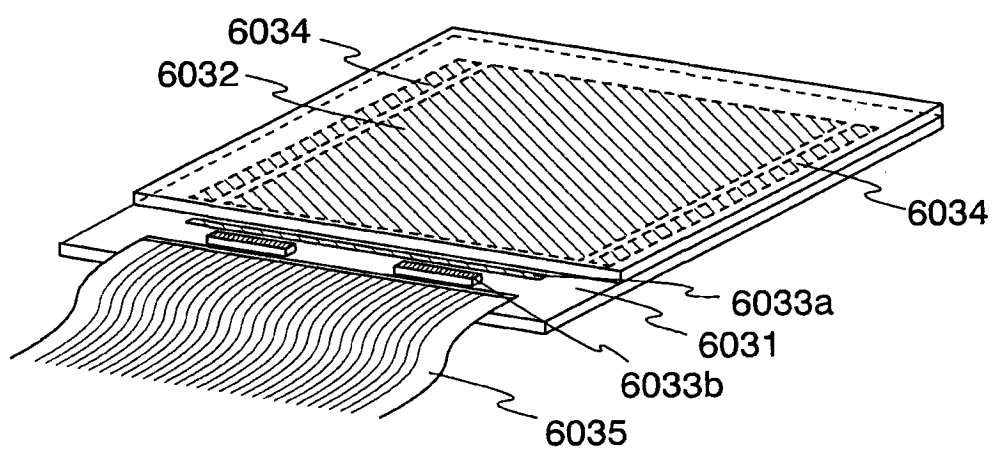


图 6C

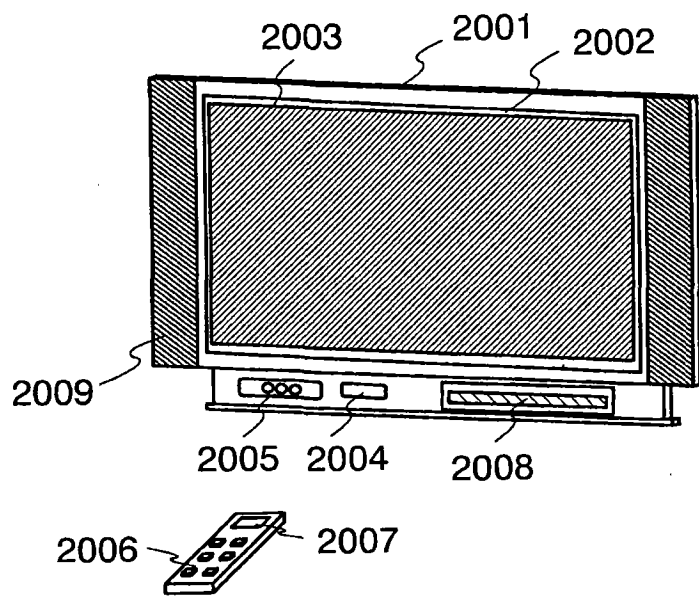


图 7A

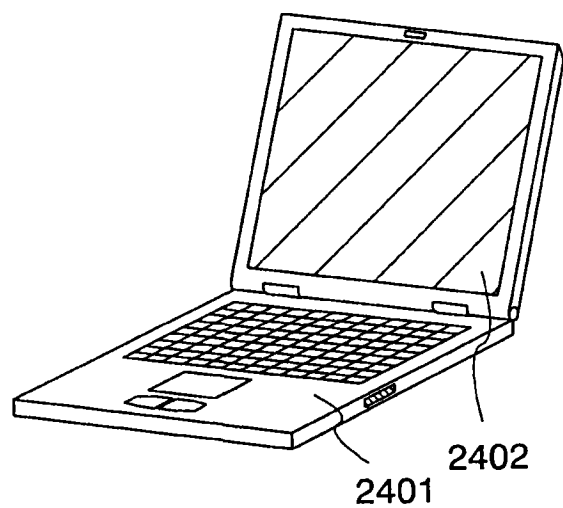


图 7C

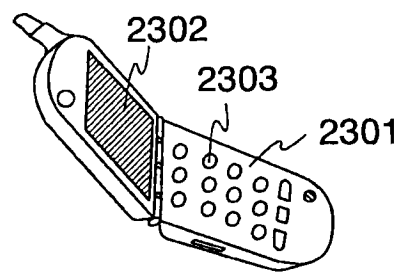


图 7B

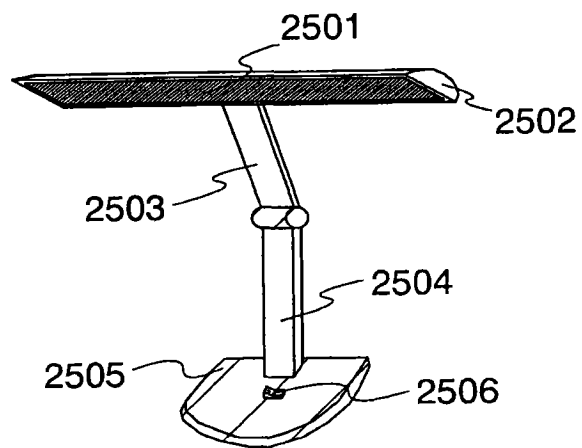


图 7D

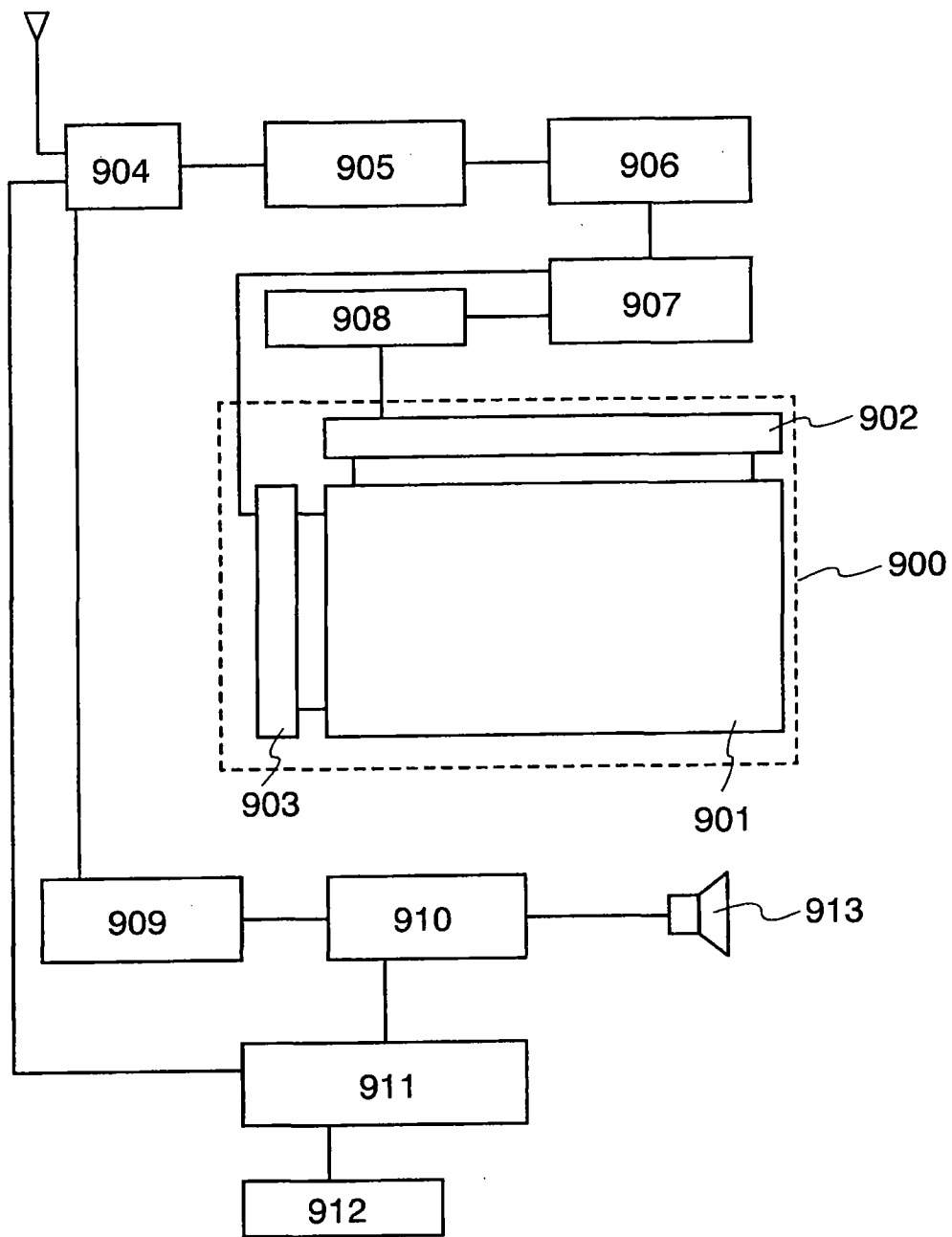


图 8

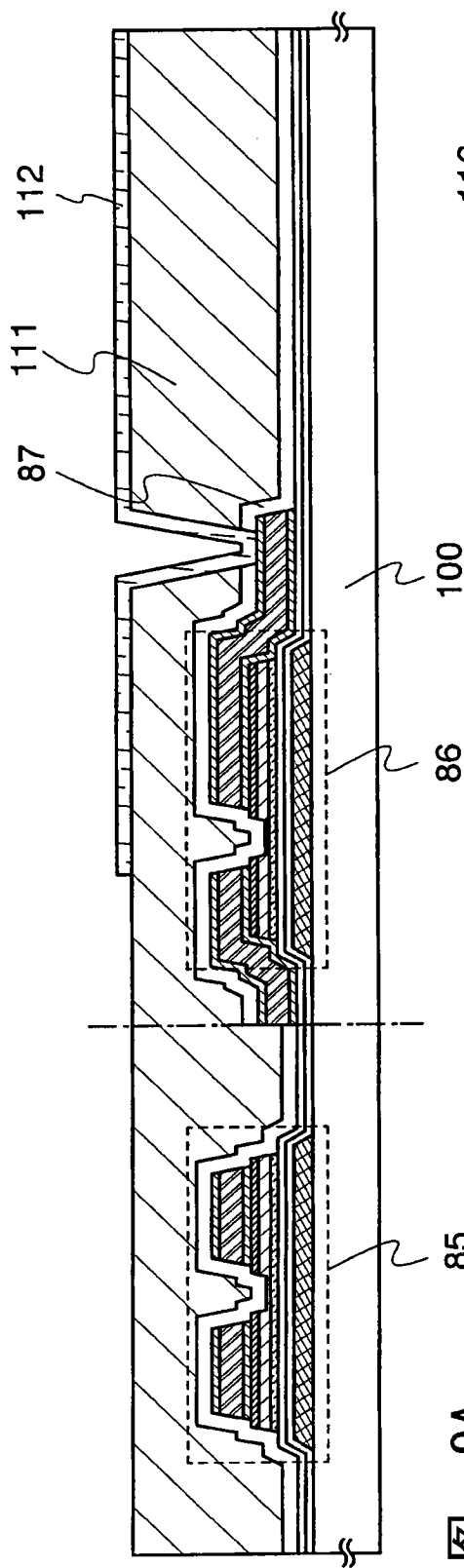


图 9A

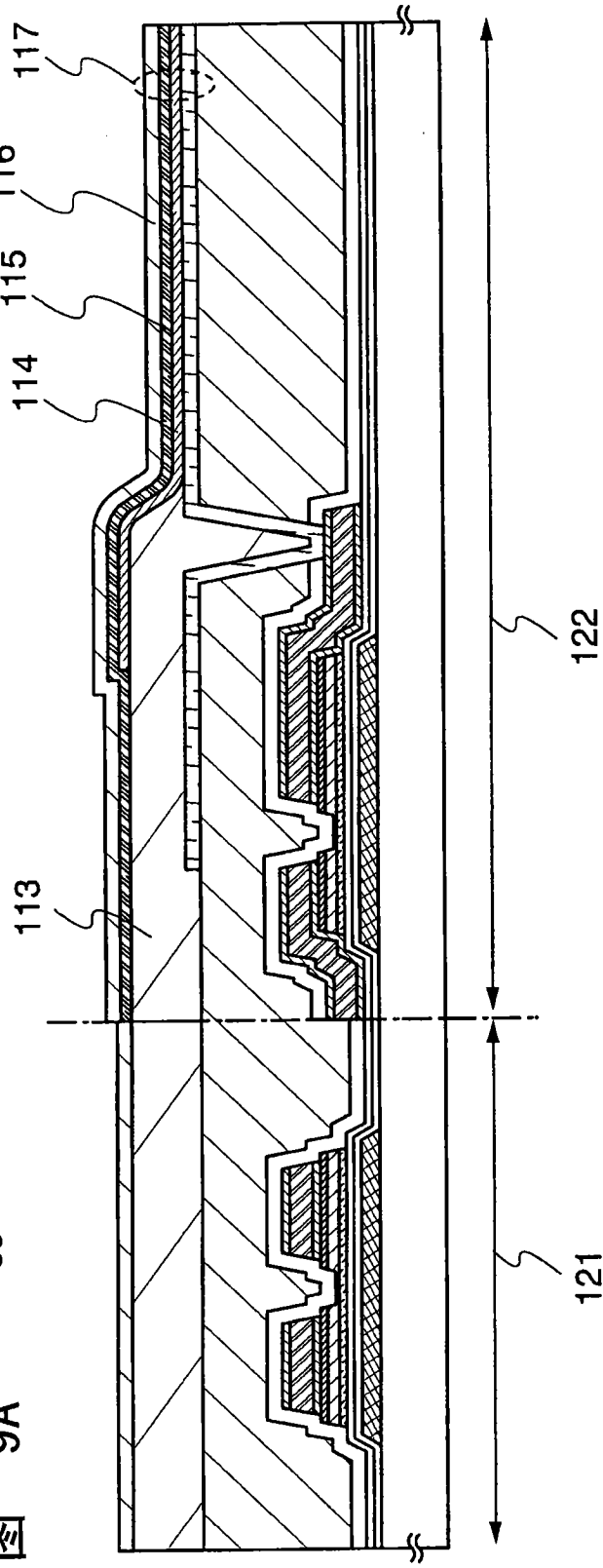


图 9B

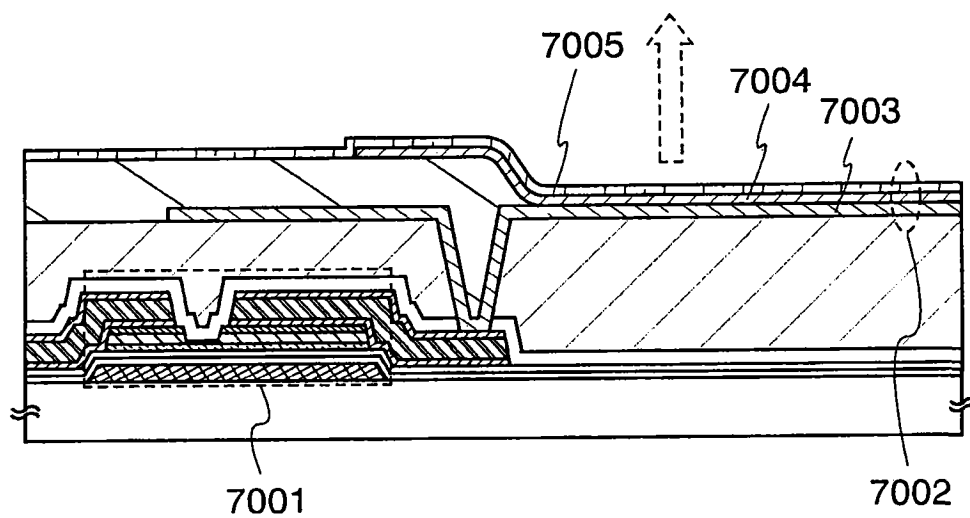


图 10A

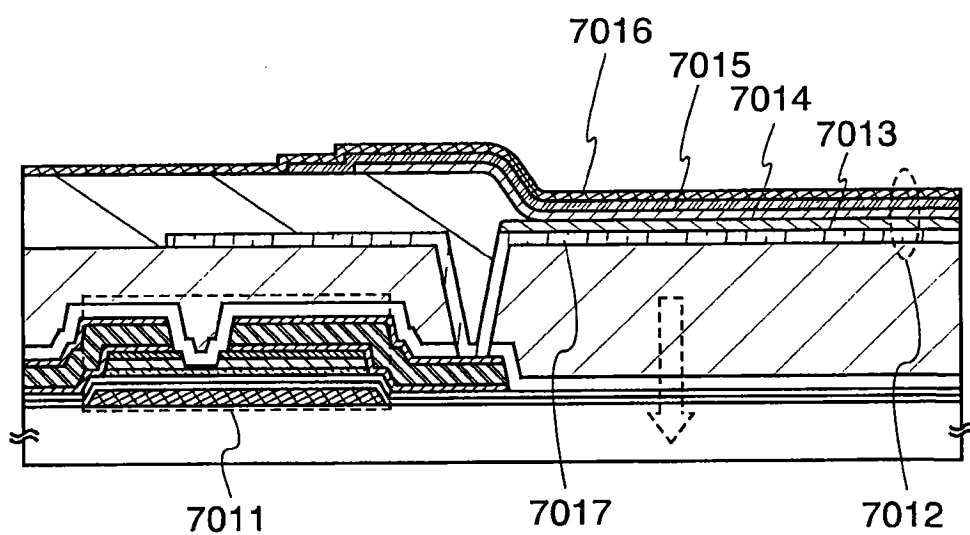


图 10B

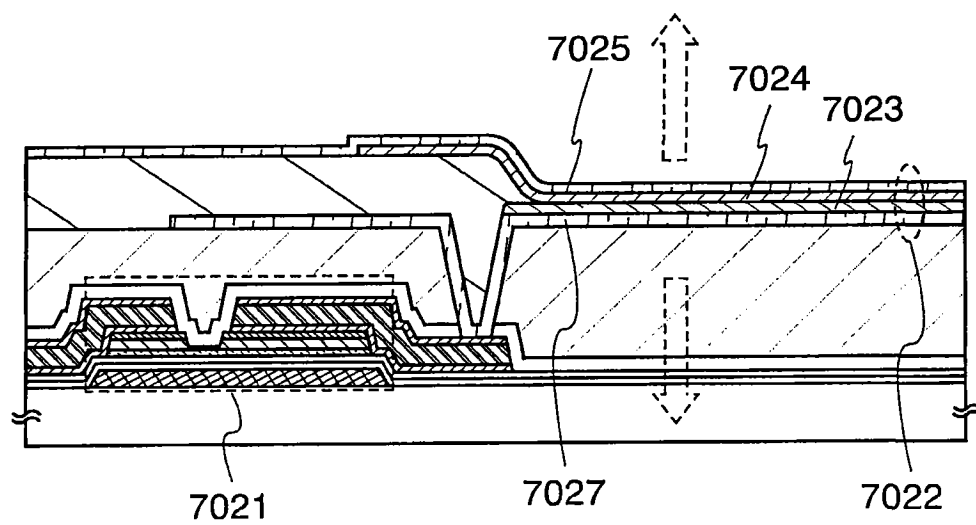


图 10C

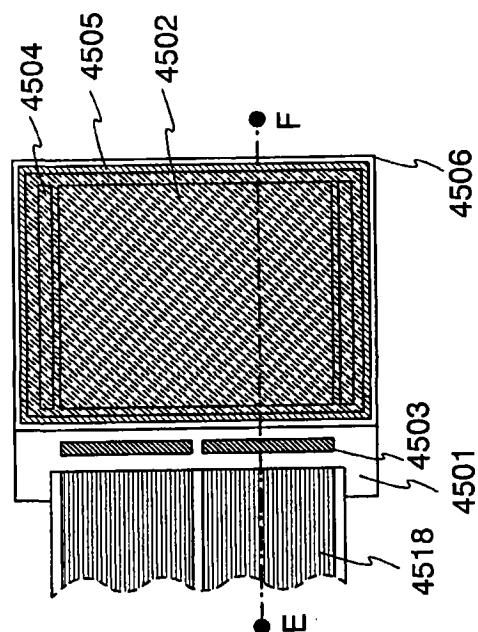


图 11A

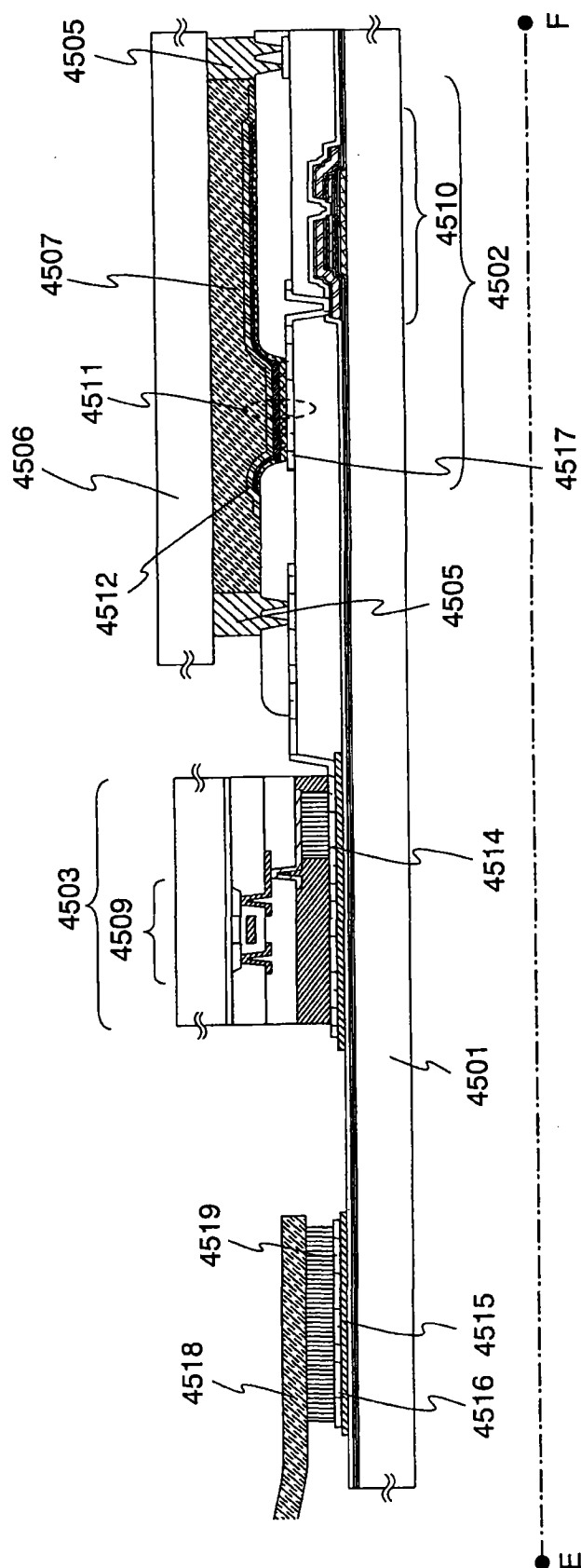


图 11B

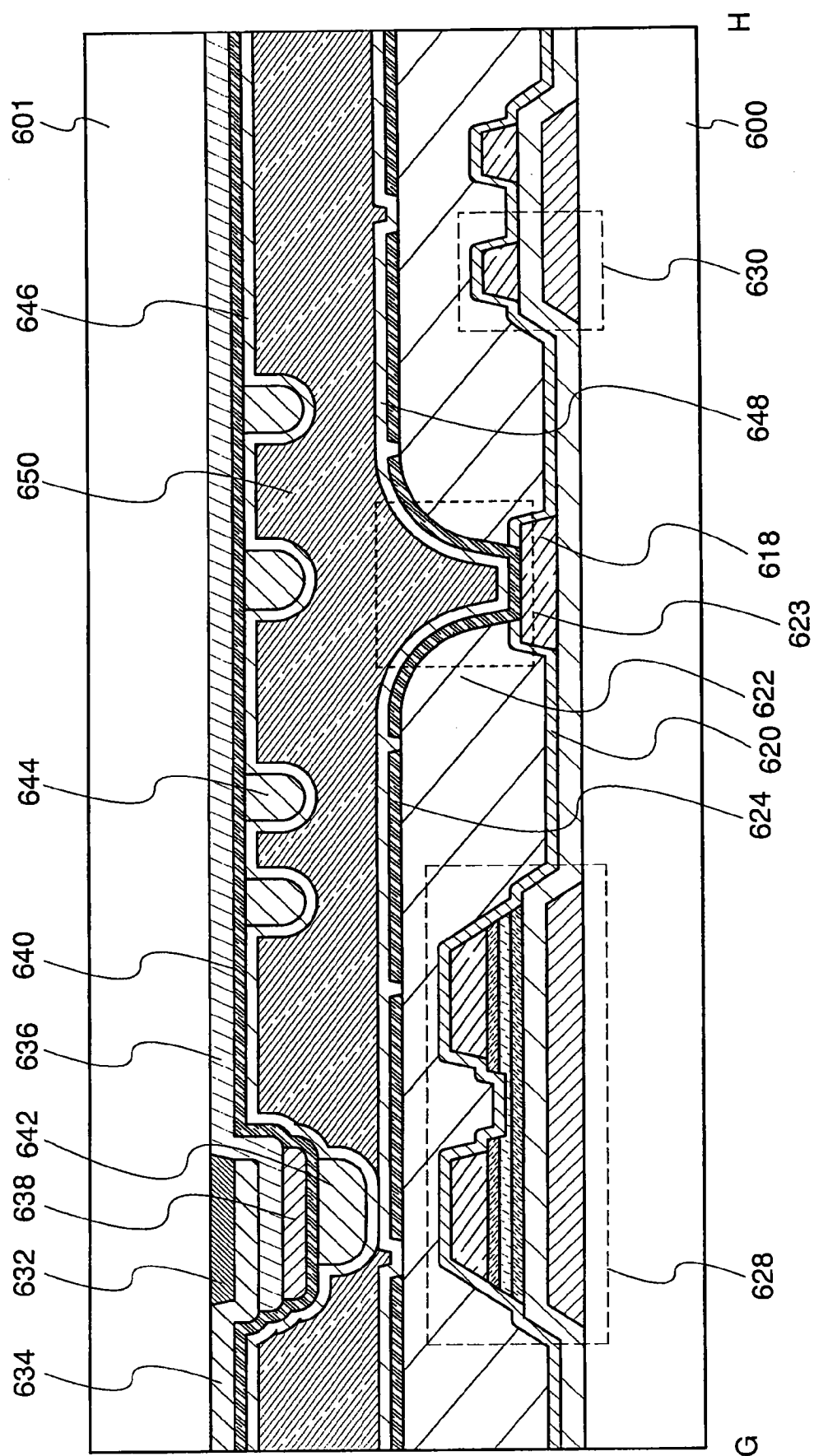


图 12

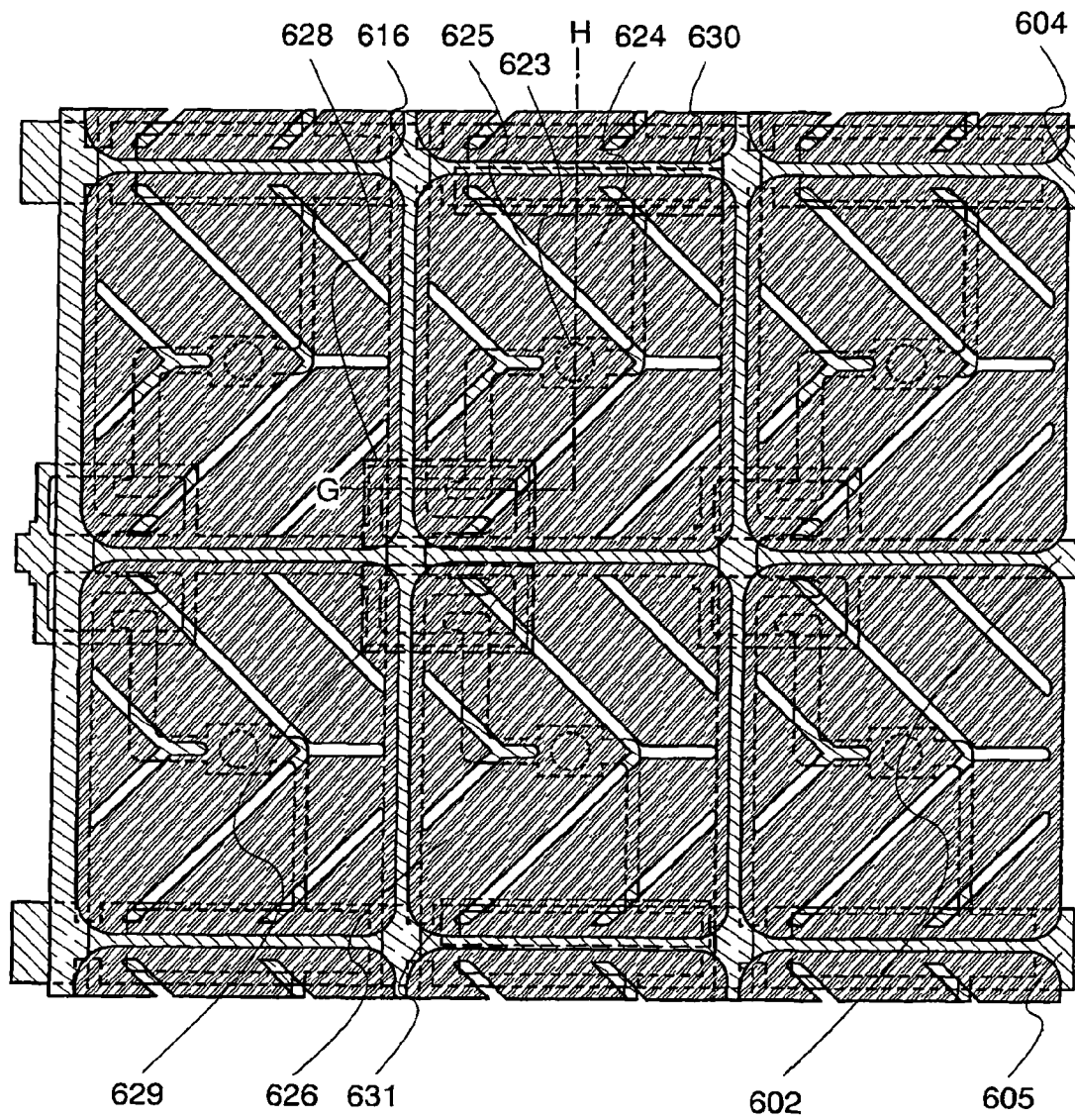


图 13

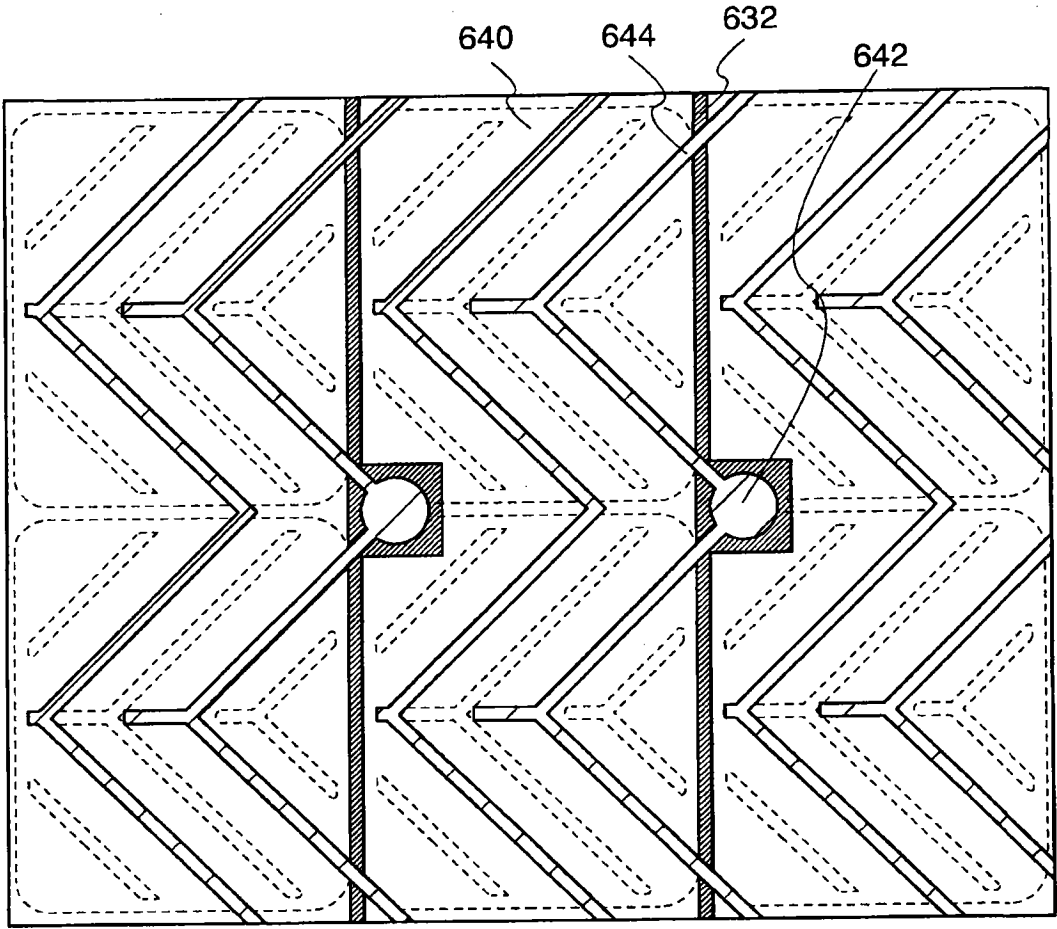


图 14

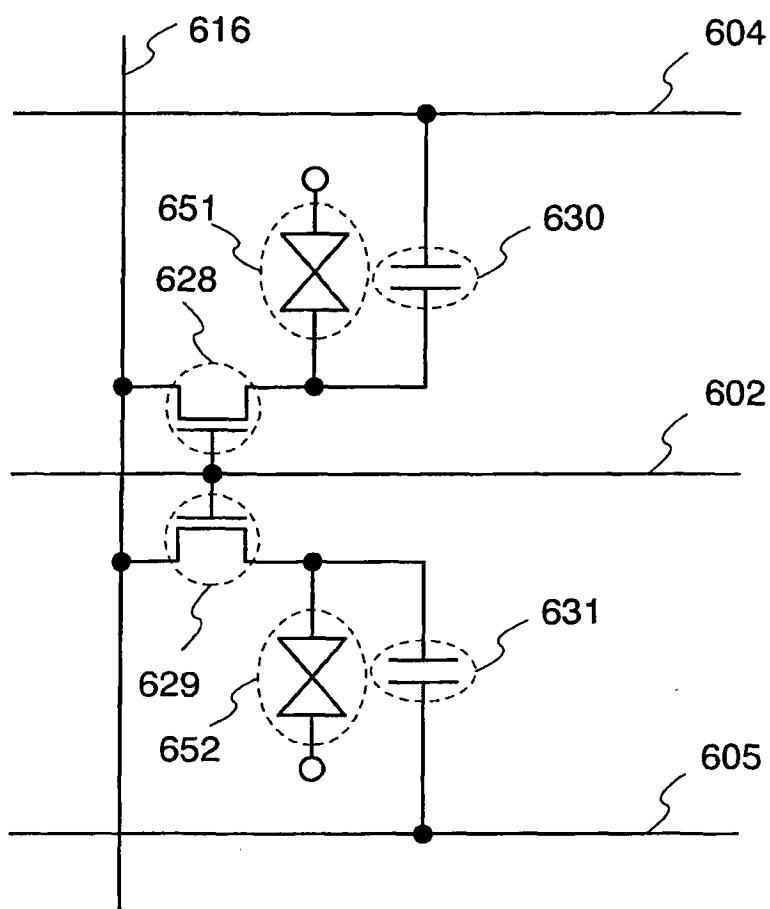


图 15

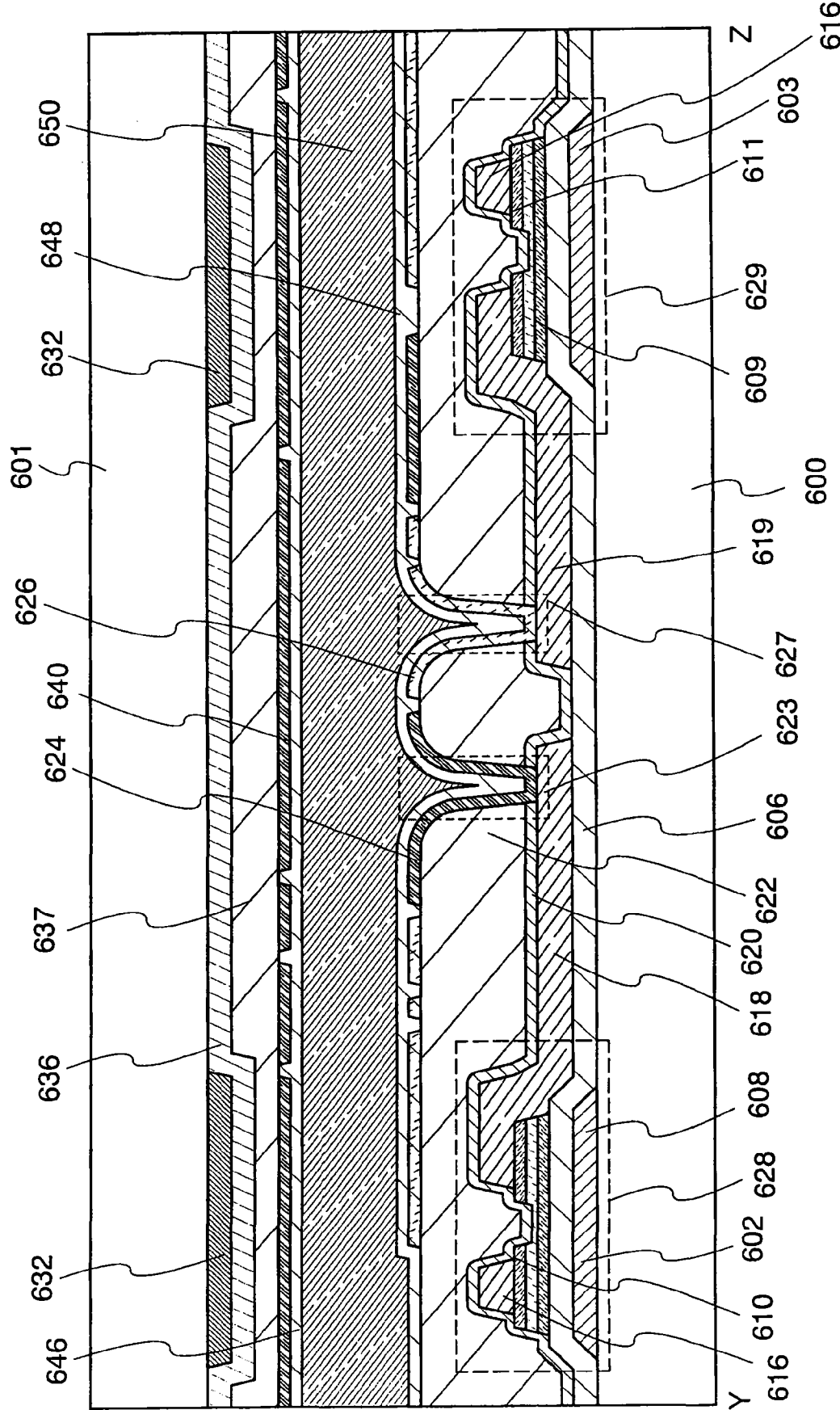


图 16

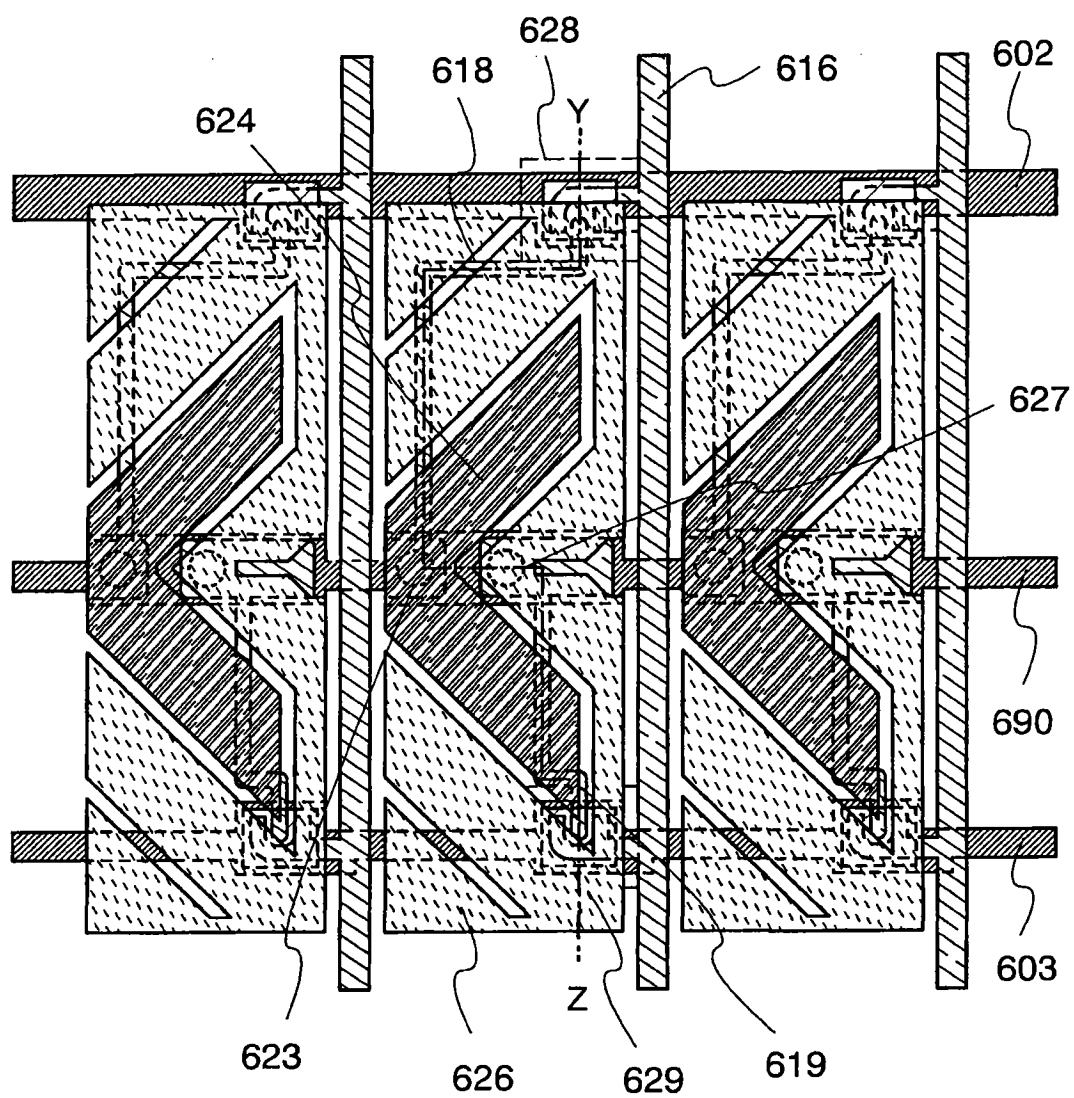


图 17

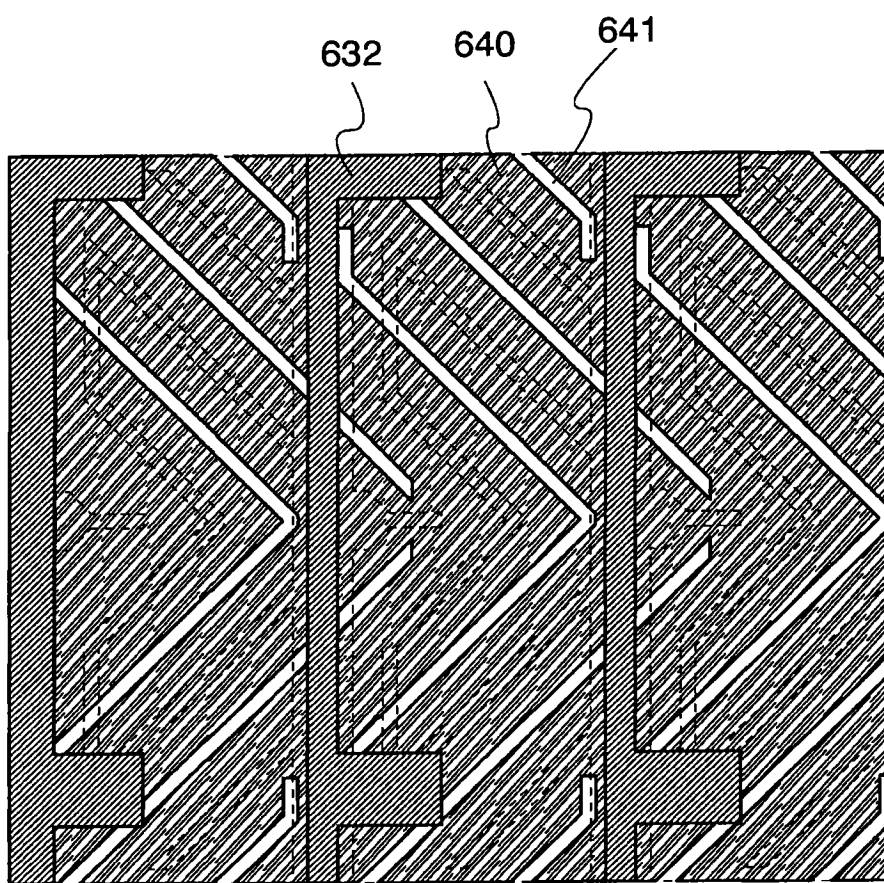


图 18

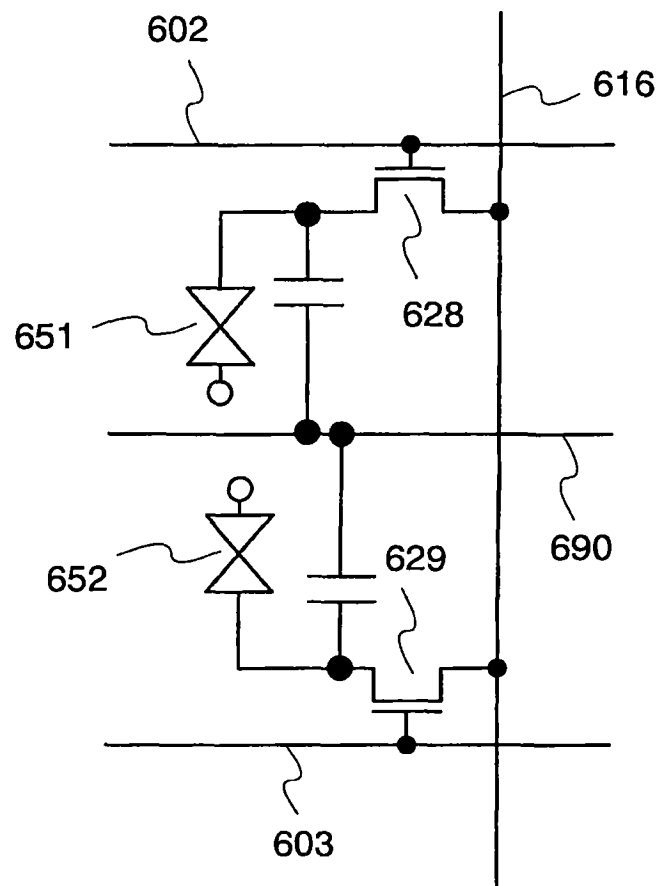


图 19

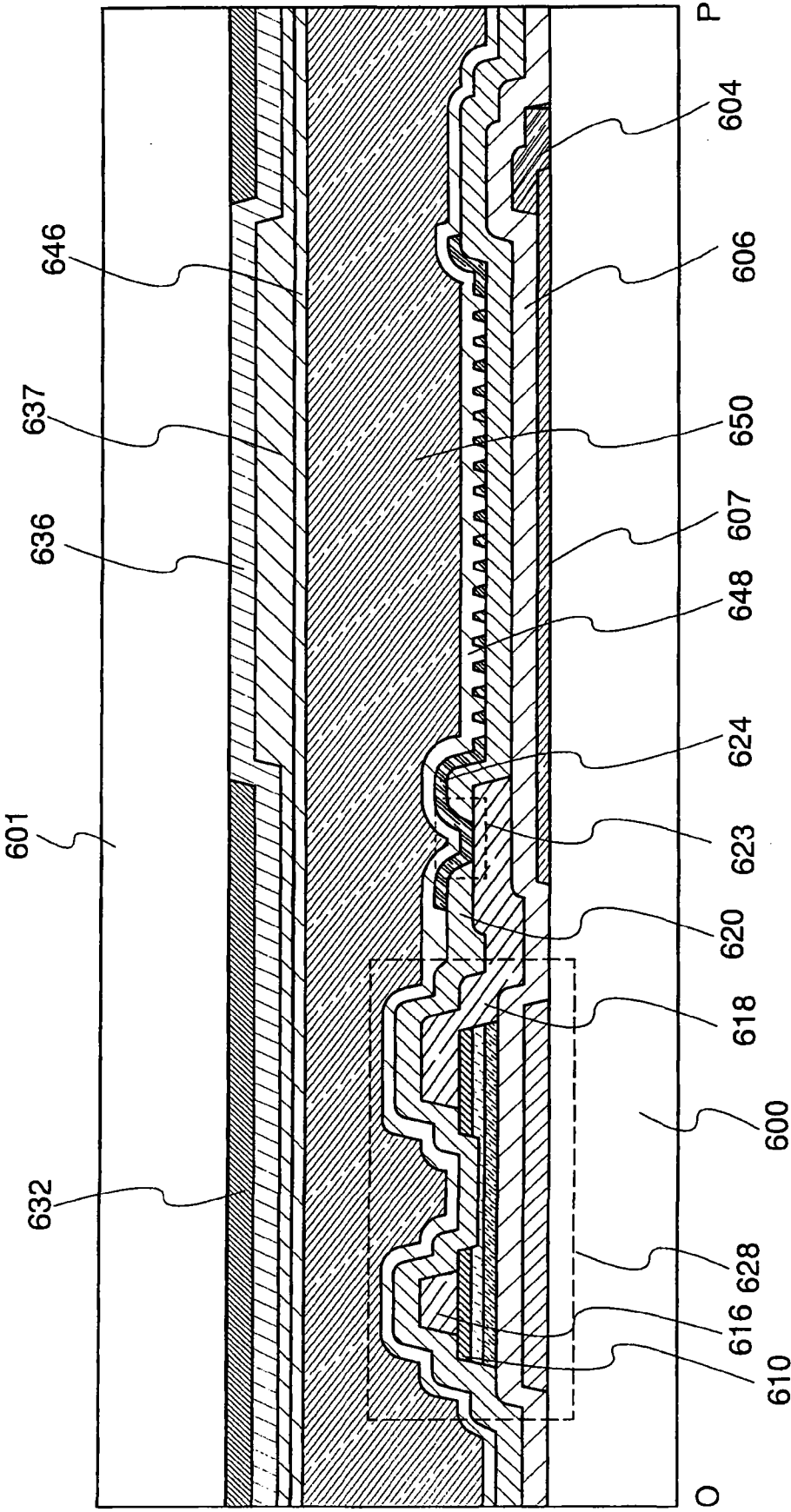


图 20

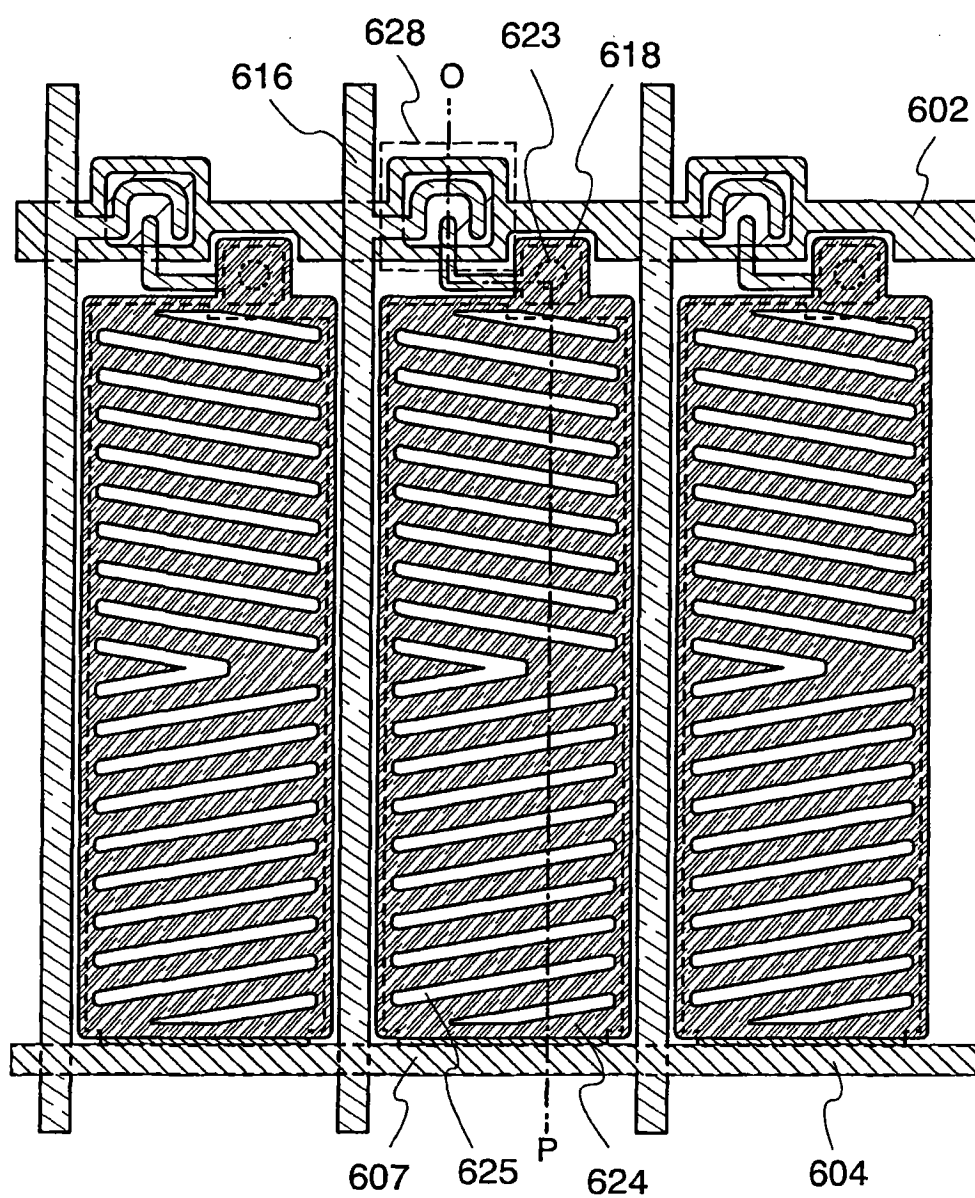


图 21

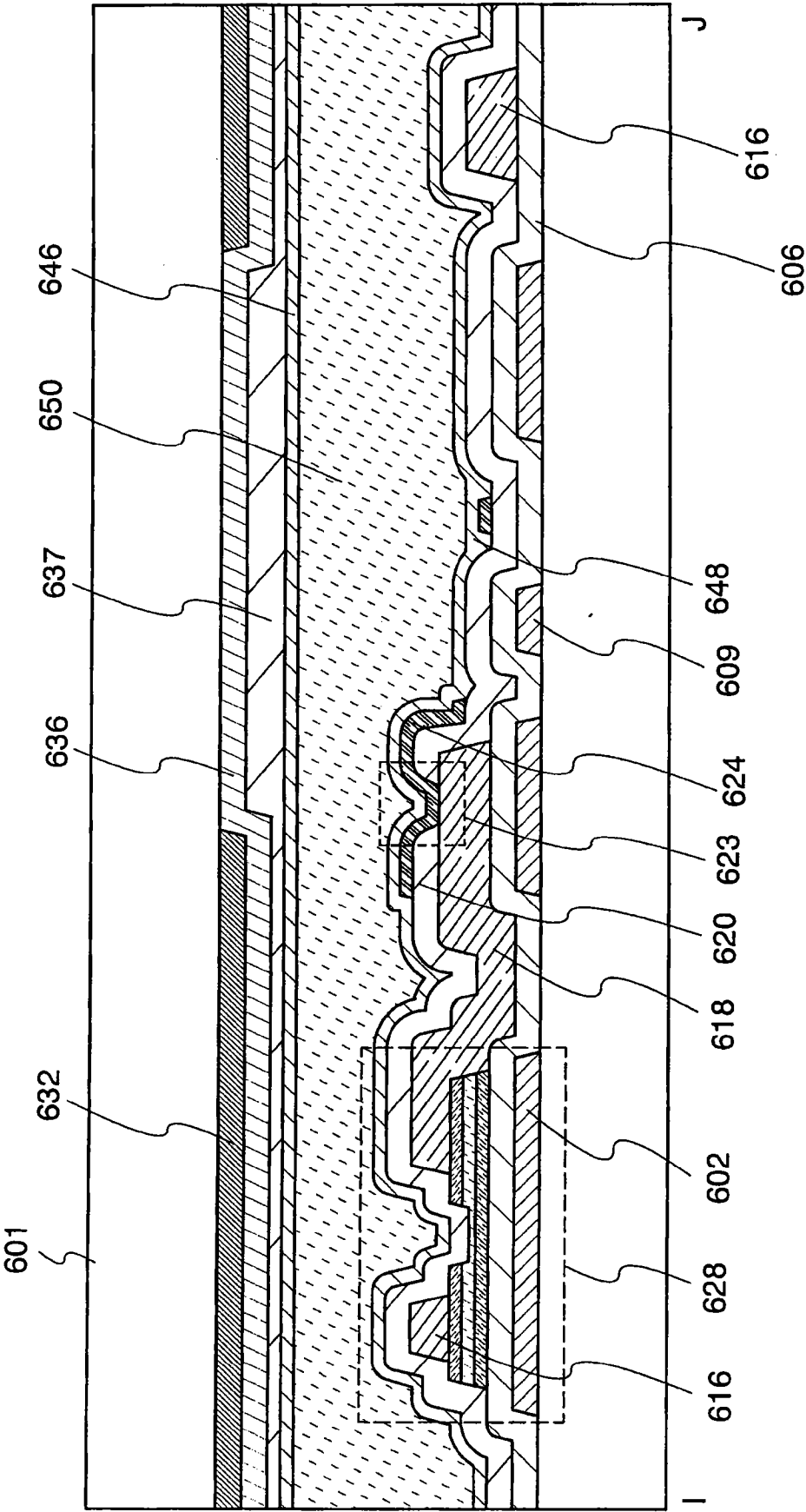


图 22

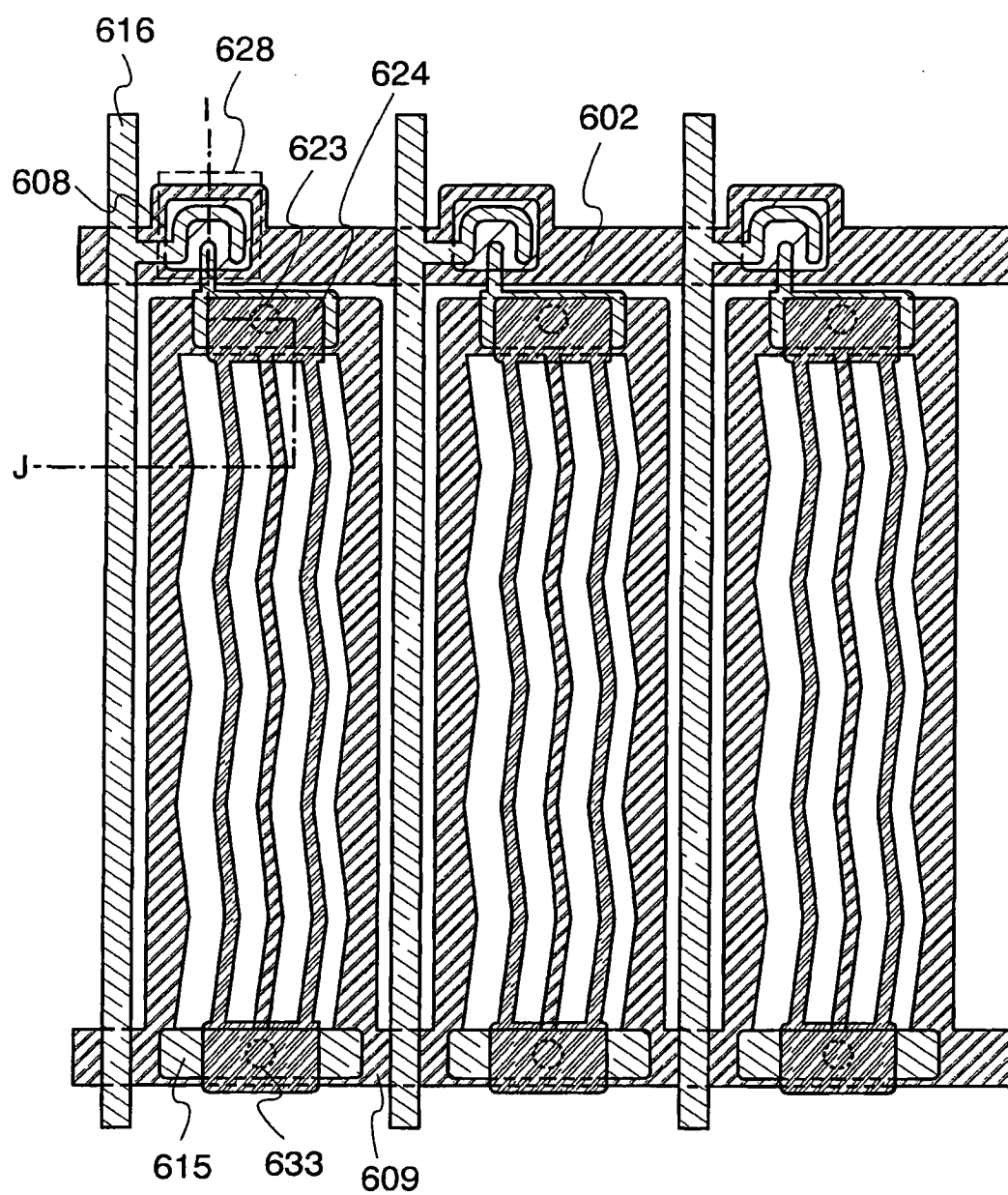


图 23

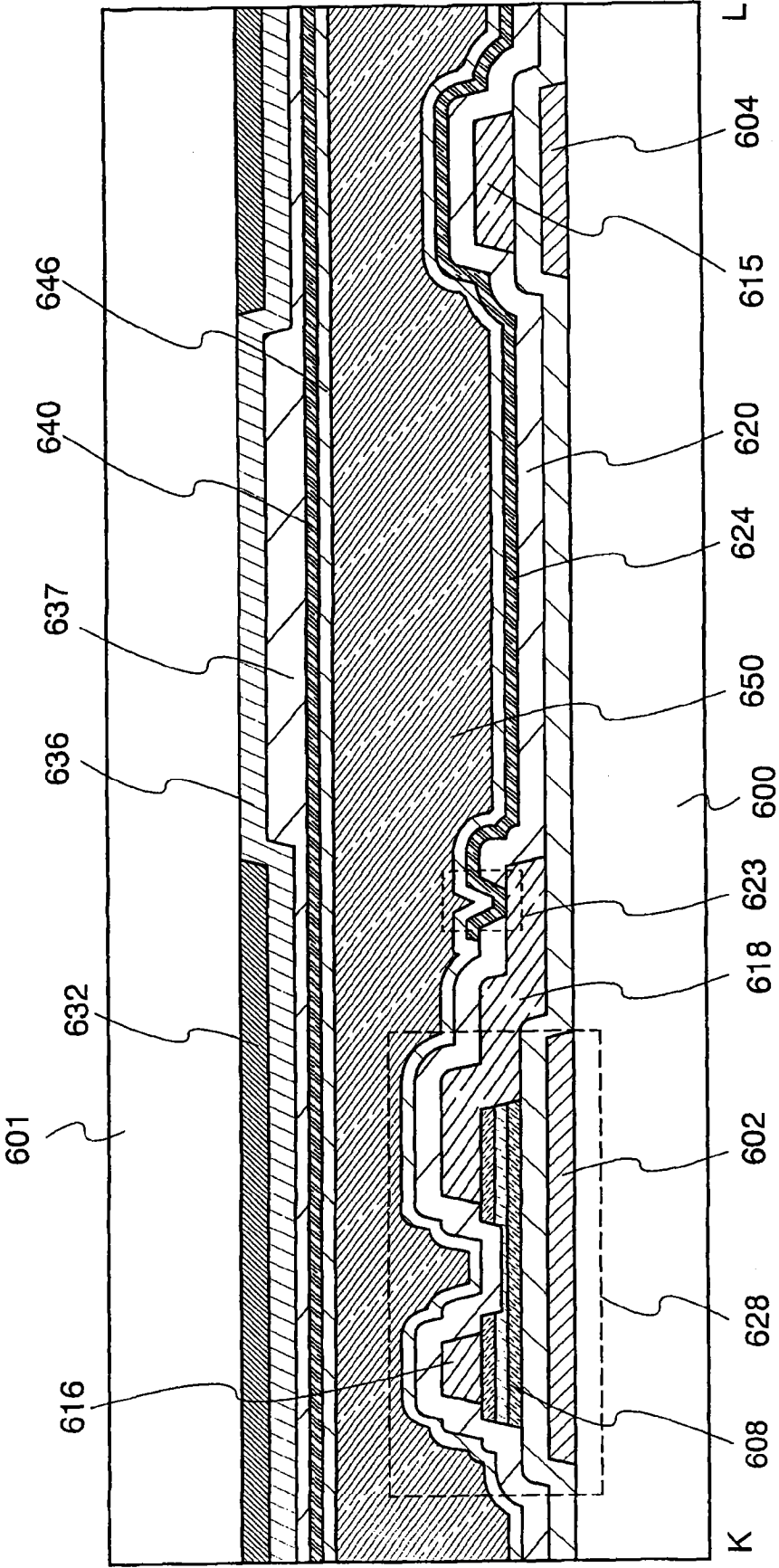


图 24

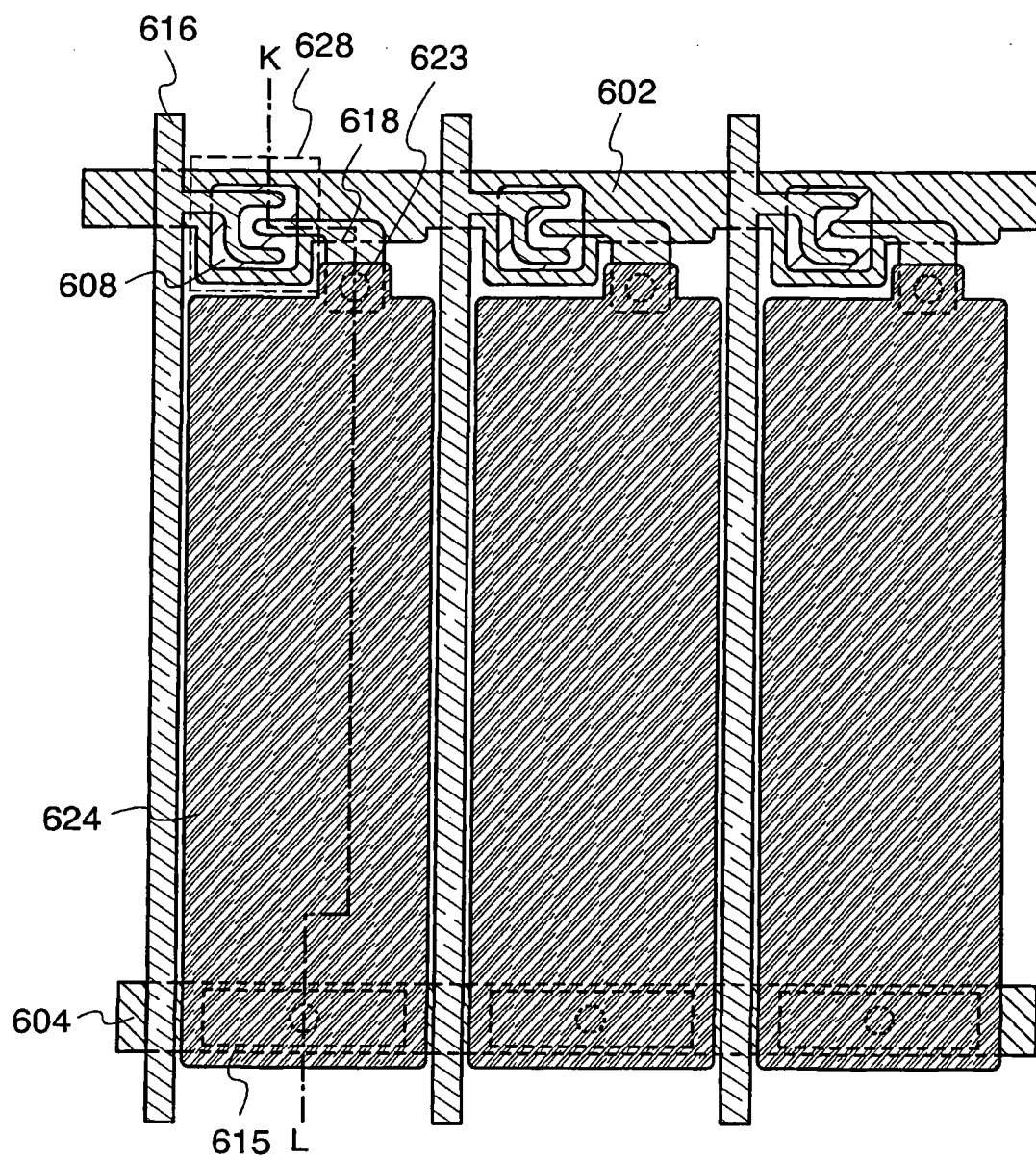


图 25

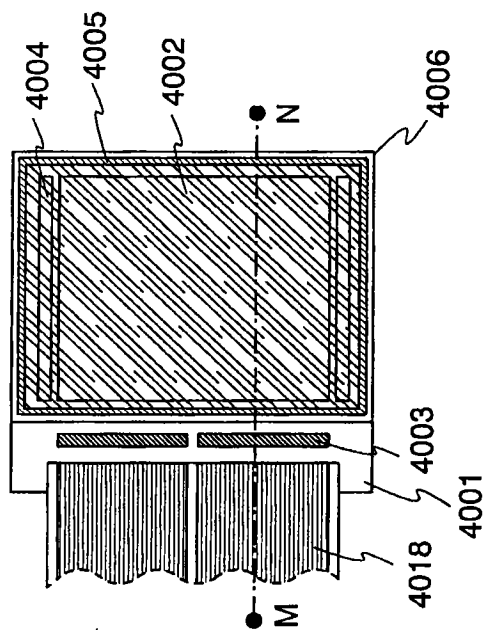


图 26A

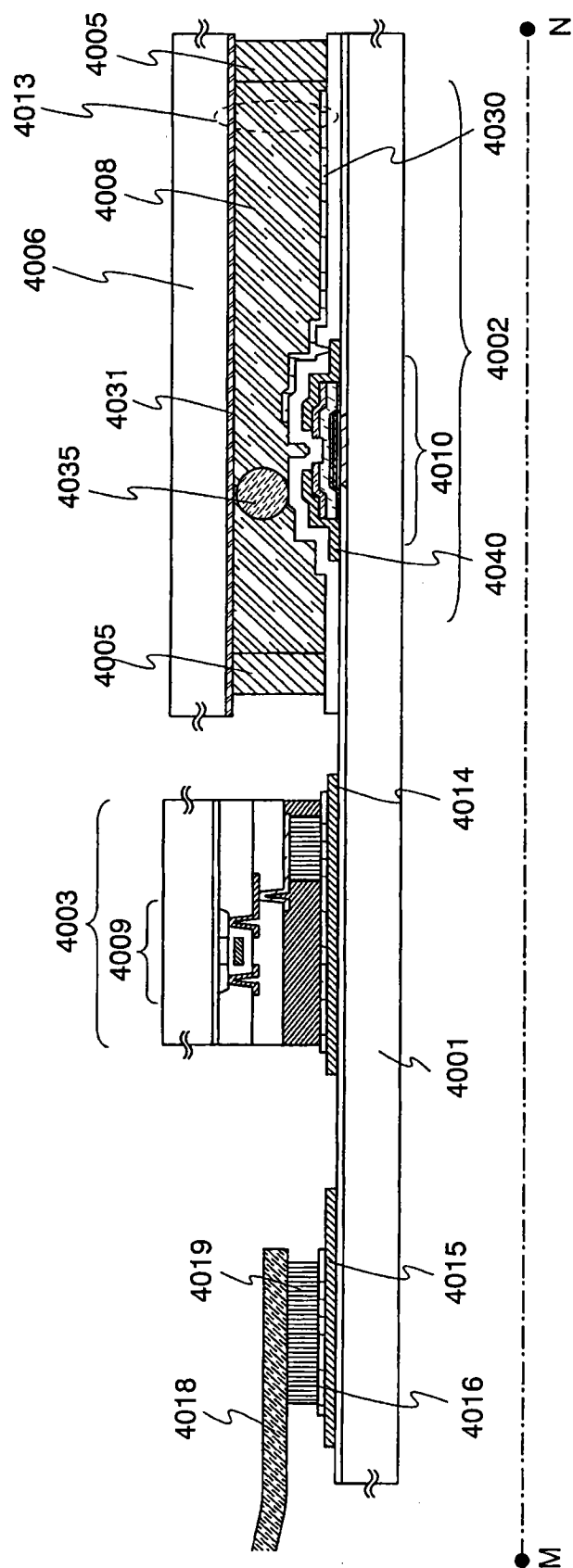


图 26B