

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成17年6月9日(2005.6.9)

【公開番号】特開2003-224134(P2003-224134A)
 【公開日】平成15年8月8日(2003.8.8)
 【出願番号】特願2002-23676(P2002-23676)
 【国際特許分類第7版】

H 0 1 L 21/329

H 0 1 L 29/861

【F I】

H 0 1 L 29/91 A

H 0 1 L 29/91 C

H 0 1 L 29/91 J

【手続補正書】

【提出日】平成16年8月31日(2004.8.31)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【書類名】明細書

【発明の名称】pn接合ダイオードの製造方法及びpn接合ダイオード

【特許請求の範囲】

【請求項1】カソード層に欠陥領域を形成するpn接合ダイオードの製造方法であって、

n型のカソード層を有する半導体ウエハを準備する準備工程と、

該カソード層上にp型のアノード層を形成し、該カソード層と該アノード層との界面をpn接合面とするアノード層形成工程と、

該半導体ウエハの裏面にカソード電極を形成し、該アノード層の上面にアノード電極を形成する電極形成工程と、

該アノード層にイオンを注入し、該pn接合面近傍の該カソード層に欠陥領域を形成する欠陥領域形成工程とを含み、該欠陥領域形成工程が、

平均投影飛程 R_p が互いに異なる該イオンを同時に注入して、第1注入領域と第2注入領域とを隣接するように交互に形成し、該第1注入領域と該第2注入領域とに形成された結晶欠陥の濃度分布を一部において重ねて、略一定の膜厚の欠陥領域を形成する工程を含むことを特徴とするpn接合ダイオードの製造方法。

【請求項2】上記欠陥領域形成工程が、

幅aの厚膜領域と幅bの薄膜領域とが交互に形成されたアブソーバであって、該薄膜領域を通過した上記イオンの平均投影飛程 R_p が、

$$R_p < a - b$$

の関係を満たすように幅aと幅bが選択されたアブソーバを介して上記イオンを注入する工程であることを特徴とする請求項1に記載の製造方法。

【請求項3】上記電極形成工程が、

幅aの厚膜領域と幅bの薄膜領域とが交互に形成されたアノード電極であって、該薄膜領域を通過した上記イオンの平均投影飛程 R_p が、

$$R_p < a - b$$

の関係を満たすように幅aと幅bが選択されたアノード電極を形成する工程を含み、

上記欠陥領域形成工程が、該アノード電極を介して該イオンを注入する工程であること

を特徴とする請求項 1 に記載の製造方法。

【請求項 4】 上記厚膜領域と上記薄膜領域が、それぞれが略平行に設けられたストライプ状の領域からなることを特徴とする請求項 2 又は 3 に記載の製造方法。

【請求項 5】 上記厚膜領域が、上記薄膜領域中にマトリックス状に配置された、上面が一辺 a の略正方形の領域からなることを特徴とする請求項 2 又は 3 に記載の製造方法。

【請求項 6】 上記アノード層形成工程後に、該アノード層上に、幅 a の絶縁層が、幅 b の間隔を隔てて形成された絶縁領域であって、該絶縁層を通らない上記イオンの平均投影飛程 R_p が、

$$R_p < a - b$$

の関係を満たすように幅 a と幅 b が選択された絶縁領域を形成する工程を含み、

上記欠陥領域形成工程が、該絶縁領域を介して該イオンを注入する工程であることを特徴とする請求項 1 に記載の製造方法。

【請求項 7】 上記絶縁層が、それぞれが略平行に設けられたストライプ状の領域からなることを特徴とする請求項 6 に記載の製造方法。

【請求項 8】 上記絶縁層が、上記アノード層上にマトリックス状に配置された、上面が一辺 a の略正方形の領域からなることを特徴とする請求項 6 に記載の製造方法。

【請求項 9】 上記準備工程後に、上記カソード層の表面に、幅 a の間隔を隔てて幅 b の凹部が形成されたカソード層であって、該凹部を通る上記イオンの平均投影飛程 R_p が、

$$R_p < a - b$$

の関係を満たすように幅 a と幅 b が選択されたカソード層を形成する工程を含み、

上記欠陥領域形成工程が、該カソード層の該表面を通して該イオンを注入する工程であることを特徴とする請求項 1 に記載の製造方法。

【請求項 10】 上記凹部が、それぞれが略平行に設けられたストライプ状の溝部からなることを特徴とする請求項 9 に記載の製造方法。

【請求項 11】 上記凹部が、上記アノード層の表面にマトリックス状に形成された、開口部が一辺 a の略正方形の凹部からなることを特徴とする請求項 9 に記載の製造方法。

【請求項 12】 上記欠陥形成工程が、プロトン及びヘリウムイオンから選択されるイオンを、1 回のイオン照射で上記カソード層に注入する工程を含むことを特徴とする請求項 1 ~ 11 のいずれかに記載の製造方法。

【請求項 13】 カソード層に欠陥領域を有する p n 接合ダイオードであって、n 型のカソード層を有する半導体ウエハと、該カソード層上に形成され、該カソード層との界面が p n 接合面となる p 型のアノード層と、

該半導体ウエハの裏面に形成されたカソード電極と、

該アノード層の上面に形成されたアノード電極と、

該 p n 接合面近傍の該カソード層に、イオンを注入して形成された略一定の膜厚の欠陥領域とを含み、

該欠陥領域が、略一定の平均投影飛程 R_p でイオンを注入して形成した欠陥領域より、欠陥密度の半値幅が大きい領域であることを特徴とする p n 接合ダイオード。

【請求項 14】 上記欠陥領域が、上記イオンの平均投影飛程 R_p が互いに異なる第 1 注入領域と第 2 注入領域とを隣接するように交互に形成して、該第 1 注入領域と該第 2 注入領域との欠陥密度分布を一部において重ね、欠陥密度の半値幅を略一定とした欠陥領域からなることを特徴とする請求項 13 に記載の p n 接合ダイオード。

【請求項 15】 上記アノード電極が、

幅 a の厚膜領域と幅 b の薄膜領域とが交互に形成されたアノード電極であって、該薄膜領域を通過する上記イオンの平均投影飛程 R_p が、

$$R_p < a - b$$

の関係を満たすように幅 a と幅 b が選択されたアノード電極からなることを特徴とする請求項 13 に記載の p n 接合ダイオード。

【請求項 16】 上記アノード層上に、幅 a の絶縁層が、幅 b の間隔を隔てて形成された絶縁領域であって、該絶縁層を通らない上記イオンの平均投影飛程 R_p が、

$$R_p < a - b$$

の関係を満たすように幅 a と幅 b が選択された絶縁領域が形成されたことを特徴とする請求項 13 に記載の p n 接合ダイオード。

【請求項 17】 上記カソード層が、幅 a の間隔を隔てて幅 b の凹部が上記 p n 接合面に形成されたカソード層であって、該凹部を通る上記イオンの平均投影飛程 R_p が、

$$R_p < a - b$$

の関係を満たすように幅 a と幅 b が選択されたカソード層であることを特徴とする請求項 13 に記載の p n 接合ダイオード。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、p n 接合ダイオードの製造方法及びその構造に関し、特に、順電圧降下 (V_F) の素子間におけるばらつきを低減した p n 接合ダイオードの製造方法及びその構造に関する。

【0002】

【従来の技術】

図 9 は、全体が 200 で表される、従来の p n 接合ダイオードの断面図であり、例えば、トランジスタ等と共に、スイッチング素子として使用される。

p n 接合トランジスタ 200 は、 n^+ カソード層 1、 n^- カソード層 2、 p^- アノード層 3 の積層構造を有する。 n^- カソード層 2 と p^- アノード層 3 との接合面が、p n 接合面 4 となっている。各層は、シリコンから形成される。

p^- アノード層 3 の上面には、アノード電極 5 が形成され、一方、 n^+ カソード層 1 の裏面には、カソード電極 6 が形成されている。各電極は、アルミニウムからなる。

【0003】

n^- カソード層 2 の、p n 接合面 4 近傍には、欠陥領域 17 が設けられている。欠陥領域 17 は、アノード電極 5、カソード電極 6 を形成した後に、アノード電極 5 側からプロトンやヘリウムイオンをイオン照射法で注入した後に、アニールを行い形成する。イオン照射は、アルミニウムからなるアブソーバ 8 を通して行われる。注入された元素は、アニール中に、 n^- カソード層 2 から抜け、結晶欠陥からなる欠陥領域 17 が形成される。欠陥領域 17 の半値幅 T は、約 10 μm である。

【0004】

図 10 は、p n 接合ダイオード 200 の、キャリア濃度及び結晶欠陥密度 (欠陥濃度) のプロファイルである。図 10 中、横軸は、p n 接合ダイオード 200 の縦方向の位置を示し、左側がアノード電極 5 側、右側がカソード電極 6 側である。また、縦軸は、p 型不純物、n 型不純物、及び結晶欠陥の濃度を示す。

図 10 中、p は p 型、n 型不純物の濃度分布であり、q は結晶欠陥の濃度分布である。また、I は p^- アノード層 3、II は n^- カソード層 2、III は n^+ カソード層 1 を示す。

図 10 に示すように、p n 接合面近傍の n^- カソード層 (II) 中に、半値幅が T となるように、結晶欠陥領域が設けられている。

【0005】

かかる欠陥領域 7 は、所謂ライフタイムキラーとして働き、p n 接合面 4 を通って、 p^- アノード層 3 から n^- カソード層 2 に入り込む、少数キャリアである正孔と結合し、これを消滅させる。これにより、p n 接合ダイオード 200 では、サージ電圧による素子破壊を防止し、高速スイッチングが可能となる。

【0006】

【発明が解決しようとする課題】

かかるpn接合ダイオード200は、例えば直径5インチのウエハの状態で作成され、完成後に各ダイオードに分割されるが、pn接合ダイオード200の順電圧降下(V_F)が、ウエハ内ではばらつくという問題があった。

ばらつきの原因について発明者らが検討した結果、欠陥領域7の結晶欠陥密度のウエハ内でのばらつきに起因し、順電圧降下(V_F)がウエハ内ではばらつくことが分かった。これに対して、欠陥領域7の半値幅を広げて、欠陥の数を実質的に変えることなくピーク濃度を低くすることにより、欠陥密度のウエハ内でのばらつきが小さくできることを見出した。

【0007】

しかし、欠陥領域7の半値幅を広げるためには、飛程の異なる条件で複数回のイオン照射を行うことが必要となり、製造工程が多くなり、製造コストが増大するという問題があった。

【0008】

そこで、本発明は、製造工程を増やすことなく欠陥領域の半値幅を広げたpn接合ダイオードの製造方法及びその構造を提供することを目的とする。

【0009】

【課題を解決するための手段】

本発明は、カソード層に欠陥領域を形成するpn接合ダイオードの製造方法であって、n型のカソード層を有する半導体ウエハを準備する準備工程と、該カソード層上にp型のアノード層を形成し、該カソード層と該アノード層との界面をpn接合面とするアノード層形成工程と、該半導体ウエハの裏面にカソード電極を形成し、該アノード層の上面にアノード電極を形成する電極形成工程と、該アノード層にイオンを注入し、該pn接合面近傍の該カソード層に欠陥領域を形成する欠陥領域形成工程とを含み、該欠陥領域形成工程が、平均投影飛程 R_p が互いに異なる該イオンを同時に注入して、第1注入領域と第2注入領域とを隣接するように交互に形成し、該第1注入領域と該第2注入領域とに形成された結晶欠陥の濃度分布を一部において重ねて、略一定の膜厚の欠陥領域を形成する工程を含むことを特徴とするpn接合ダイオードの製造方法である。

かかるpn接合ダイオードの製造方法では、一定の平均投影飛程 R_p でイオンを注入して形成した欠陥領域より、欠陥密度分布のピーク濃度が低く半値幅の大きい、一定膜厚の欠陥領域が、1回のイオン注入工程で形成できる。このため、順電圧降下(V_F)のばらつきの小さいpn接合ダイオードの製造工程の簡略化、製造コストの低減が可能となる。

【0010】

本発明は、上記欠陥領域形成工程が、幅aの厚膜領域と幅bの薄膜領域とが交互に形成されたアブソーバであって、該薄膜領域を通過した上記イオンの平均投影飛程 R_p が、 $R_p > a - b$ の関係を満たすように幅aと幅bが選択されたアブソーバを介して上記イオンを注入する工程であることを特徴とする製造方法であっても良い。

かかるアブソーバを用いることにより、1回のイオン注入工程で、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域の形成が可能となる。

【0011】

本発明は、上記電極形成工程が、幅aの厚膜領域と幅bの薄膜領域とが交互に形成されたアノード電極であって、該薄膜領域を通過した上記イオンの平均投影飛程 R_p が、 $R_p > a - b$ の関係を満たすように幅aと幅bが選択されたアノード電極を形成する工程を含み、上記欠陥領域形成工程が、該アノード電極を介して該イオンを注入する工程であることを特徴とする製造方法であっても良い。

かかるアノード電極を用いることにより、1回のイオン注入工程で、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域の形成が可能となる。

【0012】

上記厚膜領域と上記薄膜領域は、それぞれが略平行に設けられたストライプ状の領域からなることが好ましい。

かかるアノード電極を用いることにより、欠陥領域の形成が容易に行える。

【0013】

上記厚膜領域は、上記薄膜領域中にマトリックス状に配置された、上面が一辺 a の略正方形の領域からなることが好ましい。

かかるアノード電極を用いることにより、欠陥領域の形成が容易に行える。

【0014】

また、本発明は、上記アノード層形成工程後に、該アノード層上に、幅 a の絶縁層が、幅 b の間隔を隔てて形成された絶縁領域であって、該絶縁層を通らない上記イオンの平均投影飛程 R_p が、 $R_p = a - b$ の関係を満たすように幅 a と幅 b が選択された絶縁領域を形成する工程を含み、上記欠陥領域形成工程が、該絶縁領域を介して該イオンを注入する工程であることを特徴とする製造方法であっても良い。

かかる絶縁層を用いることにより、1回のイオン注入工程で、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域の形成が可能となる。

【0015】

上記絶縁層は、それぞれが略平行に設けられたストライプ状の領域からなることが好ましい。

かかる絶縁層を用いることにより、欠陥領域の形成が容易に行える。

【0016】

上記絶縁層は、上記アノード層上にマトリックス状に配置された、上面が一辺 a の略正方形の領域からなることが好ましい。

かかる絶縁層を用いることにより、欠陥領域の形成が容易に行える。

【0017】

また、本発明は、上記準備工程後に、上記カソード層の表面に、幅 a の間隔を隔てて幅 b の凹部が形成されたカソード層であって、該凹部を通る上記イオンの平均投影飛程 R_p が、 $R_p = a - b$ の関係を満たすように幅 a と幅 b が選択されたカソード層を形成する工程を含み、上記欠陥領域形成工程が、該カソード層の該表面を通して該イオンを注入する工程であることを特徴とする製造方法でもある。

かかるアノード層を用いることにより、1回のイオン注入工程で、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域の形成が可能となる。

【0018】

上記凹部は、それぞれが略平行に設けられたストライプ状の溝部であっても良い。

かかるアノード層を用いることにより、欠陥領域の形成が容易に行える。

【0019】

上記凹部は、上記アノード層の表面にマトリックス状に形成された、開口部が一辺 a の略正方形の凹部であっても良い。

かかるアノード層を用いることにより、欠陥領域の形成が容易に行える。

【0020】

上記欠陥形成工程は、プロトン及びヘリウムイオンから選択されるイオンを、1回のイオン照射で上記カソード層に注入する工程を含むことが好ましい。

かかるイオンを用いることにより、欠陥領域の形成が容易に行える。

【0021】

また、本発明は、カソード層に欠陥領域を有する $p-n$ 接合ダイオードであって、 n 型のカソード層を有する半導体ウエハと、該カソード層上に形成され、該カソード層との界面が $p-n$ 接合面となる p 型のアノード層と、該半導体ウエハの裏面に形成されたカソード電極と、該アノード層の上面に形成されたアノード電極と、該 $p-n$ 接合面近傍の該カソード層に、イオンを注入して形成された略一定の膜厚の欠陥領域とを含み、該欠陥領域が、略一定の平均投影飛程 R_p でイオンを注入して形成した欠陥領域より、欠陥密度の半値幅が大きい領域であることを特徴とする $p-n$ 接合ダイオードである。

かかる $p-n$ 接合ダイオードでは、サージ電圧による素子破壊を防止し、高速スイッチングが可能となる。また、順電圧降下 V_F のばらつきの小さい $p-n$ 接合ダイオードを提供できる。

【0022】

上記欠陥領域は、上記イオンの平均投影飛程 R_p が互いに異なる第1注入領域と第2注入領域とを隣接するように交互に形成して、該第1注入領域と該第2注入領域との欠陥密度分布を一部において重ね、欠陥密度の半値幅を略一定とした欠陥領域からなることを特徴とするpn接合ダイオードであることが好ましい。

かかるpn接合ダイオードでは、順電圧降下 V_F のばらつきの小さいpn接合ダイオードを安価に提供できる。

【0023】

上記アノード電極は、幅 a の厚膜領域と幅 b の薄膜領域とが交互に形成されたアノード電極であって、該薄膜領域を通過する上記イオンの平均投影飛程 R_p が、 $R_p < a - b$ の関係を満たすように幅 a と幅 b が選択されたアノード電極からなることが好ましい。

かかるpn接合ダイオードでは、順電圧降下 V_F のばらつきの小さいpn接合ダイオードを安価に提供できる。

【0024】

上記アノード層上に、幅 a の絶縁層が、幅 b の間隔を隔てて形成された絶縁領域であって、該絶縁層を通らない上記イオンの平均投影飛程 R_p が、 $R_p < a - b$ の関係を満たすように幅 a と幅 b が選択された絶縁領域が形成されたことが好ましい。

かかるpn接合ダイオードでは、順電圧降下 V_F のばらつきの小さいpn接合ダイオードを安価に提供できる。

【0025】

上記カソード層は、幅 a の間隔を隔てて幅 b の凹部が上記pn接合面に形成されたカソード層であって、該凹部を通る上記イオンの平均投影飛程 R_p が、 $R_p < a - b$ の関係を満たすように幅 a と幅 b が選択されたカソード層であることが好ましい。

かかるpn接合ダイオードでは、順電圧降下 V_F のばらつきの小さいpn接合ダイオードを安価に提供できる。

【0026】

【発明の実施の形態】

実施の形態1

図1は、本実施の形態にかかる、全体が100で表されるpn接合ダイオードの断面図である。図1中、図9と同一符号は、同一又は相当箇所を示す。また、図1には、pn接合ダイオード100の作製に使用するアブソーバ18も併せて示す。

【0027】

図1に示すように、pn接合トランジスタ100は、 n^+ カソード層1、 n^- カソード層2、 p^- アノード層3の積層構造を有し、 n^- カソード層2と p^- アノード層3との接合面がpn接合面4となっている。各層は、シリコンから形成される。 p^- アノード層3の上には、アノード電極5が形成され、一方、 n^+ カソード層1の上には、カソード電極6が形成されている。各電極は、例えばアルミニウムから形成される。

【0028】

n^- カソード層2の、pn接合面4近傍には、欠陥領域7が設けられている。従来構造のpn接合ダイオード200に比較して、欠陥領域7の欠陥密度のピーク値は低くなり、一方、半値幅 W は広くなっている。欠陥領域7に含まれる欠陥の総数は、pn接合ダイオード200と実質的に同じになっている。半値幅 W は、約 $15 \sim 20 \mu\text{m}$ 程度となり、従来の半値幅 T の約 $10 \mu\text{m}$ の、 $1.5 \sim 2$ 倍程度となっている。

【0029】

pn接合ダイオード100では、 n^- カソード層2のpn接合面4近傍に欠陥領域7を設けることにより、欠陥領域7がライフタイムキラーとして働く。これにより、pn接合面4を通過して、 p^- アノード層3から n^- カソード層2に入り込む少数キャリア（正孔）と結合してこれを消滅させ、サージ電圧による素子破壊を防止し、また、高速スイッチングを可能とする。

このように、pn接合ダイオードでは、従来構造に比較して、欠陥領域7が、ピーク濃

度が低くかつ半値幅の大きな濃度分布となるため、ウエハ内における欠陥密度のばらつきが小さくなる。このため、ウエハ上に形成された複数のpn接合ダイオード間における順電圧降下 V_F のばらつきを低減できる。

【0030】

次に、pn接合ダイオード100の製造方法について、簡単に説明する。かかる製造方法は、以下に示す工程1～5を含む。

【0031】

工程1： n^+ カソード層1、 n^- カソード層2からなるシリコンウエハを準備する。シリコンウエハは、例えば直径が5インチとする。

【0032】

工程2：p型イオンを全面に注入して、 n^- カソード層2の上にp $^-$ アノード層3を形成する。 n^- カソード層2とp $^-$ アノード層3との界面が、pn接合面4となる。

【0033】

工程3：p $^-$ アノード層3の上に、アノード電極5を形成し、 n^+ カソード層1の上に、カソード電極6を形成する。各電極は例えばアルミニウムからなり、蒸着法を用いて形成する。

【0034】

工程4：サイクロトロンのようなイオン加速器を用いて、 n^- カソード層2へのイオン照射を行う。照射するイオンは、例えばプロトンやヘリウムイオンのような軽イオンとする。イオン照射は、アノード電極5側から、アブソーバ18を介して行う。

イオン照射後にアニールを行うことにより、注入された元素が n^- カソード層2から抜け、結晶欠陥からなる欠陥領域7が形成される。

【0035】

図2はアブソーバの拡大図であり、(a)は上面図、(b)は断面図を示す。アブソーバ18は、例えばアルミニウムやシリコンからなり、膜厚の厚い厚膜領域19と膜厚の薄い薄膜領域20が交互に配置されたストライプ構造となっている。かかるストライプ構造は、膜厚の均一な板をストライプ状に削って形成しても良い。また、膜厚の均一な板上に、ストライプ状の板を固定して形成しても良い。

【0036】

図2(b)に示すように、アブソーバ18の厚膜領域19の幅をa、薄膜領域20の幅をbとし、また、アブソーバ18の薄膜領域20を介して照射されるイオンの平均投影飛程を R_p とすると、

$$R_p = a - b \quad (\text{式1})$$

となるように、a、bを設定する。具体的には、aは $20\ \mu\text{m}$ 、bは $10\ \mu\text{m}$ とし、 R_p は約 $20\ \mu\text{m}$ となる。

なお、平均投影飛程を R_p は、アノード層等の半導体層中における、注入イオンの平均飛程をいう。

【0037】

図3は、pn接合ダイオード100の、キャリア濃度及び結晶欠陥密度のプロファイルを示す。図3中、横軸は、pn接合ダイオード100の縦方向の位置を示し、左側がアノード電極5側、右側がカソード電極6側である。また、縦軸は、p型不純物、n型不純物、及び結晶欠陥の濃度を示す。図3中、pはp型、n型不純物の濃度分布であり、qは結晶欠陥の濃度分布である。また、Iはp $^-$ アノード層3、IIは n^- カソード層2、IIIは n^+ カソード層1を示す。

【0038】

図3(a)は、図1のA-Aにおける濃度分布であり、q1は、厚膜領域19を通るイオンにより導入された結晶欠陥の分布を示す。結晶欠陥の半値幅は、 W_1 である。また、図3(b)は、図1のB-Bにおける濃度分布であり、q2は、薄膜領域20を通るイオンにより導入された結晶欠陥の分布を示す。結晶欠陥の半値幅は、 W_2 である。

q1の濃度分布のピーク位置は、q2の濃度分布のピーク位置より左側(アノード電極

5側)に位置する。また、 q_1 、 q_2 の濃度分布のピーク濃度は、図10に示す濃度分布 q のピーク濃度より小さくなっている。

【0039】

図3(c)は、アブソーバ18を用いてイオン照射を行った場合に、 n^+ カソード層2に導入された結晶欠陥の濃度分布である。

アブソーバ18を用いて n^+ カソード層2に結晶欠陥を導入すると、 q_1 の濃度分布を有する結晶欠陥と、 q_2 の濃度分布を有する結晶欠陥とが、交互に隣接して形成される。ここで、式1の条件に合うようにアブソーバ18を形成すると、2つの濃度分布 q_1 、 q_2 は、一部において重なり、最終的には、図3(c)に示すような半値幅 W の濃度分布 q となる。即ち、A-A、B-Bのいずれにおいても、図3(c)に示すような、半値幅が W の濃度分布 q を有し、かつ、略一定の膜厚の欠陥領域が得られる。具体的には、半値幅 W_1 、 W_2 が $10\mu\text{m}$ 、半値幅 W が $15\sim 20\mu\text{m}$ となる。

【0040】

工程5：ダイシングによりウエハを分割し、複数のpn接合ダイオード100が得られる。

【0041】

このように、かかる製造方法では、上述のような構造のアブソーバ18を用いることにより、1回のイオン照射だけで、半値幅の広い欠陥領域7の形成が可能となる。

【0042】

図4は、本実施の形態にかかる製造方法に用いる、他のアブソーバ28の上面図である。図4において、符号29は厚膜領域、符号30は薄膜領域である。厚膜領域29は、マトリックス状に配置された、上面の一辺が a の正方形からなる。また、隣接する厚膜領域29の間隔は、すべて b ある。

ここで、 a 、 b 、及び薄膜領域30を通るイオンの平均投影飛程の間には、上述の式1の関係が成立する。具体的には、 a は $20\mu\text{m}$ 、 b は $10\mu\text{m}$ とし、 R_p は約 $20\mu\text{m}$ となる。

【0043】

かかるアブソーバ28を用いて欠陥領域を形成した場合も、アブソーバ18を用いた場合と同様に、厚膜領域29では、図3(a)に示すような濃度分布 q_1 が得られ、薄膜領域では、図3(b)に示すような濃度分布 q_2 が得られる。この結果、全体では、図3(c)に示すような、欠陥密度の半値幅が W で、一定の膜厚の欠陥領域が形成される。

【0044】

なお、アブソーバ28は、アブソーバ18と同様に、均一な膜厚の板をエッチングして形成しても良いし、均一な膜厚の板の上に、マトリックス状に正方形の板を固定して形成しても良い。

【0045】

実施の形態2

図5は、本実施の形態にかかる、全体が110で表されるpn接合ダイオードの断面図である。図5中、図9と同一符号は、同一又は相当箇所を示す。

【0046】

図5に示すように、pn接合ダイオード110では、アノード電極15が、略平行に設けられたストライプ状の厚膜領域と薄膜領域とからなる。他の部分の構造は、上述のpn接合ダイオード100と同一である。

厚膜領域の幅 a 、及び薄膜領域の幅 b は、薄膜領域を介して注入されるイオンの平均投影飛程を R_p とすると、 a 、 b 、 R_p の間に、上述の式1の関係が成立するように選択される。

【0047】

次に、pn接合ダイオード110の製造方法について簡単に説明する。

pn接合ダイオード110の製造工程では、まず、実施の形態1のpn接合ダイオード100と同様の工程1、2を行う。

続いて、工程 3 において、上述のような、ストライプ状の厚膜領域と薄膜領域とを有するアノード電極 15 を形成する。

【0048】

続いて、工程 4 において、アノード電極 15 を通して、 n^- カソード層 2 中にプロトン等が注入され、欠陥領域が形成される。アノード電極 15 の厚膜領域を通るイオンにより導入された結晶欠陥の濃度分布（図 5 の A - A における欠陥密度分布）は、図 3（a）のようになる。また、アノード電極 15 の薄膜領域を通るイオンにより導入された結晶欠陥の濃度分布（図 5 の B - B における欠陥密度分布）は、図 3（b）のようになる。

従って、最終的な欠陥領域の欠陥密度の分布は、実施の形態 1 と同様に、図 3 の（a）の分布と（b）の分布とが重なって形成されるため、図 3（c）のような、半値幅が W で、略一定膜厚の欠陥領域となる。

【0049】

最後に、工程 5 を行うことにより、pn 接合ダイオード 110 を得ることができる。

【0050】

なお、アノード電極 15 は、図 4 に示すアブソーバ 28 のように、薄膜領域中に、一辺 a の略正方形の上面を有する厚膜領域を、間隔 b でマトリックス状に配置した形状でも良い。

【0051】

このように、本実施の形態にかかる pn 接合ダイオード 110 では、サージ電圧による素子破壊を防止し、高速スイッチングが可能となるとともに、ウエハ上に形成された複数の pn 接合ダイオード間における順電圧降下 V_F のばらつきを低減できる。

【0052】

また、本実施の形態にかかる製造方法では、一定の平均投影飛程 R_p でイオンを注入して形成した欠陥領域より、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域が、1 回のイオン注入工程で形成できる。このため製造工程の簡略化、製造コストの低減が可能となる。

【0053】

実施の形態 3 .

図 6 は、本実施の形態にかかる、全体が 120 で表される pn 接合ダイオードの断面図である。図 6 中、図 9 と同一符号は、同一又は相当箇所を示す。

【0054】

図 6 に示すように、pn 接合ダイオード 120 では、 p^- アノード層 3 上に、ストライプ状の絶縁層 9 が、略平行に設けられている。絶縁層 9 は、例えば酸化シリコンや窒化シリコンから形成される。絶縁層 9 の幅 a、及び絶縁層 9 の間隔 b は、絶縁層 9 を設けない領域を介して注入されるイオンの平均投影飛程を R_p とすると、a、b、 R_p の間に、上述の式 1 の関係が成立するように選択される。具体的には、幅 a が $20 \mu\text{m}$ 、間隔 b が $10 \mu\text{m}$ 、平均投影飛程 R_p が $20 \mu\text{m}$ となる。また、絶縁層 9 の膜厚は $10 \mu\text{m}$ である。

アノード電極 5 は、絶縁層 9 の上に形成されるため、図 6 に示すような形状となる。

なお、他の部分の構造は、実施の形態 1 の pn 接合ダイオード 100 と同一である。

【0055】

次に、pn 接合ダイオード 120 の製造方法について簡単に説明する。

pn 接合ダイオード 120 の製造工程では、実施の形態 1 の pn 接合ダイオード 100 と同様の工程 1、2 を行う。

【0056】

続いて、 p^- アノード電極 3 の上にストライプ状の絶縁膜 9 を形成する。絶縁層 9 は、例えば、CVD 法で形成した酸化シリコン膜をストライプ状にエッチングして形成する。

【0057】

続いて、工程 3 において、絶縁層 9 を覆うようにアノード電極 15 を形成する。アノード電極 15 の表面も、ストライプ状となる。

【0058】

続いて、工程 4 において、絶縁層 9 を通して、 n^- カソード層 2 中にプロトン等が注入され、欠陥領域が形成される。絶縁層 9 を通るイオンにより導入された結晶欠陥の濃度分布（図 6 の A - A における欠陥密度分布）は、図 3（a）のようになる。また、絶縁層 9 のない領域を通るイオンにより導入された結晶欠陥の濃度分布（図 6 の B - B における欠陥密度分布）は、図 3（b）のようになる。

従って、最終的な欠陥領域 7 の欠陥密度の分布は、実施の形態 1 と同様に、図 3 の（a）の分布と（b）の分布とが重なって形成されるため、図 3（c）のような、半値幅が W で、略一定膜厚の欠陥領域となる。

【0059】

最後に、工程 5 を行うことにより、pn 接合ダイオード 120 を得ることができる。

【0060】

なお、絶縁膜 9 は、図 4 に示すアブソーバ 28 のように、 p^- アノード層 3 上に、一辺 a の略正方形の上面を有する絶縁層を、間隔 b でマトリックス状に配置したのもでも良い。

【0061】

このように、本実施の形態にかかる pn 接合ダイオード 120 では、サージ電圧による素子破壊を防止し、高速スイッチングが可能となるとともに、ウエハ上に形成された複数の pn 接合ダイオード間における順電圧降下 V_F のばらつきを低減できる。

【0062】

また、本実施の形態にかかる製造方法では、一定の平均投影飛程 R_p でイオンを注入して形成した欠陥領域より、欠陥密度分布のピーク濃度が低く半値幅の大きな欠陥領域が、1 回のイオン注入工程で形成できる。このため製造工程の簡略化、製造コストの低減が可能となる。

【0063】

実施の形態 4 .

図 7 は、本実施の形態にかかる、全体が 130 で表される pn 接合ダイオードの断面図である。図 7 中、図 9 と同一符号は、同一又は相当箇所を示す。

【0064】

図 7 に示すように、pn 接合ダイオード 130 では、 n^- カソード層 2 の上面（pn 接合面 4）に、ストライプ状の溝部 10 が、略平行に設けられている。溝部 10 は、 n^- カソード層 2 の上面をエッチングして形成される。溝部 10 の間隔 a、及び溝部 10 の幅 b は、溝部 10 を介して注入されるイオンの平均投影飛程を R_p とすると、a、b、 R_p の間に、上述の式 1 の関係が成立するように選択される。具体的には、a が $20 \mu\text{m}$ 、b が $10 \mu\text{m}$ 、 R_p が $20 \mu\text{m}$ となる。また、溝部 10 の深さは $10 \mu\text{m}$ である。

p^- アノード層 3、アノード電極 5 は、溝部 10 を有する n^- カソード層 2 の上に形成されるため、図 7 に示すような断面形状となる。

なお、他の部分の構造は、上述の pn 接合ダイオード 100 と同一である。

【0065】

次に、pn 接合ダイオード 130 の製造方法について簡単に説明する。

pn 接合ダイオード 130 の製造工程では、実施の形態 1 の工程 1 と同様に、 n^+ カソード層 1、 n^- カソード層 2 からなるシリコンウエハを準備する。

続いて、一般的なリソグラフィ法、エッチング法を用いて、 n^- カソード層 2 の上面をストライプ状にエッチングし、複数の溝部 10 を略平行に形成する。

【0066】

次に、実施の形態 1 の工程 2、3 と同じ工程を行い、 p^- アノード層 3、アノード電極 5、及びカソード電極 6 を形成する。

【0067】

続いて、工程 4 において、 n^- カソード層 2 中にプロトン等が注入され、欠陥領域が形成される。図 8 は、pn 接合ダイオード 130 の、キャリア濃度及び結晶欠陥密度のプロファイルを示す。図 8 中、図 3 と同一符号は、同一又は相当部分を示す。

工程 4 において、溝部 10 を通らないイオンにより導入された結晶欠陥の濃度分布（図 7 の A - A における欠陥密度分布）は、図 8（a）のようになる。また、溝部 10 を通るイオンにより導入された結晶欠陥の濃度分布（図 7 の B - B における欠陥密度分布）は、図 8（b）のようになる。

従って、最終的な欠陥領域の欠陥密度の分布は、実施の形態 1 と同様に、図 8 の（a）の分布と（b）の分布とが重なって形成されるため、半値幅が W で、略一定膜厚の欠陥領域となる。

【0068】

最後に、工程 5 を行うことにより、pn 接合ダイオード 130 を得ることができる。

【0069】

なお、溝部 10 に代えて、n⁻カソード層 2 の表面に、一辺 b の略正方形の開口部を有する凹部を、間隔 a でマトリックス状に形成しても良い。

【0070】

このように、本実施の形態にかかる pn 接合ダイオード 130 では、サージ電圧による素子破壊を防止し、高速スイッチングが可能となるとともに、ウエハ上に形成された複数の pn 接合ダイオード間における順電圧降下 V_F のばらつきを低減できる。

【0071】

また、本実施の形態にかかる製造方法では、一定の平均投影飛程 R_p でイオンを注入して形成した欠陥領域より、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域が、1 回のイオン注入工程で形成できる。このため製造工程の簡略化、製造コストの低減が可能となる。

【0072】

【発明の効果】

以上の説明から明らかなように、請求項 1 にかかる pn 接合ダイオードの製造方法では、一定の平均投影飛程 R_p でイオンを注入して形成した欠陥領域より、欠陥密度分布のピーク濃度が低く半値幅の大きい、一定膜厚の欠陥領域が、1 回のイオン注入工程で形成できる。このため製造工程の簡略化、製造コストの低減が可能となる。

【0073】

請求項 2 にかかるアブソーバを用いることにより、1 回のイオン注入工程で、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域の形成が可能となる。

【0074】

請求項 3 にかかるアノード電極を用いることにより、1 回のイオン注入工程で、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域の形成が可能となる。

【0075】

請求項 4 にかかるアノード電極を用いることにより、欠陥領域の形成が容易に行える。

【0076】

請求項 5 にかかるアノード電極を用いることにより、欠陥領域の形成が容易に行える。

【0077】

請求項 6 にかかる絶縁層を用いることにより、1 回のイオン注入工程で、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域の形成が可能となる。

【0078】

請求項 7 にかかる絶縁層を用いることにより、欠陥領域の形成が容易に行える。

【0079】

請求項 8 にかかる絶縁層を用いることにより、欠陥領域の形成が容易に行える。

【0080】

請求項 9 にかかるアノード層を用いることにより、1 回のイオン注入工程で、欠陥密度分布のピーク濃度が低く半値幅の大きい欠陥領域の形成が可能となる。

【0081】

請求項 10 にかかるアノード層を用いることにより、欠陥領域の形成が容易に行える。

【0082】

請求項 1 1 にかかるアノード層を用いることにより、欠陥領域の形成が容易に行える。

【0083】

請求項 1 2 にかかるイオンを用いることにより、欠陥領域の形成が容易に行える。

【0084】

請求項 1 3 にかかる p n 接合ダイオードでは、サージ電圧による素子破壊を防止し、高速スイッチングが可能となる。また、順電圧降下 V_F のばらつきの小さい p n 接合ダイオードを提供できる。

【0085】

請求項 1 4 にかかる p n 接合ダイオードでは、順電圧降下 V_F のばらつきの小さい p n 接合ダイオードを安価に提供できる。

【0086】

請求項 1 5 にかかる p n 接合ダイオードでは、順電圧降下 V_F のばらつきの小さい p n 接合ダイオードを安価に提供できる。

【0087】

請求項 1 6 にかかる p n 接合ダイオードでは、順電圧降下 V_F のばらつきの小さい p n 接合ダイオードを安価に提供できる。

【0088】

請求項 1 7 にかかる p n 接合ダイオードでは、順電圧降下 V_F のばらつきの小さい p n 接合ダイオードを安価に提供できる。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 にかかる p n 接合ダイオードの断面図である。

【図 2】 本発明の実施の形態 1 にかかる p n 接合ダイオードの製造に用いるアブソーバである。

【図 3】 本発明の実施の形態 1 にかかる p n 接合ダイオードの不純物濃度の分布及び欠陥密度の分布である。

【図 4】 本発明の実施の形態 1 にかかる p n 接合ダイオードの製造に用いる他のアブソーバである。

【図 5】 本発明の実施の形態 2 にかかる p n 接合ダイオードの断面図である。

【図 6】 本発明の実施の形態 3 にかかる p n 接合ダイオードの断面図である。

【図 7】 本発明の実施の形態 4 にかかる p n 接合ダイオードの断面図である。

【図 8】 本発明の実施の形態 4 にかかる p n 接合ダイオードの不純物濃度及び欠陥密度の分布である。

【図 9】 従来 of p n 接合ダイオードの断面図である。

【図 10】 従来 of p n 接合ダイオードの不純物濃度の分布及び欠陥密度の分布である。

【符号の説明】

1 n^+ カソード層、2 n^- カソード層、3 p^- アノード層、4 p n 接合面、5 アノード電極、6 カソード電極、7 欠陥領域、18 アブソーバ、100 p n 接合ダイオード。