Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 940285

(61) Дополнительное к авт. свид-ву –

(22) Заявлено 29.12.80 (21) 3226828/18-21

(51) М. Кл.[3] H 03 K 5/13

с присоединением заявки № –

(23) Приоритет –

Опубликовано 30.06.82. Бюллетень №24

(53) УДК 681.326.35(088.8)

Дата опубликования описания 30.06.82

(72) Автор изобретения Н. Н. Макаров

(71) Заявитель Горьковский исследовательский физико-технический институт при Горьковском государственном университете им. Н.И.Лобачевского

(54) УСТРОЙСТВО ДЛЯ СИНХРОНИЗАЦИИ ИМПУЛЬСОВ

1

Изобретение относится к импульсной технике и может быть использовано для синхронизации сигналов с различных дискретных устройств, в том числе с электромеханических.

Известно устройство для синхронизации импульсов, содержащее три триггера, пять элементов И–НЕ и два инвертора [1].

Наиболее близким техническим решением к изобретению является устройство для синхронизации сигналов, содержащее входной, выходной триггеры, триггеры сброса и контроля, восемь элементов И–НЕ, два инвертора, шины синхронизируемого и тактового импульсов, выходную шину устройства, причем выходы первого и второго элементов И–НЕ соединены с единичным и нулевым входами входного триггера, единичный и нулевой выходы которого соединены соответственно через третий и четвертый элементы И–НЕ с единичным и нулевым входами выходного триггера и через пятый и шестой элементы И–НЕ с единичным и нулевым входами триггера контроля, единичный выход выходного триггера соединен с первыми входами второго и седьмого элементов И–НЕ, а нулевой – с первым входом первого элемента И–НЕ, при этом нулевой выход триггера контроля соединен со вторым входом седьмого элемента И–НЕ, выходы седьмого и восьмого элементов И–НЕ соединены соответственно с единичным и нулевым входами триггера сброса, нулевой выход которого подключен ко второму входу первого элемента И–НЕ, при этом шина синхронизируемого импульса соединена с третьим входом первого элемента И–НЕ и через первый инвертор со вторым входом пятого элемента И–НЕ и с первым входом восьмого элемента И–НЕ, шина тактового импульса соединена с четвертым входом первого элемента И–НЕ, со вторым входом второго элемента И–НЕ, с третьим входом седьмого элемента И–НЕ, со вторым входом восьмого элемента И–НЕ

2

и через второй инвертор со вторыми входами третьего, четвертого, шестого элементов И–НЕ и с третьим входом пятого элемента И–НЕ а выходная шина устройства подключена к выходу седьмого элемента И–НЕ.

В известном устройстве повышается помехоустойчивость, так как входной сигнал контролируется на длительность и на отсутствие колебаний на фронтах, при этом производится отбор полезного сигнала и выдача на каждый полезный сигнал одного импульса стандартной длительности, совпадающего во времени с тактовым импульсом [2].

Однако устройство защищено лишь от помех относительно нулевого уровня входного сигнала. При наличии помех относительно единичного уровня входного сигнала, например помех, возникающих по цепям питания или высокочастотных помех в линиях связи, наложенных на полезный сигнал, работа устройства ненадежна.

Действительно, при наличии на вершине входного сигнала кратковременного отрицательного выброса, достаточного для переключения триггера сброса в нулевое состояние, произойдет вторичное срабатывание устройства на один полезный сигнал, а при наличии серии помех на вершине входного сигнала будет наблюдаться беспорядочное срабатывание устройства.

Целью изобретения является повышение помехоустойчивости устройства.

Поставленная цель достигается тем, что в устройство для синхронизации импульсов, содержащее четыре триггера, восемь элементов И–НЕ, два инвертора, шины синхронизируемого и тактового импульсов и выходную шину устройства, причем выходы первого и второго элементов И–НЕ соединены с единичным и нулевым входами входного триггера, единичный и нулевой выходы которого соединены соответственно через третий и четвертый элементы И–НЕ с единичным и нулевым входами выходного триггера и через пятый и шестой элементы И–НЕ с единичным и нулевым входами триггера контроля, при этом единичный выход выходного триггера соединен с первыми входами второго и седьмого элементов И–НЕ, а нулевой выход с первым входом первого элемента И–НЕ, причем нулевой выход триггера контроля соединен со вторым входом седьмого элемента И–НЕ, а выходы седьмого и восьмого элементов И–НЕ соединены соответственно с единичным и нулевым входами триггера сброса, нулевой выход которого подключен ко второму входу первого элемента И–НЕ, при этом шина синхронизируемого импульса соединена с третьим входом первого элемента И–НЕ и через первый инвертор со вторым входом пятого элемента И–НЕ, шина тактового импульса соединена с четвертым входом первого элемента И–НЕ, со вторым входом второго элемента И–НЕ, с третьим входом седьмого элемента И–НЕ, с первым входом восьмого элемента И–НЕ и через второй инвертор со вторыми входами третьего, четвертого, шестого элементов И–НЕ и с третьим входом пятого элемента И–НЕ, а выходная шина устройства подключена к выходу седьмого элемента И–НЕ, введены дополнительно триггер и четыре элемента И–НЕ, причем единичный и нулевой выходы триггера сброса соединены соответственно через первый и второй дополнительные элементы И–НЕ с единичным и нулевым входами дополнительного триггера, единичный и нулевой выходы которого соединены соответственно со вторым входом восьмого элемента И–НЕ и с четвертым входом седьмого элемента И–НЕ, а третий и четвертый входы восьмого элемента И–НЕ соединены соответственно с единичным выходом выходного триггера и с нулевым выходом триггера контроля, при этом выходы третьего и четвертого дополнительных элементов И–НЕ подключены к дополнительным единичным входам соответственно входного триггера и триггера контроля, причем первые входы третьего и четвертого дополнительных элементов И–НЕ соединены с единичным выходом триггера сброса, нулевой выход которого подключен к дополнительному входу пятого элемента И–НЕ, шина синхронизируемого импульса соединена ср вторым входом четвертого дополнительного элемента И–НЕ и через первый инвертор со вторым входом третьего дополнительного элемента И–НЕ, третий вход которого соединен с нулевым выходом выходного триггера, четвертый вход подключен к шине тактового импульса, при этом третий вход четвертого дополнительного элемента И–НЕ соединен с единичным выходом входного триггера, а выход второго инвертора соединен с четвертым входом четвертого дополнительного элемента И–НЕ и со вторыми входами пер-

вого и второго дополнительных элементов И-НЕ.

На чертеже приведена функциональная схема предлагаемого устройства.

Устройство содержит входной триггер 1, выходной триггер 2, триггер 3 контроля, триггер 4 сброса, дополнительный триггер 5, элементы 6-17 И-НЕ, инверторы 18 и 19, шину 20 синхронизируемого импульса, шину 21 тактового импульса и выходную шину устройства 22.

Устройство работает следующим образом.

В исходном состоянии все триггеры 1-5 находятся в нулевом состоянии (на единичных выходах триггеров 1-5 - низкий потенциал, на нулевых - высокий). На шине 20 синхронизируемого импульса - низкий потенциал, на шине 21 - тактирующие импульсы с длительностью τ_1 и длительностью паузы τ_2.

На выходах элементов 6-9, 11, 12, 14-16 - высокий потенциал, на выходах элементов 10, 13 и 17 - тактирующие импульсы, поддерживающие нулевое состояние триггеров 2, 3 и 5. На шине 22 устройства высокий потенциал.

Рассмотрим 3 режима работы устройства.

1. Входной сигнал на шине 20 имеет длительность $\tau > \tau_1 + 2\tau_2$, при этом на вершине входного сигнала отсутствуют отрицательные выбросы, а длительность паузы между двумя соседними полезными сигналами не менее $\tau_1 + 2\tau_2$.

В работе устройства можно выделить две фазы: первая начинается с приходом переднего фронта сигнала, а вторая - с приходом среза полезного сигнала. В первом такте работы устройства, совпадающим с тактовым импульсом на шине 21, происходит запись через элемент 6 входного сигнала триггером 1. Элемент 6 разрешается высокими потенциалами с нулевых плеч триггеров 2 и 4. Во втором такте, совпадающем с паузой тактового сигнала, происходит перезапись единичного состояния триггера 1 через элемент 9 в триггер 2. Кроме того, во втором такте осуществляется контроль длительности входного сигнала. В данном режиме триггер контроля 3 сохранит нулевое состояние, так как элемент 12 запрещен низким потенциалом с триггера 4 сброса, а элемент 11 - низким потенциалом с инвертора 18, на вход которого подается полезный сигнал достаточной длительности.

В третьем такте очередной тактовый импульс, проходят через элемент 14, подготовленный высокими потенциалами с единичного плеча триггера 2 и с нулевых плеч триггеров 3 и 5, поступает на выход устройства и перебрасывает триггер 4 в единичное состояние. В том же такте происходит сброс триггера 1 через элемент 8 в исходное нулевое состояние. В четвертом такте работы устройства, совпадающем с паузой тактового сигнала, триггер 2 устанавливается через элемент 10 в нулевое состояние, а триггер 5 через элемент 17 - в единичное.

На этом заканчивается первая фаза работы устройства, а состояние триггеров не изменяется до прихода среза полезного сигнала.

С появлением среза входного сигнала на выходе инвертора 18 формируется высокий потенциал, который разрешает работу элемента 7, подготовленного по другим входам высокими потенциалами с нулевого плеча триггера 2 и с единичного триггера 4.

В первом такте работы, совпадающем с тактовым импульсом, триггер 1 устанавливается в единичное состояние. Во втором такте в единичное состояние устанавливается триггер 2 и происходит контроль длительности паузы, наступающей после окончания полезного сигнала. В одном режиме триггер контроля так же, как и в первой фазе, сохраняет нулевое состояние, так как элемент 11 запрещен низким потенциалом с нулевого плеча триггера 4 управления, а элемент 12 - низким потенциалом с входной шины 20. В третьем такте работы входной импульс не формируется, а происходит сброс триггеров 1 и 4 в исходное нулевое состояние.

В четвертом такте работы сбрасываются в исходное состояние триггеры 2 и 5, и устройство готово к приему очередного входного сигнала.

2. Входной сигнал имеет длительность $\tau < \tau_2$. При совпадении входного сигнала с тактовым импульсом триггер 1 в первом такте устанавливается в единичное состояние. Во втором такте устанавливается в единичное состояние триггер 2 и осуществляется контроль длительности входного сигнала. Так как длительность входного сигнала меньше длительности паузы, то во втором такте должен активизироваться элемент 11, на

который поступает высокий потенциал с инвертора 18 при окончании входного сигнала. Остальные его входы разрешены высокими потенциалами с единичного плеча триггера 1, с нулевого плеча триггера 4 и с выхода инвертора 19.

Триггер 3 перебрасывается в единичное состояние, запрещая низким потенциалом с нулевого плеча работу элемента 14. Следовательно, в третьем такте формирования выходного сигнала и установки триггера сброса 4 в единичное состояние не последует, а произойдет лишь сброс входного триггера 1. В четвертом такте в исходное состояние устанавливаются триггеры 2 и 3; устройство готово к приему очередного входного сигнала.

При наличии на входе серии коротких импульсов наблюдается многократное переключение триггеров 1–3, но сигнал при этом на выходе устройства не появляется, а при наличии колебаний на переднем фронте полезного сигнала триггеры 1–3 переключаются, исследуя входной сигнал до тех пор, пока не появится устойчивый полезный сигнал, при этом будет сформирован один выходной импульс.

3. На входе устройства – сигнал большой длительности, но на вершине его имеются отрицательные выбросы, длительность которых не превосходит τ_2, а время с начала входного сигнала до выброса не менее $\tau_1 + 2\tau_2$.

В начальной фазе до появления отрицательного выброса на вершине входного сигнала работа устройства аналогична работе в первом режиме, т. е. в первом такте происходит запись входного импульса в триггер 1, во втором такте перезапись из триггера 1 в триггер 2 и контроль длительности триггером 3, который в данном случае сохраняет нулевое состояние; в третьем такте вырабатывается выходной сигнал, триггер сброса переходит в единичное состояние, а триггер 1 сбрасывается в нулевое; в четвертом такте триггер 5 устанавливается в единичное состояние, а триггер 2 сбрасывается в нулевое. Далее состояние триггеров не изменяется до появления отрицательного выброса на вершине входного сигнала.

Появившийся отрицательный выброс, проинвертированный инвертором 18 при совпадении с тактовым импульсом, устанавливает через элемент 7 входной триггер 1 в единичное состояние. Элемент 7 разрешен по двум остальным входам высокими потенциалами с нулевого плеча триггера 2 и с единичного плеча триггера 4. Во втором такте, т. е. при наступлении паузы тактового сигнала, единичное состояние триггера 1 переписывается в триггер 2 и одновременно происходит контроль длительности отрицательного выброса триггером 3. Поскольку длительность отрицательного выброса меньше длительности паузы на входе элемента 12 с шины 20, появляется высокий потенциал, который активизирует выход элемента 12 и устанавливает триггер контроля 3 в единичное состояние. Низкий потенциал с нулевого плеча триггера 3 запрещает работу элемента 15, вследствие чего сброс триггера 4 в третьем такте не последует, как это было в первом режиме. В третьем такте происходит сброс триггера 1, а в четвертом – триггеров 2 и 3.

Устройство оказывается не готовым к приему входного сигнала и не срабатывает от оставшейся части положительного входного сигнала, следующей после отрицательного выброса. Если на вершине наблюдается серия коротких выбросов, происходит многократное переключение триггеров 1–3, но сброс устройства в исходное состояние не последует. При наличии колебательного процесса на срезе полезного сигнала также будет многократное срабатывание триггеров 1–3, а сброс устройства в исходное состояние произойдет лишь тогда, когда наблюдается устойчивое отсутствие входного сигнала.

Таким образом, часть устройства, состоящая из триггеров 1–3 и элементов 6–13 служит либо для запоминания и контроля длительности входного положительного сигнала, либо для запоминания и контроля длительности отрицательного выброса на вершине полезного сигнала, при этом настройка устройства на прием и контроль сигнала соответствующей полярности осуществляется триггером сброса.

Триггер 5 выполняет роль задержки на такт информации с триггера 4, необходимой для формирования выходного сигнала.

В предлагаемом устройстве осуществляется выбор полезного сигнала при наложении на него помех не только относительно нулевого уровня, но и относительно единичного уровня входного сигнала, отсечка колебательных процессов на фронтах, сглаживание отрицательных выбросов на вершине полезного

сигнала и выдача на каждый полезный сигнал одного импульса стандартной длительности, совпадающего с тактовым импульсом. В связи с этим в устройстве повышается помехоустойчивость.

Кроме того, устройство можно использовать для синхронизации отрицательных сигналов, для этого необходимо выходной сигнал снимать с элемента 15.

При необходимости получения выходных сигналов, совпадающих с паузой тактового сигнала, достаточно использовать выход с элемента 16 или выход с элемента 17 соответственно для положительного и отрицательного входного сигнала.

При синхронизации сигналов от различных дискретных устройств, находящихся на значительном удалении, в каналах связи возникают ложные сигналы в виде высокочастотных помех, кроме того, на вершине сигнала часто наблюдаются кратковременные отрицательные выбросы, вызываемые помехами по цепям питания из-за возможных перегрузок и коммутаций аппаратуры, а на фронтах сигналов – колебания, особенно при поступлении их от электромеханических устройств из-за дребезга контактов, высоких значений паразитных индуктивностей и емкостей. Предлагаемое устройство в связи с повышенной помехоустойчивостью может использоваться для синхронизации сигналов без специальных мер защиты от помех.

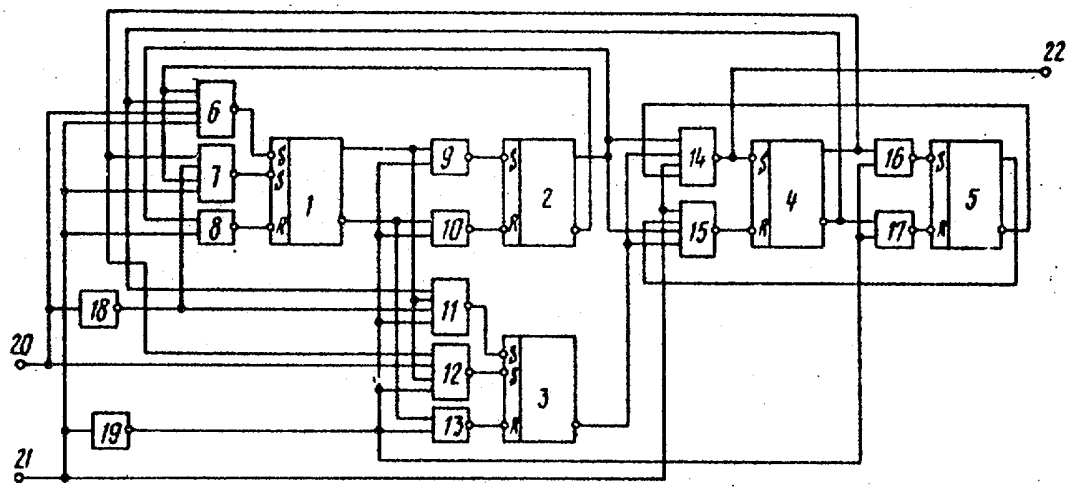
Формула изобретения

Устройство для синхронизации импульсов, содержащее четыре триггера, восемь элементов И–НЕ, два инвертора, шины синхронизируемого и тактового импульсов и выходную шину устройства, выходы первого и второго элементов И–НЕ соединены с единичным и нулевым входами входного триггера, единичный и нулевой выходы которого соединены соответственно через третий и четвертый элементы И–НЕ с единичным и нулевым входами выходного триггера и через пятый и шестой элементы И–НЕ с единичным и нулевым входами триггера контроля, единичный выход выходного триггера соединен с первыми входами второго и седьмого элементов И–НЕ, а нулевой выход с первым входом первого элемента И–НЕ, нулевой выход триггера контроля соединен со вторым входом седьмого элемента И–НЕ, а выходы седьмого и восьмого элементов И–НЕ соединены соответственно с единичным и нулевым входами триггера сброса, нулевой выход которого подключен ко второму входу первого элемента И–НЕ, шина синхронизируемого импульса соединена с третьим входом первого элемента И–НЕ и через первый инвертор со вторым входом пятого элемента И–НЕ, шина тактового импульса соединена с четвертым входом первого элемента И–НЕ, со вторым входом второго элемента И–НЕ, с третьим входом седьмого элемента И–НЕ, с первым входом восьмого элемента И–НЕ и через второй инвертор со вторыми входами третьего, четвертого, шестого элементов И–НЕ и с третьим входом пятого элемента И–НЕ, а выходная шина устройства подключена к выходу седьмого элемента И–НЕ, о т л и ч а ю щ е е с я тем, что, с целью повышения помехоустойчивости в него введены дополнительно триггер и четыре элемента И–НЕ, причем единичный и нулевой выходы триггера сброса соединены соответственно через первый и второй дополнительные элементы И–НЕ с единичным и нулевым входами дополнительного триггера, единичный и нулевой выходы которого соединены соответственно со вторым входом восьмого элемента И–НЕ и с четвертым входом седьмого элемента И–НЕ, а третий и четвертый входы восьмого элемента И–НЕ соединены соответственно с единичным выходом выходного триггера и с нулевым выходом триггера контроля, при этом выходы третьего и четвертого дополнительных элементов И–НЕ подключены к дополнительным единичным входам соответственно входного триггера и триггера контроля, причем первые входы и третьего и четвертого дополнительных элементов И–НЕ соединены с единичным выходом триггера сброса, нулевой выход которого подключен к дополнительному входу пятого элемента И–НЕ, шина синхронизируемого импульса соединена со вторым входом четвертого дополнительного элемента И–НЕ и через первый инвертор со вторым входом третьего дополнительного элемента И–НЕ, третий вход которого соединен с нулевым выходом выходного триггера, а четвертый вход подключен к шине тактового импульса при этом третий вход четвертого дополнительного элемента И–НЕ соединен с единичным выходом входного триггера, а выход второго инвертора соединен с четвертым входом четвертого дополнительного элемента

И-НЕ и с вторыми входами первого и второго дополнительных элементов И-НЕ.

Источники информации,
принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 457176, кл. Н 03 К 5/13, 1973.
2. Авторское свидетельство СССР по заявке № 2846206/18-21, кл. Н 03 К 5/13, 1979.



Составитель В. Потанов
Редактор А. Власенко Техред М.Гергель Корректор А. Ференц
Заказ 4686/77 Тираж 959 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5
Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4