

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4882207号
(P4882207)

(45) 発行日 平成24年2月22日(2012.2.22)

(24) 登録日 平成23年12月16日(2011.12.16)

(51) Int. Cl. F I
 HO 1 L 27/148 (2006.01) HO 1 L 27/14 B
 HO 1 L 31/10 (2006.01) HO 1 L 31/10 A

請求項の数 3 (全 10 頁)

| | |
|--|--|
| <p>(21) 出願番号 特願2004-134037 (P2004-134037) (22) 出願日 平成16年4月28日 (2004.4.28) (65) 公開番号 特開2005-317768 (P2005-317768A) (43) 公開日 平成17年11月10日 (2005.11.10) 審査請求日 平成19年3月23日 (2007.3.23)</p> | <p>(73) 特許権者 000002185 ソニー株式会社 東京都港区港南1丁目7番1号 (74) 代理人 100122884 弁理士 角田 芳末 (74) 代理人 100113516 弁理士 磯山 弘信 (72) 発明者 和田 和司 東京都品川区北品川6丁目7番35号 ソ ニー株式会社内 審査官 青鹿 喜芳</p> |
|--|--|

最終頁に続く

(54) 【発明の名称】 固体撮像素子

(57) 【特許請求の範囲】

【請求項 1】

半導体基体内に受光センサ部が形成され、

前記受光センサ部の第1導電型の電荷蓄積領域の下に、それぞれ第1導電型の不純物がイオン注入されて形成され、前記電荷蓄積領域から離間して形成された、複数層の第1導電型の不純物領域が形成され、

複数層の前記第1導電型の不純物領域は、その少なくとも最深部にある前記第1導電型の不純物領域が、前記受光センサ部を含む撮像領域全体にわたって形成され、

最深部にある前記第1導電型の不純物領域の下に、第2導電型の不純物領域が、前記撮像領域全体にわたって形成された

固体撮像素子。

【請求項 2】

複数層の前記第1導電型の不純物領域が、全て前記撮像領域全体にわたって形成されている請求項1に記載の固体撮像素子。

【請求項 3】

前記複数層のうち、前記撮像領域全体にわたって形成されている層以外の層は、前記受光センサ部の下に各画素毎に分離して形成されている請求項1に記載の固体撮像素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像素子に係わる。

【背景技術】

【0002】

CCD固体撮像素子等の固体撮像素子では、受光センサ部の下にオーバーフローバリア（以下OFBとする）を形成することにより、受光センサ部に電荷を蓄積できるようにしている。

例えば、受光センサ部のN型の電荷蓄積領域の下にあるP型半導体ウエル領域が、OFBとなる。

【0003】

ところで、画素セルのサイズが縮小すると、受光センサ部の面積が減るために、受光センサ部の電荷の蓄積量が減って、感度が低下してしまう。

そこで、OFBを深くして受光センサ部の電荷の蓄積量を増やすことを目的として、例えば半導体基板の比較的深い位置に、OFBとなるP型の不純物領域を形成することが考えられている。

【0004】

しかしながら、OFBとなるP型の不純物領域を基板の奥深くに形成しても、画素セルのサイズの縮小に伴い、周囲からの変調を受けて、P型の不純物領域よりも基板の浅い位置にOFBが形成されてしまうことになる。そのため、受光センサ部の電荷の蓄積量を増やすことができず、受光センサ部の面積の減少により感度が低下してしまう、という問題がある。

これは、画素セル内の半導体基体の表面近傍にある、P型不純物の影響と考えられている。

【0005】

この問題を解決するために、受光センサ部の比較的深い位置に、N型の不純物領域を形成する技術が提案されている（例えば、特許文献1又は特許文献2参照）。

【0006】

即ち、例えば、CCD固体撮像素子の撮像領域の概略断面図を図6に示すように、受光センサ部60のN型の電荷蓄積領域54の下に、このN型の電荷蓄積領域54の位置に対応して、各画素毎にN型の不純物領域71, 72, 73を形成している。

このように、受光センサ部60のN型の電荷蓄積領域54の下にN型の不純物領域71, 72, 73を形成したことにより、受光センサ部60の電荷の蓄積量を増やして、感度を向上することが可能になる。

【特許文献1】特開2002-164529号公報

【特許文献2】特開2003-86783号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

上述のように、受光センサ部の深い位置にN型の不純物領域を形成するためには、大きいエネルギーのイオン注入が必要となるため、イオン注入のマスクとなるレジストマスクを数 μm と厚く形成する必要がある。

【0008】

しかしながら、画素セルのサイズのより一層の縮小化により、厚いレジストマスクのパターンを精度よく形成することが困難になるため、レジストマスクのパターン線幅がばらつく。これにより、N型の不純物領域が形成される位置がばらつくこととなり、固体撮像素子の各画素の特性に影響を与えるようになる。例えば、画素毎に、読み出し電圧や耐ブルーミング特性等が異なってしまう。

このことが、固体撮像素子の安定生産を阻害する要因の一つとなる。

【0009】

また、より一層の感度の向上を図るために、N型の不純物領域を、基板のより奥深くに形成しようとする、レジストマスクでは膜厚が足りなくなってしまうため、所望の場所

10

20

30

40

50

へ不純物領域を形成できなくなる。

【0010】

上述した問題の解決のために、本発明においては、画素セルサイズの縮小化による感度の低下を抑制することができると共に、容易に安定して製造を行うことが可能な構造の固体撮像素子を提供するものである。

【課題を解決するための手段】

【0011】

本発明の固体撮像素子は、半導体基体内に受光センサ部が形成され、この受光センサ部の第1導電型の電荷蓄積領域の下に、それぞれ第1導電型の不純物がイオン注入されて形成され、電荷蓄積領域から離間して形成された、複数層の第1導電型の不純物領域が形成され、複数層の第1導電型の不純物領域は、その少なくとも最深部にある第1導電型の不純物領域が、受光センサ部を含む撮像領域全体にわたって形成され、最深部にある第1導電型の不純物領域の下に、第2導電型の不純物領域が、撮像領域全体にわたって形成されたものである。

10

【0012】

上述の本発明の固体撮像素子の構成によれば、受光センサ部の第1導電型の電荷蓄積領域の下に電荷蓄積領域から離間して形成された複数層の第1導電型の不純物領域により、受光センサ部のポテンシャルを深くして、受光センサ部の電荷の蓄積量を増やすことができる。これにより、固体撮像素子の画素サイズの縮小化により受光センサ部の面積が減少しても、受光センサ部の面積の減少による電荷の蓄積量の減少を補って、十分な蓄積量を確保することが可能になる。

20

さらに、複数層の第1導電型の不純物領域の少なくとも最深部の第1導電型の不純物領域が、受光センサ部を含む撮像領域全体にわたって形成されていることにより、この撮像領域全体にわたって形成されている第1導電型の不純物領域を形成する際には、微細な線幅のマスクパターンを形成する必要がなく、レジストの線幅や位置のばらつきをなくすことが可能になる。

従って、例えば深いイオン注入を行うために厚いレジストマスクを用いても、容易に位置精度よく第1導電型の不純物領域を形成することが可能になり、レジストの線幅や位置のばらつきに起因する画素毎の特性のバラツキを低減することができる。

【0013】

上述の本発明の固体撮像素子において、複数層の第1導電型の不純物領域が、全て撮像領域全体にわたって形成されている構成とすることも可能である。

30

このように構成したときには、複数層の第1導電型の不純物領域を形成するために、微細な線幅のマスクパターンを形成する必要が全くなくなるため、レジストの線幅や位置のばらつきを完全になくすことが可能になる。

【発明の効果】

【0014】

上述の本発明によれば、固体撮像素子の画素サイズの縮小化により受光センサ部の面積が減少しても、受光センサ部の面積の減少による電荷の蓄積量の減少を補って、十分な蓄積量を確保することが可能になる。これにより、画素セルサイズの縮小化による感度の低下を抑制し、十分な感度を確保することが可能になる。

40

また、第1導電型の不純物領域をより深い位置に形成することも可能になるため、これにより受光センサ部の電荷の蓄積量を増やして、感度をさらに向上することが可能になる。

【0015】

さらに、画素毎の特性のばらつきを低減することが可能になるため、容易に安定して固体撮像素子を製造することが可能になり、製造歩留まりを向上することができる。

【0016】

従って、本発明によれば、容易に画素サイズを縮小化することができ、これにより固体撮像素子の多画素化や小型化を図ることができる。

50

【発明を実施するための最良の形態】

【0017】

本発明の一実施の形態の固体撮像素子の概略構成図を図1及び図2に示す。図1は、固体撮像素子の平面図を示し、図2は図1のA-Aにおける断面図を示す。

本実施の形態は、本発明をCCD固体撮像素子に適用した場合である。

【0018】

この固体撮像素子は、マトリクス状に配列された光電変換を行う複数の受光センサ部（フォトセンサ）1、受光センサ部（フォトセンサ）1の各列に対応したCCD構造の複数の垂直転送レジスタ2、及び各画素を分離するために垂直転送レジスタに沿って配置されたチャンネルストップ領域3からなる撮像領域4と、この撮像領域4の一端側に配され、撮像領域4からの信号電荷を出力部に転送するCCD構造の水平転送レジスタ5と、水平転送レジスタ5の最終段に接続された出力部6と、並びにバスライン等がある周辺領域7とからなる。

10

【0019】

撮像領域4では、図2の断面図に示すように、例えばシリコン基板からなる半導体基体11に、N型の電荷蓄積領域14とその表面のP型（P⁺）の正電荷蓄積領域15とから構成される受光センサ部（フォトセンサ）1と、垂直転送レジスタ（転送チャンネル領域）2と、チャンネルストップ領域3とが形成されている。転送チャンネル領域2と受光センサ部（フォトセンサ）1との間は読み出しゲート部9となる。

半導体基体11上には、ゲート絶縁膜16を介して、例えば多結晶シリコンから成る転送電極（ゲート電極）17が、読み出しゲート部9及びチャンネルストップ領域3上にも跨って形成されている。そして、転送チャンネル領域2とゲート絶縁膜16と転送電極17とにより、垂直転送部が構成される。

20

また、半導体基体11の深い位置に、OFB（オーバーフローバリア）となるP型の不純物領域12が形成されている。

また、必要に応じて、上層に、カラーフィルタやオンチップレンズ等の部品が設けられて固体撮像素子が構成される。

なお、図中13は、半導体基体11のうち、P型の不純物領域12よりも上部の半導体領域を示しており、この半導体領域13の構成は特に限定されず、従来知られている構成と同様にすることができる。

30

【0020】

さらに、受光センサ部（フォトセンサ）1のN型の電荷蓄積領域14の下方に、3層のN型の不純物領域21, 22, 23が形成されている。

以下、このN型の不純物領域21, 22, 23を、DSR（Deep Sensor）領域と呼ぶことにする。

これらN型のDSR領域21, 22, 23が形成されていることにより、受光センサ部（フォトセンサ）1のポテンシャルを深くして、受光センサ部（フォトセンサ）1の電荷の蓄積量を増やすことができる。

【0021】

本実施の形態においては、特に、3層のDSR領域21, 22, 23のうち、最下層のDSR領域21を、隣接する画素に跨って形成している。

40

一方、他の2層のDSR領域22, 23は、図6に示した従来の構成と同様に、画素毎に分離して、各画素の受光センサ部（フォトセンサ）1のN型の電荷蓄積領域14に対応する位置に形成されている。

【0022】

そして、最下層のDSR領域21は、隣接する画素に跨って、平面的には、少なくとも撮像領域4全体にわたって形成する。

なお、このDSR領域21は、図1の出力部6には形成しないことが望ましい。

このように、少なくとも撮像領域4全体にDSR領域21を形成しているため、このDSR領域21をイオン注入により形成する際に、微細な線幅のレジストマスクを必要とし

50

ない。

【0023】

本実施の形態の固体撮像素子は、例えば次のようにして製造することができる。

【0024】

まず、従来公知の方法により、シリコン基板等の半導体基体11に、OFBとなるP型の不純物領域12、チャンネルストップ領域3、垂直転送レジスタ領域2をそれぞれ形成する。

次に、所望のエネルギー（比較的高いエネルギー）とドーズ量にて、少なくとも撮像領域4全体にわたってN型不純物をイオン注入し、最下層のDSR領域21を形成する（以上、図3A参照）。

10

【0025】

次に、図3Bに示すように、ホトリソグラフィーにより、画素毎のDSR領域を形成するためのマスクとなるパターンのレジスト31を形成する。

ここでは、既に先の工程において、高いエネルギーのイオン注入が終了しているため、レジスト31の膜厚を、従来の図6に示した構成を製造する場合と比較して、薄くすることが可能になり、レジスト31の線幅や位置ずれについての制御性を充分持たせることができる。

【0026】

次に、図4Cに示すように、レジスト31をマスクとして用いて、所望のエネルギーとドーズ量にて、N型不純物のイオン注入32を行うことにより、画素毎の2層のDSR領域22, 23を順次形成する。

20

【0027】

続いて、従来と同様の方法により、図4Dに示すように、ゲート絶縁膜16上の転送電極（ゲート電極）17、受光センサ部（フォトセンサ）1のN型の電荷蓄積領域14及びP型の正電荷蓄積領域15、層間絶縁膜18とその上の遮光膜19を、それぞれ形成する。

その後は、必要に応じて、絶縁層、平坦化層、カラーフィルタ、オンチップレンズを形成する。

このようにして、図1及び図2に示した本実施の形態の固体撮像素子を製造することができる。

30

【0028】

なお、工程の順序は、図3A～図4Dに示した順序に限定されないが、最下層のDSR領域21を形成する撮像領域4全体へのイオン注入工程は、転送電極（ゲート電極）17を形成する工程の前に行うようにする。

【0029】

上述の本実施の形態によれば、最下層のDSR領域21が、隣接する画素に跨って、少なくとも撮像領域4全体に形成されていることにより、この最下層のDSR領域21を形成する際には、線幅の微細なレジストマスクを用いる必要がない。

このため、その上の2層のDSR領域22, 23を形成するためのマスクとなるレジスト31は、高いエネルギーのイオン注入に耐える必要がなくなるため、従来の図6に示した構成を製造する場合と比較して、薄くすることが可能になる。

40

これにより、レジスト31のパターンが微細になっても、パターン線幅のばらつきを抑え、位置合わせの精度を確保することができ、2層のDSR領域22, 23の位置精度を従来よりも向上することができることから、画素毎の特性のバラツキを低減することができる。

【0030】

そして、受光センサ部（フォトセンサ）1の電荷蓄積領域14の下にDSR領域21, 22, 23を形成したことにより、受光センサ部1の電荷の蓄積量を増やすことができ、これにより感度を向上することができる。

さらに、最下層のDSR領域21を形成する際には、線幅の微細なレジストマスクを用

50

いる必要がなくなるため、半導体基体 1 1 のより奥深くへ D S R 領域 2 1 を形成することが可能になる。これにより、さらなる感度の向上が期待される。

【 0 0 3 1 】

即ち、本実施の形態によれば、固体撮像素子の画素サイズの縮小化により受光センサ部（フォトセンサ）1 の面積が減少しても、良好な特性を得ることができると共に、受光センサ部（フォトセンサ）1 の面積の減少による電荷の蓄積量の減少を補って、十分な蓄積量を確保することが可能になる。

従って、容易に画素サイズを縮小化することができ、これにより固体撮像素子の多画素化や小型化を図ることができる。

【 0 0 3 2 】

また、レジスト 3 1 のパターンが微細になっても、パターン線幅のばらつきを抑え、位置合わせの精度を確保することができ、画素毎の特性のバラツキを低減することができることにより、容易に安定して固体撮像素子を製造することが可能になり、製造歩留まりを向上することができる。

【 0 0 3 3 】

そして、最下層の D S R 領域 2 1 の形成工程を変更するだけであるため、製造条件も従来とほとんど変更することなく製造することが可能である。

【 0 0 3 4 】

さらにまた、本実施の形態の構成によれば、最下層の D S R 領域 2 1 が少なくとも撮像領域 4 全体に形成されていることにより、シャッタ電圧を低減することも可能になると考えられる。

【 0 0 3 5 】

なお、上述の実施の形態では、撮像領域全体に形成された D S R 領域 2 1 を 1 層、画素毎に形成された D S R 領域 2 2 , 2 3 を 2 層としたが、D S R 領域の層の数はこれに限定されるものではない。

本発明では、複数層の D S R 領域が形成され、これら複数層のうち少なくとも最下層の D S R 領域が、少なくとも撮像領域全体にわたって形成されている構成を含む。

また、本発明は、1 層の D S R 領域が少なくとも撮像領域全体にわたって形成されている構成をも含む。

【 0 0 3 6 】

次に、本発明の他の実施の形態として、固体撮像素子の概略構成図（撮像領域の断面図）を図 5 に示す。

【 0 0 3 7 】

本実施の形態では、特に、受光センサ部（フォトセンサ）1 の電荷蓄積領域 1 4 の下の 3 層の N 型の不純物領域（D S R 領域）2 1 , 2 2 , 2 3 を、いずれも（深さに関係なく）、隣接する画素に跨って、少なくとも撮像領域全体に形成している。

その他の構成は、図 1 及び図 2 に示した先の実施の形態の固体撮像素子と同様であるので、同一符号を付して重複説明を省略する。

【 0 0 3 8 】

この場合には、3 層の D S R 領域 2 1 , 2 2 , 2 3 を形成する撮像領域全体へのイオン注入工程を、転送電極（ゲート電極）1 7 を形成する工程の前に行うようにする。

【 0 0 3 9 】

なお、本実施の形態においては、垂直転送レジスタ 2 等のポテンシャルへ及ぼす影響が大きくなるようにするため、最上層の D S R 領域 2 3 は、垂直転送レジスタ（転送チャンネル領域）2 に近い浅い位置にし過ぎないことが望ましい。

【 0 0 4 0 】

上述の本実施の形態によれば、先の実施の形態と同様に、受光センサ部（フォトセンサ）1 の電荷蓄積領域 1 4 の下に D S R 領域 2 1 , 2 2 , 2 3 を形成したことにより、受光センサ部 1 の電荷の蓄積量を増やして、感度を向上することができる。

これにより、固体撮像素子の画素サイズの縮小化により受光センサ部（フォトセンサ）

10

20

30

40

50

1の面積が減少しても、十分な蓄積量を確保することが可能になる。

【0041】

さらに、本実施の形態によれば、3層のDSR領域21, 22, 23をいずれも撮像領域全体に形成しており、各画素毎に形成したDSR領域がないため、製造時のレジストマスクの線幅や合わせずれの影響を完全になくすることができる利点を有している。

これにより、半導体基体11のより奥深くへDSR領域21, 22, 23を形成することが可能になり、さらなる感度の向上が期待される。

また、製造時のレジストマスクの線幅や合わせずれの影響を完全になくして、画素毎の特性のバラツキを大幅に低減することができることにより、容易に安定して固体撮像素子を製造することが可能になり、製造歩留まりを向上することができる。

10

【0042】

従って、本実施の形態によれば、容易に画素サイズを縮小化することができ、これにより固体撮像素子の多画素化や小型化を図ることができる。

【0043】

さらにまた、本実施の形態の構成によれば、DSR領域21, 22, 23が少なくとも撮像領域4全体に形成されていることにより、シャッタ電圧を低減することも可能になると考えられる。

【0044】

上述の各実施の形態では、それぞれの各DSR領域21, 22, 23間や、最上層のDSR領域23と電荷蓄積領域14との間を、共に上下に離間して形成しているが、本発明では、前記特許文献1の図1と同様に、これらの一部又は全部を上下に接続して形成しても構わない。

20

その場合でも、DSR領域の最深部を、少なくとも撮像領域全体にわたって形成すればよい。

【0045】

また、上述の各実施の形態では、CCD固体撮像素子に本発明を適用したが、その他の構成にも本発明を適用することができる。

例えば、CMOS型固体撮像素子にも本発明を適用することができる。

【0046】

また、本発明を、受光センサ部の電荷蓄積領域をP型とした固体撮像素子に適用する場合には、少なくとも撮像領域全面に形成する不純物領域として、P型の不純物領域を形成する。

30

即ち、受光センサ部の電荷蓄積領域と同じ導電型の不純物領域を形成すればよい。

【0047】

本発明は、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【図面の簡単な説明】

【0048】

【図1】本発明の一実施の形態の固体撮像素子の概略構成図(平面図)である。

【図2】図1のA-Aにおける断面図である。

40

【図3】A、B 図1及び図2の固体撮像素子の製造工程を示す工程図である。

【図4】C、D 図1及び図2の固体撮像素子の製造工程を示す工程図である。

【図5】本発明の他の実施の形態の固体撮像素子の概略構成図(撮像領域の断面図)である。

【図6】電荷蓄積領域の下にN型の不純物領域を形成したCCD固体撮像素子の概略断面図である。

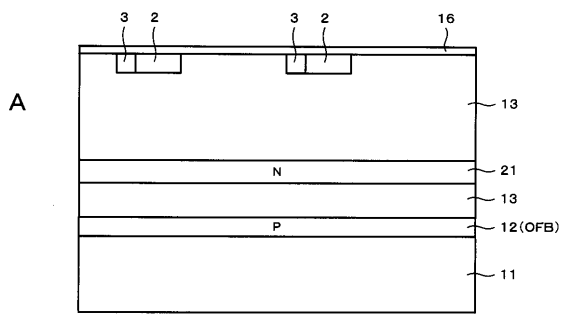
【符号の説明】

【0049】

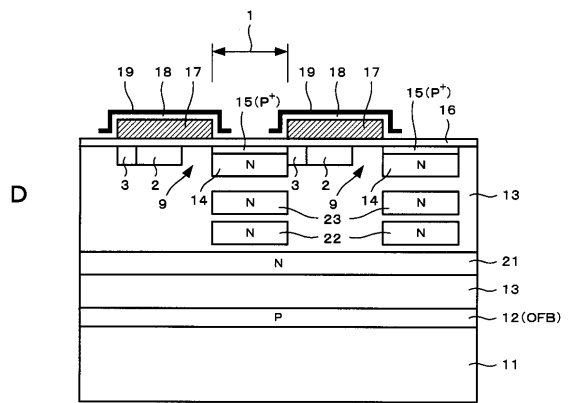
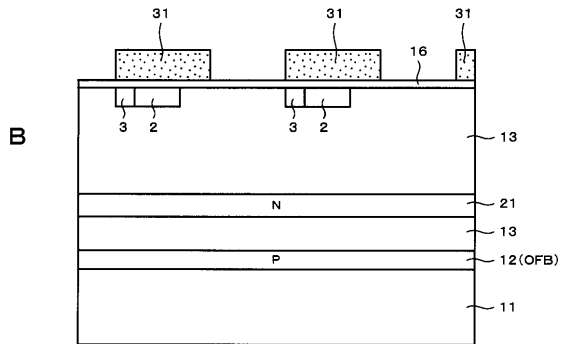
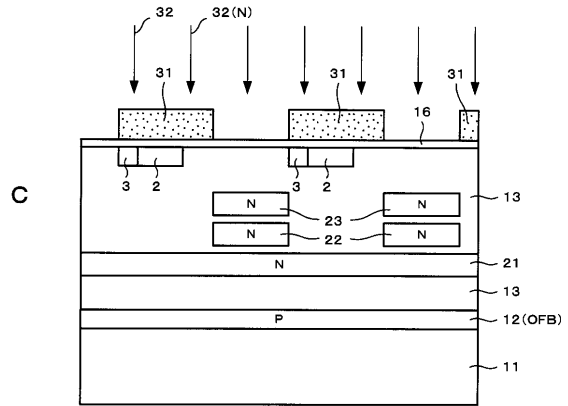
1 受光センサ部(フォトセンサ)、2 垂直転送レジスタ(転送チャネル領域)、3 チャネルストップ領域、4 撮像領域、5 水平転送レジスタ、6 出力部、9 読み

50

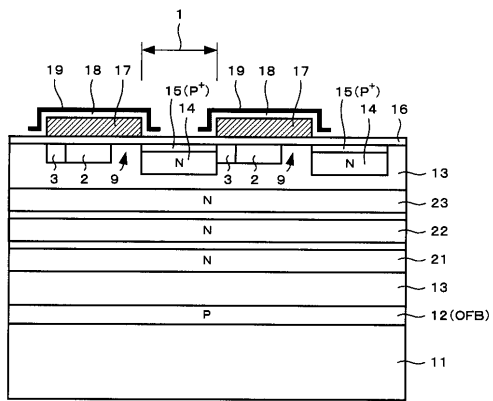
【図3】



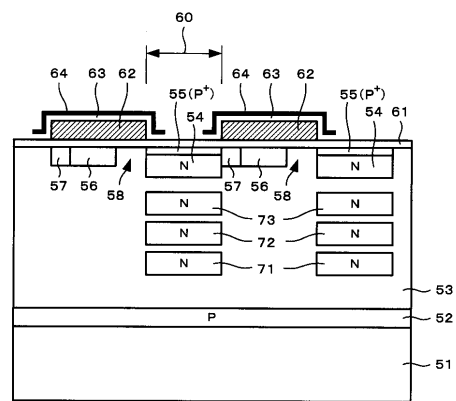
【図4】



【図5】



【図6】



フロントページの続き

- (56)参考文献 特開平04 - 245479 (JP, A)
特開2001 - 185711 (JP, A)
特開2001 - 291858 (JP, A)
特開2002 - 050755 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 27/14
H01L 31/10