

(12) 发明专利

(10) 授权公告号 CN 102007570 B

(45) 授权公告日 2013.04.03

(21) 申请号 200880123037.6

H01L 21/3065(2006.01)

(22) 申请日 2008.12.05

(56) 对比文件

(30) 优先权数据

61/016,366 2007.12.21 US

US 7241683 B2, 2007.07.10, 说明书第 2 栏第 30 行 - 第 8 栏第 4 行及附图 1-5.

US 5328810 A, 1994.07.12, 说明书第 7 栏第 28 行 - 第 8 栏第 7 行及附图 14-17.

US 7241683 B2, 2007.07.10, 说明书第 2 栏第 30 行 - 第 8 栏第 4 行及附图 1-5.

(85) PCT 申请进入国家阶段日

2010.06.21

(86) PCT 申请的申请数据

PCT/US2008/085751 2008.12.05

审查员 戴永超

(87) PCT 申请的公布数据

W02009/085564 EN 2009.07.09

(73) 专利权人 朗姆研究公司

地址 美国加利福尼亚州

(72) 发明人 安德鲁·R·罗马诺

列扎·S·M·萨德贾迪

(74) 专利代理机构 上海胜康律师事务所 31263

代理人 周文强 李献忠

(51) Int. Cl.

H01L 21/027(2006.01)

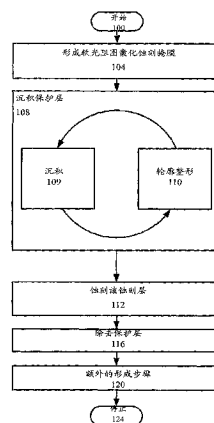
权利要求书 4 页 说明书 8 页 附图 9 页

(54) 发明名称

用高蚀刻速率抗蚀剂掩膜进行蚀刻

(57) 摘要

本发明提供一种将特征蚀刻入蚀刻层的方法。在该蚀刻层上方形成图案化掩膜，其中该图案化掩膜是高蚀刻速率光阻材料的，其中该图案化掩膜具有图案化掩膜特征。通过执行循环沉积，在该高蚀刻速率光阻材料的图案化掩膜上沉积保护层，其中每个循环包含在该暴露表面上方沉积沉积层的沉积阶段，该暴露表面包括该高蚀刻速率光阻材料的图案化掩膜的侧壁以及用于提供竖直侧壁的轮廓整形阶段。使用该保护层作为掩膜将特征蚀刻入该蚀刻层。除去该保护层。



1. 一种将特征蚀刻入蚀刻层的方法, 包含:

在该蚀刻层上方形成图案化掩膜, 其中该图案化掩膜是高蚀刻速率光阻材料的, 其中该高蚀刻速率光阻材料是没有抗蚀刻添加剂的, 其中该图案化掩膜具有图案化掩膜特征;

通过执行循环沉积, 在该高蚀刻速率光阻材料的图案化掩膜上沉积保护层, 其中每个循环包含:

在该暴露表面上方沉积沉积层的沉积阶段, 该暴露表面包括该高蚀刻速率光阻材料的图案化掩膜的侧壁; 以及

用于提供竖直侧壁的轮廓整形阶段;

使用该保护层作为掩膜将特征蚀刻入该蚀刻层; 以及

除去该保护层。

2. 如权利要求 1 所述的方法, 其中该保护层的该循环沉积执行两个到三个循环。

3. 如权利要求 1 所述的方法, 其中该保护层和图案化掩膜被用作将该特征蚀刻入该蚀刻层的掩膜。

4. 如权利要求 1 所述的方法, 其中该除去该保护层还剥离该高蚀刻速率光阻材料的图案化掩膜。

5. 如权利要求 1 所述的方法, 其中该保护层具有厚度在 0.5nm 到 10nm 之间的侧壁。

6. 如权利要求 1 所述的方法, 其中该高蚀刻速率光阻材料是没有化学放大添加剂的。

7. 如权利要求 1 所述的方法, 其中该沉积该保护层不在该图案化掩膜特征的底部形成保护层。

8. 如权利要求 1 所述的方法, 进一步包含:

在将该特征蚀刻入该蚀刻层以前, 除去该高蚀刻速率光阻材料的图案化掩膜而不除去由该保护层形成的侧壁, 其中该将特征蚀刻入该蚀刻层使用该保护层的该侧壁作为掩膜。

9. 如权利要求 1 所述的方法, 其中该图案化掩膜具有图案化掩膜节距长度, 且其中该蚀刻特征具有小于该图案化掩膜节距长度的节距长度。

10. 如权利要求 1 所述的方法, 其中该沉积该保护层不在水平表面上形成保护层。

11. 如权利要求 1 所述的方法, 其中该沉积阶段包含:

流入沉积气体;

使该沉积气体形成等离子体; 以及

停止该沉积气体的流入。

12. 如权利要求 1 所述的方法, 其中该轮廓整形阶段包含:

流入轮廓整形气体;

使该轮廓整形气体形成等离子体; 以及

停止该轮廓整形气体的流入。

13. 一种用于在蚀刻层中形成特征的装置, 其中该层是由衬底支撑的, 且其中该蚀刻层是由具有掩膜特征的图案化高蚀刻速率光阻掩膜覆盖的, 其中该高蚀刻速率光阻是没有抗蚀刻添加剂的, 该装置包含:

等离子体处理室, 包含:

形成等离子体处理室外壳的室壁;

用于在该等离子体处理室外壳内支撑衬底的衬底支座;

用于调节该等离子体处理室外壳中的压强的压强调节器；
用于向该等离子体处理室外壳提供能量以维持等离子体的至少一个电极；
用于向该等离子体处理室外壳内提供气体的进气口；以及
用于从该等离子体处理室外壳中排出气体的出气口；
与该进气口流体连通的气体源，包含：
沉积气体源；
轮廓整形气体源；以及
蚀刻气体源；
可控地连接于该气体源和该至少一个电极的控制器，包含：
至少一个处理器，该处理器用于执行如下步骤：

提供两到三个循环的保护层沉积，该保护层沉积形成具有厚度在 0.5nm 到 30nm 之间的侧壁的保护层，其中每个沉积循环包含：

提供从该沉积气体源到该等离子体处理室外壳的沉积气体的气流；
使该沉积气体形成等离子体；
停止到该等离子体处理室外壳的该沉积气体的气流；

在第一沉积气体的气流被停止后提供从该轮廓整形气体源到该等离子体处理室外壳的轮廓整形气体的气流；

使该轮廓整形气体形成等离子体；以及
停止到该等离子体处理室外壳的该轮廓整形气体的气流；
提供从该蚀刻气体源到该等离子体处理室的蚀刻气体的气流；
使用该蚀刻气体在该蚀刻层中蚀刻特征；以及
剥离保护层和该高蚀刻速率光阻掩膜。

14. 一种将特征蚀刻入蚀刻层的方法，包含：

在该蚀刻层上方形成图案化掩膜，其中该图案化掩膜是由高蚀刻速率光阻材料制成的，其中该高蚀刻速率光阻材料是没有抗蚀刻添加剂的，其中该图案化掩膜具有图案化掩膜特征；

通过执行循环沉积，在该高蚀刻速率光阻材料的图案化掩膜上沉积保护层，其中每个循环包含：

在该暴露表面上方沉积沉积层的沉积阶段，该暴露表面包括该高蚀刻速率光阻材料的图案化掩膜的侧壁；以及

用于提供竖直侧壁的轮廓整形阶段；
除去该高蚀刻速率光阻材料，并留下该保护层的侧壁；
使用该保护层的该侧壁作为掩膜将特征蚀刻入该蚀刻层；以及
除去该保护层。

15. 如权利要求 14 所述的方法，其中该沉积该保护层不在该高蚀刻速率光阻掩膜的顶部形成保护层。

16. 如权利要求 14 所述的方法，其中该保护层的该循环沉积执行两到三个循环。

17. 如权利要求 14 所述的方法，其中该保护层和图案化掩膜被用作将该特征蚀刻入该蚀刻层的掩膜。

18. 如权利要求 14 所述的方法,其中该除去该保护层还剥离该高蚀刻速率光阻材料的图案化掩膜。

19. 如权利要求 14 所述的方法,其中该保护层具有厚度在 0.5nm 到 10nm 之间的侧壁。

20. 如权利要求 14 所述的方法,其中该高蚀刻速率光阻材料是没有化学放大添加剂的。

21. 一种用于在蚀刻层中形成特征的装置,其中该层是由衬底支撑的,且其中该蚀刻层是由具有掩膜特征的图案化高蚀刻速率光阻掩膜覆盖的,其中该高蚀刻速率光阻是没有抗蚀刻添加剂的,该装置包含:

等离子体处理室,包含:

形成等离子体处理室外壳的室壁;

用于在该等离子体处理室外壳内支撑衬底的衬底支座;

用于调节该等离子体处理室外壳中的压强的压强调节器;

用于向该等离子体处理室外壳提供能量以维持等离子体的至少一个电极;

用于向该等离子体处理室外壳内提供气体的进气口;以及

用于从该等离子体处理室外壳中排出气体的出气口;

与该进气口流体连通的气体源,包含:

沉积气体源;

轮廓整形气体源;以及

蚀刻气体源;

可控地连接于该气体源和该至少一个电极的控制器,包含:

至少一个处理器,该处理器用于执行如下步骤:

提供多个循环以形成具有侧壁,其中该保护层不在该高蚀刻速率光阻的顶部表面上形成,其中每个循环包含:

提供从该沉积气体源到该等离子体处理室外壳的沉积气体的气流;

使该沉积气体形成等离子体;

停止到该等离子体处理室外壳的该沉积气体的气流;用于在第一沉积气体的气流被停止后提供从该轮廓整形气体源到该等离子体处理室外壳的轮廓整形气体的气流;

使该轮廓整形气体形成等离子体;以及

停止到该等离子体处理室外壳的该轮廓整形气体的气流;

除去该高蚀刻速率光阻而不除去该保护层的该侧壁;

提供从该蚀刻剂气体源到该等离子体处理室的蚀刻剂气体的气流;

使用该蚀刻气体并使用该保护层侧壁作为掩膜在该蚀刻层中蚀刻特征;以及

剥离保护层和该高蚀刻速率光阻掩膜。

22. 一种将特征蚀刻入蚀刻层的方法,包含:

在该蚀刻层上方形成图案化掩膜,其中该图案化掩膜是由高蚀刻速率光阻材料制成的,其中该高蚀刻速率光阻材料是没有抗蚀刻添加剂的,其中该图案化掩膜具有图案化掩膜特征;

通过执行循环沉积,在该高蚀刻速率光阻材料的图案化掩膜上沉积保护层,其中每个循环包含:

在该暴露表面上方沉积沉积层的沉积阶段,该暴露表面包括该高蚀刻速率光阻材料的图案化掩膜的侧壁;以及

用于提供竖直侧壁的轮廓整形阶段,其中该保护层被沉积在该高蚀刻速率光阻掩膜的顶部和侧壁上方;

使用该保护层作为掩膜将特征蚀刻入该蚀刻层;以及
除去该保护层。

23. 如权利要求 22 所述的方法,其中该沉积该保护层不在该掩膜特征的底部的水平表面上形成保护层。

24. 如权利要求 23 所述的方法,其中该保护层的该循环沉积执行两到三个循环。

25. 如权利要求 24 所述的方法,其中该保护层和图案化掩膜被用作将该特征蚀刻入该蚀刻层的掩膜。

26. 如权利要求 25 所述的方法,其中该除去该保护层还剥离该高蚀刻速率光阻材料的图案化掩膜。

27. 如权利要求 26 所述的方法,其中该保护层具有厚度在 0.5nm 到 10nm 之间的侧壁。

28. 如权利要求 27 所述的方法,其中该高蚀刻速率光阻材料是没有化学放大添加剂的。

29. 如权利要求 22 所述的方法,其中该沉积该保护层不在该图案化掩膜特征的底部形成保护层。

30. 如权利要求 22 所述的方法,进一步包含:

在将该特征蚀刻入该蚀刻层以前,除去该高蚀刻速率光阻材料的图案化掩膜而不除去由该保护层形成的侧壁,其中该将特征蚀刻入该蚀刻层使用该保护层的该侧壁作为掩膜。

31. 如权利要求 22 所述的方法,其中该图案化掩膜具有图案化掩膜节距长度,且其中该蚀刻特征具有小于该图案化掩膜节距长度的节距长度。

32. 如权利要求 22 所述的方法,其中该沉积该保护层不在水平表面上形成保护层。

33. 如权利要求 22 所述的方法,其中该沉积阶段包含:

流入沉积气体;

使该沉积气体形成等离子体;以及

停止该沉积气体的流入。

34. 如权利要求 22 所述的方法,其中该轮廓整形阶段包含:

流入轮廓整形气体;

使该轮廓整形气体形成等离子体;以及

停止该轮廓整形气体的流入。

用高蚀刻速率抗蚀剂掩膜进行蚀刻

背景技术

[0001] 本发明涉及半导体器件的形成。

[0002] 在半导体晶圆处理过程中,该半导体器件的特征是使用熟知的图案化和蚀刻工艺在该晶圆中限定的。在这些工艺中,光阻(PR)材料被沉积在该晶圆上,然后暴露于由中间掩膜(reticle)过滤的光。该中间掩膜一般来说是玻璃板,该玻璃板被图案化了示例性的特征几何形状,该几何形状阻挡光线通过该中间掩膜传播。

[0003] 穿过该中间掩膜以后,光与光阻材料的表面接触。光改变该光阻材料的化学成分,使得显影剂(developer)可以除去该光阻材料的一部分。在正光阻材料的情况下,曝光区域被除去,而在负光阻材料的情况下,未曝光区域被除去。然后,蚀刻该晶圆,以从不再被光阻材料保护的区域中除去下层材料,并由此在该晶圆中限定想要的特征。光阻材料需要一个耐蚀刻元件以阻止蚀刻过程中该光阻掩膜被太快地除去,即,起蚀刻掩膜的作用。抗蚀刻添加剂在Willson等人的美国专利6,103,445(在2000年8月15日授权)和Choi的美国专利6,143,466(在2000年11月7日授权)中讨论过,为了所有目的,通过引用将这两个专利并入。抗蚀刻添加剂的一个实施例是用于193抗蚀剂noroborenes、adamantanes和它们的衍生物和用于248抗蚀剂的benzenes和苯基和它们的衍生物。

[0004] 这些专利还公开了,化学放大的光阻材料还可以具有化学放大组分以提供化学放大光阻成分。

发明内容

[0005] 为了实现前述并相应于本发明的目的,提供一种将特征蚀刻入蚀刻层的方法。在该蚀刻层上方形成图案化掩膜,其中该图案化掩膜是没有或有很少耐蚀刻性的高蚀刻速率光阻材料的,其中该图案化掩膜具有图案化掩膜特征。通过执行循环沉积,在该高蚀刻速率光阻材料的图案化掩膜上沉积保护层,其中每个循环包含在该暴露表面上方沉积沉积层的沉积阶段,该暴露表面包括该高蚀刻速率光阻材料的图案化掩膜的侧壁以及用于提供竖直侧壁的轮廓整形阶段。使用该保护层作为掩膜将特征蚀刻入该蚀刻层。除去该保护层。

[0006] 在本发明的另一种表现形式中,提供一种用于在蚀刻层中形成特征的装置,其中该层是由衬底支撑的,且其中该蚀刻层是由具有掩膜特征的图案化高蚀刻速率光阻掩膜覆盖的,其中该高蚀刻速率光阻是没有抗蚀刻添加剂或有蚀刻增强添加剂的。提供等离子体处理室,其包括形成等离子体处理室外壳的室壁,用于在该等离子体处理室外壳内支撑衬底的衬底支座,用于调节该等离子体处理室外壳中的压强的压强调节器,用于向该等离子体处理室外壳提供能量以维持等离子体的至少一个电极,用于向该等离子体处理室外壳内提供气体的进气口,以及用于从该等离子体处理室外壳中排出气体的出气口。气体源与该进气口流体连通的,并包含沉积气体源,轮廓整形气体源,以及蚀刻气体源。控制器可控地连接于该气体源和该至少一个电极,并包含至少一个处理器,以及计算机可读介质。该计算机可读介质包含用于提供两到三个循环的保护层沉积的计算机可读代码,该保护层沉积形成具有厚度在0.5nm到30nm之间的侧壁的保护层,其中每个沉积循环包含用于提供从该沉

积气体源到该等离子体处理室外壳的沉积气体的气流的计算机可读代码,用于使该沉积气体形成等离子体的计算机可读代码,用于停止到该等离子体处理室外壳的该沉积气体的气流的计算机可读代码,用于在第一沉积气体的气流被停止后提供从该轮廓整形气体源到该等离子体处理室外壳的轮廓整形气体的气流的计算机可读代码,用于使该轮廓整形气体形成等离子体的计算机可读代码,以及用于停止到该等离子体处理室外壳的该轮廓整形气体的气流的计算机可读代码,用于提供从该蚀刻气体源到该等离子体处理室的蚀刻气体的气流的计算机可读代码,用于使用该蚀刻气体在该蚀刻层中蚀刻特征的计算机可读代码,以及用于剥离保护层和该高蚀刻速率光阻掩膜的计算机可读代码。

[0007] 在本发明的另一种表现形式中,提供一种将特征蚀刻入蚀刻层的方法。在该蚀刻层上方形成图案化掩膜,其中该图案化掩膜是由高蚀刻速率光阻材料制成的,其中该图案化掩膜具有图案化掩膜特征。通过执行循环沉积,在该高蚀刻速率光阻材料的图案化掩膜上沉积保护层,其中每个循环包含在该暴露表面上方沉积沉积层的沉积阶段,该暴露表面包括该高蚀刻速率光阻材料的图案化掩膜的侧壁以及用于提供竖直侧壁的轮廓整形阶段。除去该高蚀刻速率光阻材料,并留下该保护层的侧壁。使用该保护层的该侧壁作为掩膜将特征蚀刻入该蚀刻层。除去该保护层。

[0008] 本发明的另一种表现形式提供一种用于在蚀刻层中形成特征的装置,其中该层是由衬底支撑的,且其中该蚀刻层是由具有掩膜特征的图案化高蚀刻速率光阻掩膜覆盖的,其中该高蚀刻速率光阻是没有抗蚀刻添加剂的。提供等离子体处理室,包含形成等离子体处理室外壳的室壁,用于在该等离子体处理室外壳内支撑衬底的衬底支座,用于调节该等离子体处理室外壳中的压强的压强调节器,用于向该等离子体处理室外壳提供能量以维持等离子体的至少一个电极,用于向该等离子体处理室外壳内提供气体的进气口,以及用于从该等离子体处理室外壳中排出气体的出气口。气体源与该进气口流体连通并包含沉积气体源,轮廓整形气体源,以及蚀刻气体源。控制器可控地连接于该气体源和该至少一个电极并包含至少一个处理器以及计算机可读介质。该计算机可读介质包含用于提供多个循环以形成具有侧壁的计算机可读代码,其中该保护层不在该高蚀刻速率光阻的顶部表面上形成,其中每个循环包含用于提供从该沉积气体源到该等离子体处理室外壳的沉积气体的气流的计算机可读代码,用于使该沉积气体形成等离子体的计算机可读代码,用于停止到该等离子体处理室外壳的该沉积气体的气流的计算机可读代码,用于在第一沉积气体的气流被停止后提供从该轮廓整形气体源到该等离子体处理室外壳的轮廓整形气体的气流的计算机可读代码,用于使该轮廓整形气体形成等离子体的计算机可读代码,以及用于停止到该等离子体处理室外壳的该轮廓整形气体的气流的计算机可读代码,用于除去该高蚀刻速率光阻而不除去该保护层的该侧壁的计算机可读代码,用于提供从该蚀刻剂气体源到该等离子体处理室的蚀刻剂气体的气流的计算机可读代码,用于使用该蚀刻气体并使用该保护层侧壁作为掩膜在该蚀刻层中蚀刻特征的计算机可读代码,以及用于剥离保护层和该高蚀刻速率光阻掩膜的计算机可读代码。

[0009] 在本发明的另一种表现形式中,提供一种将特征蚀刻入蚀刻层的方法。在该蚀刻层上方形成图案化掩膜,其中该图案化掩膜是由高蚀刻速率光阻材料制成的,其中该图案化掩膜具有图案化掩膜特征。通过执行循环沉积,在该高蚀刻速率光阻材料的图案化掩膜上沉积保护层,其中每个循环包含在该暴露表面上方沉积沉积层的沉积阶段,该暴露表面

包括该高蚀刻速率光阻材料的图案化掩膜的侧壁以及用于提供竖直侧壁的轮廓整形阶段，其中该保护层被沉积在该高蚀刻速率光阻掩膜的顶部和侧壁上方。使用该保护层作为掩膜将特征蚀刻入该蚀刻层。除去该保护层。

[0010] 下面参考本发明的具体实施例部分，并结合附图，更详细地描述本申请的这些和其它特征。

附图说明

[0011] 本发明是以附图中各图中的实施例的方式进行描绘的，而不是通过限制的方式，其中类似的参考标号指示类似的元件，其中：

[0012] 图 1 是本发明的一个实施方式中使用一种工艺的高水平流程图。

[0013] 图 2A-D 是根据本发明的一个实施方式处理过的堆栈的横截面示意图。

[0014] 图 3 是本发明的一个实施方式中使用另一种工艺的高水平流程图。

[0015] 图 4A-E 是根据本发明的一个实施例处理过的另一个堆栈的横截面示意图。

[0016] 图 5 是可用于实现本发明的一种等离子体处理室的示意图。

[0017] 图 6A-B 描绘了一种计算机系统，其适于实现本发明的实施方式中使用的控制器。

具体实施方式

[0018] 现在会参考附图中所示的一些优选实施方式详细地描述本发明。在下面的描述中，阐明了许多具体细节以提供对本发明的彻底理解。然而，显然，对于本领域的技术人员来说，本发明没有这些具体细节中的一些或全部仍可以实现。在其它情况下，没有对熟知的工艺步骤和 / 或结构进行详细描述，以免不必要地模糊本发明。

[0019] 使用抗蚀刻添加剂可能带来各种问题。抗蚀刻添加剂增加了光阻的成本。抗蚀刻添加剂减少了光阻对各种频率的光的透明度。抗蚀刻添加剂可能增大线路边缘的粗糙度。因为不同的抗蚀刻添加剂可能只对一些不同的曝光频率有效，抗蚀刻添加剂使得光刻工艺以及光阻系统的制造和开发的更加复杂。

[0020] 当该晶圆在曝光后被加热时，发生催化作用，这放大了吸收光量子的地方的单一光量子的反应，以至于单一光量子可能被放大到带来 100 或更多的反应。这种放大可能导致 15nm 量级的分辨率的模糊。对于 EUV 光刻和高 NA 193nm 的浸没，30nm 分辨率是理想的。来自化学放大的模糊可能会阻止这样的分辨率。

[0021] 因为抗蚀刻添加剂使得光阻更耐蚀刻，在存在抗蚀刻添加剂的情况下，更需要化学放大。对于没有抗蚀刻添加剂的高蚀刻速率光阻，在一些实施方式中，这样的光阻还可以没有化学放大添加剂（非化学放大的）。

[0022] 光阻（光致抗蚀剂）的本性就是“抗蚀刻”的，但是抗蚀刻添加剂增加了开发成本和那些聚合物的原料费。抗蚀刻添加剂还因为大量单体的交联阻塞了聚合物链而使得负抗蚀剂的制造更加复杂，并且将更难以形成交联并因此减少了这样的系统的对比度。通常人们认为，在线路边缘粗糙度和单体尺寸之间有关联。当大的蚀刻群必须被附着于侧链或并入聚合物主链时，单体单元更多。另外，抗蚀刻添加剂使得高灵敏度非化学放大抗蚀剂（例如 EUV 或高 NA 浸没中使用的）（其中扩散是一个问题）的制造更加复杂。通过将抗蚀刻添加剂留在外面并使用本发明的一个实施方式，高灵敏度的低 LER 非化学放大的制造可以被

大大简化。

[0023] 本发明在蚀刻一蚀刻层时使用一种具有低抗蚀刻性的高蚀刻速率光阻。更优选地,本发明使用没有抗蚀刻添加剂的高蚀刻速率光阻作为图案化掩膜来蚀刻一蚀刻层。

[0024] 本发明的一个实施方式可以在两个具有更高选择性的沉积聚合物之间使用前面提到的高蚀刻速率抗蚀剂以形成所谓的自对准双图案化工艺。当曝光的波长不能实现更小的节距时,这些 SaDPT 工艺可用于加倍所需的图案化密度以减少成像工具的节距 (pitch) 尺寸。

[0025] 为了便于理解,图 1 是本发明的一个实施方式中使用的一种工艺的高水平流程图。在蚀刻层上方形成高蚀刻速率光阻图案化的蚀刻掩膜 (步骤 104)。高蚀刻速率光阻具有低抗蚀刻性。更优选地,高蚀刻速率光阻是没有抗蚀刻添加剂的。图 2A 是衬底 204 上方的蚀刻层 208 的横截面示意图。具有掩膜特征 214 的高蚀刻速率光阻材料 212 的图案化蚀刻掩膜在防反射层 (ARL) 210 的上方,防反射层 210 在蚀刻层 208 上方,蚀刻层 208 在衬底 204 上方,形成了堆栈 200。

[0026] 执行保护层的循环形成 (cyclical formation) 以在该高蚀刻速率光阻上形成保护层 (步骤 108)。该循环保护层形成工艺包含至少两个步骤,在蚀刻掩膜特征 214 的侧壁上方沉积一层 (步骤 109),然后整形 (shaping) 该沉积层的轮廓 (步骤 110)。图 2B 是通过该循环保护层形成在该特征 214 的侧壁上方沉积的具有保护层 220 的图案化蚀刻掩膜 212 的横截面示意图。在此实施方式中,该保护层的形成不在掩膜特征 214 的底部的水平 ARL 210 表面上方形成层,如图所示。在此实施例中,该保护层是在该光阻掩膜顶部的水平表面上形成的。

[0027] 然后将特征蚀刻入蚀刻层 208 (步骤 112)。图 2C 显示了被蚀刻入蚀刻层 208 的特征 232。然后该保护层被除去 (步骤 116)。这一步骤同时可以除去高蚀刻速率光阻的图案化掩膜和该 ARL。在另一个实施方式中,这些层可以在单独几个步骤中除去。图 2D 显示了该沉积层和蚀刻掩膜被除去后的堆栈 200。可以执行另外的形成步骤 (步骤 120)。例如,然后可以在该特征中形成触点 (contact)。为了提供双嵌入结构,在形成该触点前可以蚀刻沟槽。在替代实施方式中,可以使用额外的步骤来形成存储器器件。

[0028] 电介质蚀刻的实施例

[0029] 在本发明的一个实施例中,一个要被蚀刻的层是介电层 208,其被置于衬底 204 上方,如图 2A 所示。防反射层 (ARL) 210 被置于介电层 208 上方。248nm 光阻的图案化高蚀刻速率光阻掩膜 212 被置于 ARL 210 上方 (步骤 104)。光阻掩膜特征 214 形成于图案化的高蚀刻速率光阻掩膜 212 中。当前,使用传统工艺,对于 248nm 光阻的蚀刻掩膜,该光阻的典型 CD 可以是 100-250nm。该衬底被放入等离子体处理室中。

[0030] 图 5 是等离子体处理室 500 的示意图,其可以用于执行该保护层形成、蚀刻和剥离。该等离子体处理室 500 包含约束环 502、上电极 504、下电极 508、气体源 510 和排气泵 520。在等离子体处理室 500 中,衬底 204 位于下电极 508 上。下电极 508 包括合适的衬底卡固机构 (例如,静电、机械卡固等) 以保持衬底 204。反应器顶部 528 包括与下电极 508 直接相对的上电极 504。上电极 504、下电极 508 和约束环 502 限定该约束等离子体体积。气体是由气体源 510 提供给该约束等离子体体积的,并且通过约束环 502 和排气口由排气泵 520 从该约束等离子体体积排出。第一射频电源 544 电性连接于上电极 504。第二射频

电源 548 电性连接于下电极 508。室壁 552 围绕约束环 502、上电极 504 和下电极 508。第一射频电源 544 和第二射频电源 548 两者都可包含 27MHz 电源和 2MHz 电源。不同的连接 RF 电力到该电极的组合都是可能的。在 Exelan HPT™ 的情况下（其基本上与有连接于该室的涡轮泵的 Exelan HP 相同，由加利福尼亚弗雷蒙的 LAMResearch Corporation™ 制造，可以用于本发明的一个优选实施方式），该 27MHz 和 2MHz 电源两者构成连接到该下电极的第二射频电源，而该上电极接地。控制器 535 可控地连接于射频电源 544、548、排气泵 520 和气体源 510。当该待蚀刻层 208 是介电层（比如氧化硅或有机硅酸盐玻璃）时，可以使用 Exelan HPT。

[0031] 图 6A 和 6B 描绘了计算机系统 1300，其适于实现本发明的实施方式中使用的控制器 535。图 6A 显示了该计算机系统的一种可能的物理形式。当然，该计算机系统可具有多种物理形式，范围从集成电路、印刷电路板和小型手持装置直到大型超级计算机。计算机系统 1300 包括监视器 1302、显示器 1304、外壳 1306、磁盘驱动 1308、键盘 1310 和鼠标 1312。磁盘 1314 是计算机可读介质，用于向计算机系统 1300 传送数据或从计算机系统 1300 传输数据。

[0032] 图 6B 是计算机系统 1300 的方框图的一个实施例。各种子系统连接于系统总线 1320。一个或多个处理器 1322（也称为中央处理单元，或 CPU）耦合于存储器件，包括存储器 1324。存储器 1324 包括随机存取存储器（RAM）和只读存储器（ROM）。正如本领域中熟知的那样，ROM 能够向该 CPU 单向传送数据和指令，而 RAM 通常可以用于以双向方式传送数据和指令。这两种类型的存储器可以包括下面所述的任何合适的计算机可读介质。固定磁盘 1326 也双向耦合于 CPU 1322；它提供额外的数据存储容量而且还包括任何下述的任何的计算机可读介质。固定磁盘 1326 可被用来存储程序、数据等等而且通常是比主存储器更慢的第二级存储介质（比如硬盘）。应当理解，固定磁盘 1326 中保存的信息，在适当的情况下，可以作为虚拟存储器（virtual memory）以标准方式合并存储在存储器 1324 中。可移除磁盘 1314 可以采取下述的任何计算机可读介质的形式

[0033] CPU 1322 也耦合于各种输入 / 输出设备，比如显示器 1304、键盘 1310、鼠标 1312 和扬声器 1330。通常，输入输出设备可能是下述任何一种：视频显示器、轨迹球、鼠标、键盘、麦克风、触摸屏、传感器读卡器、磁带或纸带阅读器、书写板、触摸笔、语音或笔迹识别器、生物特征阅读器，或其它的电脑。可选地，CPU 1322 使用网络接口 1340 耦合于另一台计算机或电信网络。使用这种网络接口，可以想象，在执行上述方法步骤的过程中，该 CPU 可以从网络接收信息，或者可以输出信息到网络。而且，本发明的方法实施方式可以在 CPU 1322 上单独执行或者通过网络（比如因特网）与共享部分处理的远程 CPU 一起执行。

[0034] 另外，本发明的实施方式进一步涉及具有计算机可读介质的计算机存储器产品，该计算机可读介质具有用以执行各种由计算机完成的操作的计算机代码。该介质和计算机代码可以是为本发明的目的专门设计和制造的，也可以是对具有计算机软件领域的技术的人员来说熟知并可以获得的。计算机可读介质的实施例包括但不限于：磁介质比如硬盘、软盘和磁带；光介质比如 CD-ROM 和全息器件；磁光（magneto-optical）介质，比如光软盘（floptical disks）；和被专门配置为存储和执行程序代码的硬件装置，比如专用集成电路（ASIC）、可编程逻辑器件（PLD）和 ROM 和 RAM 器件。计算机代码的实施例包括比如由编译器产生的机器码和包含由计算机使用解释器执行的更高级别代码的文件。计算机可读介质

还可以是由嵌入载波中的计算机数据信号传输并表示由处理器执行的指令序列的计算机代码。

[0035] 可以使用其它装置的其它实施例来执行本发明。

[0036] 接下来,执行该保护层的循环形成以提供该保护层(步骤 108)。在此实施例中,该沉积阶段(步骤 109)包含提供沉积气体以及从该沉积气体生成等离子体以形成沉积层。在此实施例中,该沉积气体包含聚合物形成配方。聚合物形成配方的一个实施例是碳氢化合物气体,比如 C_2H_2 、 CH_4 和 C_2H_4 , 以及碳氟化合物气体,比如 CH_3F 、 CH_2F_2 、 CHF_3 、 C_4F_6 、和 C_4F_8 。聚合物形成配方的另一个实施例会是碳氟化合物和含氢气体,比如 CF_4 和 H_2 的配方。然后停止该沉积气体。

[0037] 该轮廓整形(步骤 110)包含轮廓整形气体并从该轮廓整形气体生成轮廓整形等离子体以整形该沉积层 420 的轮廓。该轮廓整形气体不同于该沉积气体。如图所示,该沉积阶段(步骤 109)和该轮廓整形阶段(步骤 110)在不同时间发生。在此实施例中,该轮廓整形气体包含碳氟化合物,比如 CF_4 、 CHF_3 和 CH_2F_2 。可以使用其它气体比如 COS 、 O_2 、 N_2 和 H_2 。在此实施例中,供应的电力是 2MHz 的 0 瓦和 27MHz 的 800 瓦。然后停止该轮廓整形气体。

[0038] 在此实施例中,该沉积阶段(步骤 109)被重复第二次。此处使用与上面描述的相同的沉积配方。在替代实施方式中,该沉积配方还可以是从该第一沉积阶段的配方修改得到的。

[0039] 该轮廓整形阶段(步骤 110)被重复第二次。此处使用与上面描述的相同的轮廓整形配方。该轮廓整形配方还可以是从该第一沉积阶段的配方修改得到的。

[0040] 该保护层形成工艺(步骤 108)可以重复许多个循环直到形成期望的保护层。优选地,在此实施例中,循环的数量可以是 1 到 10 次。更优选地,循环的数量是 2 到 3 次。优选地,该保护层的侧壁的厚度是 0.5nm 到 30nm。更优选地,该保护层的侧壁是 0.5 到 10nm。

[0041] 完成该保护层的形成(步骤 108)以后,然后使用该保护层蚀刻该介电层(步骤 112)。该蚀刻包含提供蚀刻气体并从该蚀刻气体形成蚀刻等离子体。在此实施例中,对该介电层蚀刻(步骤 112)使用与该轮廓整形阶段中使用的轮廓整形配方(步骤 110)或该沉积阶段的配方(步骤 109)不同的蚀刻配方。这是因为在该保护层形成过程(步骤 108)中需要介电层 208 不被蚀刻。用于蚀刻该介电层的蚀刻化学物质的一个实施例可以是具有 O_2 或 N_2 的 C_4F_6 。

[0042] 然后除去该保护层(步骤 116)。在此实施例中,使用标准的光阻剥离来除去该保护层掩膜。还可以执行额外的形成步骤(步骤 120)。

[0043] 优选地,每个沉积阶段的每个沉积层的厚度在 0.5nm 到 30nm 之间。更优选地,每个沉积阶段的每个沉积层的厚度在 0.5nm 到 5nm 之间。最优选地,每个沉积阶段的每个沉积层的厚度在 1 到 5nm 之间。

[0044] 在本发明的不同实施方式中,该蚀刻层可以是介电层,比如低 k 介电层或含金属层。该蚀刻层还可以是硬掩膜层,比如用作特征的后续蚀刻的硬掩膜的无定形碳或 SiN 层。

[0045] 减少节距长度的工艺

[0046] 在本发明的另一个实施例中,特征节距可以被增加。图 3 是本发明的一个实施方式可以使用的工艺的高水平流程图。在蚀刻层上方形成高蚀刻速率光阻图案化蚀刻掩膜

(步骤 304)。高蚀刻速率光阻具有低抗蚀刻性。更优选地,高蚀刻速率光阻是没有抗蚀刻添加剂的。图 4A 是本发明的一个实施方式中的图案化掩膜的横截面视图。在衬底 404(比如一个晶圆)上方,可以放置阻挡层 406。在阻挡层 406 上方,形成蚀刻层 408(比如导电金属层或多晶硅层或介电层)。在蚀刻层 408 上方,形成防反射层 (ARL) 410,比如 DARC 层。在 ARL 410 上方形成高蚀刻速率光阻 412 的图案化的第一掩膜。在此实施例中,该线路掩膜的蚀刻掩膜特征 414 具有一个宽度,该宽度被限定为线宽“ L_p ”,如图所示。高蚀刻速率光阻掩膜的间隔 422 具有宽度“ S_p ”,如图所示。高蚀刻速率光阻掩膜的节距长度“ P_p ”被限定为该线宽和该间隔宽度的和 $P_p = L_p + S_p$,如图所示。这些宽度是由用于形成该高蚀刻速率光阻掩膜的光刻技术的分辨率决定的。理想的是减少该节距长度。

[0047] 执行保护层的循环形成 (cyclical formation) 以在该高蚀刻速率光阻上形成保护层 (步骤 308)。该循环保护层形成工艺包含至少两个步骤,在蚀刻掩膜特征 414 的侧壁上方沉积一层 (步骤 309),然后整形 (shaping) 该沉积层的轮廓 (步骤 310)。图 4B 是图案化高蚀刻速率光阻掩膜 412 的横截面示意图,其中该高蚀刻速率光阻掩膜掩膜的侧壁上方沉积有保护层 420。保护层 420 在该掩膜间隔内形成侧壁层特征 424,其中该侧壁层特征 424 具有比该高蚀刻速率光阻掩膜的间隔 CD 间隔更小的 CD。优选地,该沉积的高蚀刻速率光阻掩膜的更小的间隔 CD 比该高蚀刻速率光阻掩膜特征的间隔 CD 小 50%。更理想的是,该侧壁层具有基本上竖直的侧壁 428,它是高度保形的,如图所示。基本上竖直的侧壁的一个实施例是从下到上与该特征的底部形成 88° 到 90° 之间的一个角度的侧壁。保形的侧壁具有从该特征的顶部到底部基本上相同的厚度。非保形的侧壁可能形成切割面 (faceting) 或面包块的构造,这提供了不是基本上竖直的侧壁。锥形 (Tapered) 侧壁 (来自该切割面构造) 或面包块侧壁会增大该沉积层 CD 并提供不良的蚀刻掩膜。优选地,该侧壁上的沉积比该第一掩膜特征的底部上的沉积更厚。更优选地,没有层被沉积在该第一掩膜特征的底部上。在此实施例中,该保护层不被沉积在该高蚀刻速率光阻掩膜的顶部水平面上。

[0048] 除去该高蚀刻速率光阻掩膜 (步骤 311)。因为该高蚀刻速率光阻掩膜优选地是没有抗蚀刻添加剂的,该高蚀刻速率光阻可以被除去而不会显著地除去该保护层。图 4C 是在该高蚀刻速率光阻掩膜被除去后该堆栈的横截面视图。

[0049] 然后将特征蚀刻入该蚀刻层 408 (步骤 312)。图 4D 显示了被蚀刻入待蚀刻层 408 的特征 432。然后除去该保护层 (步骤 316)。在此实施例中,该保护层和 ARL 可以在单一剥离步骤中被除去。图 4E 显示了该沉积层和蚀刻掩膜被除去后的堆栈。该蚀刻层的线宽被显示为 L_f 。该蚀刻层中的该特征的间隔宽度被显示为 S_f 。该特征的节距长度被显示为 P_f ,其中 $P_f = L_f + S_f$ 。为了比较,来自图 4A 的光阻掩膜节距 P_p 、光阻线宽 L_p 和光阻间距 S_p 被显示在图 4E 中以与特征节距 P_f 、特征线宽 L_f 和特征间隔宽度 S_f 进行比较。在此实施方式中,特征 P_f 的节距的长度是光阻掩膜 P_p 的节距的长度的一半,因为特征间的线宽 L_f 是光阻掩膜 L_p 的线宽的一半且该特征间隔宽度 S_f 是该光阻掩膜中的间隔 S_p 的一般。因此,本创新性工艺通过将节距长度、线宽和特征宽度减小一半,能够使蚀刻特征分辨率加倍,尽管使用的是相同的光阻光刻工艺。可以执行额外的形成步骤 (步骤 320)。例如,该额外的步骤可以用来形成存储器器件。

[0050] 优选地,该侧壁的宽度是该连线的宽度 L_p 的 30% 到 70%。更优选地,该侧壁的宽度是该连线的宽度 L_p 的 40% 到 60%。

[0051] 在其它实施方式中,其中要蚀刻的是金属层或硅层,该保护层可以是更抗蚀刻的层,比如氮化硅材料的。

[0052] 在本发明的其它实施方式中,该晶圆的温度被保持在地狱该光阻材料的玻璃态转化温度以避免该光阻掩膜特征的变形。优选地,该晶圆温度被保持在 100℃到 -100℃的范围内。更优选地,该温度被保持在 80℃到 -80℃的范围内。最优选地,该温度被保持在 40℃到 -40℃的范围内。

[0053] 本创新性工艺的一个有点是通过后续的轮廓整形步骤可以使非垂直沉积轮廓更加垂直。本创新性工艺的另一个优点是该沉积层可以是增加和回刻 (etch back),使得每个循环过程中形成很薄的沉积层。这样很薄的层有助于阻止分层 (delamination),分层可能由形成单一的后层而引起。单一的厚膜还可能带来其它问题。另外,该循环工艺提供了更多控制参数,这带来了更多的微调参数,可以提供更好的保形沉积层。因为该循环工艺会使整个 CD 减小工艺中的面包块保持在最小限度,所以该沉积轮廓的底部部分的该 CD 增益可以保持增长。

[0054] 在本发明的一个实施方式中,该保护层是碳和氢材料形成的。

[0055] 此实施方式允许该蚀刻特征相对于该光刻系统的分辨率带来的节距长度限制的节距长度的减小。

[0056] 因为抗蚀刻添加剂可以是对一个曝光频率透明而对另一个不透明,所以抗蚀刻添加剂可能在使用一个频率的光刻工艺中 useful 而在使用另一个频率的另一光刻工艺没有用。因为本发明使用没有抗蚀刻添加剂的光阻,所以本发明的一个有点在于,对各种光刻曝光频率可以使用单一聚合物。

[0057] 尽管此发明是依据几个优选实施方式进行描述的,然而存在落入本发明的范围的变更、置换和各种等同替换。还应当注意,有许多实现本发明的方法和装置的替代方式。因此,所附权利要求意在解读为包括所有这些变更、置换和各种等同替换,均落入本发明的真实精神和范围。

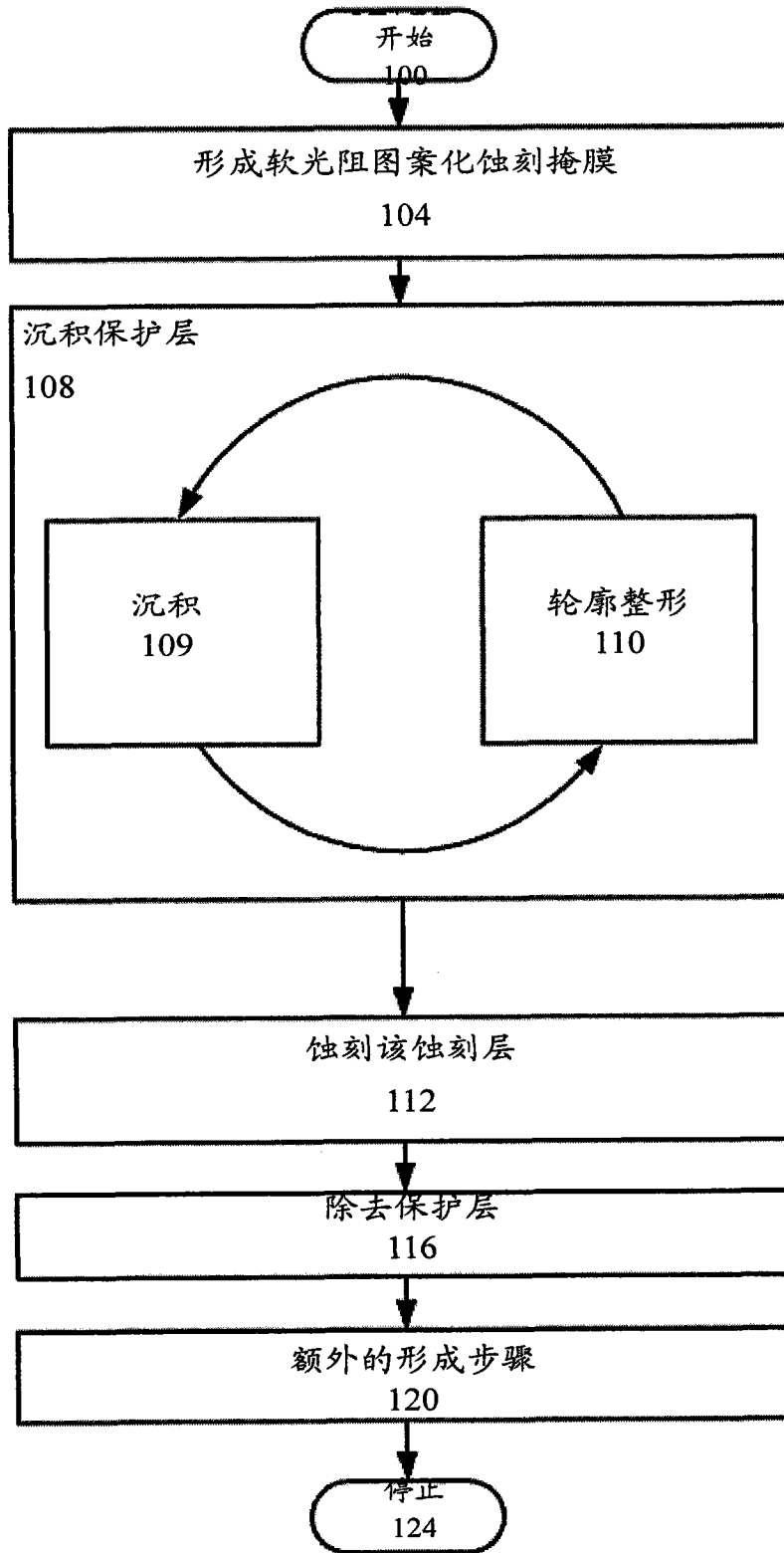


图 1

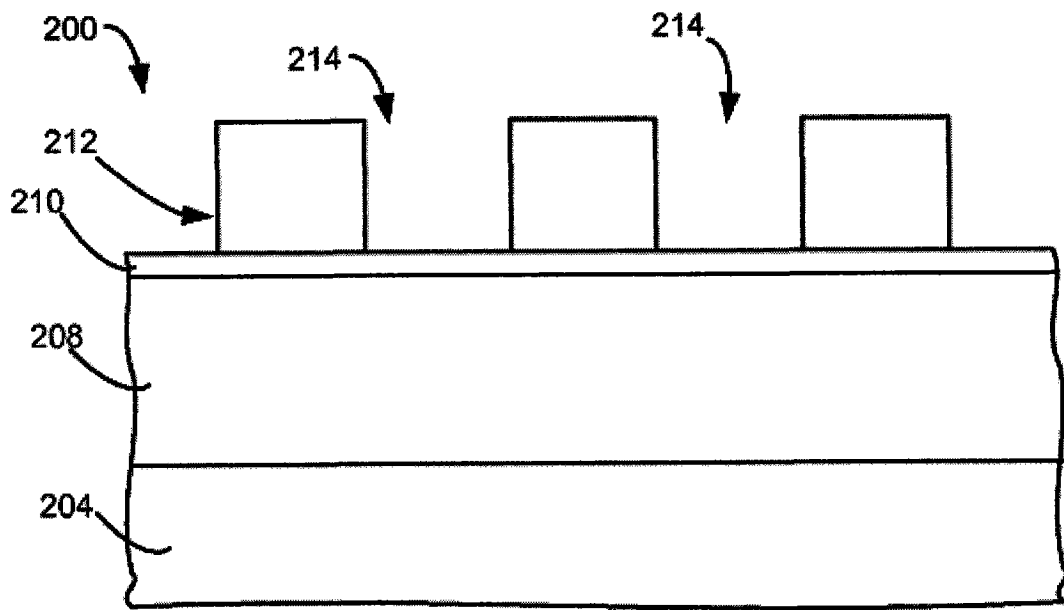


图 2A

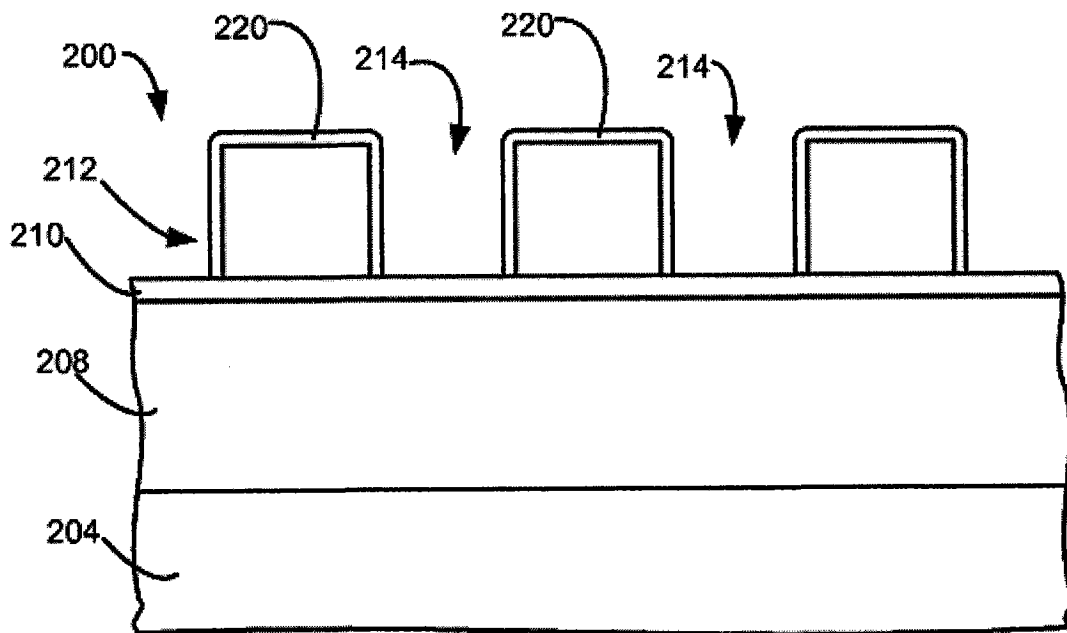


图 2B

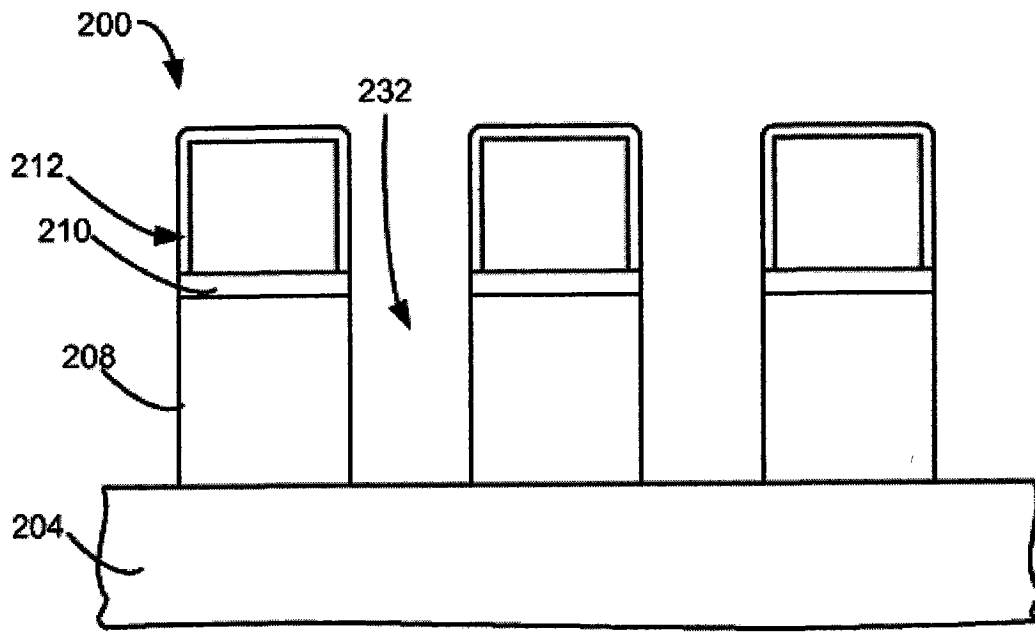


图 2C

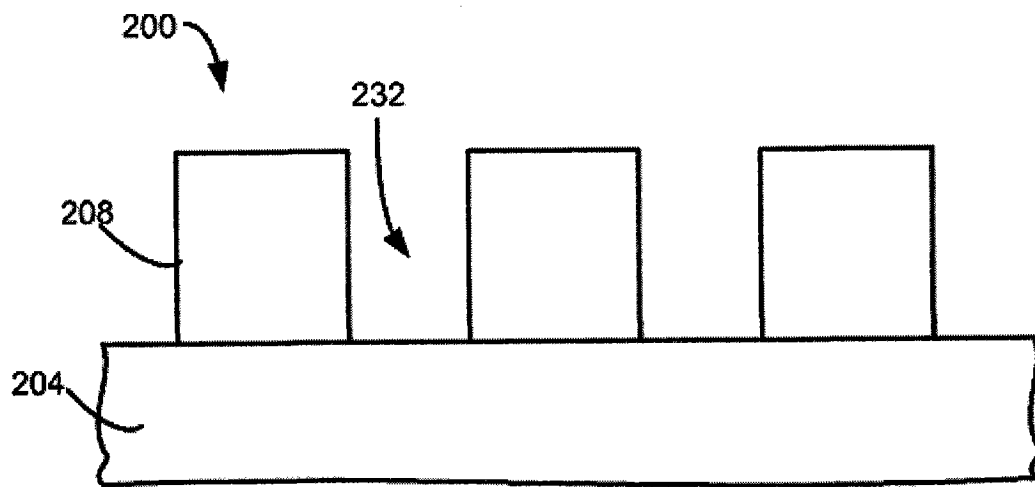


图 2D

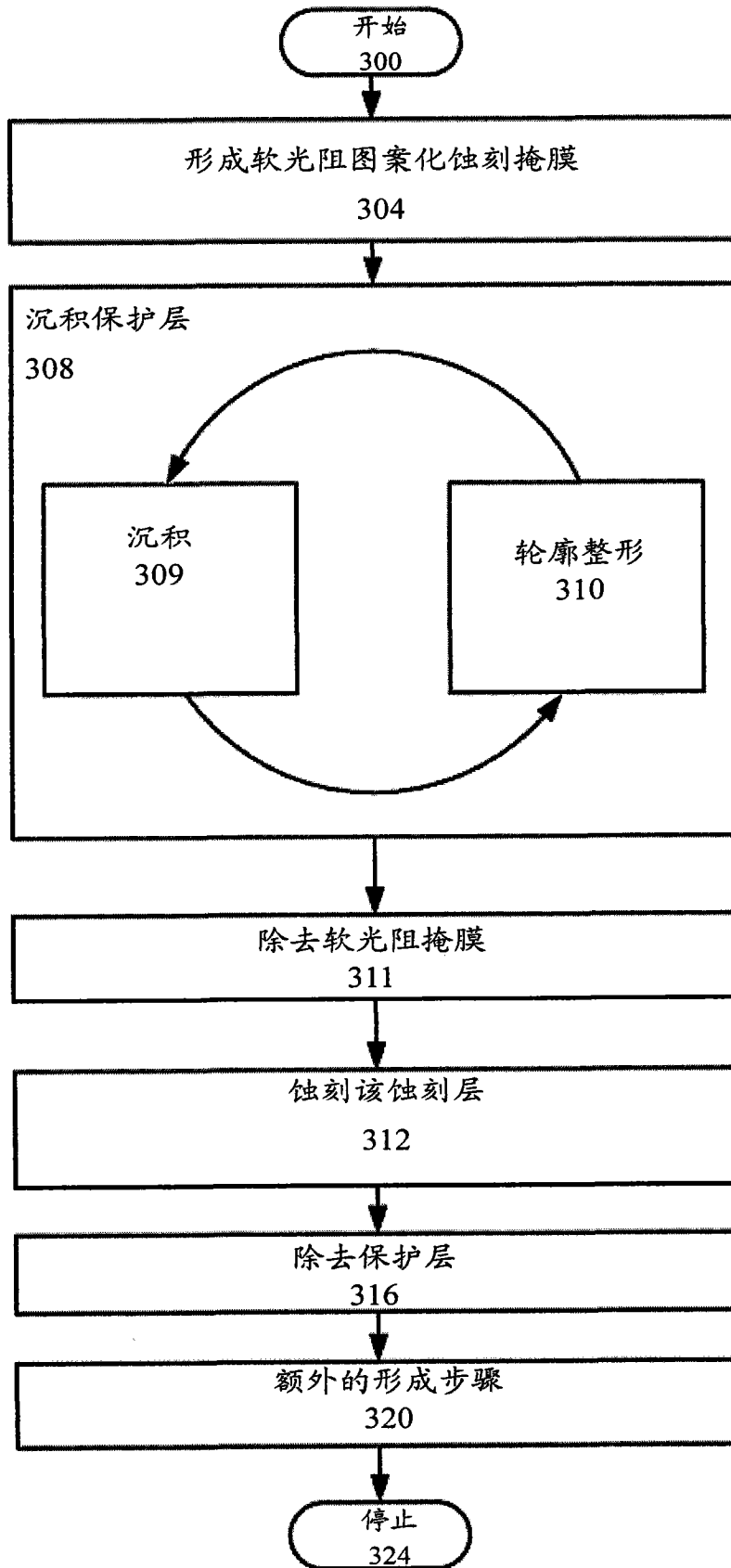


图 3

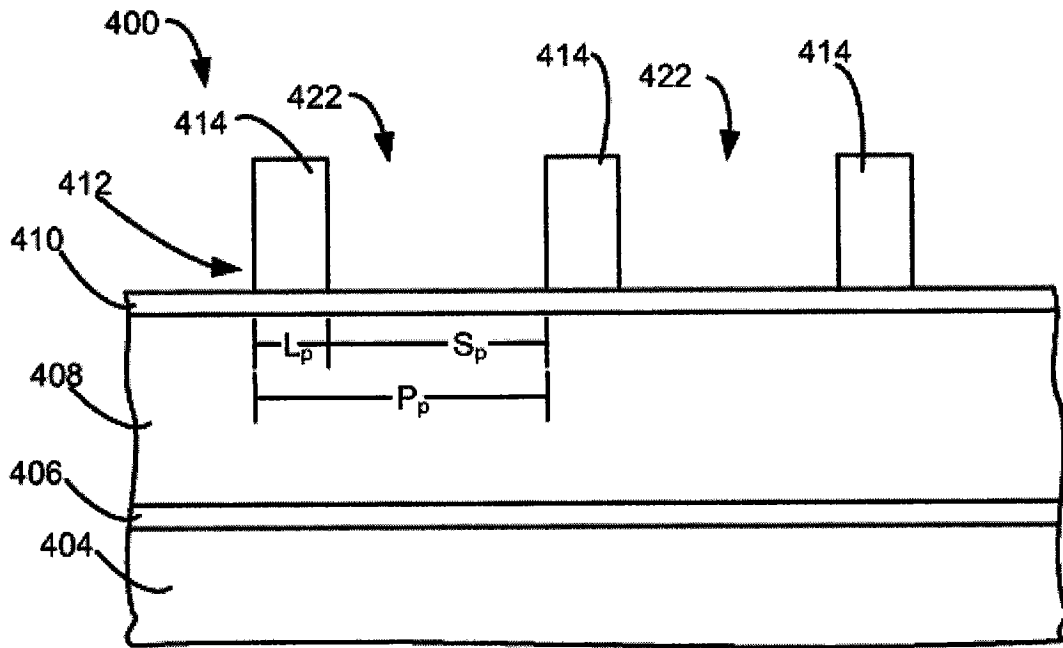


图 4A

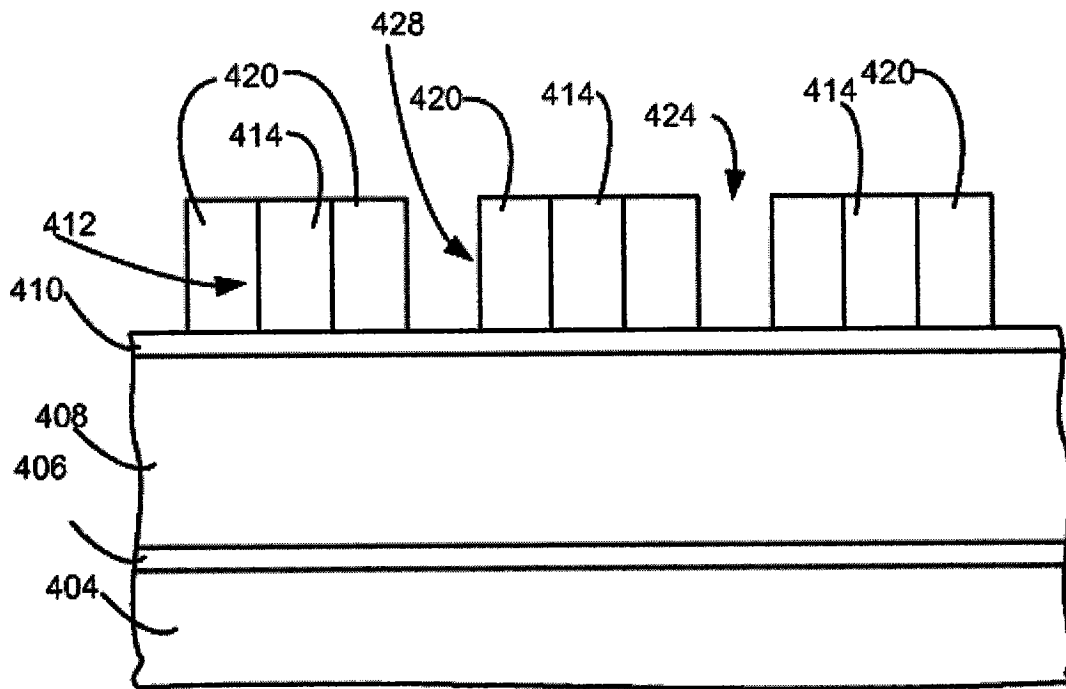


图 4B

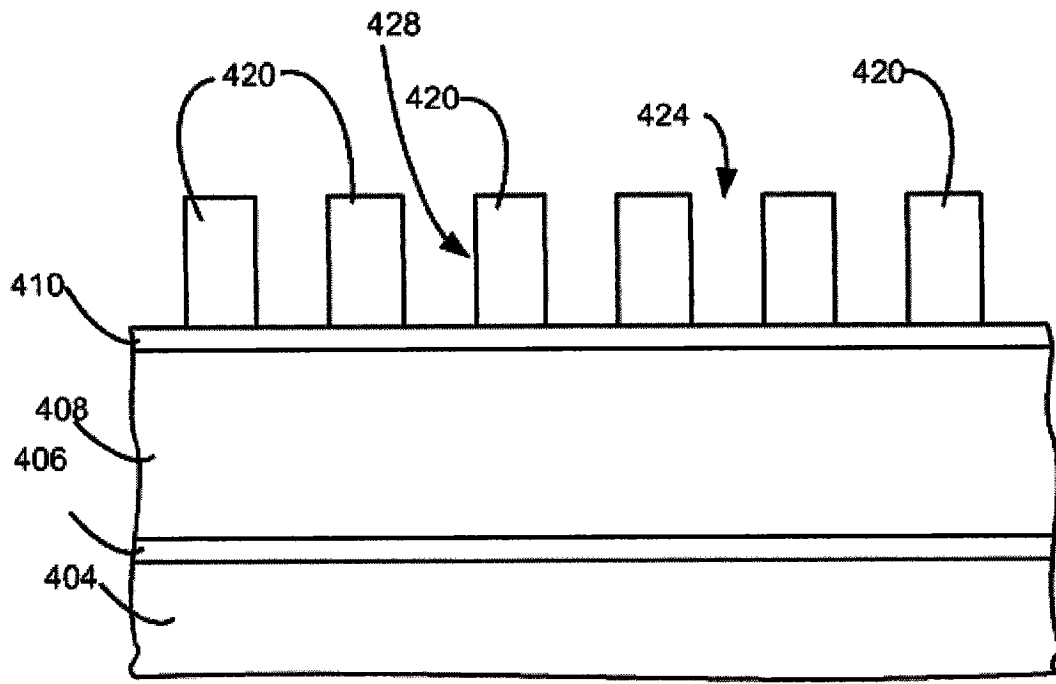


图 4C

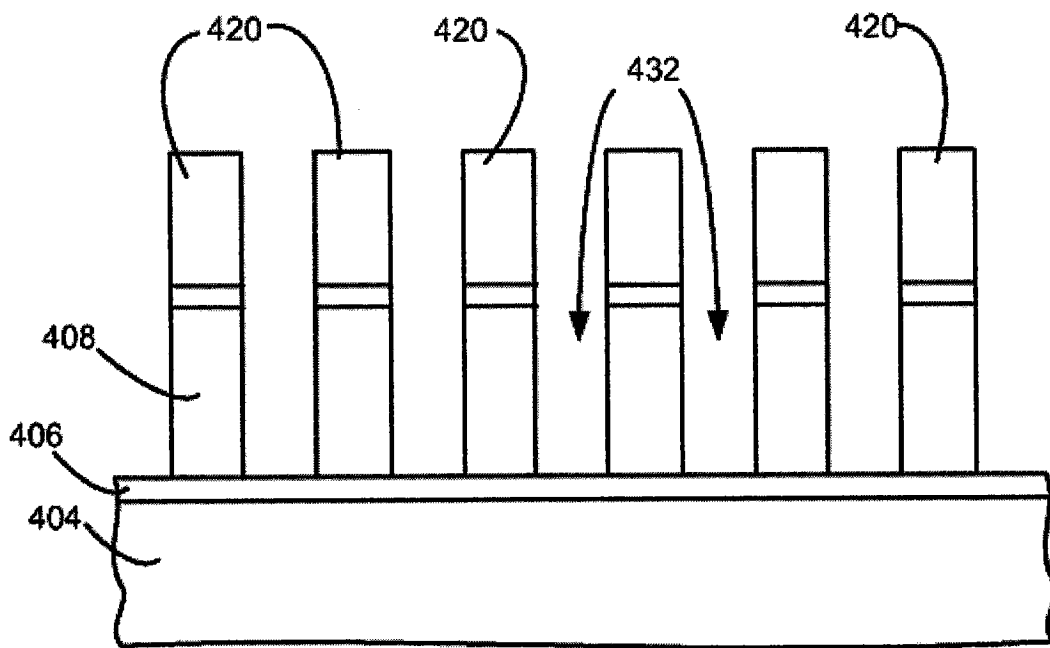


图 4D

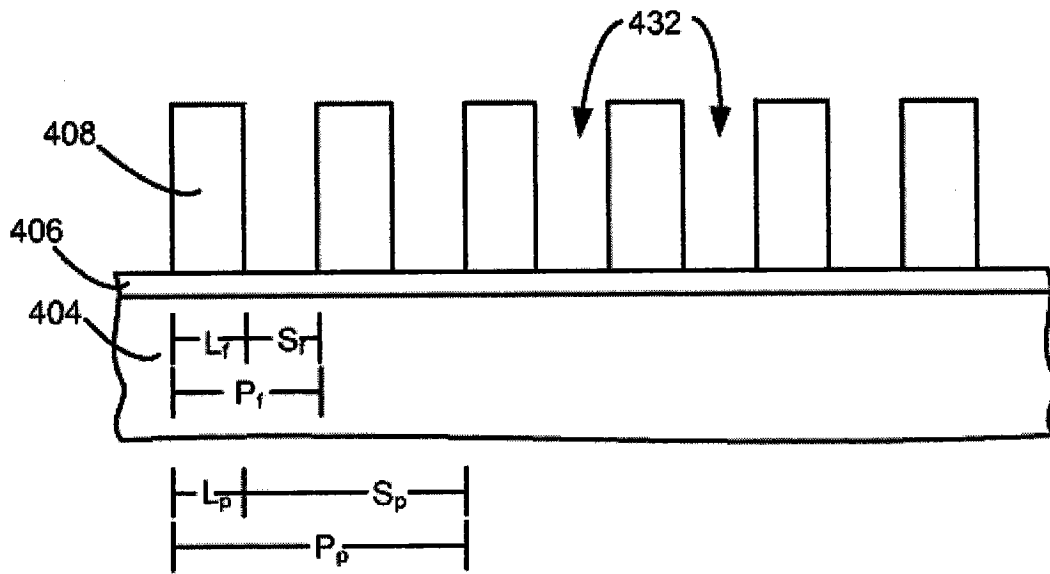


图 4E

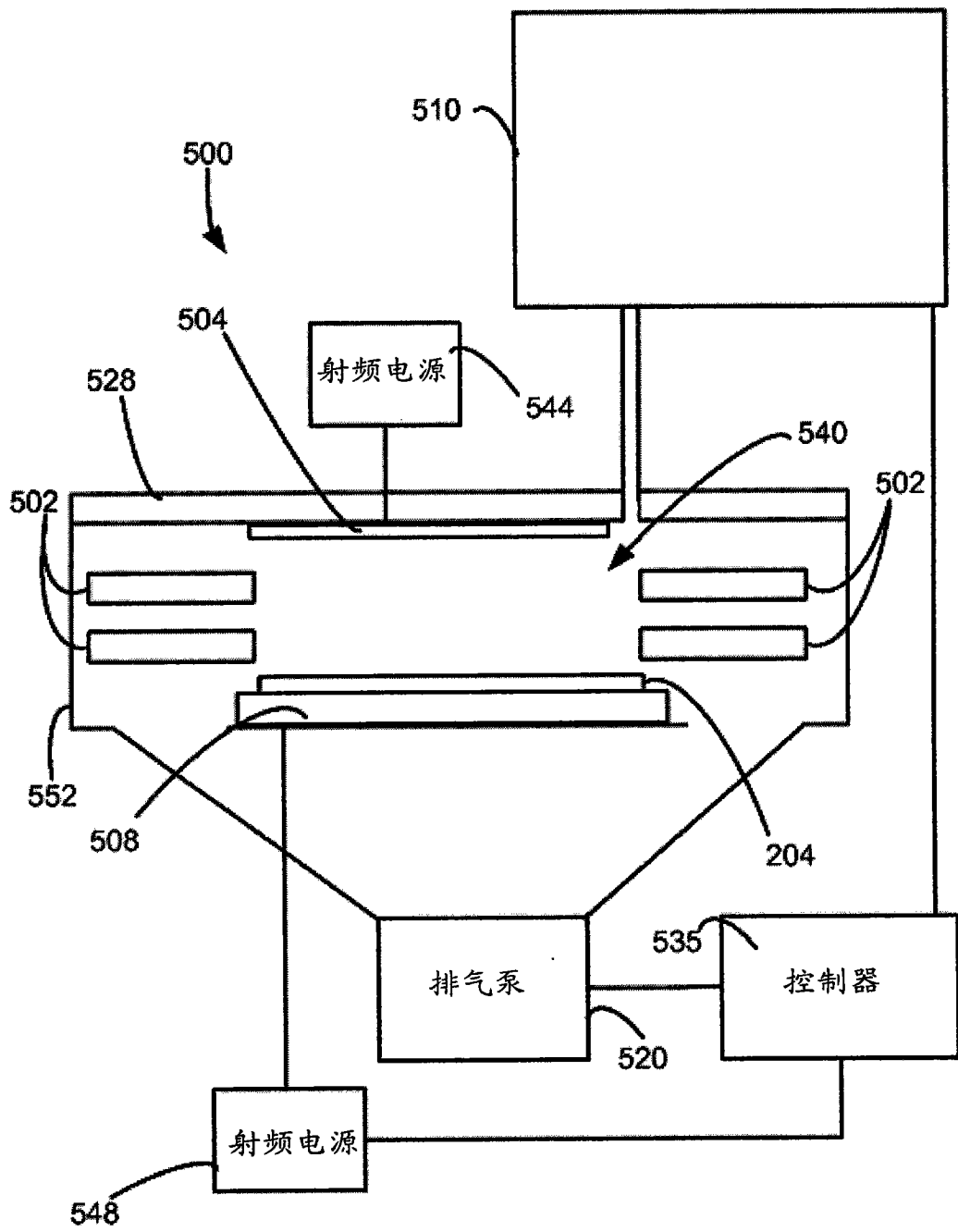


图 5

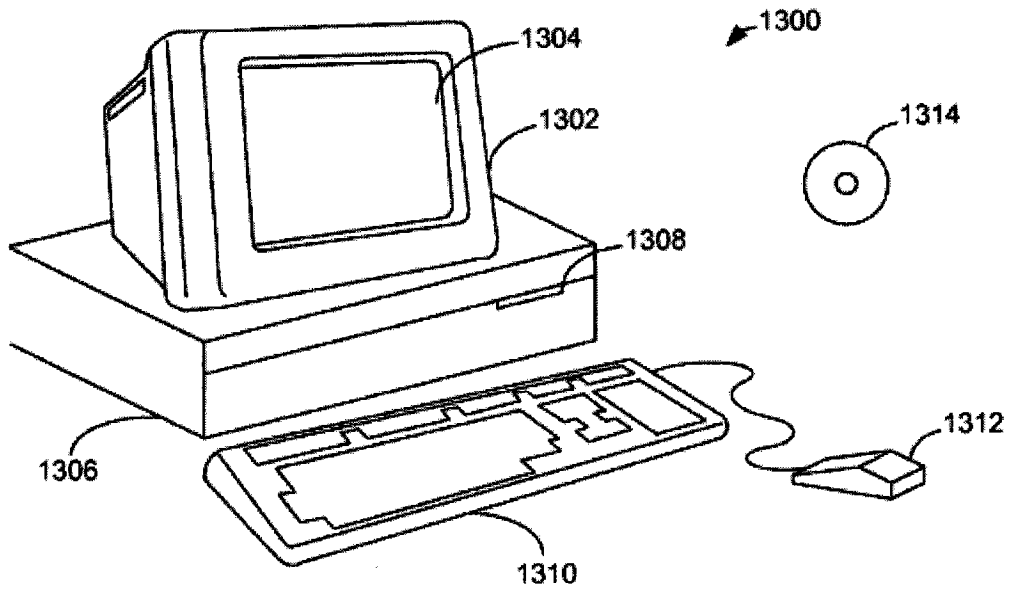


图 6A

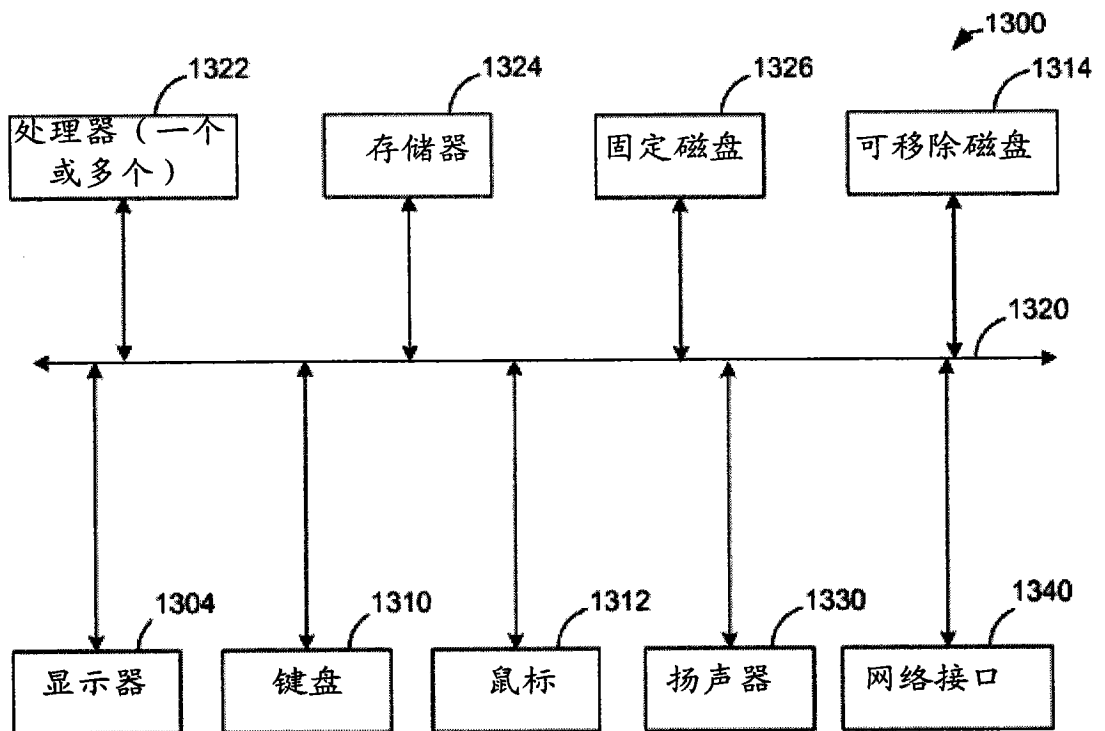


图 6B