



(19) Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) DE 10 2004 033 363 B4 2009.04.09

(12)

## Patentschrift

(21) Aktenzeichen: **10 2004 033 363.7**  
 (22) Anmeldetag: **02.07.2004**  
 (43) Offenlegungstag: **14.04.2005**  
 (45) Veröffentlichungstag  
 der Patenterteilung: **09.04.2009**

(51) Int Cl.<sup>8</sup>: **G06F 13/42 (2006.01)**  
**G06F 13/16 (2006.01)**

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:

**2003-45412 04.07.2003 KR**  
**2003-76729 31.10.2003 KR**

(73) Patentinhaber:

**Samsung Electronics Co., Ltd., Suwon, Kyonggi, KR**

(74) Vertreter:

**Patentanwälte Ruff, Wilhelm, Beier, Dauster & Partner, 70174 Stuttgart**

(72) Erfinder:

**Kim, Yong-hyeon, Kyonggi, KR; Jeon, Tae-keun, Gyeonggi, KR; Kim, Seong-hyun, Gyeonggi, KR**

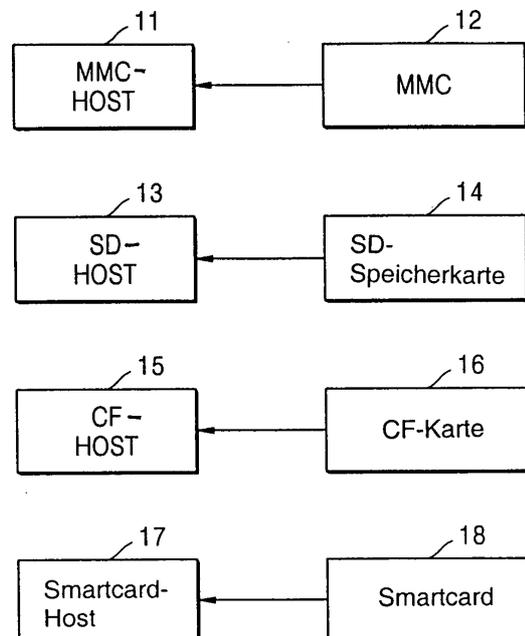
(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:

**DE 100 59 948 A1**  
**US 64 39 464 B1**  
**EP 08 83 083 A1**

(54) Bezeichnung: **Multistandardprotokoll-Speicherbauelement**

(57) Hauptanspruch: Multistandardprotokoll-Speicherbauelement mit

- einem nichtflüchtigen Speicher (140), auf welchen gemäß einem Protokoll für einen nichtflüchtigen Speicher zugreifbar ist,
- mehreren, wahlweise mit dem nichtflüchtigen Speicher koppelbaren Schnittstellensteuereinheiten (HI1, HI2), welche ausgeführt sind, Befehle und/oder Daten in voneinander verschiedenen standardisierten Protokollen in das Protokoll für den nichtflüchtigen Speicher zu wandeln,
- wenigstens einem Anschluss (DP1, D+), der ausgeführt ist, ein anliegendes Erkennungssignal (PLV1, PLV) weiterzuleiten, das anzeigt, welches der standardisierten Protokolle durch einen angekoppelten Host benutzt wird, und Datensignale gemäß den standardisierten Protokollen weiterzuleiten, und
- einer mit dem wenigstens einen Anschluss gekoppelten Schnittstellenerkennungseinheit (110), welche das von dem wenigstens einen Anschluss weitergeleitete Erkennungssignal auswertet und in Abhängigkeit davon ein freigebendes Auswahlssignal für eine der Schnittstellensteuereinheiten ausgibt, um eine Datenkommunikation zwischen dem Host und dem nichtflüchtigen Speicher über diese Schnittstellensteuereinheit freizugeben,
- wobei die Schnittstellenerkennungseinheit umfasst:
- eine erste Abtastschaltung (151, 410), die mit dem...



## Beschreibung

**[0001]** Die Erfindung betrifft ein Multistandardprotokoll-Speicherbauelement mit einem nichtflüchtigen Speicher und mehreren, mit diesem wahlweise koppelbaren, protokollwandelnden Schnittstellensteuer-einheiten.

**[0002]** Allgemein werden mobile Speicherbauelemente, wie Multimediakarten (MMC), Sicherheitsdigita Speicherkarten (SD-Speicherkarten), Kompaktflashkarten (CF-Karten) und Speicherstecker in tragbaren digitalen Geräten, d. h. Hosts, wie Camcorder, digitale Kameras, PDAs (persönliche digitale Assistenten) und MP3s (MPEG-1 Layer3) verwendet. Die Geräte kommunizieren mit den Hosts mit unterschiedlichen Protokollen. Daher kann jedes mobile Speicherbauelement nur mit einem Host verbunden werden, der mit einem korrespondierenden Kommunikationsprotokoll kommuniziert. Andererseits kann eine Smartcard, welche in einer korrespondierenden Protokollform kommuniziert, mit einem Smartcardhost, wie einem Mobiltelefon, verbunden werden.

**[0003]** [Fig. 1](#) zeigt eine Darstellung eines Zusammenhangs zwischen herkömmlichen mobilen Speicherbauelementen und einer Smartcard und korrespondierenden Hosts. Wie aus [Fig. 1](#) ersichtlich ist, kann eine MMC **12** mit einem MMC-Host **11** verbunden werden und eine SD-Speicherkarte **14** kann mit einem SD-Host **13** verbunden werden. Analog kann eine CF-Karte **16** mit einem CF-Host **15** verbunden werden und eine Smartcard **18** kann mit einem Smartcardhost **17** verbunden werden.

**[0004]** Wie oben ausgeführt ist, kann ein herkömmliches mobiles Speicherbauelement nicht in Hosts benutzt werden, welche nicht mit dem gleichen Protokoll kommunizieren. Um beispielsweise die MMC **12** mit einem nicht dargestellten PC zu verbinden, kann ein zusätzliches Lesegerät mit universellem seriellen Bus (USB-Leser) erforderlich sein, welches Daten der MMC **12** gemäß Protokollen wandelt, wie sie in einem USB-Gerät benutzt werden, das eine in einem PC benutzte serielle Schnittstelleneinheit darstellt. Zudem kann die MMC **12** die USB-Schnittstelle unterstützen, welche einer Schnittstellensteuereinheit innerhalb der MMC **12** hinzugefügt ist, ohne zusätzlich mit einem USB-Leser ausgerüstet werden zu müssen. In diesem Fall ist ein Verfahren zum Steuern der MMC **12** erforderlich, um den Typ des an das Gerät angeschlossenen Hosts zu erkennen und die MMC **12** in die Lage zu versetzen, in einem korrespondierenden Schnittstellenmodus zu arbeiten. Bei einem herkömmlichen Steuerverfahren hat die MMC **12** einen zusätzlichen Anschluss und die MMC **12** arbeitet in einem korrespondierenden Schnittstellenmodus in Reaktion auf ein Steuersignal, welches vom Host über den zusätzlichen Anschluss empfangen wird. Das Verfahren ist jedoch ineffizient, da die MMC

**12** mit dem zusätzlichen Anschluss ausgestattet werden muss und der Host ein zusätzliches Steuersignal erzeugen muss, um den Betriebsmodus der MMC **12** zu bestimmen.

**[0005]** In der Offenlegungsschrift EP 0 883 083 A1 ist eine externe Datenspeichervorrichtung, insbesondere eine Speicherkarte, mit einer Mehrzahl von Schnittstellensteuerblöcken für unterschiedliche Schnittstellentypen und einer Umschalteneinheit offenbart, mit der einer der Schnittstellensteuerblöcke zur Verbindung mit einer extern Daten abrufenden oder Daten liefernden elektronischen Einrichtung ausgewählt wird. Dabei wird die Umschalteneinheit von einem von der externen Einrichtung zugeführten Umschaltsteuersignal gesteuert, das der Datenspeichervorrichtung über einen eigens hierfür reservierten Eingang zugeführt wird.

**[0006]** In der Offenlegungsschrift DE 100 59 948 A1 ist ein Schaltkreis für ein Zentralgerät zur Datenübertragung über ein Bussystem offenbart, wobei mehrere Gruppen von Modulen mit unterschiedlichen Übertragungsprotokollen der Gruppen vorgesehen sind, von denen jeweils eine Gruppe an das Zentralgerät anschließbar ist. Im Zentralgerät sind die den Gruppen von Modulen entsprechenden Übertragungsprotokolle implementiert, und der Schaltkreis ist durch ein Steuersignal zwischen diesen Übertragungsprotokollen entsprechend der angeschlossenen Modulgruppe umschaltbar. Dazu weist das Zentralgerät eine Detektorschaltung zur Erkennung einer Gruppenkennung für jede Modulgruppe auf. Darüber hinaus besitzt das Zentralgerät eine Datenübertragungseinheit und an diese angekoppelte Speichermittel zum Speichern von Parametern der implementierten Übertragungsprotokolle.

**[0007]** Die Patentschrift US 6.439.464 B1 offenbart eine integrierte Schaltung vom Dual-Modus-Typ zum Betrieb in einem ISO-7816-Modus und in einem Nicht-ISO-Modus, wie einem USB-Modus, wobei diese integrierte Schaltung zur Erkennung, ob ein USB-Gerät angeschlossen ist, einen Pull-up-Widerstand aufweist, der an einen der beiden Standard-USB-Anschlüsse gekoppelt ist.

**[0008]** Der Erfindung liegt als technisches Problem die Bereitstellung eines Multistandardprotokoll-Speicherbauelements zugrunde, das in der Lage ist, wenigstens teilweise die oben beschriebenen Probleme des Standes der Technik zu lösen, und insbesondere eine vorteilhafte einfache Kopplungsmöglichkeit mit Speicherkarten- oder Smartcardhosts unterschiedlicher standardisierter Typen bietet.

**[0009]** Die Erfindung löst dieses Problem durch Bereitstellung eines Multistandardprotokoll-Speicherbauelements mit den Merkmalen des Patentanspruchs 1.

[0010] Vorteilhafte Weiterbildungen der Erfindung sind in den abhängigen Ansprüchen angegeben.

[0011] Vorteilhafte Ausführungsformen der Erfindung werden nachfolgend beschrieben und sind ebenso wie das oben erläuterte, herkömmliche Ausführungsbeispiel in den Zeichnungen dargestellt, in denen zeigen:

[0012] [Fig. 1](#) eine Darstellung von Zusammenhängen zwischen herkömmlichen mobilen Speicherbauelementen und einer Smartcard und korrespondierenden Hosts,

[0013] [Fig. 2](#) ein Blockdiagramm eines erfindungsgemäßen mobilen Speicherbauelements,

[0014] [Fig. 3](#) ein Blockdiagramm einer automatischen Schnittstellenerkennungseinheit und einer Speichersteuereinheit aus [Fig. 2](#),

[0015] [Fig. 4A](#) eine detaillierte Darstellung einer ersten Pegelabtastschaltung, einer Pegelabtaststeuereinheit und eines Hosts aus [Fig. 3](#),

[0016] [Fig. 4B](#) und [Fig. 4C](#) jeweils eine Darstellung zur Erklärung der Funktionsweise der ersten Pegelabtastschaltung aus [Fig. 4A](#),

[0017] [Fig. 5A](#) ein Flussdiagramm eines Schnittstellenverfahrens des mobilen Speicherbauelements aus [Fig. 2](#),

[0018] [Fig. 5B](#) ein Flussdiagramm eines Pegelbestimmungsvorgangs eines Anfangseingabesignals aus [Fig. 5A](#) im Detail,

[0019] [Fig. 6](#) eine Darstellung von Zusammenhängen zwischen dem mobilen Speicherbauelement aus [Fig. 2](#) und Hosts,

[0020] [Fig. 7A](#) eine Tabelle zur Darstellung von Spezifikationen eines Multimediakartenhosts (MMC-Hosts),

[0021] [Fig. 7B](#) eine Tabelle zur Darstellung von Spezifikationen eines Hosts mit universellem seriellen Bus (USB-Hosts),

[0022] [Fig. 7C](#) eine Tabelle zur Darstellung von Spezifikationen einer MMC,

[0023] [Fig. 7D](#) eine Tabelle zur Darstellung von Spezifikationen eines USB-Bauelements,

[0024] [Fig. 8](#) eine Darstellung eines mobilen Speicherbauelements gemäß einem weiteren Ausführungsbeispiel der Erfindung,

[0025] [Fig. 9A](#) eine Darstellung zur Erklärung der

Funktionsweise einer Pegelabtastschaltung, wenn das mobile Speicherbauelement aus [Fig. 8](#) mit einem USB-Host verbunden wird,

[0026] [Fig. 9B](#) und [Fig. 9C](#) jeweils eine Darstellung zur Erklärung der Funktionsweise einer Pegelabtastschaltung, wenn das mobile Speicherbauelement aus [Fig. 8](#) mit einem MMC-Host verbunden wird,

[0027] [Fig. 10](#) eine Darstellung zur Erklärung der Funktionsweise eines Erkennungssignals für eine USB-Hostgeneratorschaltung, wenn das mobile Speicherbauelement aus [Fig. 8](#) mit dem USB-Host verbunden wird,

[0028] [Fig. 11](#) ein Blockdiagramm eines mobilen Speicherbauelements kombiniert mit einer Smartcard gemäß einem weiteren Ausführungsbeispiel der Erfindung,

[0029] [Fig. 12](#) eine Detaildarstellung einer Modusbestimmungseinheit aus [Fig. 11](#),

[0030] [Fig. 13](#) eine Darstellung einer Hostbestimmungseinheit und einer Smartcardschnittstelle aus [Fig. 11](#) sowie einer Eingabeauswahleinheit aus [Fig. 12](#),

[0031] [Fig. 14A](#) ein Flussdiagramm eines Schnittstellenverfahrens des mobilen Speicherbauelements kombiniert mit der Smartcard aus [Fig. 11](#),

[0032] [Fig. 14B](#) ein Flussdiagramm eines Betriebsvorgangs in einem Speicherkartenmodus aus [Fig. 14A](#),

[0033] [Fig. 14C](#) ein Flussdiagramm eines Pegelbestimmungsvorgangs eines zweiten Anfangseingabesignals aus [Fig. 14B](#),

[0034] [Fig. 15](#) eine Darstellung von Zusammenhängen zwischen dem mobilen Speicherbauelement kombiniert mit der Smartcard aus [Fig. 11](#) und Hosts,

[0035] [Fig. 16A](#) eine Tabelle von Spezifikationen eines Smartcardhosts,

[0036] [Fig. 16B](#) eine Tabelle von Spezifikationen einer Smartcard,

[0037] [Fig. 17](#) eine Darstellung eines mobilen Speicherbauelements kombiniert mit einer Smartcard gemäß einem weiteren Ausführungsbeispiel der Erfindung und

[0038] [Fig. 18](#) eine detaillierte Darstellung einer Eingabeauswahleinheit aus [Fig. 17](#).

[0039] [Fig. 2](#) zeigt ein Blockdiagramm eines mobilen Speicherbauelements oder Multistandardproto-

koll-Speicherbauelements gemäß einer Ausführungsform der Erfindung. Wie aus [Fig. 2](#) ersichtlich, umfasst ein mobiles Speicherbauelement **100** eine Mehrzahl von Datenanschlüssen DP1 bis DPK, eine automatische Schnittstellenerkennungseinheit **110**, eine Hostschnittstelleneinheit **120**, eine Speichersteuereinheit **130** und einen nichtflüchtigen Speicher **140**. Die Hostschnittstelleneinheit **120** umfasst eine erste bis N-te Hostschnittstellensteuereinheit HI1 bis HIN, wobei N eine ganze Zahl größer als 1 ist.

**[0040]** Die Datenanschlüsse DP1 bis DPK, wobei K eine ganze Zahl größer als 1 ist, sind mit nicht dargestellten Datenanschlüssen eines nicht dargestellten Hosts verbunden. Wenigstens einer oder mehrere der Datenanschlüsse DP1 bis DPK können im mobilen Speicherbauelement **100** als Hostbestimmungsanschluss verwendet werden. Im mobilen Speicherbauelement **100** aus [Fig. 2](#) werden die mehreren Datenanschlüsse DP1 bis DPK als Hostbestimmungsanschlüsse verwendet, welche Erkennungssignale übertragen können, die den Hosttyp und damit das für eine Kommunikation mit diesem erforderliche Standardprotokoll bestimmen. Zudem werden die Datenanschlüsse DP1 bis DPK als gewöhnliche Datenanschlüsse benutzt, nachdem der mit dem mobilen Speicherbauelement verbundene Hosttyp bestimmt worden ist.

**[0041]** Ist das mobile Speicherbauelement **100** mit dem Host verbunden, dann bestimmt die automatische Schnittstellenerkennungseinheit **110** den Typ des angeschlossenen Hosts gemäß einem Pegel von Anfangseingabesignalen, die über die Datenanschlüsse DP1 bis DPK empfangen werden, d. h. Hostbestimmungsanschlüsse, welche Erkennungssignale weiterleiten. Hierbei zeigt das Anfangseingabesignal einen Anfangszustand eines innerhalb des angeschlossenen Hosts angeordneten Datenbusses an. Zudem schaltet die automatische Schnittstellenerkennungseinheit **110** in Abhängigkeit von den Bestimmungsergebnissen eine der ersten bis N-ten Hostschnittstellensteuereinheit HI1 bis HIN frei. Genaue gibt die automatische Schnittstellenerkennungseinheit **110** in Abhängigkeit von den Bestimmungsergebnissen eines von Auswahlsignalen SEL1 bis SELN frei, wobei N eine ganze Zahl größer als 1 ist. In Reaktion auf ein freigegebenes der Auswahl-signal SEL1 bis SELN wird eine der ersten bis N-ten Hostschnittstellensteuereinheit HI1 bis HIN freigegeben. Wird beispielsweise das Auswahl-signal SEL1 freigegeben, dann wird in Reaktion auf das Auswahl-signal SEL1 die erste Hostschnittstellensteuereinheit HI1 freigegeben. Die automatische Schnittstellenerkennungseinheit **110** gibt ein Ausgabesignal HO1 an die Speichersteuereinheit **130** aus, welches von der freigegebenen Hostschnittstellensteuereinheit HI1 kommend empfangen wird.

**[0042]** Obwohl [Fig. 2](#) zeigt, dass die automatische

Schnittstellenerkennungseinheit **110** das Ausgabesignal HO1 empfängt und dann das Ausgabesignal HO1 an die Speichersteuereinheit **130** ausgibt, kann das Ausgabesignal HO1 auch direkt in die Speichersteuereinheit **130** eingegeben werden.

**[0043]** Die erste bis N-te Hostschnittstellensteuereinheit HI1 bis HIN benutzen voneinander verschiedene Kommunikationsprotokolle, wobei jedes Kommunikationsvorgänge mit einem Host unterstützt, welcher korrespondierende Kommunikationsprotokolle benutzt.

**[0044]** Die Speichersteuereinheit **130** tauscht Daten mit einem Host aus, der über eine ausgewählte der ersten bis N-ten Hostschnittstellensteuereinheit HI1 bis HIN angeschlossen ist, und steuert Lese- und Schreibvorgänge von Daten in und aus dem nichtflüchtigen Speicher **140** und Löschvorgänge von im nichtflüchtigen Speicher **140** gespeicherten Daten. Der nichtflüchtige Speicher **140** liest, schreibt und löscht die Daten gesteuert von der Speichersteuereinheit **130**. In [Fig. 2](#) wurde aus Gründen der Übersichtlichkeit der Zeichnung ein Signalpfad weggelassen, auf dem die Speichersteuereinheit **130** Daten zu einem über eine ausgewählte der ersten bis N-ten Hostschnittstellensteuereinheit HI1 bis HIN angeschlossenen Host übertragen werden.

**[0045]** [Fig. 3](#) zeigt ein Blockdiagramm der automatischen Schnittstellenerkennungseinheit **110** und der Speichersteuereinheit **130** aus [Fig. 2](#). Wie aus [Fig. 3](#) ersichtlich ist, umfasst die automatische Schnittstellenerkennungseinheit **110** eine Pegeldetektionseinheit **111**, eine Pegelabtaststeuereinheit **112** und eine Schnittstellenauswahleinheit **113**. Die Pegeldetektionseinheit **111** umfasst eine erste bis K-te Pegelabtastschaltung LS1 bis LSK, wobei K eine ganze Zahl ist. Die Pegeldetektionseinheit **111** hat so viele Pegelabtast-schaltungen wie Hostbestimmungsanschlüsse.

**[0046]** Eingabeleitungen IL1 bis ILK sind mit entsprechenden Hostbestimmungsanschlüssen verbunden, d. h. mit den Datenanschlüssen DP1 bis DPK. Die erste bis K-te Pegelabtastschaltung LS1 bis LSK reagieren auf Steuersignale SCTL1 und SCTL2 und sind jeweils mit den Eingabeleitungen IL1 bis ILK verbunden oder jeweils von den Eingabeleitungen IL1 bis ILK getrennt.

**[0047]** Sind die Datenanschlüsse DP1 bis DPK mit einem nicht dargestellten Host verbunden, dann erzeugt die Pegelabtaststeuereinheit **112** die Steuersignale SCTL1 und SCTL2 und bestimmt den Pegel von Anfangseingabesignalen PLV1 bis PLVK, welche über die erste bis K-te Pegelabtastschaltung LS1 bis LSK empfangen werden. Hierbei zeigen die Anfangseingabesignale PLV1 bis PLVK einen Anfangszustand eines Datenbusses innerhalb des angeschlos-

senen Hosts an.

**[0048]** Die Pegelabtaststeuereinheit **112** bestimmt den Typ des angeschlossenen Hosts gemäß dem Pegel der Anfangseingabesignale PLV1 bis PLVK und gibt Auswahlssignale SEL1 bis SEIN aus, um eine Hostschnittstellensteuereinheit freizugeben, welche mit dem Hosttyp korrespondiert. Dann gibt die Pegelabtaststeuereinheit **112** eines der Auswahlssignale SEL1 bis SEIN frei und gibt es aus.

**[0049]** In Reaktion auf ein freigegebenes Signal der Auswahlssignale SEL1 bis SELN wählt die Schnittstellenauswahleinheit **113** eines der Ausgabe-signale HO1 bis HON der ersten bis N-ten Hostschnittstellensteuereinheit HI1 bis HIN aus [Fig. 2](#) aus und gibt es an die Speichersteuereinheit **130** aus.

**[0050]** Nachfolgend wird die Struktur und detaillierte Funktionsweise der Pegeldetektionseinheit **111** und der Pegelabtaststeuereinheit **112** unter Bezugnahme auf die [Fig. 4A](#) und [Fig. 4B](#) beschrieben. [Fig. 4A](#) zeigt eine Darstellung der ersten Pegelabtastschaltung LS1, der Pegelabtaststeuereinheit **112** und eines Hosts **210**. Hierbei sind die Struktur und die detaillierte Funktionsweise der zweiten bis K-ten Pegelabtastschaltung LS2 bis LSK im Wesentlichen gleich wie die Struktur und die Funktionsweise der ersten Pegelabtastschaltung LS1. Wie aus [Fig. 4A](#) ersichtlich ist, ist der Datenanschluss DP1 des mobilen Speicherbauelements **100** mit einem Datenanschluss P1 des Hosts **210** verbunden und zudem ist die Eingabeleitung IL1 mit dem Datenanschluss DP1 verbunden. Hierbei wird der Datenanschluss DP1 anfänglich als Hostbestimmungsanschluss benutzt, wenn der Host **210** mit dem mobilen Speicherbauelement **100** verbunden wird, und nachdem das mobile Speicherbauelement **100** den Typ des Hosts **210** bestimmt hat, wird der Datenanschluss DP1 als gewöhnlicher Datenanschluss verwendet.

**[0051]** In [Fig. 4A](#) umfasst die erste Pegelabtastschaltung LS1 eine erste Abtastschaltung **151** und eine zweite Abtastschaltung **152**. Die erste Abtastschaltung **151** hat einen Hochzieh(Pull-up)-Widerstand Ru oder eine erste Last und eine erste Verknüpfungs(Umschalt)-Schaltung PM1 und die zweite Abtastschaltung **152** hat einen Absenk(Pull-down)-Widerstand Rd oder eine zweite Last und eine zweite Verknüpfungs(Umschalt)-Schaltung NM1. Die erste Verknüpfungsschaltung PM1 kann als PMOS-Transistor und die zweite Verknüpfungsschaltung NM1 kann als NMOS-Transistor ausgeführt sein. In [Fig. 4A](#) sind die erste und zweite Verknüpfungsschaltung PM1 und NM1 als PMOS- bzw. NMOS-Transistor dargestellt.

**[0052]** Eine interne Spannung VDD und eine Source des PMOS-Transistors PM1 sind jeweils mit einem der Enden des Hochziehwiderstandes Ru ver-

bunden. Eine Massespannung und eine Source des NMOS-Transistors NM1 sind jeweils mit einem der Enden des Absenkwiderstandes Rd verbunden. Drains der PMOS- und NMOS-Transistoren PM1 und NM1 sind beide mit einem Knoten SNIDE der Eingabeleitung IL1 verbunden. Zusätzlich wird das Steuersignal SCTL1 am Gate des PMOS-Transistors PM1 eingegeben, und das Steuersignal SCTL2 wird am Gate des NMOS-Transistors NM1 eingegeben.

**[0053]** Der PMOS-Transistor PM1 reagiert auf das Steuersignal SCTL1 und wird leitend oder sperrend geschaltet. Als Ergebnis wird der Hochziehwiderstand Ru parallel zur Eingabeleitung IL1 geschaltet oder von der Eingabeleitung IL1 getrennt. Ist der Hochziehwiderstand Ru mit der Eingabeleitung IL1 verbunden, dann wird die interne Spannung VDD an die Eingabeleitung IL1 angelegt. Der NMOS-Transistor NM1 reagiert auf das Steuersignal SCTL2 und wird leitend oder sperrend geschaltet. Als Konsequenz wird der Absenkwiderstand Rd parallel zur Eingabeleitung IL1 geschaltet oder von der Eingabeleitung IL1 getrennt. Ist der Absenkwiderstand Rd mit der Eingabeleitung IL1 verbunden, dann wird die Massespannung an die Eingabeleitung IL1 angelegt.

**[0054]** Andererseits wird ein Anfangseingabesignal PLV1 vom Host **210** über den Datenanschluss DP1 und den Knoten SNODE in die Pegelabtaststeuereinheit **112** eingegeben. Obwohl es in [Fig. 4A](#) nicht dargestellt ist, kann ein Absenkwiderstand für einen nicht gezeigten Bus parallel zu einem nicht dargestellten Datenbus innerhalb des Hosts **210** geschaltet werden, der mit dem Datenanschluss P1 des Hosts verbunden ist. In diesem Fall hat der Hochziehwiderstand Ru der ersten Abtastschaltung **151** einen Widerstandswert, welcher sehr viel höher als der Absenkwiderstand für den Bus ist. Ist der Widerstandswert des Absenkwiderstandes für den Bus beispielsweise 15 k $\Omega$ , dann kann der Hochziehwiderstand Ru auf einen Widerstandswert von 1 M $\Omega$  gesetzt werden. Ist der Widerstandswert des Hochziehwiderstandes Ru sehr viel höher als der des Absenkwiderstandes für den Bus, dann beeinflusst der Hochziehwiderstand Ru den Pegel des Anfangseingabesignals PLV1 nicht. In anderen Worten ausgedrückt, wird das Anfangseingabesignal PLV1, wenn es auf einem hohen Pegel ist, auf hohem Pegel auch dann gehalten, wenn der Hochziehwiderstand Ru mit der Eingabeleitung IL1 verbunden ist. Im Gegensatz dazu wird, wenn das Anfangseingabesignal PLV1 auf einem niedrigen Pegel ist, das Anfangseingabesignal PLV1 auf dem niedrigen Pegel gehalten, auch wenn der Hochziehwiderstand Ru mit der Eingabeleitung IL1 verbunden ist.

**[0055]** Analog kann, obwohl es in [Fig. 4A](#) nicht dargestellt ist, ein Hochziehwiderstand für einen nicht dargestellten Bus parallel mit dem Datenbus innerhalb des Hosts **210** verbunden werden, welcher mit

dem Datenanschluss P1 verbunden ist. In diesem Fall hat der Absenkwiderstand  $R_d$  der zweiten Abtasterschaltung **152** einen Widerstandswert, welcher sehr viel höher als der Hochziehwiderstand für den Bus ist. Ist der Widerstandswert des Hochziehwiderstandes für den Bus beispielsweise 15 k $\Omega$ , dann kann der Absenkwiderstand  $R_d$  auf einen Widerstandswert von 1 M $\Omega$  gesetzt werden. Ist der Widerstandswert des Absenkwiderstandes  $R_d$  sehr viel höher als der des Hochziehwiderstandes für den Bus, dann beeinflusst der Absenkwiderstand  $R_d$  den Pegel des Anfangseingabesignals PLV1 nicht.

**[0056]** Die [Fig. 4B](#) und [Fig. 4C](#) zeigen jeweils eine Darstellung zur Erklärung der Funktionsweise der ersten Pegelabtasterschaltung LS1 aus [Fig. 4A](#). [Fig. 4B](#) zeigt, dass der PMOS-Transistor PM1 leitend geschaltet und der Hochziehwiderstand  $R_u$  mit der Eingabeleitung IL1 verbunden wird, wenn das Steuersignal SCTL1 freigegeben wird. [Fig. 4C](#) zeigt analog, dass der NMOS-Transistor NM1 leitend geschaltet und der Absenkwiderstand  $R_d$  mit der Eingabeleitung IL1 verbunden wird, wenn das Steuersignal SCTL2 freigegeben wird.

**[0057]** Wird das mobile Speicherbauelement **100** mit dem Host **210** verbunden, dann schaltet die Pegelabtaststeuereinheit **112** abwechselnd die Steuersignale SCTL1 und SCTL2 frei. Daraus resultiert, dass, nachdem der Hochziehwiderstand  $R_u$  parallel zur Eingabeleitung IL1 geschaltet wurde, wie aus [Fig. 4B](#) ersichtlich ist, der Absenkwiderstand  $R_d$  parallel zur Eingabeleitung IL1 geschaltet wird, wie aus [Fig. 4C](#) ersichtlich ist.

**[0058]** Wird der Hochziehwiderstand  $R_u$  mit der Eingabeleitung IL1 verbunden, dann misst die Pegelabtaststeuereinheit **112** den Pegel eines ersten Eingabesignals IN1, welches vom Knoten SNODE empfangen wird. Ist analog der Absenkwiderstand  $R_d$  mit der Eingabeleitung IL1 verbunden, dann misst die Pegelabtaststeuereinheit **112** den Pegel eines zweiten Eingabesignals IN2, welches vom Knoten SNODE empfangen wird. Die Pegelabtaststeuereinheit **112** bestimmt den Pegel des Anfangseingabesignals PLV1 gemäß den Pegeln des ersten bzw. zweiten Eingabesignals IN1, IN2. Genauer gesagt, bestimmt die Pegelabtaststeuereinheit **112**, dass das Anfangseingabesignal PLV1 einen hohen Pegel hat, wenn das erste und zweite Eingabesignal IN1 und IN2 jeweils einen hohen Pegel haben. Sind das erste und zweite Eingabesignal IN1 und IN2 jeweils auf einem niedrigen Pegel, dann bestimmt die Pegelabtaststeuereinheit **112**, dass das Anfangseingabesignal PLV1 einen niedrigen Pegel hat. Ist das erste Eingabesignal IN1 auf einem hohen Pegel und zweite Eingabesignal IN2 auf einem niedrigen Pegel, dann bestimmt die Pegelabtaststeuereinheit **112**, dass das Anfangseingabesignal PLV1 einen floatenden Zustand hat. In diesem Fall ist der Anfangszustand des Datenbus-

ses, der innerhalb des Hosts **210** angeordnet ist, welcher mit dem Datenanschluss P1 verbunden ist, in einem floatenden Zustand.

**[0059]** Die Pegelabtaststeuereinheit **112** bestimmt den Typ des angeschlossenen Hosts **210** gemäß dem Pegel des Anfangseingabesignals PLV1 oder eines Erkennungssignals und gibt eines der Auswahl-signale SEL1 bis SEIN frei, um eine Hostschnittstellensteuereinheit freizugeben, welche mit dem Host korrespondiert. Korrespondiert beispielsweise eine erste Hostschnittstellensteuereinheit HI1 mit dem Host **210**, dann gibt die Pegelabtaststeuereinheit **112** das Auswahlsignal SEL1 frei und gibt es aus.

**[0060]** Zusätzlich sperrt die Pegelabtaststeuereinheit **112** alle Steuersignale SCTL1 und SCTL2 nach der Bestimmung des Typs des Hosts **210**. Als Konsequenz werden der PMOS-Transistor PM1 und der NMOS-Transistor NM1 beide sperrend geschaltet und der Hochziehwiderstand  $R_u$  und der Absenkwiderstand  $R_d$  werden beide von der Eingabeleitung IL1 getrennt. Danach arbeitet der Datenanschluss DP1 als gewöhnlicher Datenanschluss. Außerdem behält die Pegelabtaststeuereinheit **112** die Ausgabe des Auswahlsignals SEL1 bei, bis das mobile Speicherbauelement **100** vom Host **210** getrennt wird.

**[0061]** [Fig. 5A](#) zeigt ein Flussdiagramm eines Schnittstellenverfahrens **300** des mobilen Speicherbauelements **100** aus [Fig. 2](#). Wie aus [Fig. 5A](#) ersichtlich ist, werden die Datenanschlüsse DP1 bis DPK des mobilen Speicherbauelements **100** mit den Datenanschlüssen des Hosts **210** verbunden (Schritt **310**). Hierbei können einige oder alle Datenanschlüsse DP1 bis DPK als Hostbestimmungsanschlüsse genutzt werden. In [Fig. 5A](#) werden beispielhaft alle Datenanschlüsse DP1 bis DPK als Hostbestimmungsanschlüsse verwendet.

**[0062]** Die automatische Schnittstellenerkennungseinheit **110** des mobilen Speicherbauelements **100** bestimmt den Pegel der Anfangseingabesignale PLV1 bis PLVK, welche über die Hostbestimmungsanschlüsse DP1 bis DPK empfangen werden (Schritt **320**). Der Schritt **320** wird weiter unten unter Bezugnahme auf [Fig. 5B](#) detaillierter beschrieben.

**[0063]** Die automatische Schnittstellenerkennungseinheit **110** bestimmt den Typ des angeschlossenen Hosts **210** gemäß dem Pegel der Anfangseingabesignale PLV1 bis PLVK (Schritt **330**). Die automatische Schnittstellenerkennungseinheit **110** wählt eine zu dem Host **210** gehörige Hostschnittstellensteuereinheit aus der ersten bis N-ten Hostschnittstellensteuereinheit HI1 bis HIN aus und gibt sie frei (Schritt **340**). Danach wird das mobile Speicherbauelement **100** durch die korrespondierende Hostschnittstellensteuereinheit, welche von der automatischen Schnitt-

stellenerkennungseinheit **110** freigegeben wird, in einem korrespondierenden Hostschnittstellenmodus betrieben, bis das mobile Speicherbauelement **100** vom Host **210** getrennt wird (Schritt **350**).

**[0064]** [Fig. 5B](#) zeigt ein Flussdiagramm des Pegelbestimmungsvorgangs (Schritt **320**) des Anfangseingabesignals aus [Fig. 5A](#) im Detail. In [Fig. 5B](#) wird hauptsächlich die Funktionsweise der ersten Pegelabtastschaltung LS1 der automatischen Schnittstellenerkennungseinheit **110** beschrieben. Die zweiten bis K-ten Pegelabtastschaltungen LS2 bis LSK der automatischen Schnittstellenerkennungseinheit **110** arbeiten auf die gleiche Weise wie die erste Pegelabtastschaltung LS1.

**[0065]** Zuerst gibt die Pegelabtaststeuereinheit **112** der automatischen Schnittstellenerkennungseinheit **110** das Steuersignal SCTL1 frei, wie aus den [Fig. 4A](#) und [Fig. 4B](#) ersichtlich ist. Als Ergebnis wird der PMOS-Transistor PM1 leitend geschaltet und der Hochzieh Widerstand Ru wird zur Eingabeleitung IL1 des Hostbestimmungsanschlusses DP1 parallel geschaltet (Schritt **321**). Dann misst die Pegelabtaststeuereinheit **112** den Pegel des ersten Eingabesignals IN1, welches vom Knoten SNODE der Eingabeleitung IL1 empfangen wird (Schritt **322**). Danach sperrt die Pegelabtaststeuereinheit **112** das Steuersignal SCTL1 und gibt das Steuersignal SCTL2 frei. Als Konsequenz werden der PMOS-Transistor PM1 sperrend geschaltet und der NMOS-Transistor NM1 leitend geschaltet und der Absenk Widerstand Rd wird zur Eingabeleitung IL1 parallel geschaltet (Schritt **323**). Hierbei misst die Pegelabtaststeuereinheit **112** den Pegel des zweiten Eingabesignals IN2, welches vom Knoten SNODE der Eingabeleitung IL1 empfangen wird (Schritt **324**).

**[0066]** Danach bestimmt die Pegelabtaststeuereinheit **112**, ob das erste und zweite Eingabesignal IN1 und IN2 beide auf einem hohen Pegel sind (Schritt **325**). Sind das erste und zweite Eingabesignal IN1 und IN2 jeweils beide auf einem hohen Pegel, dann bestimmt die Pegelabtaststeuereinheit **112**, dass das Anfangseingabesignal PVL1 einen hohen Pegel aufweist (Schritt **326**).

**[0067]** Sind im Schritt **325** das erste und zweite Eingabesignal IN1 und IN2 nicht beide auf hohem Pegel, dann stellt die Pegelabtaststeuereinheit **112** fest, ob das erste und zweite Eingabesignal IN1 und IN2 beide auf niedrigem Pegel sind (Schritt **327**). Sind das erste und zweite Eingabesignal IN1 und IN2 beide auf niedrigem Pegel, dann bestimmt die Pegelabtaststeuereinheit **112**, dass das Anfangseingabesignal PVL1 einen niedrigen Pegel aufweist (Schritt **328**).

**[0068]** Sind im Schritt **327** das erste und zweite Eingabesignal IN1 und IN2 nicht beide auf niedrigem Pegel, d. h. eines der ersten und zweiten Eingabesigna-

le IN1 und IN2 ist auf hohem Pegel und das andere ist auf niedrigem Pegel, dann bestimmt die Pegelabtaststeuereinheit **112**, dass das Anfangseingabesignal PVL1 in einem floatenden Zustand ist (Schritt **329**).

**[0069]** Hierbei zeigt der Pegel des Anfangseingabesignals PVL1 einen Anfangszustand des Datenbusses des Hosts **210** an und der Anfangszustand des Datenbusses ist für jeden Host verschieden. Daher kann die Pegelabtaststeuereinheit **112** den Hosttyp gemäß dem Pegel des Anfangseingabesignals PVL1 bestimmen.

**[0070]** [Fig. 6](#) zeigt eine Darstellung von Zusammenhängen zwischen dem mobilen Speicherbauelement aus [Fig. 2](#) und Hosts. Wie aus [Fig. 6](#) ersichtlich ist, kann das mobile Speicherbauelement **100** mit einem Multimediakarten-Host (MMC-Host) **220** und/oder einem Sicherheitsdigital-Host (SD-Host) **230** und/oder einem Kompakflash-Host (CF-Host) **240** und/oder einem Speicherstecker-Host (MSTK-Host) **250** verbunden werden. Mit anderen Worten, das mobile Speicherbauelement **100** kann mit verschiedenen Hosts benutzt werden, die voneinander verschiedene Kommunikationsprotokolle verwenden. Zudem kann das mobile Speicherbauelement **100** mit allen Hosttypen außer solchen Hosts betrieben werden, welche ein mobiles Speicherbauelement ohne eine Hostschnittstellensteuereinheit verwenden. Es versteht sich, dass die Hosts jeweils ein entsprechendes standardisiertes Protokoll zur Kommunikation verwenden können. So kann der MSTK beispielsweise ein Standard-MSTK-Kommunikationsprotokoll verwenden, so dass jedes Gerät zur Nutzung eines MSTK angeschlossen werden kann, wenn das Gerät zur Kommunikation mit diesem das Standard-MSTK-Kommunikationsprotokoll benutzt.

**[0071]** [Fig. 7A](#) zeigt eine Tabelle zur Darstellung von Spezifikationen eines MMC-Hosts. Wie aus [Fig. 7A](#) ersichtlich ist, unterstützt der MMC-Host einen MMC-Modus oder einen seriellen Peripherchnittstellenmodus (SPI-Modus). Die Tabelle 7A zeigt Spezifikationen von Datenanschlüssen 1, 2, 5 und 7 ohne Versorgungsanschlüsse 3, 4 und 6. Zuerst werden die Spezifikationen des MMC-Hosts im MMC-Modus erklärt. Der Datenanschluss 1 wird nicht genutzt und der Anfangszustand des Datenbusses, welcher mit dem Datenanschluss 1 verbunden ist, ist in einem floatenden oder einem hohen Zustand. Der Datenanschluss 2 wird als Befehlssignalanschluss (CMD-Anschluss) benutzt, der Datenanschluss 5 wird als Taktsignalanschluss (CLK-Anschluss) benutzt und der Datenanschluss 7 wird als Datensignalanschluss (DAT-Anschluss) benutzt und der Anfangszustand des mit jedem der Datenanschlüsse verbundenen Datenbusses ist ein hoher logischer Pegel.

[0072] Als nächstes werden die Spezifikationen des MMC-Hosts im SPI-Modus erklärt. Der Datenanschluss 1 wird als Chipauswahlsignalanschluss (CS-Anschluss) benutzt und der Anfangszustand des Datenbusses, welcher mit dem Datenanschluss 1 verbunden ist, ist ein hoher logischer Pegel. Außerdem wird der Datenanschluss 2 als Eingabedatensignalanschluss (DI-Anschluss) benutzt und der Datenanschluss 5 wird als Taktsignalanschluss (SCLK-Anschluss) verwendet und der Anfangszustand des mit dem jeweiligen Datenanschluss verbundenen Datenbusses ist ein hoher logischer Pegel. Der Datenanschluss 7 wird als Ausgabedatensignalanschluss (DO-Anschluss) benutzt und der Anfangszustand des mit dem Datenanschluss 7 verbundenen Datenbusses ist nicht vorgeschrieben.

[0073] Fig. 7B zeigt eine Tabelle mit Spezifikationen eines Hosts für einen universellen seriellen Bus (USB-Host). Die Tabelle aus Fig. 7B zeigt die Spezifikationen von Datenanschlüssen 2 und 3 ohne Versorgungsanschlüsse 1 und 4. Der Datenanschluss 2 wird als Eingabedatensignalanschluss D- benutzt und der Anfangszustand des mit dem Datenanschluss 2 verbundenen Datenbusses ist ein niedriger logischer Pegel. Der Datenanschluss 3 wird als Eingabedatensignalanschluss D+ benutzt und der Anfangszustand des mit dem Datenanschluss 3 verbundenen Datenbusses ist ebenfalls ein niedriger logischer Zustand.

[0074] Fig. 7C zeigt eine Tabelle von Spezifikationen einer MMC. Wie aus Fig. 7C ersichtlich ist, umfasst die MMC sieben Datenanschlüsse 1 bis 7 und unterstützt einen MMC-Modus und einen SPI-Modus. Die Anschlüsse 1 bis 7 der MMC sind jeweils mit den korrespondierenden Datenanschlüssen 1 bis 7 des MMC-Hosts verbunden.

[0075] Fig. 7D zeigt eine Tabelle von Spezifikationen eines USB-Bauelements. Wie aus Fig. 7D ersichtlich ist, umfasst das USB-Bauelement vier Anschlüsse 1 bis 4, welche jeweils mit korrespondierenden Datenanschlüssen 1 bis 4 des USB-Hosts verbunden sind.

[0076] Wie aus den Fig. 7A und Fig. 7B ersichtlich ist, ist der Anfangszustand des mit dem Datenanschluss 1 verbundenen Datenbusses, der für das Chipauswahlsignal CS des MMC-Hosts benutzt wird, vom Anfangszustand des mit dem Datenanschluss 2 oder 3 verbundenen Datenbusses verschieden, welche für die Eingabedatensignale D- und D+ des USB-Hosts verwendet werden. Daher kann ein mobiles Speicherbauelement, welches eine MMC- und eine USB-Schnittstellensteuereinheit aufweist, den Typ eines angeschlossenen Hosts gemäß dem Pegel des Anfangseingabesignals bestimmen, welches vom angeschlossenen Host über den Datenanschluss empfangen wird, wenn jeweils ein spezifizier-

ter Datenanschluss für ein Dateneingabesignal D- und D+ und ein Chipauswahlsignal verwendet wird.

[0077] Fig. 8 zeigt ein mobiles Speicherbauelement gemäß einem weiteren Ausführungsbeispiel der Erfindung, bei welchem das mobile Speicherbauelement eine USB- und eine MMC-Schnittstellensteuereinheit umfasst. Fig. 8 zeigt den Fall, bei dem eine USB-Schnittstellenfunktion zur MMC hinzugefügt ist. Wie aus Fig. 8 ersichtlich ist, umfasst ein mobiles Speicherbauelement 400 eine Mehrzahl von Datenanschlüssen 401 bis 407, eine Pegelabtastschaltung 410, eine Pegelabtaststeuereinheit 420, eine USB-Schnittstellensteuereinheit 430, eine MMC-Schnittstellensteuereinheit 440 und eine Schnittstellenauswahleinheit 450. Zusätzlich umfasst das mobile Speicherbauelement 400 eine Speichersteuereinheit 460, einen Flashspeicher 470 und ein Erkennungssignal für eine USB-Hostgeneratorschaltung 480. Die Datenanschlüsse 403, 404 und 406 werden als Anschlüsse zur Energieversorgung benutzt, und die USB- und die MMC-Schnittstellensteuereinheit 430 und 440 teilen sich die Datenanschlüsse 401 und 402.

[0078] Ist das mobile Speicherbauelement 400 mit einem USB-Host verbunden, dann wird der Datenanschluss 401 als Eingabedatensignalanschluss D+ benutzt und einer der Datenanschlüsse 402, 405 und 407 wird als Eingabedatensignalanschluss D- benutzt. Ist das mobile Speicherbauelement 400 mit einem USB-Host verbunden, dann wird der Datenanschluss 401 als Eingabedatensignalanschluss D- benutzt und einer der Datenanschlüsse 402, 405 und 407 kann als Eingabedatensignalanschluss D+ benutzt werden.

[0079] Zudem ist das Erkennungssignal für die USB-Hostgeneratorschaltung 480 an eine Eingabeleitung IL des Datenanschlusses 401 angeschlossen, wenn das mobile Speicherbauelement 400 in einem USB-Hostschnittstellenmodus arbeitet, und der Datenanschluss 401 wird als Eingabedatensignalanschluss D+ benutzt.

[0080] Das Erkennungssignal für die USB-Hostgeneratorschaltung 480 kann an eine Eingabeleitung IL eines der Datenanschlüsse 402, 405 und 407 angeschlossen werden, wenn das mobile Speicherbauelement 400 in einem USB-Hostschnittstellenmodus arbeitet, und einer der Datenanschlüsse 402, 405 und 407 wird als Eingabedatensignalanschluss D+ benutzt.

[0081] Andererseits wird der Datenanschluss 401 nicht benutzt, wenn das mobile Speicherbauelement 400 mit einem MMC-Host verbunden ist und in einem MMC-Modus arbeitet, und der Datenanschluss 401 wird als Chipauswahlsignalanschluss CS benutzt, wenn das mobile Speicherbauelement 400 mit einem

MMC-Host verbunden ist und in einem SPI-Modus arbeitet. Zudem wird der Datenanschluss **402** im MMC-Modus als Befehls(CMD)-Anschluss und im SPI-Modus als Eingabedatensignal(DI)-Anschluss benutzt. Zusätzlich werden die Datenanschlüsse **405** und **407** im MMC-Modus als Taktsignal(CLK)-Anschluss bzw. Datensignal(DAT)-Anschluss und im SPI-Modus als Taktsignalanschluss SCLK bzw. Ausgabesignal(DO)-Anschluss benutzt.

[0082] Hierbei wird der Datenanschluss **401** anfänglich als Hostbestimmungsanschluss benutzt, wenn das mobile Speicherbauelement **400** mit dem Host verbunden wird, und nachdem das mobile Speicherbauelement **400** den Typ des angeschlossenen Hosts bestimmt hat, wird der Datenanschluss **401** als gewöhnlicher Datenanschluss benutzt.

[0083] Kurz gesagt, teilen sich die USB-Schnittstellensteuereinheit **430** und die MMC-Schnittstellensteuereinheit **440** die Datenanschlüsse **401**, **402**, **405** und **407** und die Energieversorgungsanschlüsse **403**, **404** und **406**.

[0084] Die Pegelabtasterschaltung **410** umfasst einen ersten Hochzieh Widerstand R1 und eine erste Verknüpfungsschaltung SW1. Die erste Verknüpfungsschaltung SW1 kann als NMOS-Transistor ausgeführt sein. In [Fig. 8](#) ist die erste Verknüpfungsschaltung SW1 als NMOS-Transistor dargestellt. Eine interne Spannung VDD und eine Drain des NMOS-Transistors SW1 sind mit je einem Ende des ersten Hochzieh Widerstands R1 verbunden.

[0085] Ein Steuersignal SEL wird an einem Gate des NMOS-Transistors SW1 eingegeben und eine Source des NMOS-Transistors SW1 ist mit der Eingabeleitung IL verbunden. Der NMOS-Transistor SW1 wird in Reaktion auf das Steuersignal SEL leitend oder sperrend geschaltet. Daher wird der erste Hochzieh Widerstand R1 parallel zur Eingabeleitung IL geschaltet oder von der Eingabeleitung IL getrennt. Die Funktionsweise der Pegelabtasterschaltung **410** wird unter Bezugnahme auf die [Fig. 9A](#) bis [Fig. 9C](#) detaillierter beschrieben.

[0086] [Fig. 9A](#) zeigt eine Darstellung zur Erklärung der Funktionsweise einer Pegelabtasterschaltung, wenn das mobile Speicherbauelement aus [Fig. 8](#) mit einem USB-Host verbunden wird. Wie aus [Fig. 9A](#) ersichtlich ist, ist der Datenanschluss **401** des mobilen Speicherbauelements **400** mit einem Datenanschluss **501** eines USB-Hosts **510** verbunden. Ein Absenk Widerstand Rpd für einen Bus ist gewöhnlich parallel zu einem inneren Datenbus **502** geschaltet, welcher mit dem Datenanschluss **501** verbunden ist. Der Grund für diese Vorgehensweise liegt darin, den Datenbus **502** in einem niedrigen Anfangszustand zu halten.

[0087] Ist das mobile Speicherbauelement **400** mit dem USB-Host **510** verbunden, dann gibt die Pegelabtaststeuereinheit **420** das Steuersignal SEL mit einem hohen Pegel aus und schaltet den NMOS-Transistor SW1 leitend. Daraus resultiert, dass der erste Hochzieh Widerstand R1 parallel zur Eingabeleitung IL des Datenanschlusses **401** geschaltet wird. Hierbei ist ein Anfangseingabesignal PLV auf einem niedrigen Pegel, da der Datenbus **502** ebenfalls in einem niedrigen Anfangszustand ist.

[0088] Der erste Hochzieh Widerstand R1 wird auf einen Widerstandswert gesetzt, der sehr viel größer als der Widerstandswert des Absenk Widerstands Rpd für den Bus ist, so dass der erste Hochzieh Widerstand R1 den Pegel des Anfangseingabesignals PLV nicht beeinflusst. Hat der erste Hochzieh Widerstand R1 einen Widerstandswert, der kleiner als der Absenk Widerstand Rpd für den Bus ist, dann fällt, wenn die interne Spannung VDD durch den ersten Hochzieh Widerstand R1 und den Absenk Widerstand Rpd für den Bus geteilt wird, eine wesentlich höhere Spannung am Absenk Widerstand Rpd für den Bus als am ersten Hochzieh Widerstand R1 ab. Als Konsequenz wechselt das Anfangseingabesignal PLV von niedrigem auf hohem Pegel.

[0089] Die [Fig. 9B](#) und [Fig. 9C](#) zeigen jeweils eine Darstellung zur Erklärung der Funktionsweise der Pegelabtasterschaltung, wenn das mobile Speicherbauelement aus [Fig. 8](#) mit einem MMC-Host verbunden wird. Genauer zeigt [Fig. 9B](#) einen MMC-Host **520** und das mobile Speicherbauelement **400**, welches in einem SPI-Modus arbeitet, und [Fig. 9C](#) zeigt einen MMC-Host **520** und das mobile Speicherbauelement **400**, welches in einem MMC-Modus arbeitet.

[0090] Wie aus [Fig. 9B](#) ersichtlich ist, ist ein Hochzieh Widerstand Rpu für einen Bus gewöhnlich parallel zu einem inneren Datenbus **504** geschaltet, welcher mit einem Datenanschluss **503** des MMC-Hosts **520** verbunden ist. Die interne Spannung VDD und eine Drain eines NMOS-Transistors N mit offener Drain sind mit je einem Ende des Hochzieh Widerstands Rpu für den Bus verbunden. Eine Vorspannung VB wird an ein Gate des NMOS-Transistors N mit offener Drain angelegt und eine Source desselben ist mit einer Massespannung verbunden. Anfänglich ist der NMOS-Transistor N mit offener Drain sperrend geschaltet. Daher wird der Anfangszustand des inneren Datenbusses **504** des MMC-Hosts **520**, d. h. des Chipauswahlsignals CS, durch den Hochzieh Widerstand Rpu für den Bus auf hohem Pegel gehalten.

[0091] Wird das mobile Speicherbauelement **400** mit dem MMC-Host **520** verbunden, dann gibt die Pegelabtaststeuereinheit **420** das Steuersignal SEL mit einem hohen Pegel aus. In Reaktion auf das Steuersignal SEL wird die erste Verknüpfungsschaltung SW1 leitend geschaltet. Als Ergebnis wird der erste

Hochzieh Widerstand R1 zur Eingabeleitung IL des Datenanschlusses **401** parallel geschaltet. Hierbei ist der Datenbus **504** im Anfangszustand auf hohem Pegel, so dass das Anfangseingabesignal PLV ebenfalls auf hohem Pegel ist.

**[0092]** Als nächstes auf [Fig. 9C](#) Bezug nehmend, wird der Datenanschluss **503** des MMC-Hosts **520** im MMC-Modus nicht benutzt. Daher ist der Datenbus **504** innerhalb des MMC-Hosts **520** in einem floatenden Zustand. Hierbei arbeitet die Pegelabtastschaltung **410** auf ähnliche Weise, wie unter Bezugnahme auf [Fig. 9A](#) beschrieben wurde. Daraus resultiert, dass der erste Hochzieh Widerstand R1 parallel zur Eingabeleitung IL des Datenanschlusses **501** geschaltet wird. Dann nimmt das Anfangseingabesignal PLV durch den ersten Hochzieh Widerstand R1 einen hohen Zustand an, weil der Datenbus **504** als Anfangszustand in einem floatenden Zustand ist.

**[0093]** Wie weiter aus [Fig. 8](#) ersichtlich ist, gibt die Pegelabtaststeuereinheit **420** das Steuersignal SEL mit einem hohen Pegel aus, wenn das mobile Speicherbauelement **400** mit einem speziellen Host verbunden wird. Zudem ändert die Pegelabtaststeuereinheit **420** den Pegel des Steuersignals SEL in Reaktion auf das Anfangseingabesignal PLV, welches durch den Datenanschluss **401** und die Eingabeleitung IL empfangen wird. Die Pegelabtaststeuereinheit **420** hält den Pegel des Steuersignals SEL, bis das mobile Speicherbauelement **400** vom Host getrennt wird. Genauer gesagt hält die Pegelabtaststeuereinheit **420** das Steuersignal SEL im hohen Zustand, wenn das Anfangseingabesignal PLV hohen Pegel, und hält das Steuersignal SEL im niedrigen Zustand, wenn das Anfangseingabesignal PLV auf niedrigem Pegel ist.

**[0094]** Die MMC-Schnittstellensteuereinheit **440** wird freigegeben, wenn das Steuersignal SEL auf hohem Pegel ist, und die USB-Schnittstellensteuereinheit **430** wird freigegeben, wenn das Steuersignal SEL auf niedrigem Pegel ist.

**[0095]** Die Schnittstellenauswahleinheit **450** wählt in Reaktion auf das Steuersignal SEL das Ausgangssignal der USB-Schnittstellensteuereinheit **430** oder der MMC-Schnittstellensteuereinheit **440** aus und gibt es an die Speichersteuereinheit **460** aus.

**[0096]** Die Speichersteuereinheit **460** tauscht Daten mit dem über die USB-Schnittstellensteuereinheit **430** oder die MMC-Schnittstellensteuereinheit **440** angeschlossenen Host aus, welche durch die Schnittstellenauswahleinheit **450** ausgewählt wird. Zusätzlich steuert die Speichersteuereinheit **460** Lese- und Schreibvorgänge für Daten aus oder in den Flashspeicher **470** und Löschvorgänge der im Flashspeicher **470** gespeicherten Daten. Der Flashspeicher **470** führt Lese-, Schreib- und Löschvorgänge

von Daten gesteuert von der Speichersteuereinheit **460** aus.

**[0097]** Das Erkennungssignal für die USB-Hostgeneratorschaltung **480** wird in Reaktion auf das Steuersignal SEL entweder parallel zur Eingabeleitung IL geschaltet oder von der Eingabeleitung IL getrennt. Das Erkennungssignal für die USB-Hostgeneratorschaltung **480** wird nur mit der Eingabeleitung IL verbunden, wenn das mobile Speicherbauelement **400** mit dem USB-Host verbunden wird. Das Erkennungssignal für die USB-Hostgeneratorschaltung **480** umfasst einen zweiten Hochzieh Widerstand R2 und eine zweite Verknüpfungsschaltung SW2. Die zweite Verknüpfungsschaltung SW2 kann als PMOS-Transistor ausgeführt sein. In [Fig. 8](#) ist die zweite Verknüpfungsschaltung SW2 als PMOS-Transistor dargestellt. Die interne Spannung VDD und eine Source des PMOS-Transistors SW2 sind mit je einem Ende des zweiten Hochzieh Widerstands R2 verbunden. Das Steuersignal SEL wird an einem Gate des PMOS-Transistors SW2 eingegeben und eine Drain desselben ist mit der Eingabeleitung IL verbunden. Der PMOS-Transistor SW2 wird in Reaktion auf das Steuersignal SEL leitend oder sperrend geschaltet. Daher wird der zweite Hochzieh Widerstand R2 parallel zur Eingabeleitung IL geschaltet oder von der Eingabeleitung IL getrennt.

**[0098]** Die Funktionsweise des Erkennungssignals für die USB-Hostgeneratorschaltung **480** wird unter Bezugnahme auf [Fig. 10](#) detaillierter beschrieben. [Fig. 10](#) zeigt eine Darstellung zur Erklärung der Funktionsweise des Erkennungssignals für die USB-Hostgeneratorschaltung **480**, wenn das mobile Speicherbauelement aus [Fig. 8](#) mit dem USB-Host **510** verbunden wird. Wie aus [Fig. 10](#) ersichtlich ist, ist ein Absenkwiderstand Rpd für den Bus parallel zu dem inneren Datenbus **502** geschaltet, welcher mit dem Datenanschluss **501** des USB-Hosts **510** verbunden ist, wie unter Bezugnahme auf [Fig. 9A](#) beschrieben wurde. Die Pegelabtaststeuereinheit **420** gibt das Steuersignal SEL mit einem niedrigen Pegel aus, wenn das mobile Speicherbauelement **400** in einem USB-Hostmodus betrieben wird, und die zweite Verknüpfungsschaltung SW2 wird in Reaktion auf das Steuersignal SEL leitend geschaltet. Als Konsequenz wird der zweite Hochzieh Widerstand R2 parallel zur Eingabeleitung IL des Datenanschlusses **401** geschaltet.

**[0099]** Hierbei ist der zweite Hochzieh Widerstand R2 auf einen Widerstandswert gesetzt, der kleiner als derjenige des Absenkwiderstands Rpd für den Bus ist. Als Ergebnis wird die interne Spannung VDD durch den Absenkwiderstand Rpd für den Bus und den zweiten Hochzieh Widerstand R2 geteilt und ein Eingabedatensignal D+, das über den Datenbus **502** empfangen wird, wechselt von niedrigem auf hohem Pegel. Wechselt der Pegel des Eingabedatensignals

D+, dann erkennt der USB-Host **510**, dass das mobile Speicherbauelement **400** angeschlossen ist.

**[0100]** Nachfolgend werden Betriebsvorgänge des mobilen Speicherbauelements **400** mit den vorher erwähnten Eigenschaften beschrieben. Wird Energie nach dem Anschluss des mobilen Speicherbauelements **400** an den USB-Host **510** oder den MMC-Host **520** angelegt, dann gibt die Pegelabtaststeuereinheit **420** das Steuersignal SEL mit einem hohen Pegel aus. Als Ergebnis wird die erste Verknüpfungsschaltung SW1 leitend geschaltet und der erste Hochzieh Widerstand R1 der Pegelabtastschaltung **410** wird parallel zur Eingabeleitung IL des Hostbestimmungsanschlusses geschaltet, d. h. des Datenanschlusses **401**. Danach bestimmt die Pegelabtaststeuereinheit **420** den Pegel des Anfangseingabesignals PLV, welches über den Datenanschluss **401** empfangen wird.

**[0101]** Das Anfangseingabesignal PLV nimmt einen hohen Pegel an, wenn das mobile Speicherbauelement **400** mit dem MMC-Host **520** verbunden wird, weil der Datenbus **504** des MMC-Hosts **520** in einem hohen oder einem floatenden Zustand ist. Die Pegelabtaststeuereinheit **420** hält das Steuersignal SEL auf einem hohen Zustand, weil das Anfangseingabesignal PLV auf hohem Pegel ist. Die Pegelabtaststeuereinheit **420** hält das Steuersignal SEL auf hohem Pegel, bis das mobile Speicherbauelement **400** vom MMC-Host **520** getrennt wird.

**[0102]** Die MMC-Hostschnittstellensteuereinheit **440** wird in Reaktion auf das Steuersignal SEL freigegeben. Zudem verbindet die Schnittstellenauswahleinheit **450** die MMC-Hostschnittstellensteuereinheit **440** und die Speichersteuereinheit **460** in Reaktion auf das Steuersignal SEL. Des Weiteren bleibt die erste Verknüpfungsschaltung SW1 leitend geschaltet, weil das Steuersignal SEL auf hohem Pegel ist. Nachfolgend bleibt der erste Hochzieh Widerstand R1 in einem Zustand, in dem er zur Eingabeleitung IL parallel geschaltet ist. Hierbei ist der Grund, warum der erste Hochzieh Widerstand R1 mit der Eingabeleitung IL verbunden bleibt, selbst wenn die Pegelabtaststeuereinheit **420** den Pegel des Anfangseingabesignals PLV bestimmt hat, dass die Eingabeleitung IL vom floatenden in den hohen Zustand geändert wird und die Eingabeleitung IL in dem hohen Zustand gehalten wird, wenn das mobile Speicherbauelement **400** im MMC-Hostschnittstellenmodus arbeitet.

**[0103]** Nachfolgend wird der Betrieb des mobilen Speicherbauelements **400** beschrieben, wenn das mobile Speicherbauelement **400** mit dem USB-Host **510** verbunden wird. Wird Energie nach dem Anschluss des mobilen Speicherbauelements **400** an den USB-Host **510** zugeführt, dann gibt die Pegelabtaststeuereinheit **420** das Steuersignal SEL anfänglich mit einem hohen Pegel aus. Die erste Verknüp-

fungsschaltung SW1 wird in Reaktion auf das Steuersignal SEL leitend geschaltet und der erste Hochzieh Widerstand R1 der Pegelabtastschaltung **410** wird parallel zur Eingabeleitung IL des Datenanschlusses **401** geschaltet, d. h. des Hostbestimmungsanschlusses. Danach bestimmt die Pegelabtaststeuereinheit **420** den Pegel des Anfangseingabesignals PLV, welches über den Datenanschluss **401** empfangen wird. Da der Bus **502** für ein Eingabedatensignal D+ des USB-Hosts **510** anfänglich auf niedrigem Pegel ist, ist das Anfangseingabesignal PLV ebenfalls auf niedrigem Pegel.

**[0104]** Die Pegelabtaststeuereinheit **420** bestimmt, dass das Anfangseingabesignal PLV auf niedrigem Pegel ist und gibt das Steuersignal SEL mit einem niedrigen Pegel aus. Dann hält die Pegelabtaststeuereinheit **420** das Steuersignal SEL auf niedrigem Pegel, bis das mobile Speicherbauelement **400** vom USB-Host **510** getrennt wird.

**[0105]** Die USB-Schnittstellensteuereinheit **430** wird in Reaktion auf das Steuersignal SEL freigegeben. Zudem verbindet die Schnittstellenauswahleinheit **450** die USB-Schnittstellensteuereinheit **430** und die Speichersteuereinheit **460** in Reaktion auf das Steuersignal SEL. Wieder wird in Reaktion auf das Steuersignal SEL die zweite Verknüpfungsschaltung SW2 des Erkennungssignals für die USB-Hostgeneratorschaltung **480** leitend geschaltet und der zweite Hochzieh Widerstand R2 wird mit der Eingabeleitung des Datenanschlusses **401** verbunden.

**[0106]** Zusätzlich wird in Reaktion auf das Steuersignal SEL die erste Verknüpfungsschaltung SW1 sperrend geschaltet und der erste Hochzieh Widerstand R1 wird von der Eingabeleitung IL getrennt. Dann arbeitet das mobile Speicherbauelement **400** im USB-Hostschnittstellenmodus.

**[0107]** Wie oben ausgeführt ist, erkennt das mobile Speicherbauelement **400** automatisch den Typ des angeschlossenen Hosts, wenn das mobile Speicherbauelement **400** mit dem MMC-Host **520** oder dem USB-Host **510** verbunden wird, und kann im korrespondierenden Hostschnittstellenmodus arbeiten.

**[0108]** [Fig. 11](#) zeigt ein Blockdiagramm eines mobilen Speicherbauelements kombiniert mit einer Smartcard gemäß einem weiteren Ausführungsbeispiel der Erfindung. Wie aus [Fig. 11](#) ersichtlich ist, umfasst ein mobiles Speicherbauelement **600** kombiniert mit einer Smartcard eine Modusbestimmungseinheit **610**, ein Smartcardmodul **620** und ein Speicherkartenmodul **630**. Die Modusbestimmungseinheit **610** ist über Eingabedatenleitungen IDL mit einer Mehrzahl von Signalanschlüssen DP1 bis DPK verbunden, wobei K eine ganze Zahl größer als 1 ist. Die Signalanschlüsse DP1 bis DPK umfassen Anschlüsse für Datensignale, Versorgungsanschlüsse und Anschlüsse für

Steuersignale.

**[0109]** Die Modusbestimmungseinheit **610** bestimmt den Pegel eines ersten Anfangseingabesignals INS, welches über den Signalanschluss DP1 empfangen wird. Die Modusbestimmungseinheit **610** gibt gemäß dem Pegel des ersten Anfangseingabesignals INS ein Modussteuersignal MCTI aus, um einen Smartcardmodus und/oder einen Speicherkartenmodus des mobilen Speicherbauelements **600** kombiniert mit der Smartcard zu bestimmen.

**[0110]** Hierbei wird der Signalanschluss DP1 anfänglich als Modusbestimmungsanschluss und dann, nachdem die Modusbestimmungseinheit **610** den Betriebsmodus des mobilen Speicherbauelements **600** kombiniert mit der Smartcard festgelegt hat, als Datenanschluss verwendet. Obwohl in [Fig. 11](#) beispielhaft der Signalanschluss DP1 als Modusbestimmungsanschluss verwendet wird, kann irgendeiner der Signalanschlüsse DP1 bis DPK als Modusbestimmungsanschluss verwendet werden. Zudem zeigt das erste Anfangseingabesignal INS einen Anfangszustand eines Datenbusses eines Hosts, der mit dem mobilen Speicherbauelement **600** kombiniert mit der Smartcard verbunden ist. Zusätzlich verbindet die Modusbestimmungseinheit **610** die Eingabedatenleitungen IDL mit Smartcarddatenleitungen SDL oder Speicherkartendatenleitungen MDL.

**[0111]** Hierbei teilen sich das Smartcardmodul **620** und das Speicherkartenmodul **630** die Anschlüsse zur Modusbestimmung und die Versorgungsanschlüsse der Signalanschlüsse DP1 bis DPK. Zusätzlich können sich das Smartcardmodul **620** und das Speicherkartenmodul **630** einen Teil oder alle der Signalanschlüsse DP1 bis DPK teilen.

**[0112]** Das Smartcardmodul **620** umfasst eine Smartcardschnittstelle **621** und eine Smartcardsteuereinheit **622**. Die Smartcardschnittstelle **621** ist mit der Modusbestimmungseinheit **610** über die Smartcarddatenleitungen SDL verbunden. Die Smartcardschnittstelle **621** und die Smartcardsteuereinheit **622** werden in Reaktion auf das Modussteuersignal MCTL freigegeben oder gesperrt. In einem Smartcardmodus führt die Smartcardsteuereinheit **622** einen Befehl aus, der von einem nicht dargestellten Smartcardhost über die Smartcardschnittstelle **621** empfangen wird, und tauscht Daten mit dem Smartcardhost aus.

**[0113]** Das Speicherkartenmodul **630** umfasst eine Hostbestimmungseinheit **631**, eine Mehrzahl von Hostschnittstellensteuereinheiten FC1 bis FCN, eine Ausgabeauswahleinheit **632**, eine Speichersteuereinheit **633** und einen nichtflüchtigen Speicher **634**. Die Hostbestimmungseinheit **631** ist mit den Speicherkartendatenleitungen MDL verbunden. Die Hostbestimmungseinheit **631** wird in Reaktion auf das

Modussteuersignal MCTL freigegeben oder gesperrt. In einem Speicherkartenmodus bestimmt die Hostbestimmungseinheit **631** den Pegel eines zweiten, nicht dargestellten Anfangseingabesignals, das von Anschlüssen zur Hostbestimmung der Signalanschlüsse DP1 bis DPK empfangen wird.

**[0114]** Hierbei umfassen die Signalanschlüsse DP1 bis DPK wenigstens einen Hostbestimmungsanschluss. [Fig. 11](#) zeigt einen Fall, bei dem alle Signalanschlüsse DP1 bis DPK als Hostbestimmungsanschlüsse benutzt werden. Es können jedoch auch nur einige der Signalanschlüsse DP1 bis DPK als Hostbestimmungsanschlüsse ausgeführt sein. Zudem werden die Hostbestimmungsanschlüsse, nachdem die Hostbestimmungseinheit **631** den Typ des angeschlossenen Speicherkartenhosts erkannt hat, als gewöhnliche Datenanschlüsse benutzt.

**[0115]** Die Hostbestimmungseinheit **631** bestimmt den Typ des angeschlossenen Speicherkartenhosts gemäß dem Pegel die zweiten Anfangseingabesignals, welches über die Hostbestimmungsanschlüsse DP1 bis DPK empfangen wird. Hierbei zeigt das zweite Anfangseingabesignal einen Anfangszustand eines Datenbusses des angeschlossenen Speicherkartenhosts an.

**[0116]** Die Hostbestimmungseinheit **631** erkennt den Typ des angeschlossenen Speicherkartenhosts gemäß den Pegeln der zweiten Anfangseingabesignale und gibt Auswahlsteuersignale HCTL1 bis HCTLN aus, wobei N eine natürliche Zahl größer als 1 ist. Hierbei gibt die Hostbestimmungseinheit **631** eines der Auswahlsteuersignale HCTL1 bis HCTLN frei und gibt es aus, um eine Hostschnittstellensteuereinheit auszuwählen, welche mit einem angeschlossenen Speicherkartenhost korrespondiert.

**[0117]** Die Hostschnittstellensteuereinheiten FC1 bis FCN sind jeweils mit Speicherkartendatenleitungen MDL verbunden und werden in Reaktion auf die Auswahlsteuersignale HCTL1 bis HCTLN freigegeben oder gesperrt. Zudem umfassen die Hostschnittstellensteuereinheiten FC1 bis FCN Hostschnittstellen IF1 bis IFN und Hoststeuereinheiten HC1 bis HCN.

**[0118]** Die Ausgabeauswahleinheit **632** tauscht in Reaktion auf die Auswahlsteuersignale HCTL1 bis HCTLN Daten mit einer freigegebenen Hostschnittstellensteuereinheit der Hostschnittstellensteuereinheiten FC1 bis FCN aus und mit der Speichersteuereinheit **633** aus.

**[0119]** In einem Speicherkartenmodus tauscht die Speichersteuereinheit **633** über die freigegebene Hostschnittstellensteuereinheit Daten mit einem Speicherkartenhost aus und steuert Lese-, Schreib- und Löschvorgänge für Daten des nichtflüchtigen

Speichers **634**.

**[0120]** [Fig. 12](#) zeigt eine detaillierte Darstellung der Modusbestimmungseinheit **610** aus [Fig. 11](#). Wie aus [Fig. 12](#) ersichtlich ist, umfasst die Modusbestimmungseinheit **610** einen Pegeldetektor **611** und eine Eingabeauswahleinheit **612**. Der Pegeldetektor **611** bestimmt den Pegel des ersten Anfangseingabesignals INS, welches über den Signalanschluss DP1 empfangen wird, und gemäß den Ergebnissen wird ein Betriebsmodus des mobilen Speicherbauelements **600** kombiniert mit der Smartcard durch Ausgabe eines Modussteuersignals MCTL bestimmt. Hierbei behält der Pegeldetektor **611**, wenn das mobile Speicherbauelement **600** kombiniert mit der Smartcard mit einem Host verbunden wird, die Ausgabe des Modussteuersignals MCTL bei, bis das mobile Speicherbauelement **600** kombiniert mit der Smartcard vom Host getrennt wird, nachdem der Pegeldetektor **611** den Pegel des ersten Anfangseingabesignals INS einmalig festgestellt und einen Betriebsmodus bestimmt hat. Zudem wird der Signalanschluss DP1 als Datenanschluss benutzt, nachdem der Pegeldetektor **611** einen Betriebsmodus bestimmt hat.

**[0121]** Die Eingabeauswahleinheit **612** ist über die Eingabedatenleitungen IDL mit den Signalanschlüssen DP1 bis DPK verbunden. Die Eingabeauswahleinheit **612** verbindet die Eingabedatenleitungen IDL mit den Smartcarddatenleitungen SDL oder den Speicherkartendatenleitungen MDL in Reaktion auf das Modussteuersignal MCTL.

**[0122]** [Fig. 13](#) zeigt eine Darstellung der Hostbestimmungseinheit **631** und der Smartcardschnittstelle **621** aus [Fig. 11](#) sowie der Eingabeauswahleinheit **612** aus [Fig. 12](#). Wie aus [Fig. 13](#) ersichtlich ist, umfasst die Hostbestimmungseinheit **631** eine Pegelabtasteinheit **641**, und eine Pegelabtaststeuereinheit **642**. Die Pegelabtasteinheit **641** umfasst eine erste bis K-te Pegelabtastschaltung LS1 bis LSK, wobei K eine ganze Zahl größer als 1 ist. Hierbei hat die Pegelabtasteinheit **641** genau so viele Pegelabtastschaltungen wie Hostbestimmungsanschlüsse. In [Fig. 13](#) wird ein Beispiel beschrieben, welches alle Signalanschlüsse DP1 bis DPK als Hostbestimmungsanschlüsse benutzt.

**[0123]** Die erste bis K-te Pegelabtastschaltung LS1 bis LSK werden in Reaktion auf ein Abtaststeuersignal SCTL jeweils mit Speicherkartendatenleitungen MDL1 bis MDLK verbunden. In einem Speicherkartenmodus sind die Speicherkartendatenleitungen MDL1 bis MDLK über die Eingabeauswahleinheit **612** mit Eingabedatenleitungen IDL1 bis IDLK verbunden. Die Eingabeauswahleinheit **612** aus [Fig. 13](#) ist zur Vereinfachung der Beschreibung als allgemeines Beispiel dargestellt.

**[0124]** In Reaktion auf ein Modussteuersignal MCTL gibt die Pegelabtaststeuereinheit **642** das Abtaststeuersignal SCTL an die erste bis K-te Pegelabtastschaltung LS1 bis LSK aus. Danach bestimmt die Pegelabtaststeuereinheit **642** den Pegel zweiter Anfangseingabesignale SEN1 bis SENK, welche über die erste bis K-te Pegelabtastschaltung **151** bis LSK empfangen werden. Hierbei zeigen die zweiten Anfangseingabesignale SEN1 bis SENK Anfangszustände von Datenbussen des angeschlossenen Speicherkartenhosts.

**[0125]** Die Pegelabtaststeuereinheit **642** bestimmt den Typ des angeschlossenen Speicherkartenhosts gemäß dem Pegel der zweiten Anfangseingabesignale SEN1 bis SENK und gibt Auswahlsteuersignale HCTL1 bis HCTLN aus. Hierbei gibt die Pegelabtaststeuereinheit **642** eines der Auswahlsteuersignale frei und aus, um eine Hostschnittstellensteuereinheit freizugeben, welche mit dem bestimmten Speicherkartenhost korrespondiert.

**[0126]** Auf eine Beschreibung der Struktur und der detaillierten Funktionsweise der ersten bis K-ten Pegelabtastschaltung **151** bis LSK der Pegelabtasteinheit **641** wird hier verzichtet, weil sie im Wesentlichen gleich der Struktur und Funktionsweise der ersten Pegelabtastschaltung LS1 aus den [Fig. 4A](#) bis [Fig. 4C](#) sind.

**[0127]** [Fig. 14A](#) zeigt ein Flussdiagramm eines Schnittstellenvorgangs **1100** des mit der Smartcard kombinierten, mobilen Speicherbauelements **600** aus [Fig. 11](#). Wie aus [Fig. 14A](#) ersichtlich ist, werden die Signalanschlüsse DP1 bis DPK des mit der Smartcard kombinierten, mobilen Speicherbauelements **600** mit den Datenanschlüssen des Hosts verbunden (Schritt **1110**). Hierbei kann ein Teil der Signalanschlüsse DP1 bis DPK als Anschlüsse zur Modusbestimmung benutzt werden. In [Fig. 14A](#) wird als Beispiel der Signalanschluss DP1 als Modusbestimmungsanschluss beschrieben.

**[0128]** Der Pegeldetektor **611** der Modusbestimmungseinheit **610** des mit der Smartcard kombinierten, mobilen Speicherbauelements **600** empfängt das erste Anfangseingabesignal INS über den Modusbestimmungsanschluss DP1 (Schritt **1120**). Der Pegeldetektor **611** stellt den Pegel des ersten Anfangseingabesignals INS fest. Der Pegeldetektor **611** bestimmt einen Betriebsmodus durch Ausgabe des Modussteuersignals MCTL gemäß dem Pegel des ersten Anfangseingabesignals INS (Schritt **1130**). Inzwischen verbindet die Eingabeauswahleinheit **612** der Modusbestimmungseinheit **610** die Eingabedatenleitungen IDL, welche mit den Signalanschlüssen DP1 bis DPK verbunden sind, mit den Smartcarddatenleitungen SDL oder den Speicherkartendatenleitungen MDL in Reaktion auf das Modussteuersignal MCTL.

[0129] Dann stellt die Eingabeauswahleinheit **612** fest, ob der Smartcardmodus im Schritt **1130** festgelegt wurde (Schritt **1140**). Wurde der Smartcardmodus im Schritt **1140** festgestellt, dann arbeitet das mit der Smartcard kombinierte, mobile Speicherbauelement **600** im Smartcardmodus (Schritt **1150**).

[0130] Im Smartcardmodus werden die Smartcard-schnittstelle **621** und die Smartcardsteuereinheit **622** des mit der Smartcard kombinierten, mobilen Speicherbauelements **600** in Reaktion auf das Modussteuersignal MCTL freigegeben. Da der Fachmann die Funktionsweise der Smartcard versteht, wird auf eine detaillierte Beschreibung des Schrittes **1150** verzichtet.

[0131] Wird im Schritt **1140** der Smartcardmodus nicht festgestellt, d. h. wenn der Speicherkartenmodus festgestellt wird, dann arbeitet das mit der Smartcard kombinierte, mobile Speicherbauelement **600** im Speicherkartenmodus (Schritt **1160**).

[0132] [Fig. 14B](#) zeigt ein Flussdiagramm eines Betriebsablaufs in einem Speicherkartenmodus aus [Fig. 14A](#) im Detail. Wie aus [Fig. 14B](#) ersichtlich ist, empfängt die Hostbestimmungseinheit **631** des Speicherkartenmoduls **630** das zweite Anfangseingabesignal über den Hostbestimmungsanschluss (Schritt **1161**). Hierbei können einige oder alle Signalanschlüsse DP1 bis DPK als Hostbestimmungsanschluss benutzt werden. In [Fig. 14B](#) wird beispielhaft der Signalanschluss DP1 als Hostbestimmungsanschluss beschrieben.

[0133] Die Hostbestimmungseinheit **631** ist mit der Speicherkartendatenleitung MDL1 verbunden. Die Speicherkartendatenleitung MDL1 ist über die Eingabeauswahleinheit **612** der Modusbestimmungseinheit **610** mit der Eingabedatenleitung IDL1 verbunden. Nachfolgend wird die Hostbestimmungseinheit **631** über die Speicherkartendatenleitung MDL1 und die Eingabedatenleitung IDL1 mit dem Hostbestimmungsanschluss DP1 verbunden. Die Hostbestimmungseinheit **631** bestimmt den Pegel des zweiten Anfangseingabesignals SEN1, welches über den Hostbestimmungsanschluss DP1 empfangen wird (Schritt **1162**). Der Schritt **1162** wird später unter Bezugnahme auf [Fig. 14C](#) detaillierter beschrieben.

[0134] Die Hostbestimmungseinheit **631** bestimmt den Typ des angeschlossenen Speicherkartenhosts gemäß dem Pegel des zweiten Anfangseingabesignals SEN1 (Schritt **1163**). Dann gibt die Hostbestimmungseinheit **631** gemäß dem Bestimmungsergebnis eine der Hostschnittstellensteuereinheiten FC1 bis FCN durch Ausgabe der Auswahlsteuersignale HCTL1 bis HCTLN frei (Schritt **1164**). Danach arbeitet das mit der Smartcard kombinierte, mobile Speicherbauelement **600** durch die freigegebene Hostschnittstellensteuereinheit in einem korrespon-

dierenden Hostschnittstellenmodus (Schritt **1165**).

[0135] [Fig. 14C](#) zeigt ein Flussdiagramm des Pegelbestimmungsvorgangs **1162** des zweiten Anfangseingabesignals aus [Fig. 14B](#) im Detail. In [Fig. 14C](#) wird hauptsächlich die Funktionsweise der ersten Pegelabtastschaltung LS1 der ersten bis K-ten Pegelabtastschaltung LS1 bis LSK der Hostbestimmungseinheit **631** beschrieben. Wie aus [Fig. 14C](#) ersichtlich ist, gibt die Pegelabtaststeuereinheit **642** der Hostbestimmungseinheit **631** das Abtaststeuersignal SCTL1 frei. Als Konsequenz wird der PMOS-Transistor PM1, siehe [Fig. 4B](#), der ersten Pegelabtastschaltung LS1 leitend geschaltet und der Hochziehwiderstand Ru wird zur Speicherkartendatenleitung MDL1 parallel geschaltet, welche mit dem Hostbestimmungsanschluss DP1 verbunden ist (Schritt **1171**). Hierbei misst die Pegelabtaststeuereinheit **642** den Pegel des ersten Eingabesignals IN1, welches vom Knoten SNODE ausgegeben wird (Schritt **1172**).

[0136] Danach sperrt die Pegelabtaststeuereinheit **642** das Abtaststeuersignal SCTL1 und gibt das Abtaststeuersignal SCTL2 frei. Als Ergebnis wird der PMOS-Transistor PM1 sperrend geschaltet und der NMOS-Transistor NM1 der ersten Pegelabtastschaltung wird leitend geschaltet und der Absenkwiderstand Rd, siehe [Fig. 4C](#), wird zur Speicherkartendatenleitung MDL1 parallel geschaltet (Schritt **1173**). Hierbei misst die Pegelabtaststeuereinheit **642** den Pegel des zweiten Eingabesignals IN2, welches vom Knoten SNODE ausgegeben wird (Schritt **1174**).

[0137] Danach bestimmt die Pegelabtaststeuereinheit **642**, ob das erste und zweite Eingabesignal IN1 und IN2 beide auf hohem Pegel sind (Schritt **1175**). Sind das erste und zweite Eingabesignal IN1 und IN2 beide auf hohem Pegel, dann bestimmt die Pegelabtaststeuereinheit **642**, dass das zweite Anfangseingabesignal SEN1 einen hohen Pegel aufweist (Schritt **1176**).

[0138] Sind im Schritt **1175** das erste und zweite Eingabesignal IN1 und IN2 nicht beide auf hohem Pegel, dann stellt die Pegelabtaststeuereinheit **642** fest, ob das erste und zweite Eingabesignal IN1 und IN2 beide auf niedrigem Pegel sind (Schritt **1177**). Sind im Schritt **1177** das erste und zweite Eingabesignal IN1 und IN2 beide auf niedrigem Pegel, dann bestimmt die Pegelabtaststeuereinheit **642**, dass das zweite Anfangseingabesignal SEN1 einen niedrigen Pegel aufweist (Schritt **1178**).

[0139] Sind andererseits im Schritt **1177** das erste und zweite Eingabesignal IN1 und IN2 nicht beide auf niedrigem Pegel, d. h. das erste Eingabesignal IN1 ist auf hohem Pegel und das zweite Eingabesignal ist auf niedrigem Pegel, dann bestimmt die Pegelabtaststeuereinheit **642**, dass das zweite Anfangseingabe-

signal SEN1 in einem floatenden Zustand ist (Schritt 1179).

[0140] Hierbei zeigt der Pegel des zweiten Anfangseingabesignals SEN1 einen Anfangszustand des Datenbusses des angeschlossenen Speicherkartenhhosts an und der Anfangszustand des Datenbusses ist für jeden Host verschieden. Daher kann die Pegelabtaststereinheit 642 den Typ des Speicherkartenhhosts gemäß dem Pegel des zweiten Anfangseingabesignals SEN1 bestimmen.

[0141] Fig. 15 zeigt eine Darstellung von Zusammenhängen zwischen dem mit der Smartcard kombinierten, mobilen Speicherbauelement 600 aus Fig. 11 und Hosts. Wie aus Fig. 15 ersichtlich ist, kann das mit der Smartcard kombinierte, mobile Speicherbauelement 600 nicht nur mit einem Smartcardhost 701, sondern auch mit Speicherkartenhhosts wie einem MMC-Host 702, einem SD-Host 703, einem CF-Host 704 und einem MSTK-Host 705 verbunden werden. Zudem kann das mit der Smartcard kombinierte, mobile Speicherbauelement 600 mit allen Hosttypen außer solchen Hosts betrieben werden, welche ein mobiles Speicherbauelement ohne eine Hostschnittstellensteuereinheit verwenden.

[0142] Fig. 16A zeigt eine Tabelle von Spezifikationen eines Smartcardhosts. Wie aus Fig. 16A ersichtlich ist, sind Spezifikationen für Signalanschlüsse 2, 3 und 4 neben Versorgungsanschlüssen 1 und 5 dargestellt. Der Signalanschluss 2 wird als Rücksetzsignalanschluss RST benutzt und der Anfangszustand eines Datenbusses, welcher mit dem Signalanschluss 2 verbunden ist, ist niedrig. Der Signalanschluss 3 wird als Taktsignalanschluss CLK benutzt und der Anfangszustand eines mit dem Signalanschluss 3 verbundenen Datenbusses ist nicht vorgeschrieben. Zudem wird der Signalanschluss 4 als Datensignalanschluss 10 benutzt und der Anfangszustand eines mit dem Signalanschluss 4 verbundenen Datenbusses ist hoch.

[0143] Fig. 16B zeigt eine Tabelle von Spezifikationen einer Smartcard. Wie aus Fig. 16B ersichtlich ist, umfasst die Smartcard fünf Anschlüsse 1 bis 5, welche mit den entsprechenden Anschlüssen 1 bis 5 des Smartcardhosts verbunden sind. Unter Bezugnahme auf die Spezifikationen des MMC-Hosts aus Fig. 7A und des Smartcardhosts aus Fig. 16A ist ersichtlich, dass der Anfangszustand des Datenbusses, der mit dem Signalanschluss 2 verbunden ist, welcher für das Befehlssignal CMD des MMC-Hosts benutzt wird, vom Anfangszustand des Datenbusses verschieden ist, der mit dem Signalanschluss 2 verbunden ist, welcher für das Rücksetzsignal RST des Smartcardhosts benutzt wird.

[0144] Daher wird bei einer MMC, die ein Smartcardmodul umfasst, wenn der Rücksetzsig-

nal(RST)-Anschluss des Smartcardmoduls und der Befehlssignal(CMD)-Anschluss des MMC-Moduls als ein einzelner Anschluss benutzt werden, der Typ des angeschlossenen Hosts gemäß dem Pegel eines Anfangseingabesignals bestimmt, das von dem Signalanschluss empfangen wird, wenn die MMC, die ein Smartcardmodul umfasst, mit einem Host verbunden wird.

[0145] Fig. 17 zeigt eine Darstellung eines mobilen Speicherbauelements kombiniert mit einer Smartcard gemäß einem weiteren Ausführungsbeispiel der Erfindung, bei welcher die Smartcardfunktion zu einer MMC hinzugefügt ist. Wie aus Fig. 17 ersichtlich ist, umfasst ein mobiles Speicherbauelement 800 kombiniert mit einer Smartcard Signalanschlüsse 801 bis 807, eine Modusbestimmungseinheit 810, ein Smartcardmodul 820 und ein MMC-Modul 830. Die Signalanschlüsse 803, 804 und 806 werden als Anschlüsse zur Energieversorgung benutzt und das Smartcardmodul 820 und das MMC-Modul 830 teilen sich die Anschlüsse 802, 805 und 807. Außerdem wird der Signalanschluss 801 als Chipauswahlsignal(CS)-Anschluss des MCC-Moduls 830 benutzt.

[0146] Die Modusbestimmungseinheit 810 umfasst einen Pegeldetektor 811 und eine Eingabeauswahleinheit 812. Wird das mobile Speicherbauelement 800 kombiniert mit der Smartcard 800 einem Host verbunden und mit Energie versorgt, dann wird der Pegeldetektor 811 freigegeben, wobei ein Schaltsteuersignal DSB freigegeben wird. Dann bestimmt der Pegeldetektor 811 den Pegel eines Anfangseingabesignals INS, welches von einer Anfangseingabesignalleitung INL empfangen wird, und gibt gemäß den Ergebnissen ein Modussteuersignal CTL aus. Nachdem die Modusbestimmungseinheit 810 den Typ des angeschlossenen Hosts bestimmt hat, sperrt sie das Schaltsteuersignal DSB und wird deaktiviert, während die Ausgabe des Modussteuersignals CTL beibehalten wird.

[0147] Die Eingabeauswahleinheit 812 reagiert auf das Modussteuersignal CTL und verbindet die Signalanschlüsse 802, 805 und 807 mit dem Smartcardmodul 820 oder dem MMC-Modul 830. Die Eingabeauswahleinheit 812 wird später unter Bezugnahme auf Fig. 18 detaillierter beschrieben.

[0148] Das Smartcardmodul 820 umfasst eine Smartcardschnittstelle 821 und eine Smartcardsteuereinheit 822. Die Smartcardschnittstelle 821 und die Smartcardsteuereinheit 822 werden in Reaktion auf das Modussteuersignal CTL freigegeben oder gesperrt. Die Smartcardsteuereinheit 822 kommuniziert in einem Smartcardmodus über die Smartcardschnittstelle 821 mit einem Smartcardhost.

[0149] Zusätzlich umfasst das MMC-Modul 830 eine MMC-Schnittstellensteuereinheit 831, eine

Speichersteuereinheit **832** und einen nichtflüchtigen Speicher **833**. Zudem umfasst die MMC-Schnittstellensteuereinheit **831** eine MMC-Schnittstelle **841** und eine MMC-Steuereinheit **842**. Die MMC-Schnittstelle **841** und die MMC-Steuereinheit **842** sind in Reaktion auf das Modussteuersignal CTL freigegeben oder gesperrt. Da der Fachmann die Funktionsweise des MMC-Moduls **830** versteht, wird hier auf eine Beschreibung des Betriebs des MMC-Moduls **830** verzichtet.

[0150] [Fig. 18](#) zeigt eine detaillierte Darstellung der Eingabeauswahleinheit **812** aus [Fig. 17](#). Wie aus [Fig. 18](#) ersichtlich ist, umfasst die Eingabeauswahleinheit **812** eine Schalteinheit **861** und eine MUX-Schaltungseinheit **862**. Die MUX-Schaltungseinheit **862** umfasst MUX-Schaltungen M1 bis M3.

[0151] Anfänglich verbindet die Schalteinheit **861** den Signalanschluss **802** und die Anfangseingabesignalleitung INL in Reaktion auf das Schaltsteuersignal DSB. Wird das Schaltsteuersignal DSB gesperrt, dann verbindet die Schalteinheit **861** die MUX-Schaltung M1 mit dem Signalanschluss **802**.

[0152] Die MUX-Schaltungen M1 bis M3 geben Signale, welche über die Signalanschlüsse **802**, **805** und **807** empfangen werden, in Reaktion auf das Modussteuersignal an das Smartcardmodul **820** oder das MMC-Modul **830** aus. Genauer gesagt gibt die MUX-Schaltung M1 entweder ein vom Signalanschluss **802** empfangenes Befehlssignal CMD an das MMC-Modul **830** oder ein vom Signalanschluss **802** empfangenes Rücksetzsignal an das Smartcardmodul **820** aus.

[0153] Die MUX-Schaltung M2 gibt ein vom Signalanschluss **805** empfangenes Taktsignal MDLK an das MMC-Modul **830** oder ein vom Signalanschluss **805** empfangenes Taktsignal SCLK an das Smartcardmodul **820** aus. Zusätzlich gibt die MUX-Schaltung M3 ein vom Signalanschluss **807** empfangenes Datensignal DAT an das MMC-Modul **830** oder ein vom Signalanschluss **807** empfangenes Datensignal IO an das Smartcardmodul **820** aus.

[0154] Obwohl in [Fig. 18](#) die dargestellte Schalteinheit **861** mit dem Signalanschluss **802** verbunden ist, kann die Schalteinheit **861** mit dem Signalanschluss **807** verbunden sein. In diesem Fall gibt die MUX-Schaltung M3 ein vom Signalanschluss **807** empfangenes Datensignal DAT an das MMC-Modul **830** oder ein über den Signalanschluss **807** empfangenes Rücksetzsignal RST an das Smartcardmodul **820** aus, und die MUX-Schaltung M1 gibt entweder ein vom Signalanschluss **802** empfangenes Befehlssignal CMD an das MMC-Modul **830** aus oder gibt ein über den Signalanschluss **802** empfangenes Datensignal IO an das Smartcardmodul **820** aus.

[0155] Nachfolgend wird der Betriebsablauf des mit der Smartcard kombinierten, mobilen Speicherbauelements **800** mit den vorher erwähnten Eigenschaften beschrieben. Wird als Beginn Energie nach dem Anschließen des mit der Smartcard kombinierten, mobilen Speicherbauelements **800** an einen Host angelegt, dann wird der Pegeldetektor **811** der Modusbestimmungseinheit **810** freigegeben. In einem Anfangszustand gibt der Pegeldetektor **811** das Modussteuersignal CTL mit einem hohen Pegel aus und gibt ein Schaltsteuersignal DSB frei.

[0156] Ist das Schaltsteuersignal DSB freigegeben, dann verbindet die Schalteinheit **861** der Eingabeauswahlschaltung **812** den Signalanschluss **802** und die Anfangseingabesignalleitung INL. Zudem werden eine MMC-Schnittstelle **841** und eine MMC-Steuereinheit **842** freigegeben, wenn das Modussteuersignal CTL einen hohen Pegel hat. Daher wird das mit der Smartcard kombinierte, mobile Speicherbauelement **800** in einem Anfangszustand, bei welchem Energie nach dem Anschließen an einen Host angelegt wird, auf einen MMC-Modus gesetzt.

[0157] Danach bestimmt der Pegeldetektor **811** den Pegel des Anfangseingabesignals INS, welches über die Anfangseingabesignalleitung INL empfangen wird. Der Pegeldetektor **811** erkennt, dass das mit der Smartcard kombinierte, mobile Speicherbauelement **800** mit einem MMC-Host verbunden ist, wenn das Anfangseingabesignal INS auf hohem Pegel ist, und wird gesperrt, während die Ausgabe des Modussteuersignals CTL mit hohem Pegel beibehalten wird. Zudem sperrt der Pegeldetektor **811** das Schaltsteuersignal DSB.

[0158] Wird das Schaltsteuersignal DSB gesperrt, dann verbindet die Schalteinheit **861** die MUX-Schaltung M1 mit dem Signalanschluss **802**. Daraufhin arbeitet das mit der Smartcard kombinierte, mobile Speicherbauelement **800** in einem MMC-Modus.

[0159] Andererseits erkennt der Pegeldetektor **811**, dass das mit der Smartcard kombinierte, mobile Speicherbauelement **800** mit einem Smartcardhost verbunden ist, wenn das Anfangseingabesignal INS auf niedrigem Pegel ist, und gibt das Modussteuersignal CTL mit einem niedrigen Pegel aus. Dann sperrt der Pegeldetektor **811** das Schaltsteuersignal DSB und wird gesperrt, während die Ausgabe des Modussteuersignals CTL mit einem niedrigen Pegel beibehalten wird.

[0160] Wird das Schaltsteuersignal DSB gesperrt, dann verbindet die Schalteinheit **861** die MUX-Schaltung M1 und den Signalanschluss **802**. Zudem geben die MUX-Schaltungen M1 bis M3 Eingabesignale an die Smartcardschnittstelle **821** aus, die über die Signalanschlüsse **802**, **805** und **807** empfangen werden,

wenn das Modussignal CTL niedrig ist. Dann arbeitet das mit der Smartcard kombinierte, mobile Speicherbauelement **800** in einem Smartcardmodus.

**[0161]** Wie oben ausgeführt ist, erkennt das mit der Smartcard kombinierte, mobile Speicherbauelement **800** automatisch den Hosttyp, wenn es mit einem Host verbunden wird, und arbeitet in einem korrespondierenden Hostschnittstellenmodus. Daher kann das mit der Smartcard kombinierte, mobile Speicherbauelement **800** nicht nur mit einem MMC-Host, sondern auch mit einem Smartcardhost verbunden benutzt werden.

**[0162]** Das mit der Smartcard kombinierte, mobile Speicherbauelement ist in der Lage, mit einer Vielzahl von Hosts verbunden zu werden, und Schnittstellenverfahren des erfindungsgemäßen mobilen Speicherbauelements können in einer Vielzahl von Speicherkartenhosts, welche voneinander verschiedene Kommunikationsprotokolle verwenden, oder in einem Smartcardhost verwendet werden.

### Patentansprüche

1. Multistandardprotokoll-Speicherbauelement mit

- einem nichtflüchtigen Speicher (**140**), auf welchen gemäß einem Protokoll für einen nichtflüchtigen Speicher zugreifbar ist,
- mehreren, wahlweise mit dem nichtflüchtigen Speicher koppelbaren Schnittstellensteuereinheiten (HI1, HI2), welche ausgeführt sind, Befehle und/oder Daten in voneinander verschiedenen standardisierten Protokollen in das Protokoll für den nichtflüchtigen Speicher zu wandeln,
- wenigstens einem Anschluss (DP1, D+), der ausgeführt ist, ein anliegendes Erkennungssignal (PLV1, PLV) weiterzuleiten, das anzeigt, welches der standardisierten Protokolle durch einen angekoppelten Host benutzt wird, und Datensignale gemäß den standardisierten Protokollen weiterzuleiten, und
- einer mit dem wenigstens einen Anschluss gekoppelten Schnittstellenerkennungseinheit (**110**), welche das von dem wenigstens einen Anschluss weitergeleitete Erkennungssignal auswertet und in Abhängigkeit davon ein freigebendes Auswahlssignal für eine der Schnittstellensteuereinheiten ausgibt, um eine Datenkommunikation zwischen dem Host und dem nichtflüchtigen Speicher über diese Schnittstellensteuereinheit freizugeben,
- wobei die Schnittstellenerkennungseinheit umfasst:
  - eine erste Abtastschaltung (**151, 410**), die mit dem wenigstens einen Anschluss gekoppelt ist und ausgeführt ist, um das Erkennungssignal an diesem Anschluss in Reaktion auf ein zugeführtes Freigabesignal über eine erste Hochziehlast hochzuziehen und dadurch einen ersten Spannungspegel zur Verfügung zu stellen, und
  - eine zweite Abtastschaltung (**152, 480**), die mit dem

wenigstens einen Anschluss gekoppelt ist und ausgeführt ist, um das Erkennungssignal an diesem Anschluss in Reaktion auf ein zugeführtes Freigabesignal über eine Absenklast abzusenken und dadurch einen zweiten Spannungspegel zur Verfügung zu stellen, oder ausgeführt ist, um das Erkennungssignal in Reaktion auf ein zugeführtes Freigabesignal über eine zweite Hochziehlast hochzuziehen, welche kleiner als die erste Hochziehlast ist und dadurch den zweiten Spannungspegel zur Verfügung zu stellen, und

– wobei die Schnittstellenerkennungseinheit weiter ausgeführt ist, um basierend auf dem ersten und zweiten Spannungspegel das vom angekoppelten Host benutzte standardisierte Protokoll zu ermitteln und basierend darauf die Schnittstellensteuereinheiten freizugeben.

2. Multistandardprotokoll-Speicherbauelement nach Anspruch 1, wobei ein erstes der verschiedenen standardisierten Protokolle ein standardisiertes Smartcardprotokoll, ein standardisiertes Multimediakarten(MMC)-Protokoll, ein standardisiertes Kompaktflash(CF)-Protokoll, ein standardisiertes Sicherheitsdigitalprotokoll(SD)-Protokoll oder ein standardisiertes Speicherstecker(MS)-Protokoll ist und ein zweites der verschiedenen standardisierten Protokolle ein standardisiertes Smartcardprotokoll, ein standardisiertes MMC-Protokoll, ein standardisiertes CF-Protokoll, ein standardisiertes SD-Protokoll oder ein standardisiertes MS-Protokoll ist.

3. Multistandardprotokoll-Speicherbauelement nach Anspruch 1, wobei ein erstes der verschiedenen standardisierten Protokolle ein standardisiertes Protokoll für einen universellen seriellen Bus (USB-Protokoll) ist und ein zweites der verschiedenen standardisierten Protokolle ein standardisiertes MMC-Protokoll ist.

4. Multistandardprotokoll-Speicherbauelement nach einem Ansprüche 1 bis 3, wobei die Schnittstellenerkennungseinheit ausgeführt ist, um zu bestimmen, dass der angekoppelte Host von einem ersten Hosttyp ist, wenn der erste und zweite Spannungspegel auf einem hohen logischen Pegel sind, von einem zweiten Hosttyp ist, wenn der erste und zweite Spannungspegel auf einem niedrigen logischen Pegel sind, von einem dritten Hosttyp ist, wenn der erste Spannungspegel auf hohem logischem Pegel und der zweite Spannungspegel auf niedrigem logischem Pegel ist, und von einem vierten Hosttyp ist, wenn der erste Spannungspegel auf niedrigem logischem Pegel und der zweite Spannungspegel auf hohem logischem Pegel ist.

5. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 1 bis 4, wobei die erste Hochziehlast größer als eine mit dem wenigstens einen Anschluss verbindbare Absenklast im angekopp-

pelten Host ist.

6. Multistandardprotokoll-Speicherbauelement nach Anspruch 5, wobei die zweite Hochziehlast niedriger als die Absenklast ist.

7. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 3 bis 6, wobei die zweite Pegelabtastschaltung in Abhängigkeit davon freigegeben wird, ob das Multistandardprotokoll-Speicherbauelement an einen standardisierten USB-Host gekoppelt ist.

8. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 1 bis 7, wobei der nichtflüchtige Speicher und die Schnittstellensteuereinheiten in einem einzigen Gehäuse eingebaut sind.

9. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 1 bis 8, wobei

- der wenigstens eine Anschluss mehrere Datenanschlüsse umfasst, welche mit einem Host verbindbar sind, wobei wenigstens einer als Hostfestlegungsanschluss benutzt wird,
- die Schnittstellenerkennungseinheit einen angeschlossenen Hosttyp gemäß einem Pegel eines das Erkennungssignal bildenden Anfangseingabesignals bestimmt, das vom Hostfestlegungsanschluss empfangen wird, und
- eine Speichersteuereinheit (**130**) vorgesehen ist, welche über die jeweils freigegebene Schnittstellensteuereinheit Daten mit dem Host austauscht und Les-, Schreib- und Löschvorgänge mit den Daten des nichtflüchtigen Speichers steuert.

10. Multistandardprotokoll-Speicherbauelement nach Anspruch 9, wobei die Schnittstellenerkennungseinheit umfasst:

- eine Pegelabtaststeuereinheit (**112**), welche die Freigabesignale für die Abtastschaltungen erzeugt, wenn sie mit einem der Hosts verbunden ist, und das Auswahlsignal erzeugt, welches über den Hostbestimmungsanschluss empfangen wird, und
- eine Schnittstellenauswahleinheit (**113**), welche in Reaktion auf das Auswahlsignal eine der Mehrzahl von Schnittstellensteuereinheiten mit der Speichersteuereinheit verbindet.

11. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 3 bis 10, wobei die Mehrzahl von Schnittstellensteuereinheiten umfasst: – eine Schnittstellensteuereinheit für einen universellen Bus (USB), welche mit einem Host kommuniziert, der ein USB-Kommunikationsprotokoll verwendet, und – eine MMC-Schnittstellensteuereinheit, welche mit einem Host kommuniziert, der ein MMC-Kommunikationsprotokoll verwendet.

12. Multistandardprotokoll-Speicherbauelement nach Anspruch 11, wobei

- die Pegelabtaststeuereinheit das Auswahlsignal freigibt, wenn das Anfangseingabesignal einen hohen Pegel aufweist, und das Auswahlsignal sperrt, wenn das Anfangseingabesignal einen niedrigen Pegel aufweist, und

- die MMC-Schnittstellensteuereinheit freigegeben wird, wenn das Auswahlsignal freigegeben wird, und die USB-Schnittstellensteuereinheit freigegeben wird, wenn das Auswahlsignal gesperrt wird.

13. Multistandardprotokoll-Speicherbauelement nach Anspruch 12, das des Weiteren ein Erkennungssignal für eine USB-Hostgeneratorschaltung umfasst, die parallel zur Eingabeleitung geschaltet ist und eine interne Spannung anlegt, wenn das Auswahlsignal gesperrt ist.

14. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 1 bis 13, das als mobiles Speicherbauelement zur Kombination mit einer Smartcard eingerichtet ist.

15. Multistandardprotokoll-Speicherbauelement nach Anspruch 14, das folgende Elemente enthält:

- eine Mehrzahl von Signalanschlüssen (DP1 bis DPK), welche mit wenigstens einem einer Mehrzahl von Speicherkartenhosts, welche voneinander verschiedene Kommunikationsprotokolle verwenden, oder mit einem Smartcardhost verbindbar ist, wobei wenigstens ein Signalanschluss als Modusbestimmungsanschluss benutzt wird,
- eine Modusentscheidungseinheit (**610**), welche einen Betriebsmodus von einem Smartcardmodus oder einem Speicherkartenmodus gemäß einem Pegel eines als Erkennungssignal fungierenden ersten Anfangseingabesignals bestimmt, welches vom Modusbestimmungsanschluss empfangen wird,
- ein Smartcardmodul (**620**), welches mit einem Smartcardhost in einem Smartcardmodus kommuniziert, und
- ein Speicherkartenmodul (**630**), welches mit Speicherkartenhosts verbindbar ist und mit einem angeschlossenen Speicherkartenhost in einem Speicherkartenmodus kommuniziert und Daten speichert.

16. Multistandardprotokoll-Speicherbauelement nach Anspruch 15, wobei

- der Pegel des ersten Anfangseingabesignals mit einem Anfangszustand eines Datenbusses zur Modusbestimmung eines angeschlossenen Hosts korrespondiert und
- ein Anfangszustand eines Datenbusses zur Modusbestimmung des Smartcardhosts und ein Anfangszustand eines Datenbusses zur Modusbestimmung des Speicherkartenhosts voneinander verschieden sind.

17. Multistandardprotokoll-Speicherbauelement nach Anspruch 15 oder 16, wobei sich das Smartcardmodul und das Speicherkartenmodul einige oder alle der Mehrzahl von Signalanschlüssen teilen.

18. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 15 bis 17, wobei

- der Modusbestimmungsanschluss nach der Bestimmung eines Betriebsmodus durch die Modusentscheidungseinheit als Signalanschluss benutzt wird und
- das Smartcardmodul und das Speicherkartenmodul sich den Modusbestimmungsanschluss teilen.

19. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 15 bis 18, wobei die Modusentscheidungseinheit umfasst:

- einen Pegeldetektor (**611**), welcher einen Pegel des ersten Anfangseingabesignals bestimmt und gemäß den Ergebnissen ein Modussteuersignal ausgibt, und
- eine Eingabeauswahleinheit (**612**), welche über Eingabedatenleitungen mit der Mehrzahl von Signalanschlüssen gekoppelt ist, über Smartcarddatenleitungen mit dem Smartcardmodul verbunden ist und über Speicherkartendatenleitungen mit dem Speicherkartenmodul verbunden ist und die Eingabedatenleitungen in Reaktion auf das Modussteuersignal mit den Smartcarddatenleitungen oder den Speicherkartendatenleitungen verbindet.

20. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 15 bis 19, wobei die Modusentscheidungseinheit zu Beginn einen Pegelbestimmungsvorgang mit dem ersten Anfangseingabesignal ausführt und eine Ausgabe des Modussteuersignals beibehält, bis die Modusentscheidungseinheit vom Host getrennt wird.

21. Multistandardprotokoll-Speicherbauelement nach Anspruch 19 oder 20, wobei das Smartcardmodul umfasst:

- eine Smartcardschnittstelle (**621**), welche über die Smartcarddatenleitungen mit der Eingabeauswahleinheit verbunden ist, und
- eine Smartcardsteuereinheit (**622**), welche in Reaktion auf das Modussteuersignal freigegeben oder gesperrt wird, einen Befehl ausführt, welcher vom Smartcardhost über die Smartcardschnittstelle empfangen wird, und mit dem Smartcardhost kommuniziert.

22. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 19 bis 21, wobei wenigstens einer der Mehrzahl von Signalanschlüssen als Hostbestimmungsanschluss benutzt wird und das Speicherkartenmodul umfasst:

- wenigstens einen nichtflüchtigen Speicher (**634**), der Daten speichert,
- Hostschnittstellensteuereinheiten (FC1 bis FCN), welche mit den Speicherkartendatenleitungen verbunden sind, wobei jede der Hostschnittstellensteuereinheiten eine Kommunikation mit je einem Speicherkartenhost unterstützt,
- eine Hostbestimmungseinheit (**631**), welche mit den Speicherkartendatenleitungen verbunden ist, ei-

nen Typ eines angeschlossenen Speicherkartenhosts gemäß einem Pegel eines zweiten Anfangseingabesignals bestimmt, das vom Hostbestimmungsanschluss im Speicherkartenmodus empfangen wird, und eine der Hostschnittstellensteuereinheiten durch Ausgabe eines Auswahlsteuersignals freigibt,

- eine Speichersteuereinheit (**633**), welche über die freigegebene Hostschnittstellensteuereinheit Daten mit dem angeschlossenen Speicherkartenhost austauscht und Lese-, Schreib- und Löschvorgänge des nichtflüchtigen Speichers steuert, und
- eine Ausgabeauswahleinheit (**632**), welche in Reaktion auf das Auswahlsteuersignal Daten zwischen der freigegebenen Hostschnittstellensteuereinheit und den Speichersteuereinheiten überträgt.

23. Multistandardprotokoll-Speicherbauelement nach Anspruch 22, wobei der Pegel des zweiten Anfangseingabesignals mit einem Anfangszustand eines Datenbusses für die Hostbestimmung des angeschlossenen Speicherkartenhosts korrespondiert und sich gemäß Typen des angeschlossenen Speicherkartenhosts ändert.

24. Multistandardprotokoll-Speicherbauelement nach Anspruch 22 oder 23, wobei sich die Hostschnittstellensteuereinheiten einige oder alle der Mehrzahl von Signalanschlüssen teilen.

25. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 22 bis 24, wobei die Hosterkennungseinheit umfasst:

- eine Pegelabtasteinheit (**641**), die parallel zu einer Speicherkartendatenleitung geschaltet ist, welche in Reaktion auf ein Abtaststeuersignal mit dem Hostbestimmungsanschluss verbunden wird, und
- eine Pegelabtaststeuereinheit (**642**), welche das Abtaststeuersignal in Reaktion auf das Modussteuersignal erzeugt und das Auswahlsteuersignal gemäß dem Pegel des zweiten Anfangseingabesignals erzeugt.

26. Multistandardprotokoll-Speicherbauelement nach Anspruch 25, wobei einige oder alle der Mehrzahl von Signalanschlüssen als der Hostbestimmungsanschluss benutzt werden, die Pegelabtasteinheit Pegelabtasterschaltungen umfasst, welche mit jedem Hostbestimmungsanschluss korrespondieren, und jede der Pegelabtasterschaltungen umfasst:

- einen Hochziehwiderstand, dessen eines Ende mit einer internen Spannung verbunden ist, und
- eine Verknüpfungsschaltung, welche den Hochziehwiderstand in Reaktion auf das Abtaststeuersignal parallel zu der Speicherkartendatenleitung schaltet.

27. Multistandardprotokoll-Speicherbauelement nach Anspruch 25 oder 26, wobei einige oder alle der Mehrzahl von Signalanschlüssen als der Hostbestimmungsanschluss benutzt werden, die Pegelab-

tasteinheit Pegelabtastschaltungen umfasst, welche mit jedem der Hostbestimmungsanschlüsse korrespondieren, und jede der Pegelabtastschaltungen umfasst:

- einen Absenkwiderstand, dessen eines Ende mit einer Massespannung verbunden ist, und
- eine Verknüpfungsschaltung, welche den Absenkwiderstand in Reaktion auf das Abtaststeuersignal parallel zu der Speicherkartendatenleitung schaltet.

28. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 25 bis 27, wobei einige oder alle der Mehrzahl von Signalanschlüssen als der Hostbestimmungsanschluss benutzt werden, die Pegelabtasteinheit Pegelabtastschaltungen umfasst, welche mit jedem der Hostbestimmungsanschlüsse korrespondieren, und jede der Pegelabtastschaltungen umfasst:

- eine erste Abtastschaltung, die in Reaktion auf ein erstes Abtaststeuersignal der Abtaststeuersignale eine interne Spannung an die Speicherkartendatenleitung anlegt, und
- eine zweite Abtastschaltung, die in Reaktion auf ein zweites Abtaststeuersignal der Abtaststeuersignale eine Massespannung an die Speicherkartendatenleitung anlegt.

29. Multistandardprotokoll-Speicherbauelement nach Anspruch 28, wobei die erste Abtastschaltung umfasst:

- einen Hochziehwiiderstand, dessen eines Ende mit der internen Spannung verbunden ist, und
- eine erste Verknüpfungsschaltung, welche den Hochziehwiiderstand in Reaktion auf das erste Abtaststeuersignal parallel zu der Speicherkartendatenleitung schaltet, und

wobei die zweite Abtastschaltung umfasst:

- einen Absenkwiiderstand, dessen eines Ende mit einer Massespannung verbunden ist, und
- eine zweite Verknüpfungsschaltung, welche den Absenkwiiderstand in Reaktion auf das zweite Abtaststeuersignal parallel zu der Speicherkartendatenleitung schaltet.

30. Multistandardprotokoll-Speicherbauelement nach Anspruch 29, wobei die Pegelabtaststeuereinheit den Pegel des Anfangseingabesignals gemäß einem Pegel eines ersten Eingabesignals bestimmt, welches über die Speicherkartendatenleitung empfangen wird, wenn der Hochziehwiiderstand mit der Speicherkartendatenleitung verbunden ist, und gemäß dem Pegel eines zweiten Eingabesignals bestimmt wird, welches über die Speicherkartendatenleitung empfangen wird, wenn der Absenkwiiderstand mit der Speicherkartendatenleitung verbunden ist.

31. Multistandardprotokoll-Speicherbauelement nach Anspruch 30, wobei die Pegelabtaststeuereinheit bestimmt, dass das anfängliche Eingabesignal einen hohen Pegel aufweist, wenn das erste und das

zweite Eingabesignal beide einen hohen Pegel aufweisen, und bestimmt, dass das Anfangseingabesignal einen niedrigen Pegel aufweist, wenn das erste und das zweite Eingabesignal beide auf einem niedrigen Pegel sind.

32. Multistandardprotokoll-Speicherbauelement nach Anspruch 30 oder 31, wobei die Pegelabtaststeuereinheit bestimmt, dass sich das anfängliche Eingabesignal in einem floatenden Zustand befindet, wenn das erste Eingabesignal auf einem hohen Pegel und das zweite Eingabesignal auf einem niedrigen Pegel ist.

33. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 15 bis 32, wobei der Speicherkartenmodus ein Multimediakarten(MMC)-Modus ist und das Speicherkartenmodul ein MMC-Modul ist, welches mit einem MMC-Host in dem MMC-Modus kommuniziert und Daten speichert.

34. Multistandardprotokoll-Speicherbauelement nach Anspruch 33, wobei

- der Pegel des Anfangseingabesignals mit einem Anfangszustand eines Datenbusses zur Modusbestimmung eines angeschlossenen Hosts korrespondiert und

- ein Anfangszustand eines Datenbusses zur Modusbestimmung des Smartcardhosts und ein Anfangszustand eines Datenbusses zur Modusbestimmung des MMC-Hosts voneinander verschieden sind.

35. Multistandardprotokoll-Speicherbauelement nach Anspruch 33 oder 34, wobei sich das Smartcardmodul und das MMC-Modul einige oder alle der Mehrzahl von Signalanschlüssen teilen.

36. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 33 bis 35, wobei

- sich das Smartcardmodul und das MMC-Modul den Modusbestimmungsanschluss teilen und
- der Modusbestimmungsanschluss ein Rücksetzsignalanschluss im Smartcardmodus und ein Befehlssignalanschluss im MMC-Modus ist.

37. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 33 bis 35, wobei

- sich das Smartcardmodul und das MMC-Modul den Modusbestimmungsanschluss teilen und
- der Modusbestimmungsanschluss ein Rücksetzsignalanschluss im Smartcardmodus und ein Datensignalanschluss im MMC-Modus ist.

38. Multistandardprotokoll-Speicherbauelement nach einem der Ansprüche 33 bis 37, wobei die Modusentscheidungseinheit umfasst:

- einen Pegeldetektor, welcher einen Pegel des Anfangseingabesignals bestimmt und gemäß dem Ergebnis ein Modussteuersignal ausgibt, und
- eine Eingabeauswahleinheit, welche mit der Mehr-

zahl von Signalanschlüssen gekoppelt ist, und Eingabesignale, welche über die Mehrzahl der Datenanschlüsse empfangen werden, in Reaktion auf das Modussteuersignal an das Smartcardmodul oder das MMC-Modul ausgibt,

– wobei der Pegeldetektor ein Schaltsteuersignal freigibt, wenn er mit einem Host verbunden ist, und nach der Bestimmung des Pegels des Anfangseingabesignals das Schaltsteuersignal sperrt.

39. Multistandardprotokoll-Speicherbauelement nach Anspruch 38, wobei die Eingabeauswahleinheit umfasst:

– eine MUX-Schaltungseinheit, welche mit der Mehrzahl von Signalanschlüssen verbunden ist und die Mehrzahl von Signalanschlüssen in Reaktion auf das Modussteuersignal mit dem Smartcardmodul oder dem MMC-Modul verbindet, und

– eine Verknüpfungsschaltung, welche den Modusfestlegungsanschluss und den Pegeldetektor verbindet, wenn das Schaltsteuersignal freigegeben wird, und den Modusfestlegungsanschluss und die MUX-Schaltungseinheit verbindet, wenn das Schaltsteuersignal gesperrt ist.

Es folgen 24 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1 (STAND DER TECHNIK)

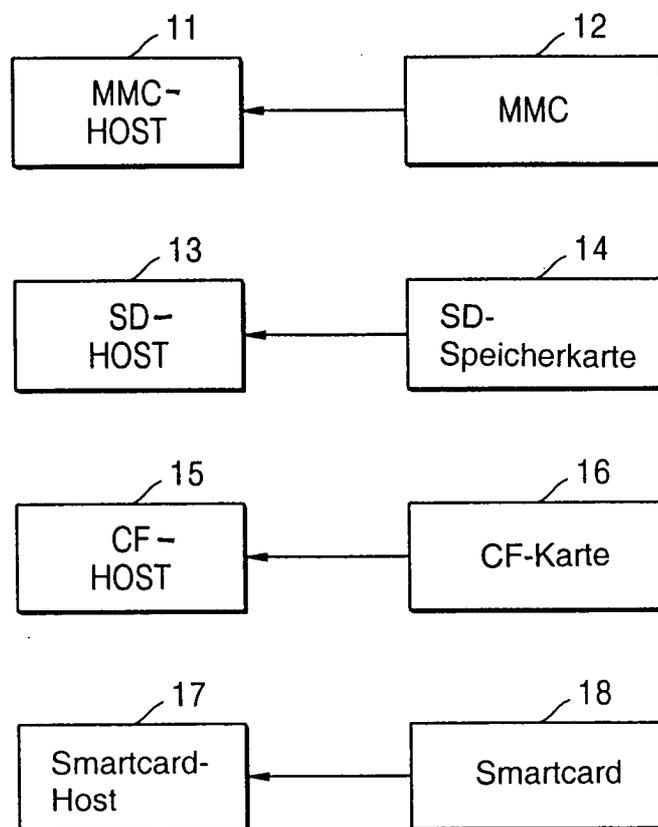


FIG. 2

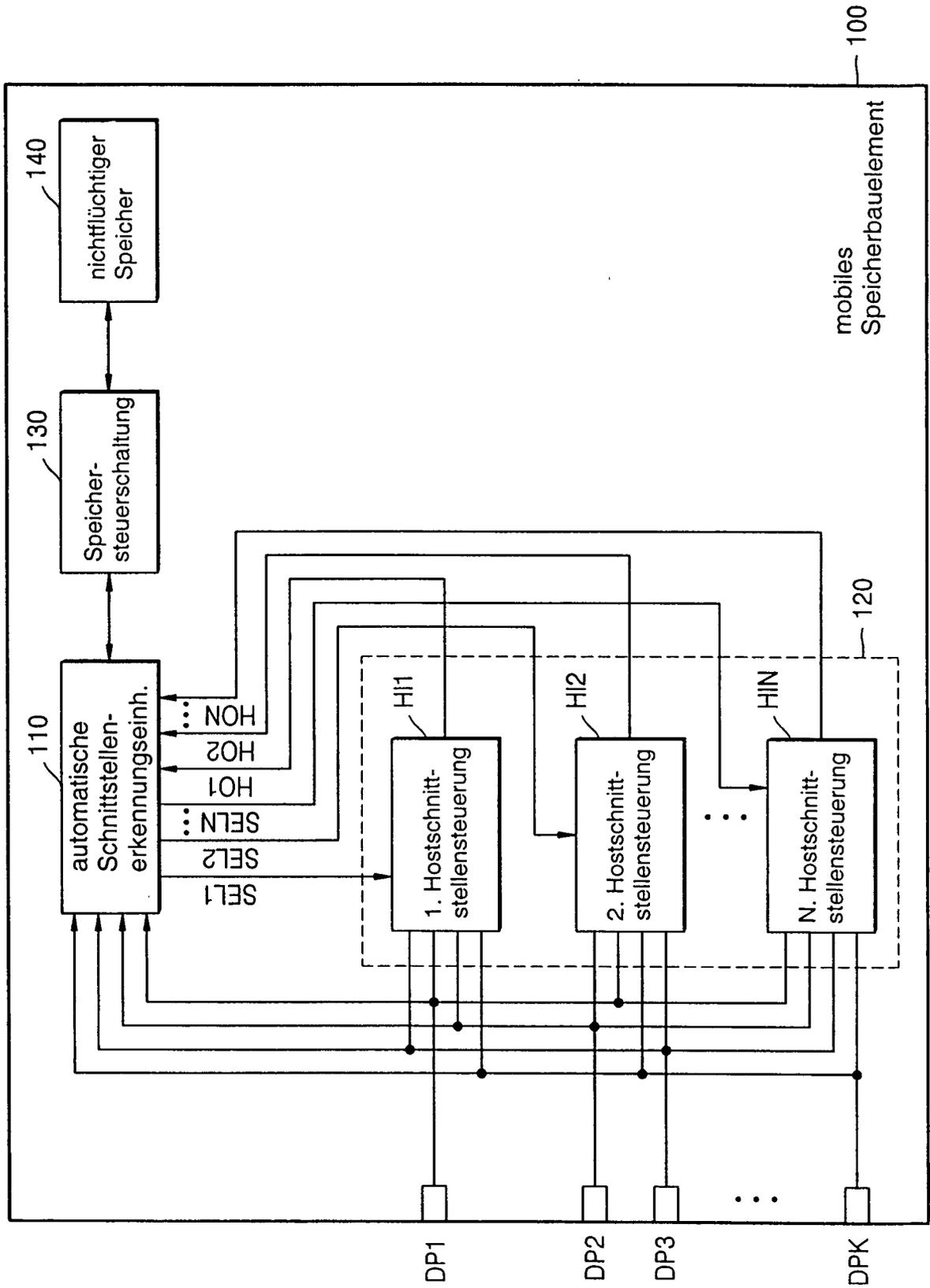


FIG. 3

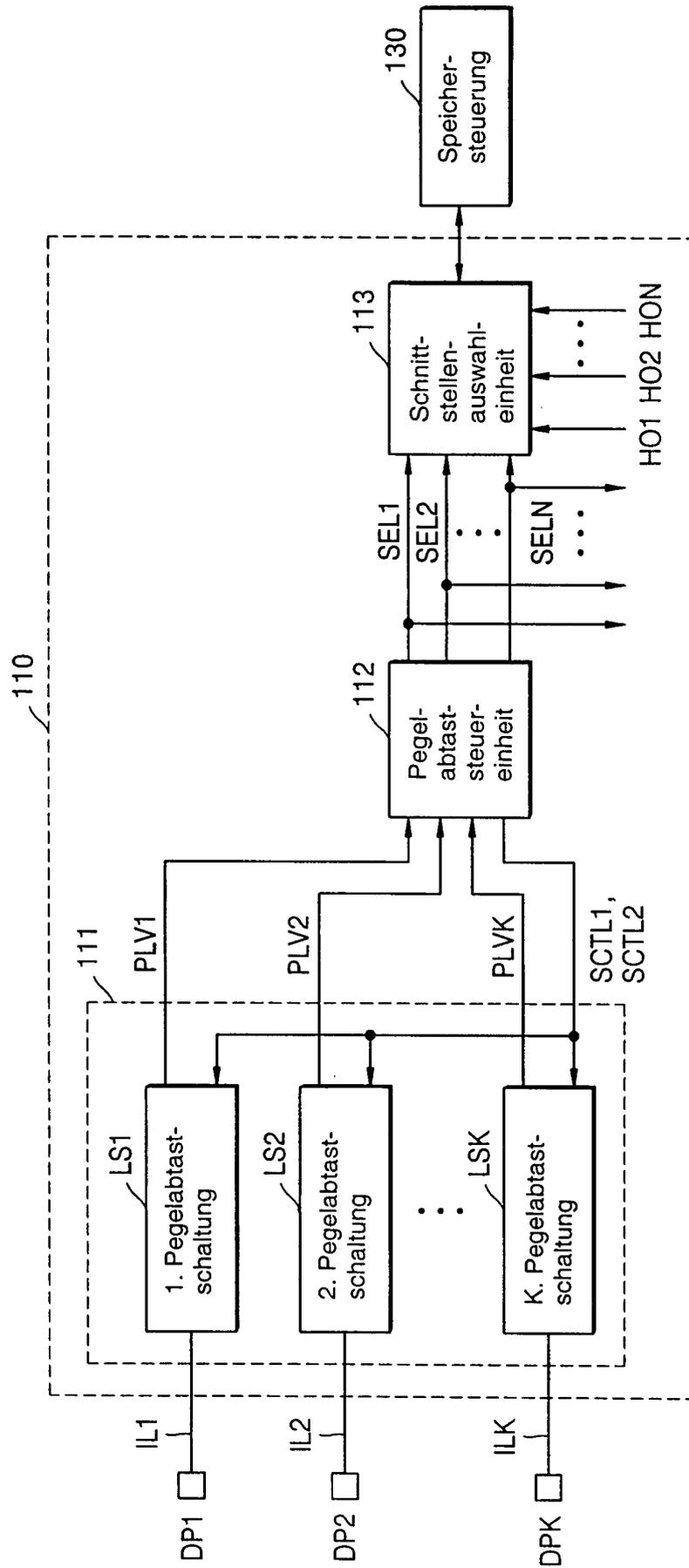


FIG. 4A

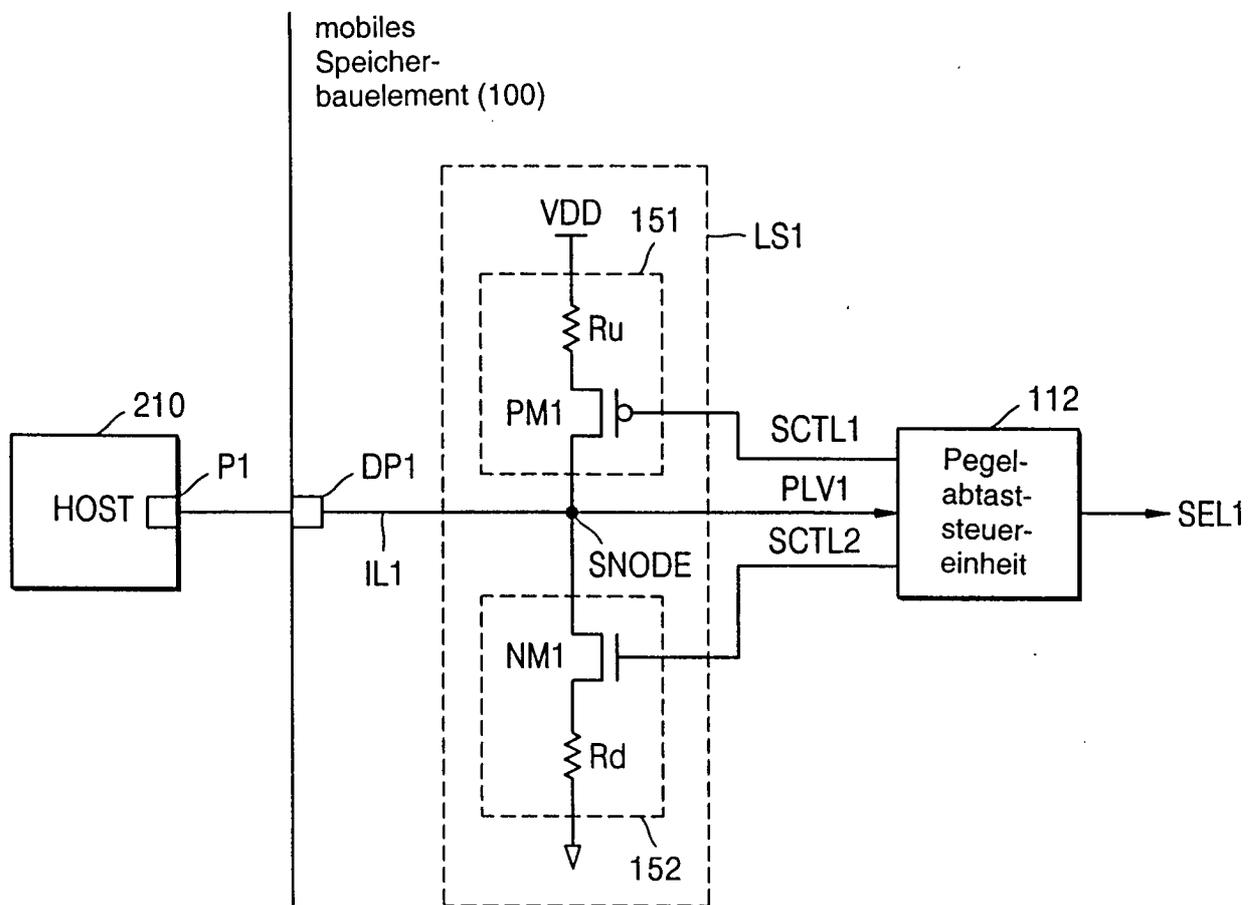


FIG. 4B

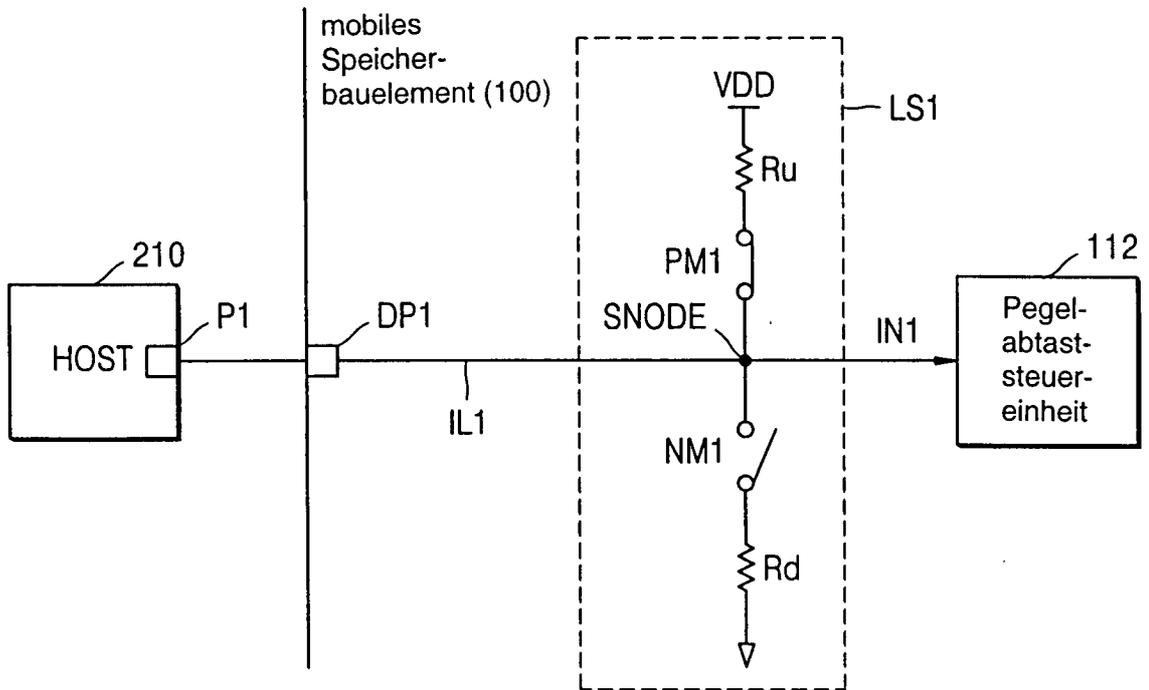


FIG. 4C

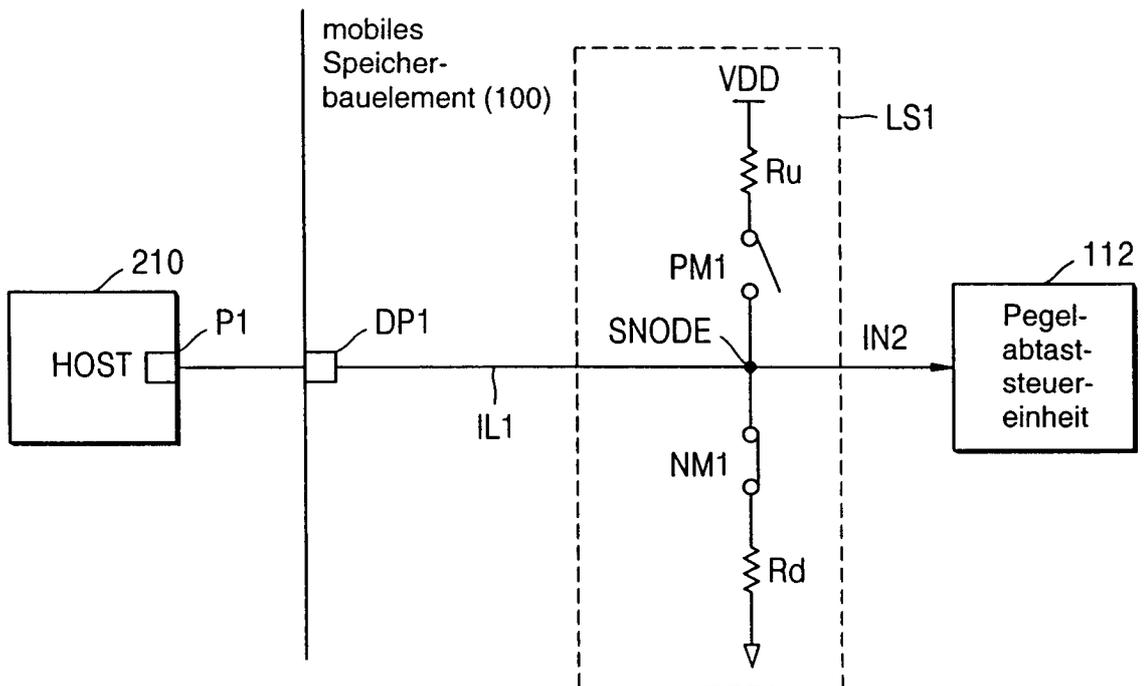


FIG. 5A

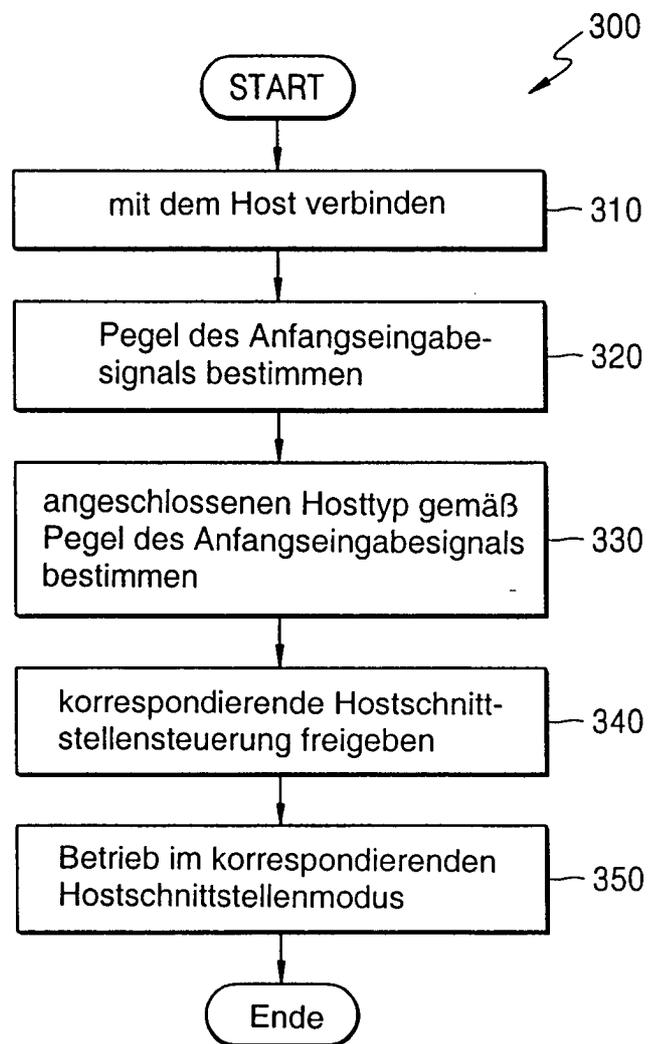


FIG. 5B

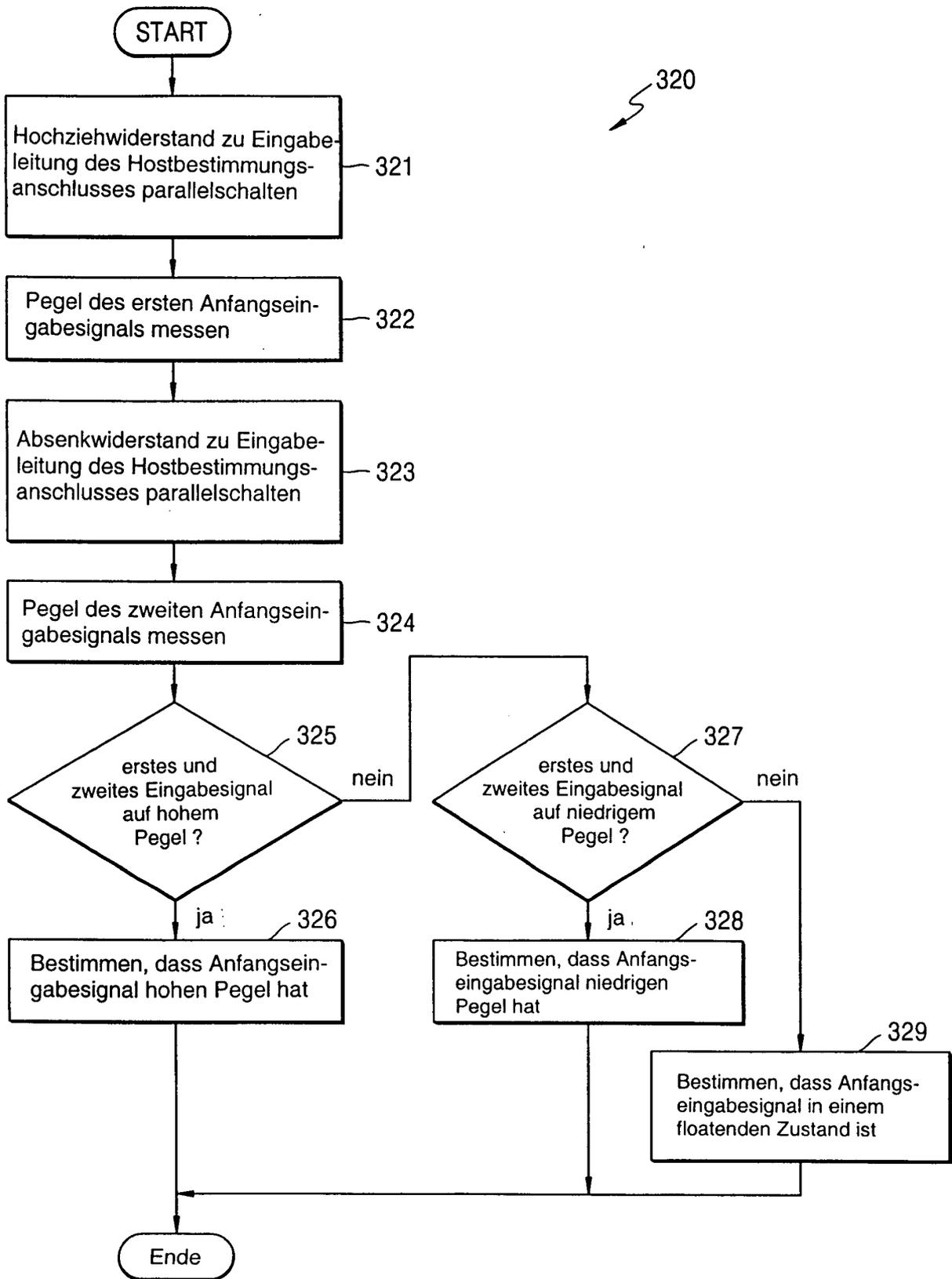


FIG. 6

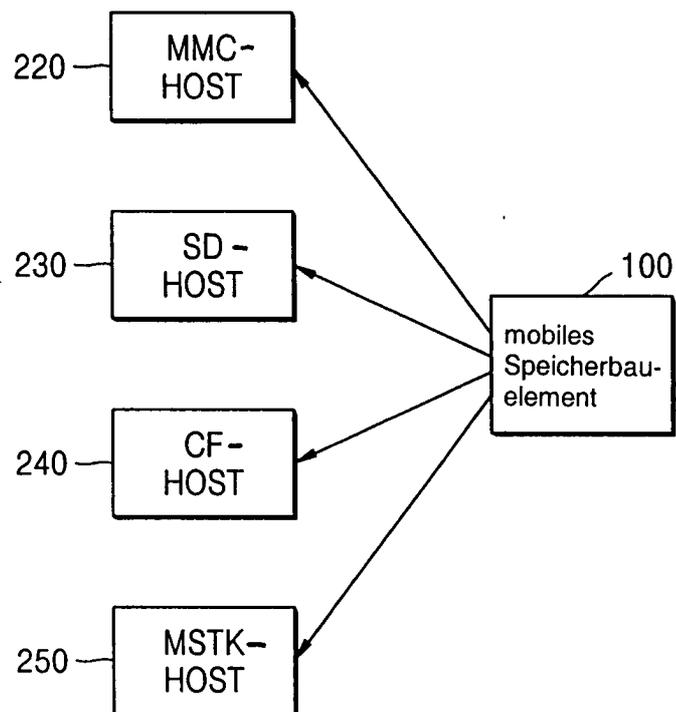


FIG. 7A

Anschlussnummer	MMC-MODE			SPI-MODE		
	NAME	TYP	Anfangszustand	NAME	TYP	Anfangszustand
1	RSV	NC	floatend oder logisch hoch	CS	I	hoch
2	CMD	I/O/PP/OD	hoch	DI	I/PP	hoch
5	CLK	I	hoch	SCLK	I	hoch
7	DAT	I/O/PP	hoch	DO	O/PP	unbekannt

FIG. 7B

Anschlussnummer	SIGNAL-NAME	TYP	Anfangszustand
2	D-	I/O	Eingabemodus; auf einem niedrigen Pegel, verursacht vom Absenkwiderstand
3	D+	I/O	Eingabemodus; auf einem niedrigen Pegel, verursacht vom Absenkwiderstand

FIG. 7C

Anschluss- nummer	MMC-MODE			SPI-MODE		
	NAME	TYP	Beschreibung	NAME	TYP	Beschreibung
1	RSV	NC	reserviert	CS	I	Chipauswahlsignal (negative Logik)
2	CMD	I/O/PP/OD	Befehl/ Antwort	DI	I/PP	Eingabedaten
3	VSS1	S	Masse- spannung	VSS1	S	Masse- spannung
4	VDD	S	Versorgungs- spannung	VDD	S	Versorgungs- spannung
5	CLK	I	Takt	SCLK	I	Takt
6	VSS2	S	Masse- spannung	VSS2	S	Masse- spannung
7	DAT	I/O/PP	Daten	DO	O/PP	Ausgabedaten

FIG. 7D

Anschlussnummer	SIGNAL NAME	TYP	Beschreibung
1	VBUS	S	Versorgungsspannung
2	D-	I/O	Daten D <sup>+</sup>
3	D+	I/O	Daten D <sup>-</sup>
4	GND	S	Massespannung

FIG. 8

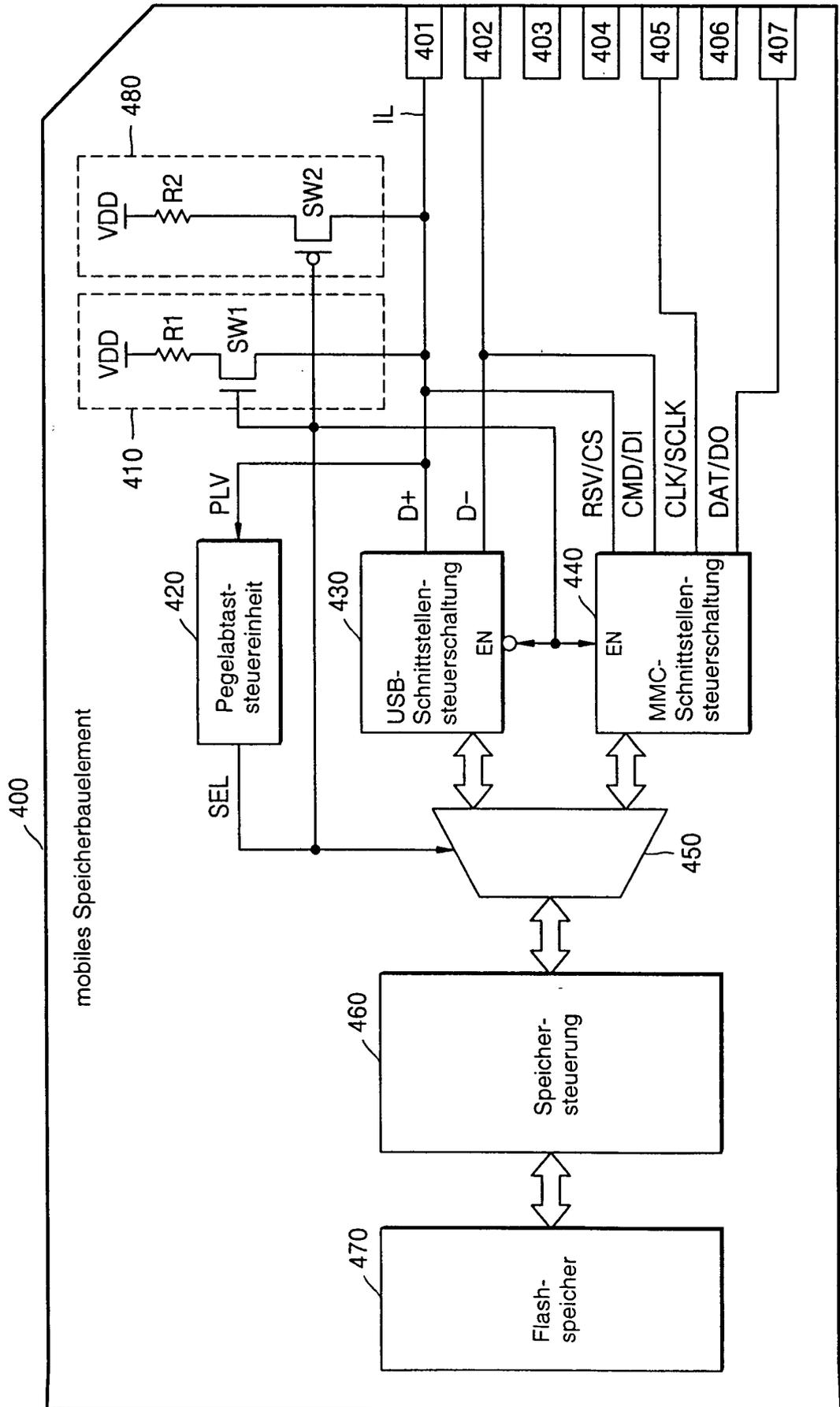


FIG. 9A

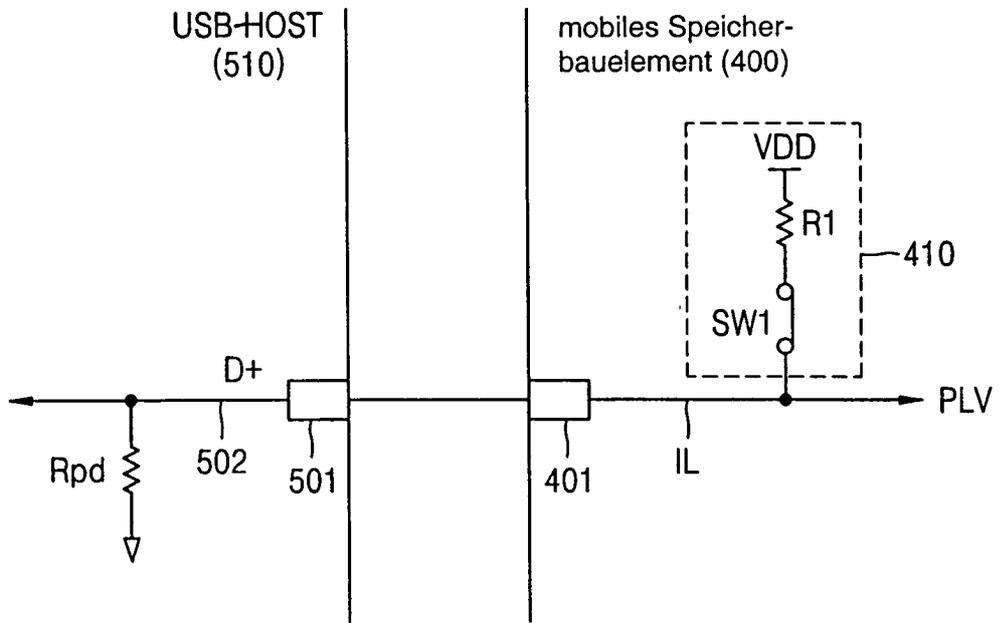


FIG. 9B

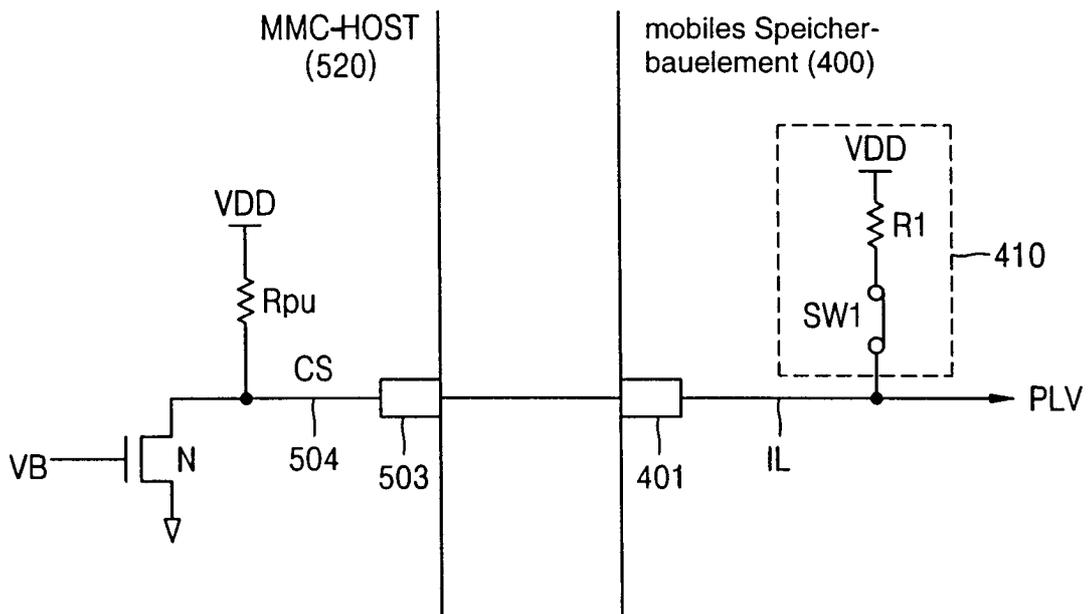


FIG. 9C

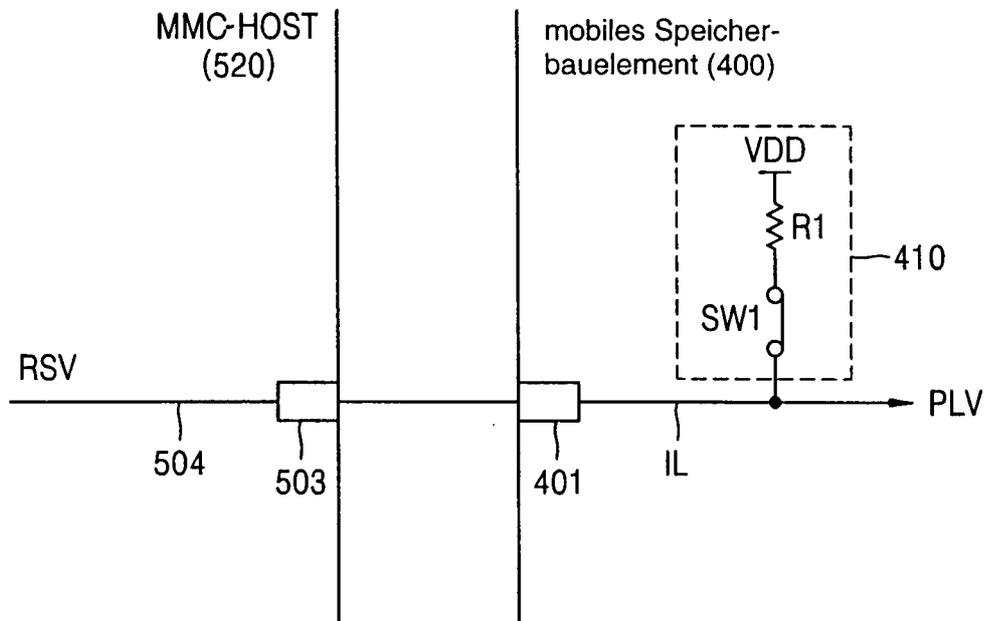


FIG. 10

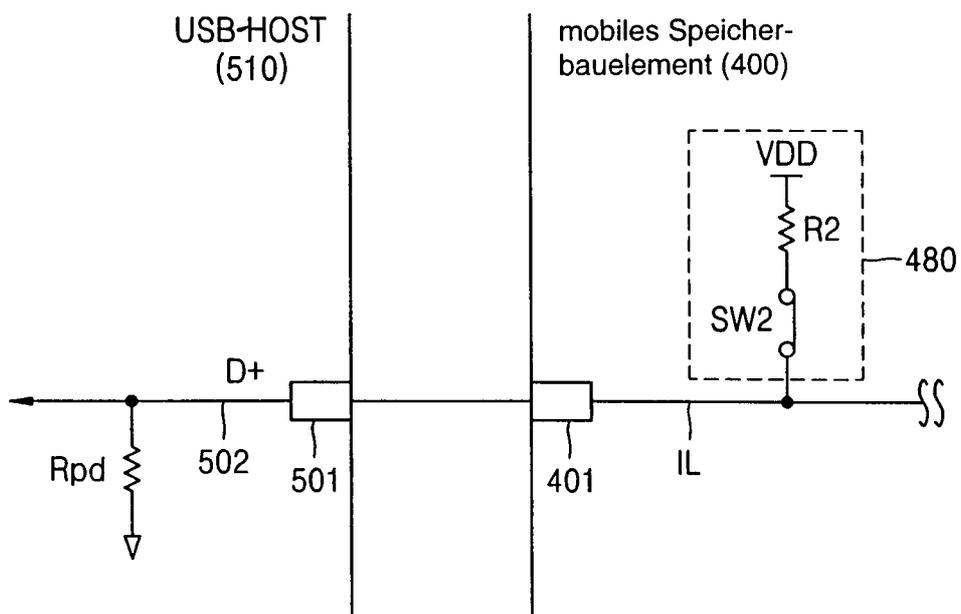


FIG. 11

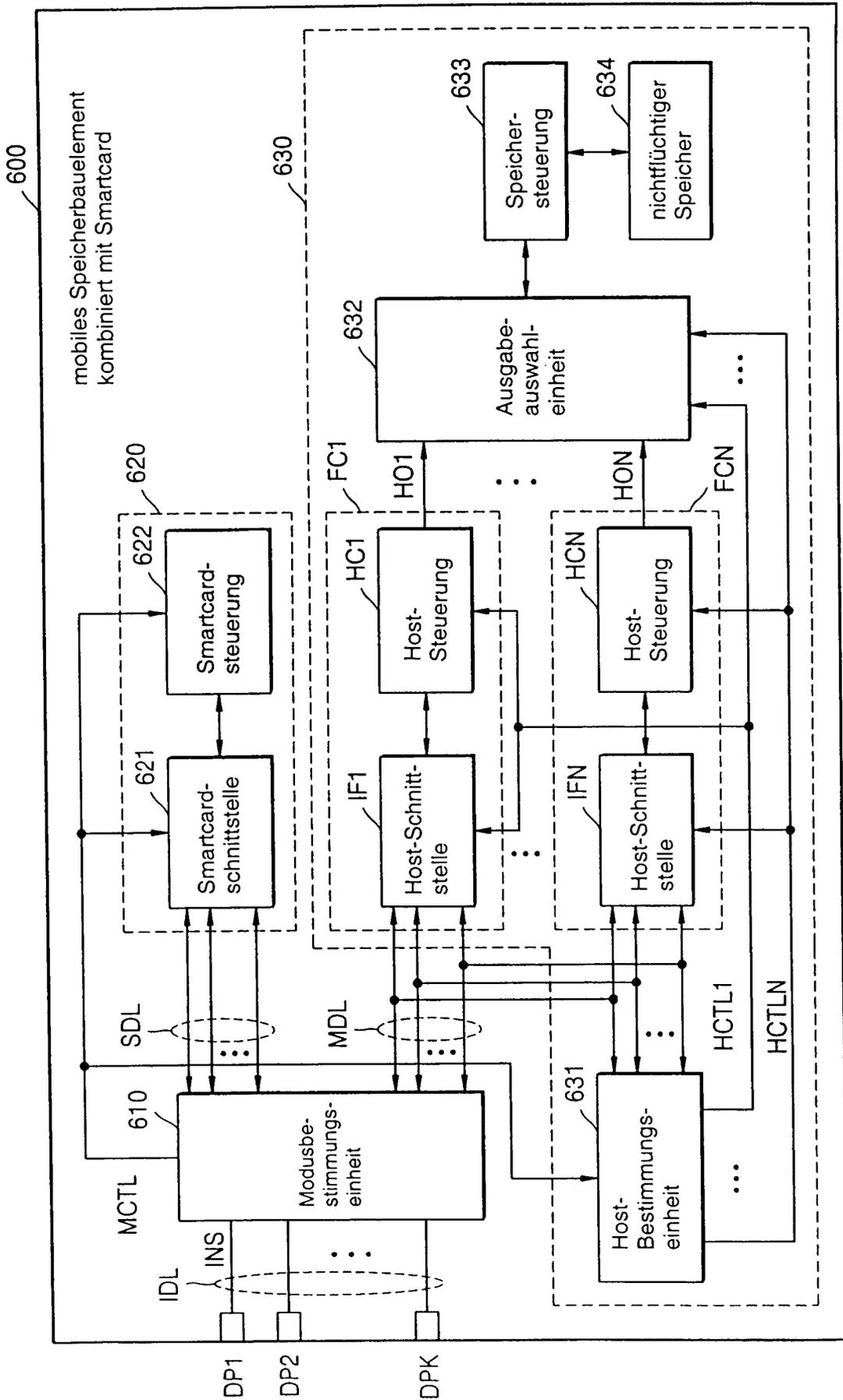


FIG. 12

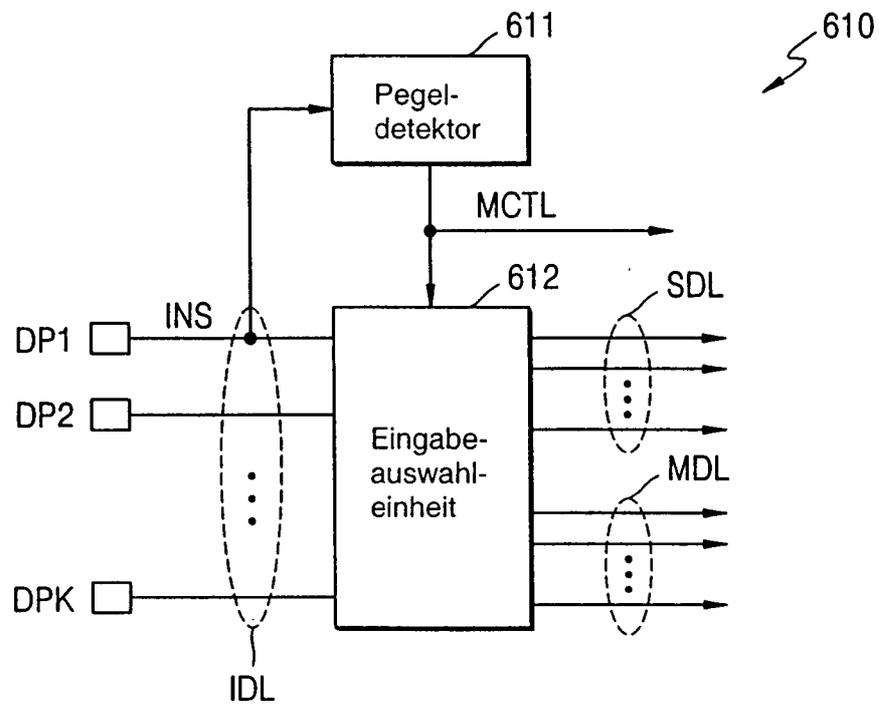


FIG. 13

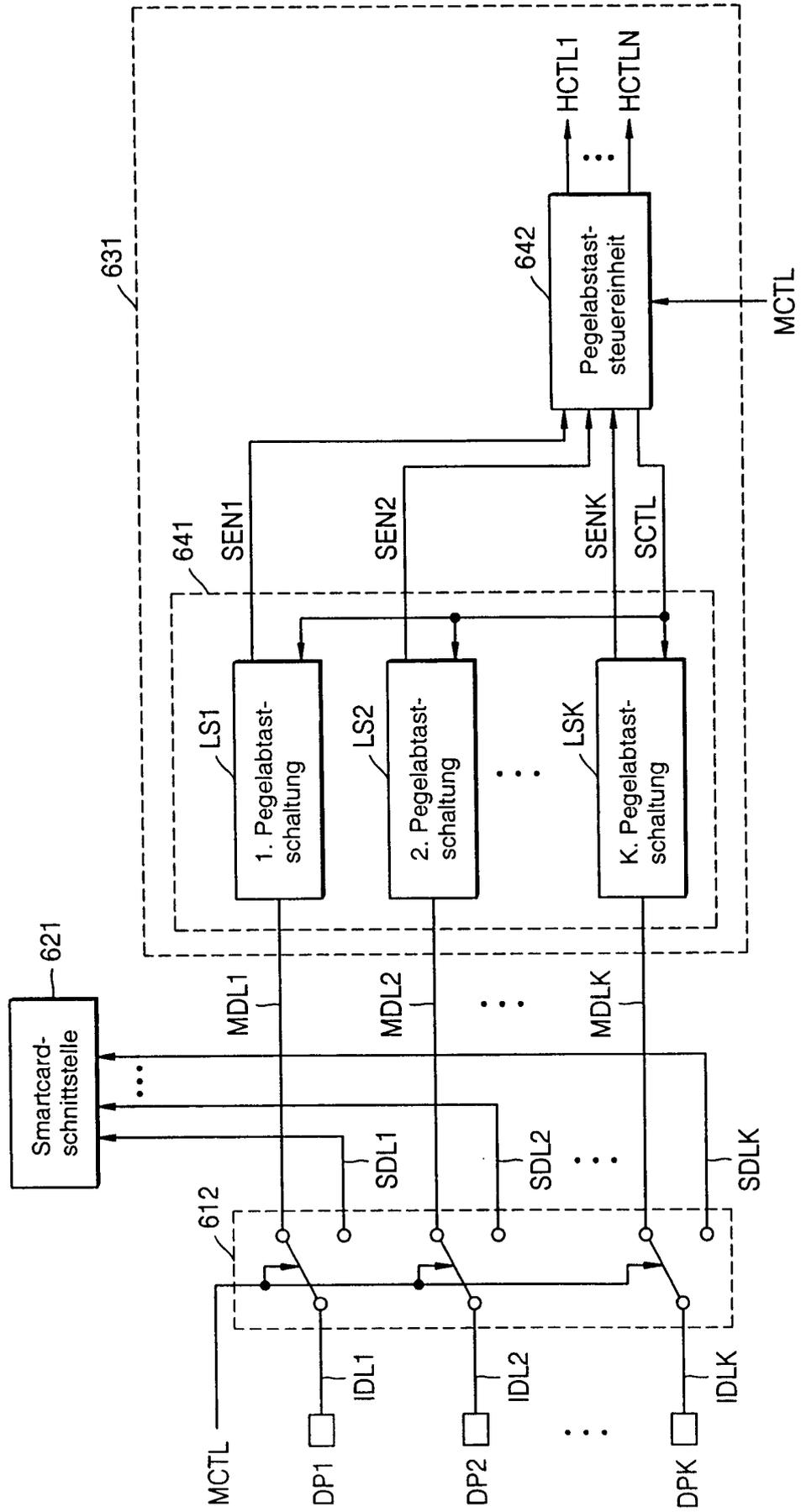


FIG. 14A

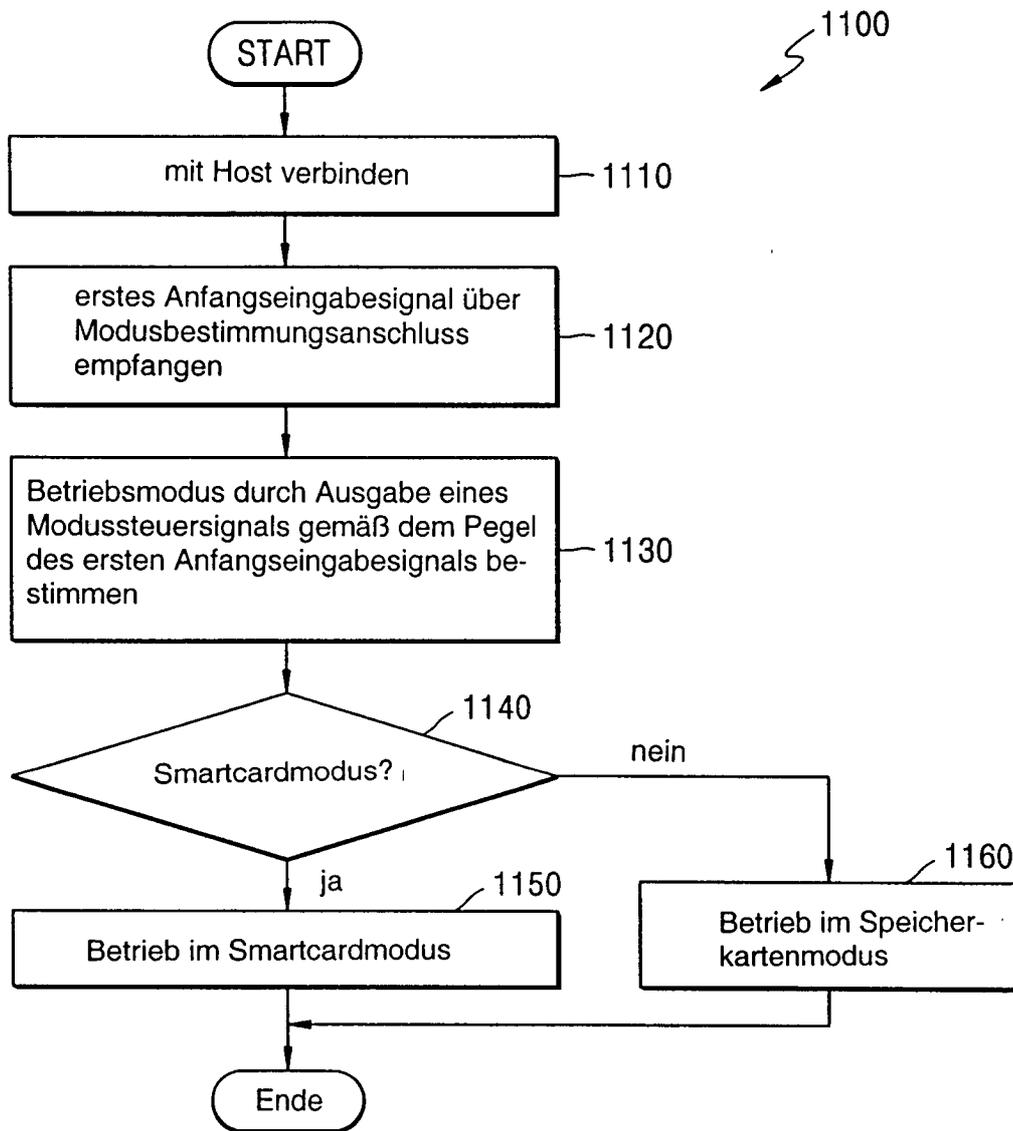


FIG. 14B

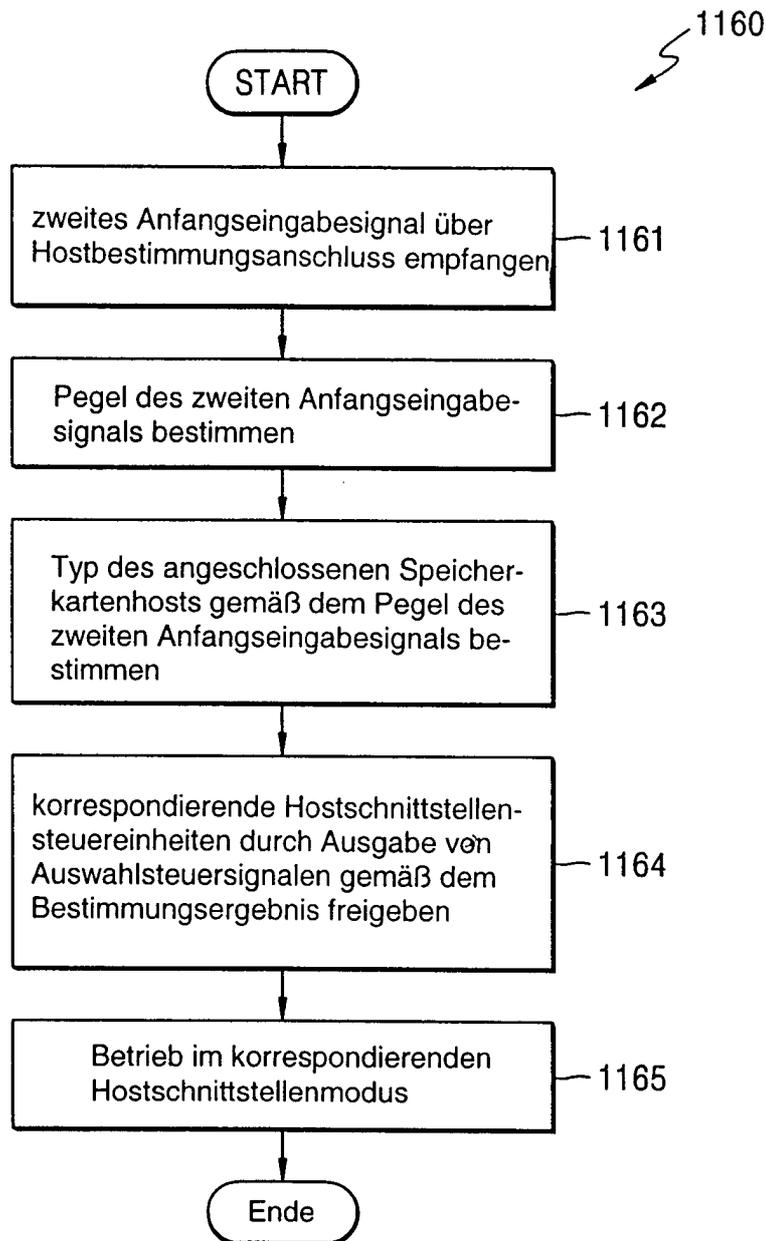


FIG. 14C

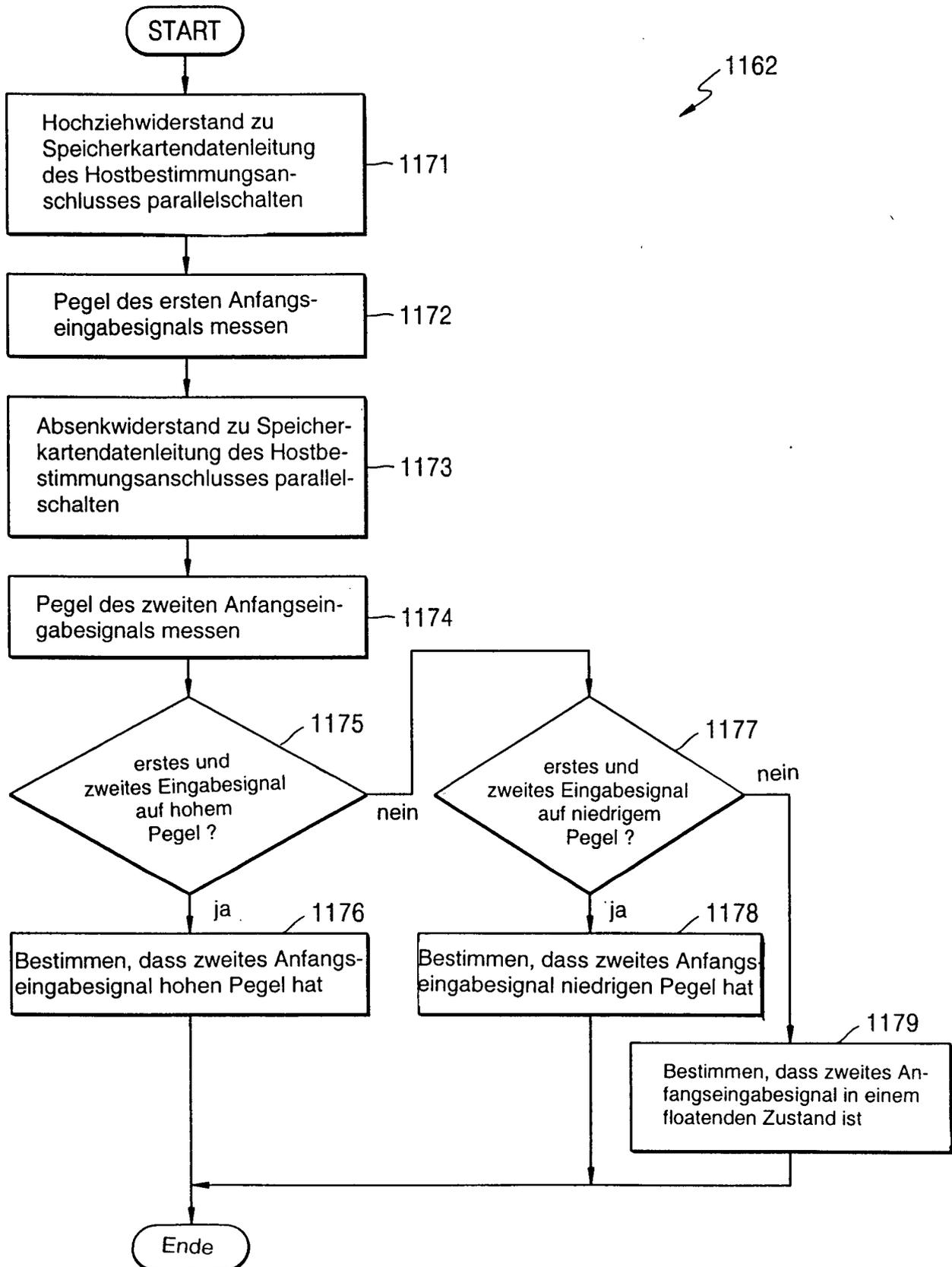


FIG. 15

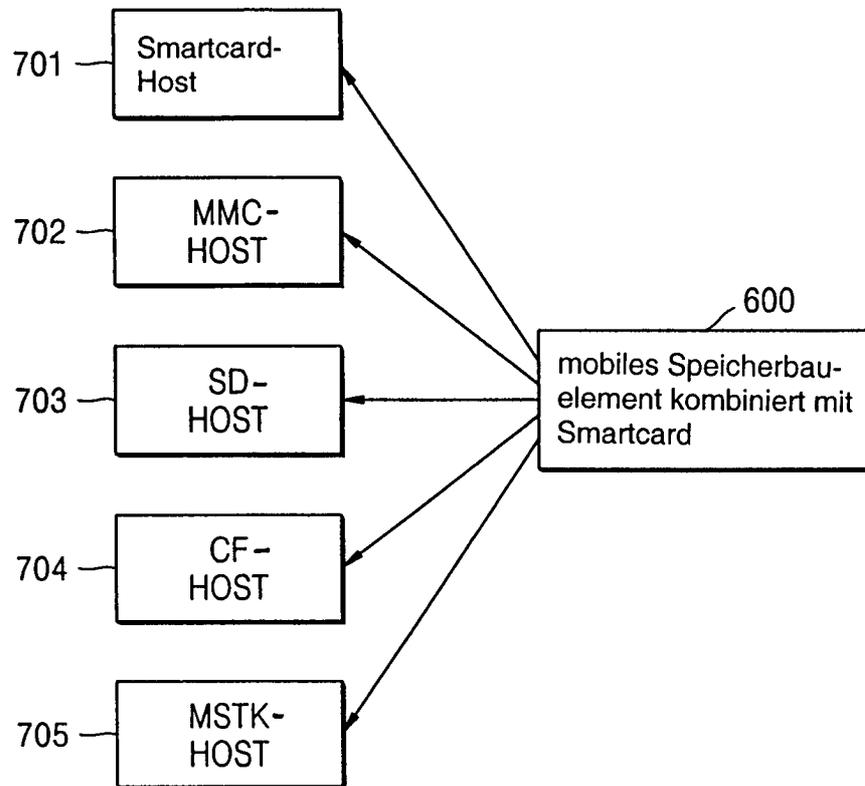


FIG. 16A

Anschlussnummer	SIGNAL-NAME	TYP	Anfangszustand
2	RST	I	niedrig
3	CLK	I	unbekannt
4	IO	I/O	hoch

FIG. 16B

Anschluss- nummer	SIGNAL- NAME	TYP	Beschreibung
1	VDD	S	Versorgungsspannung
2	RST	I	System zurücksetzen
3	CLK	I	externer Takt
4	IO	I/O	serielle Daten
5	VSS	S	Massespannung

FIG. 17

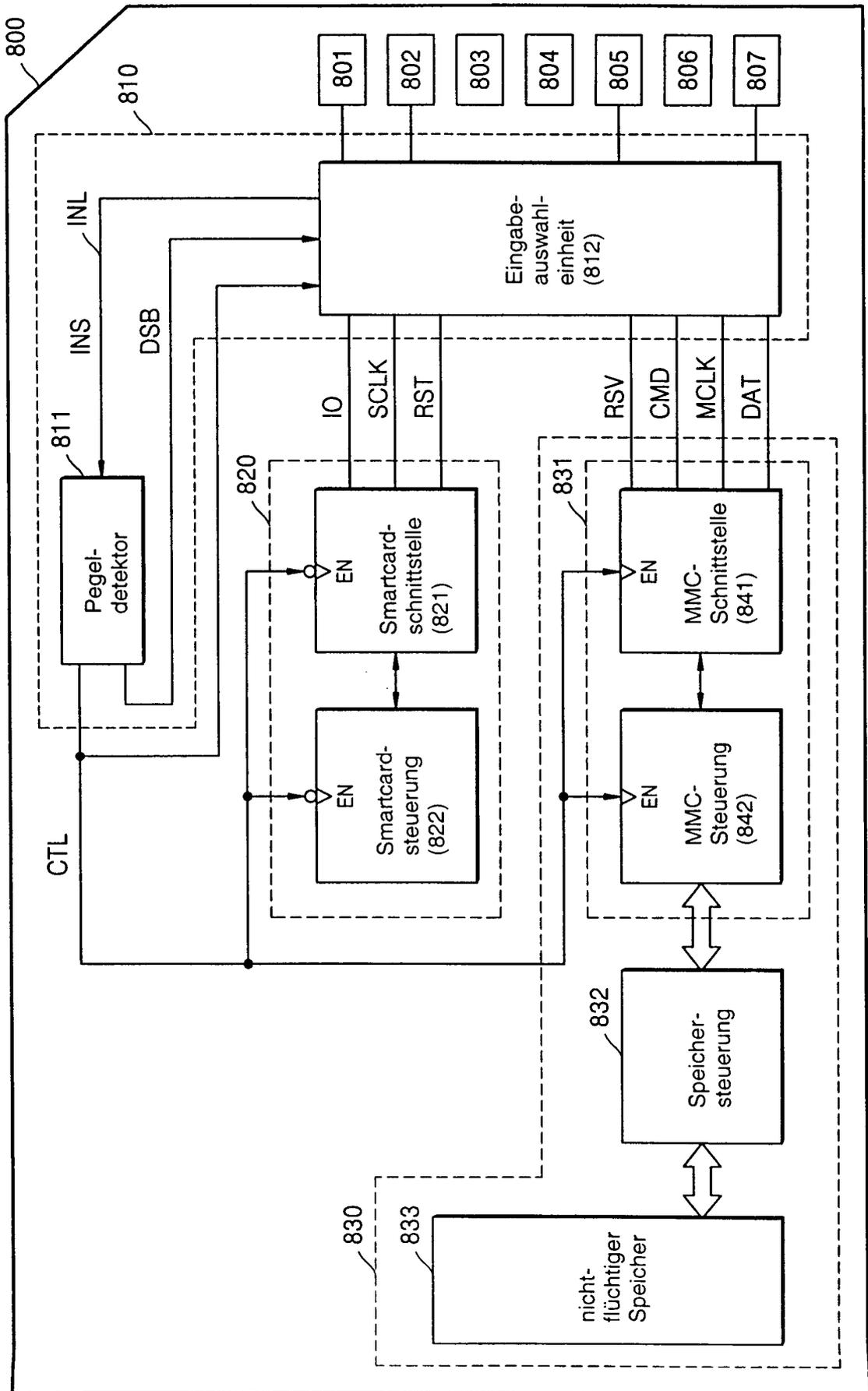


FIG. 18

