

ČESKOSLOVENSKÁ
SOCIALISTICKÁ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

268 262

(11)

(13) B1

(51) Int. Cl. ⁴
G 06 K 9/62

(21) PV 3978-87.T
(22) Přihlášeno 01 06 87

(40) Zveřejněno 14 08 89
(45) Vydáno 31 07 90

(75)

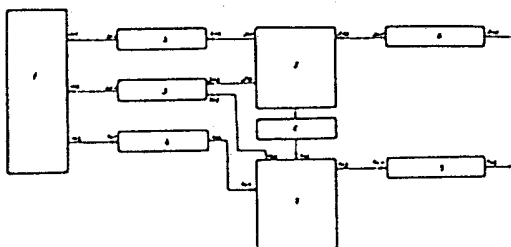
Autor vynálezu

KONDR JAN ing. CSc.,
LUDVÍK OTAKAR ing.,
ŠVÁB OTOMAR ing., PRAHA

(54)

Zapojení pro přenos dat mezi
mikroprocesorovými systémy

(57) Řešení se týká zapojení pro přenos dat mezi mikroprocesorovými systémy, které realizují např. jednotlivé subsystémy systému pro číslicové řízení obráběcích strojů. Podstata zapojení spočívá v propojení vstupů a výstupů následujících bloků, znázorněných na výkrese: mikroprocesorového systému, registru vstupních dat; registru potvrzení výstupní operace, registru výstupních dat, vstupního řadiče, registru potvrzení příjmu, výstupního řadiče, vstupního komunikačního registru a výstupního komunikačního registru.



Vynález se týká zapojení pro přenos dat mezi mikroprocesorovými systémy, které realizují například jednotlivé subsystémy systému pro číslicové řízení obráběcích strojů.

Při řešení problému přenosu dat - komunikace mezi mikroprocesorovými systémy - je nutno respektovat skutečnost, že jednotlivé systémy mohou využívat různých procesorů a operačních systémů. Komunikace se obvykle provádí přes společnou paměť, která často zaujímá různé adresy při přístupu z jednotlivých subsystémů.

Uvedený nedostatek odstraňuje zapojení pro přenos dat mezi mikroprocesorovými systémy podle vynálezu, jehož podstata spočívá v tom, že komunikační vstup zapojení je spojen se vstupem vstupního komunikačního registru, jehož datový výstup je spojen se vstupem vstupního řadiče. Datový výstup vstupního řadiče je připojen na vstup registru vstupních dat. První řídící výstup vstupního řadiče je spojen s prvním vstupem registru potvrzení výstupní operace. Druhý řídící výstup vstupního řadiče je připojen na vstup registru potvrzení příjmu, jehož výstup je spojen s prvním datovým vstupem výstupního řadiče. Výstup registru vstupních dat je připojen na datový komunikační vstup mikroprocesorového systému, jehož potvrzovací vstup je spojen s výstupem registru potvrzení výstupní operace. Datový komunikační výstup mikroprocesorového systému je připojen na vstup registru výstupních dat, jehož výstup je spojen s druhým datovým vstupem výstupního řadiče. Datový výstup výstupního řadiče je připojen na vstup výstupního komunikačního registru, jehož výstup je spojen s komunikačním výstupem zapojení. Řídící výstup výstupního řadiče je připojen na druhý vstup registru potvrzení výstupní operace.

Zapojení pro přenos dat mezi mikroprocesorovými systémy má řadu výhod, z nichž hlavní je univerzálnost řešení, které poskytuje uživateli mikroprocesorového systému standardní rozhraní pro styk s jiným systémem.

Příklad zapojení pro přenos dat mezi mikroprocesorovými systémy je na připojeném výkresu, který znázorňuje blokové schéma zapojení. Jednotlivé bloky zapojení lze charakterizovat takto:

Vstupní komunikační registr 8 je tvořen paměťovými prvky a slouží k uchování vstupující posloupnosti dat, vstupní řadič 5 je tvořen logickými prvky kombinačního a sekvenčního charakteru a slouží k rozlišení vstupujících dat. Na základě toho vytváří vstupní řadič 5 potřebné řídící informace pro přepis dat do výstupů. Registr 2 vstupních dat je tvořen paměťovými prvky a slouží k uchování vstupních dat, mikroprocesorový systém 1 je tvořen centrální jednotkou, pamětí RAM a ROM a obvody vstupu/výstupu. Registr 3 potvrzení výstupní operace slouží k uchování takových dat, kterými mikropočítač přijímá potvrzení úspěšnosti nebo selhání výstupní operace a je tvořen paměťovými obvody. Registr 4 výstupních dat je tvořen paměťovými obvody a uchovává data vysílaná z mikroprocesorového systému 1. Výstupní řadič 7 je tvořen logickými prvky kombinačního a sekvenčního charakteru. Jeho funkcí je vytváření řídící informace přepisu údajů do výstupního komunikačního registru 9 u selhání výstupní operace a vlastní přepis údajů do výstupního komunikačního registru 9, který je tvořen paměťovými prvky a obsahuje data vysílaná ze zařízení ven. Registr 6 potvrzení příjmu je tvořen paměťovými prvky a obsahuje data, kterými zařízení potvrzuje úspěšný příjem.

Jednotlivé bloky jsou propojeny takto:

Komunikační vstup 21 zapojení je připojen na vstup 802 vstupního komunikačního registru 8, jehož datový výstup 801 je spojen se vstupem 503 vstupního řadiče 5. Datový výstup 501 vstupního řadiče 5 je připojen na vstup 202 registru 2 vstupních dat. První řídící výstup 502 vstupního řadiče 5 je spojen s prvním vstupem 302 registru 3 potvrzení výstupní operace, druhý řídící výstup 504 vstupního řadiče 5 je připojen na vstup 601 registru 6 potvrzení příjmu, jehož výstup 602 je spojen s prvním datovým vstupem 702 výstupního řadiče 7, dále výstup 201 registru 2 vstupních dat je připojen na datový komu-

nikaační vstup 101 mikroprocesorového systému 1. Potvrzovací vstup 102 mikroprocesorového systému 1 je spojen s výstupem 301 registru 3 potvrzení výstupní operace, datový komunikační výstup 103 mikroprocesorového systému 1 je připojen na vstup 401 registru 4 výstupních dat, jehož výstup 402 je spojen s druhým datovým vstupem 701 výstupního řadiče 7. Datový výstup 703 tohoto výstupního řadiče 7 je připojen na vstup 901 výstupního komunikačního registru 9, jehož výstup 902 je spojen s komunikačním výstupem 22 zapojení. Řídící výstup 704 výstupního řadiče 7 je spojen s druhým vstupem 303 registru 3 potvrzení výstupní operace.

Zapojení pracuje takto:

Na komunikační vstup 21 zapojení jsou - například v sérioparalelní formě - přivedena data získaná z komunikačního výstupu 22 stejného zapojení. Tato data mohou představovat například ukazatele na bloky dat, umístěné v paměti přístupné oběma mikropočítačovým systémům. Délku /počet stupňů/ posuvného komunikačního registru 8 lze volit s ohledem na zpracování dávek vstupních dat. Data, přivedená z výstupu 801 vstupního komunikačního registru 8 na vstup 503 vstupního řadiče 5 jsou tímto obvodem dekodována a řadič 5 podle jejich obsahu zapíše data buď do registru 2 vstupních dat, nebo do registru 6 potvrzení příjmu nebo registru 3 potvrzení výstupní operace. Při příjmu jsou data přenášena ze vstupního komunikačního registru 8 do registru 2 vstupních dat a zároveň do registru 6 potvrzení příjmu. Data, která představují potvrzení předchozího vysílání, jsou přenesena do registru 3 potvrzení výstupní operace. Výstupy 201 a 301 registrů 2 vstupních dat a 3 potvrzení výstupní operace jsou čteny mikroprocesorovým systémem 1 a dále zpracovávány jeho programem. Při výstupu dat ze zapojení je situace následující: mikroprocesorový systém 1 vysílá data na svůj komunikační datový výstup 103, odkud jsou přenesena na vstup 401 registru 4 výstupních dat. Výstup 402 tohoto registru se spolu s výstupem 602 registru 6 potvrzení příjmu multiplexním způsobem přivádí na vstup 901 výstupního komunikačního registru 9. Jestliže na tento vstup nelze data přivést, jsou tato data přivedena na vstup 303 registru 3 potvrzení výstupní operace s označením negativního potvrzení. Zapojení tedy umožňuje, že každá vstupní i výstupní operace je potvrzena příjemcem dat.

Zapojení bude využito při číslicovém řízení obráběcích strojů.

P R E D M Ě T V Y N Á L E Z U

Zapojení pro přenos dat mezi mikroprocesorovými systémy, vyznačující se tím, že komunikační vstup /21/ zapojení je připojen na vstup /802/ vstupního komunikačního registru /8/, jehož datový výstup /801/ je spojen se vstupem /503/ vstupního řadiče /5/, datový výstup /501/ vstupního řadiče /5/ je připojen na vstup /202/ registru /2/ vstupních dat, první řídící výstup /502/ vstupního řadiče /5/ je spojen s prvním vstupem /302/ registru /3/ potvrzení výstupní operace, druhý řídící výstup /504/ vstupního řadiče /5/ je připojen na vstup /601/ registru /6/ potvrzení příjmu, jehož výstup /602/ je spojen s prvním datovým vstupem /702/ výstupního řadiče /7/, dále výstup /201/ registru /2/ vstupních dat je připojen na datový komunikační vstup /101/ mikroprocesorového systému /1/, jehož potvrzovací vstup /102/ je spojen s výstupem /301/ registru /3/ potvrzení výstupní operace, datový komunikační výstup /103/ mikroprocesorového systému /1/ je připojen na vstup /401/ registru /4/ výstupních dat, jehož výstup /402/ je spojen s druhým datovým vstupem /701/ výstupního řadiče /7/, datový výstup /703/ výstupního řadiče /7/ je připojen na vstup /901/ výstupního komunikačního registru /9/, jehož výstup /902/ je spojen s komunikačním výstupem /22/ zapojení, přičemž řídící výstup /704/ výstupního řadiče /7/ je spojen s druhým vstupem /303/ registru /3/ potvrzení

CS 268 262 B1

- 3 -

výstupní operace.

1 výkres

