

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6309991号
(P6309991)

(45) 発行日 平成30年4月11日(2018.4.11)

(24) 登録日 平成30年3月23日(2018.3.23)

(51) Int.Cl. F I
 HO 1 G 4/232 (2006.01) HO 1 G 4/12 3 5 2
 HO 1 G 4/30 (2006.01) HO 1 G 4/12 3 6 1
 HO 1 G 4/30 3 0 1 B

請求項の数 3 (全 13 頁)

(21) 出願番号	特願2016-61495 (P2016-61495)	(73) 特許権者	000204284
(22) 出願日	平成28年3月25日 (2016.3.25)		太陽誘電株式会社
(65) 公開番号	特開2017-175039 (P2017-175039A)		東京都中央区京橋二丁目7番19号
(43) 公開日	平成29年9月28日 (2017.9.28)	(74) 代理人	100145517
審査請求日	平成29年2月8日 (2017.2.8)		弁理士 官原 貴洋
		(72) 発明者	水野 高太郎
			東京都台東区上野6丁目16番20号 太陽誘電株式会社内
		(72) 発明者	加藤 洋一
			東京都台東区上野6丁目16番20号 太陽誘電株式会社内
		審査官	竹口 泰裕

最終頁に続く

(54) 【発明の名称】 積層セラミックコンデンサ

(57) 【特許請求の範囲】

【請求項1】

略直方体状のコンデンサ本体の高さ方向一面に略矩形形状の第1外部電極と略矩形形状の第2外部電極が設けられた積層セラミックコンデンサであって、

前記コンデンサ本体は、(1)誘電体層を介して交互に配された略矩形形状の複数の第1内部電極層と略矩形形状の複数の第2内部電極層とを内包する略直方体状の容量素子と、(2)前記容量素子の幅方向一面を覆う第1被覆層と、(3)前記容量素子の幅方向他面を覆う第2被覆層と、(4)前記容量素子の長さ方向一面を覆い、前記第1被覆層の長さ方向一端縁と前記第2被覆層の長さ方向一端縁とに接する第1中継層と、(5)前記容量素子の長さ方向他面を覆い、前記第1被覆層の長さ方向他端縁と前記第2被覆層の長さ方向他端縁とに接する第2中継層と、(6)前記第1中継層の外表面を覆う第3被覆層と、(7)前記第2中継層の外表面を覆う第4被覆層と、を備えており、

前記第1中継層は、前記複数の第1内部電極層の長さ方向一端縁それぞれと向き合う略矩形形状の導電性部分と、前記導電性部分の高さ方向一端縁を除く周縁を囲む難導電性部分とを有しており、

前記第2中継層は、前記複数の第2内部電極層の長さ方向他端縁それぞれと向き合う略矩形形状の導電性部分と、前記導電性部分の高さ方向一端縁を除く周縁を囲む難導電性部分とを有しており、

前記第1中継層の前記導電性部分には、前記複数の第1内部電極層の長さ方向一端縁それぞれが前記複数の第1内部電極層それぞれの幅と同等の接続幅にて接続され、

10

20

前記第2中継層の前記導電性部分には、前記複数の第2内部電極層の長さ方向他端縁それぞれが前記複数の第2内部電極層それぞれの幅と同等の接続幅にて接続され、

前記第1外部電極には、前記第1中継層の前記導電性部分の高さ方向一端縁が前記第1中継層の前記導電性部分の幅と同等の接続幅にて接続され、

前記第2外部電極には、前記第2中継層の前記導電性部分の高さ方向一端縁が前記第2中継層の前記導電性部分の幅と同等の接続幅にて接続されている、

積層セラミックコンデンサ。

【請求項2】

前記第1中継層と前記第2中継層それぞれの前記難導電性部分は、導電性を低下させるための成分を含んでいる、

請求項1に記載の積層セラミックコンデンサ。

【請求項3】

前記導電性を低下させるための成分は、前記第1中継層の前記導電性部分と前記第2中継層の前記導電性部分それぞれの主成分である金属の酸化物である、

請求項2に記載の積層セラミックコンデンサ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、略直方体状のコンデンサ本体の高さ方向一面に第1外部電極と第2外部電極が設けられた積層セラミックコンデンサに関する。

【背景技術】

【0002】

後記特許文献1の図1～図7には、前掲に関連する積層セラミックコンデンサが開示されている。この積層セラミックコンデンサは、誘電体層を介して幅方向に交互に配された略矩形状の複数の第1内部電極層と略矩形状の複数の内部電極層とを内包した略直方体状のコンデンサ本体と、コンデンサ本体の高さ方向一面に設けられた略矩形状の第1外部電極と略矩形状の第2外部電極とを備えている。各第1内部電極層はコンデンサ本体の高さ方向一面に至る略矩形状の第1引出部を有していて、各第1引出部の端縁を第1外部電極に接続されている。各第2内部電極層はコンデンサ本体の高さ方向一面に至る略矩形状の第2引出部を有していて、各第2引出部の端縁を第2外部電極に接続されている。

【0003】

前記積層セラミックコンデンサは、各第1内部電極層と各第2内部電極層が第1外部電極及び第2外部電極と略直角となる向きで配された構造であるため、各第1引出部の長さ方向寸法（幅）は各第1内部電極層の高さ方向寸法（幅）よりも狭くなり、且つ、各第2引出部の長さ方向寸法（幅）は各第2内部電極層の高さ方向寸法（幅）よりも狭くなる。依って、前記積層セラミックコンデンサにおいて小型化と大容量化の要求に応じようとすると、第1外部電極に対する各第1引出部の接続と第2外部電極に対する各第2引出部の接続が不安定になる懸念がある。

【0004】

即ち、前記積層セラミックコンデンサにおいて小型化と大容量化の要求に応じるには、各第1内部電極層の高さ方向寸法（幅）及び長さ方向寸法と各第2内部電極層の高さ方向寸法（幅）及び長さ方向寸法の縮小が必要となるが、とりわけ長さ方向寸法の縮小に伴って各第1引出部の長さ方向寸法（幅）と各第2引出部の長さ方向寸法（幅）が極端に狭くなってしまいうため、第1外部電極に対する各第1引出部の接続と第2外部電極に対する各第2引出部の接続が不安定になり易い。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2014-116571号公報

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0006】

本発明の課題は、略直方体状のコンデンサ本体の高さ方向一面に第1外部電極と第2外部電極が設けられた積層セラミックコンデンサにおいて小型化と大容量化の要求に応じる場合であっても、第1外部電極に対する各第1内部電極層の接続と第2外部電極に対する各第2内部電極層の接続のそれぞれに信頼性の高い接続を実現できる積層セラミックコンデンサを提供することにある。

【課題を解決するための手段】

【0007】

前記課題を解決するため、本発明に係る積層セラミックコンデンサは、略直方体状のコンデンサ本体の高さ方向一面に略矩形形状の第1外部電極と略矩形形状の第2外部電極が設けられた積層セラミックコンデンサであって、前記コンデンサ本体は、(1)誘電体層を介して交互に配された略矩形形状の複数の第1内部電極層と略矩形形状の複数の第2内部電極層とを内包する略直方体状の容量素子と、(2)前記容量素子の幅方向一面を覆う第1被覆層と、(3)前記容量素子の幅方向他面を覆う第2被覆層と、(4)前記容量素子の長さ方向一面を覆い、前記第1被覆層の長さ方向一端縁と前記第2被覆層の長さ方向一端縁とに接する第1中継層と、(5)前記容量素子の長さ方向他面を覆い、前記第1被覆層の長さ方向他端縁と前記第2被覆層の長さ方向他端縁とに接する第2中継層と、(6)前記第1中継層の外面を覆う第3被覆層と、(7)前記第2中継層の外面を覆う第4被覆層と、を備えており、前記第1中継層は、前記複数の第1内部電極層の長さ方向一端縁それぞれと向き合う略矩形形状の導電性部分と、前記導電性部分の高さ方向一端縁を除く周縁を囲む難導電性部分とを有しており、前記第2中継層は、前記複数の第2内部電極層の長さ方向他端縁それぞれと向き合う略矩形形状の導電性部分と、前記導電性部分の高さ方向一端縁を除く周縁を囲む難導電性部分とを有しており、前記第1中継層の前記導電性部分には、前記複数の第1内部電極層の長さ方向一端縁それぞれが前記複数の第1内部電極層それぞれの幅と同等の接続幅にて接続され、前記第2中継層の前記導電性部分には、前記複数の第2内部電極層の長さ方向他端縁それぞれが前記複数の第2内部電極層それぞれの幅と同等の接続幅にて接続され、前記第1外部電極には、前記第1中継層の前記導電性部分の高さ方向一端縁が前記第1中継層の前記導電性部分の幅と同等の接続幅にて接続され、前記第2外部電極には、前記第2中継層の前記導電性部分の高さ方向一端縁が前記第2中継層の前記導電性部分の幅と同等の接続幅にて接続されている。

【発明の効果】

【0008】

本発明によれば、略直方体状のコンデンサ本体の高さ方向一面に第1外部電極と第2外部電極が設けられた積層セラミックコンデンサにおいて小型化と大容量化の要求に応じる場合であっても、第1外部電極に対する各第1内部電極層の接続と第2外部電極に対する各第2内部電極層の接続のそれぞれに信頼性の高い接続を実現できる積層セラミックコンデンサを提供することができる。

【図面の簡単な説明】

【0009】

【図1】図1は本発明を適用した積層セラミックコンデンサを容量素子の第6面f6側から見た図である。

【図2】図2は図1に示した積層セラミックコンデンサを容量素子の第3面f3側から見た図である。

【図3】図3は図1に示した積層セラミックコンデンサを容量素子の第5面f5側から見た図である。

【図4】図4は図1のS1-S1線に沿う断面図である。

【図5】図5(A)は図2のS2-S2線に沿う断面図、図5(B)は図2のS3-S3線に沿う断面図である。

【図6】図6(A)と図6(B)それぞれは図4の部分拡大図である。

【図7】図7(A)～図7(C)は図1に示した積層セラミックコンデンサの製法例を説明するための図である。

【図8】図8(A)と図8(B)それぞれは図1に示した積層セラミックコンデンサの変形例を示す図6対応図である。

【発明を実施するための形態】

【0010】

先ず、図1～図6を用いて、本発明を適用した積層セラミックコンデンサの構造について説明する。この説明では、図1の左右方向を長さ方向と言い、図1の上下方向を幅方向と言い、図2の上下方向を高さ方向と言うと共に、各構成要素の長さ方向、幅方向及び高さ方向それぞれに沿う寸法を長さ、幅及び高さと言う。

10

【0011】

この積層セラミックコンデンサは、略直方体状のコンデンサ本体110と、コンデンサ本体110の高さ方向一面に設けられた略矩形形状の第1外部電極120と略矩形形状の第2外部電極130とを備えていて、全体寸法が長さLと幅Wと高さHによって規定されている。ちなみに、図1～図6に示した積層セラミックコンデンサの長さLと幅Wと高さHそれぞれは、例えば1000 μm と500 μm と500 μm や、600 μm と300 μm と300 μm である。なお、図1～図6には、長さLと幅Wと高さHそれぞれが長さL>幅W=高さHである積層セラミックコンデンサを描いているが、これら長さLと幅Wと高さHの関係は長さL>幅W>高さHや、長さL>高さH>幅Wの他、幅W>長さL=高さHや、幅W>長さL>高さHや、幅W>高さH>長さLであってもよい。

20

【0012】

コンデンサ本体110は、容量素子111と、第1被覆層112と、第2被覆層113と、第1中継層114と、第2中継層115と、第3被覆層116と、第4被覆層117と、によって構成されている。

【0013】

容量素子111は、略直方体状を成していて、長さ方向で向き合う第1面f1及び第2面f2と、幅方向で向き合う第3面f3及び第4面f4と、高さ方向で向き合う第5面f5及び第6面f6とを有している。容量素子111は、誘電体層(符号省略)を介して高さ方向に交互に配された略矩形形状の複数の第1内部電極層111aと略矩形形状の複数の第2内部電極層111bを内包している。各第1内部電極層111aの幅、長さ及び厚さと各第2内部電極層111bの幅、長さ及び厚さは略同じであり、各誘電体層の厚さは略同じである。ちなみに、各第1内部電極層111aの厚さと各第2内部電極層111bの厚さは、例えば0.5～2 μm の範囲内で設定されており、各誘電体層の厚さは、例えば0.5～2 μm の範囲内で設定されている。また、図7(A)からも分かるように、容量素子111の幅は第1内部電極層111aと第2内部電極層111bそれぞれの幅と略同じであり、容量素子111は第5面f5側と第6面f6側それぞれにマージン部分(符号省略)を有している。なお、図1～図6には、第1内部電極層111aと第2内部電極層111bそれぞれを10層ずつ描いているが、これらは図示の都合によるものであって、第1内部電極層111aと第2内部電極層111bの数は11層以上であってもよい。

30

【0014】

容量素子111の各第1内部電極層111aと各第2内部電極層111bを除く部分には、チタン酸バリウム、チタン酸ストロンチウム、チタン酸カルシウム、チタン酸マグネシウム、ジルコン酸カルシウム、チタン酸ジルコン酸カルシウム、ジルコン酸バリウム、酸化チタン等を主成分とした誘電体セラミックス、好ましくは比誘電率が1000以上の高誘電率系誘電体セラミックスが使用できる。また、各第1内部電極層111aと各第2内部電極層111bには、ニッケル、銅、パラジウム、白金、銀、金、これらの合金等を主成分した良導体が使用できる。

40

【0015】

第1被覆層112は、略矩形形状を成していて、容量素子111の第3面f3を密着状態で覆っている。第1被覆層112の長さ及び高さは、第3面f3の長さ及び高さと同じ

50

である。第1被覆層112の厚さは、コンデンサ本体110の幅に關与することから極力薄い方が望ましい。ちなみに、第1被覆層112の厚さは、例えば後記第3被覆層116の厚さ又は第4被覆層117の厚さの1~20倍の範囲内で設定されており、好ましくは5~20 μm の範囲内で設定されている。また、第1被覆層112には、チタン酸バリウム、チタン酸ストロンチウム、チタン酸カルシウム、チタン酸マグネシウム、ジルコン酸カルシウム、チタン酸ジルコン酸カルシウム、ジルコン酸バリウム、酸化チタン等を主成分とした誘電体セラミックス、好ましくは比誘電率が1000以上の高誘電率系誘電体セラミックス、より好ましくは容量素子111の第1内部電極層111aと第2内部電極層111bを除く部分の主成分と同じ主成分の誘電体セラミックスが使用できる。

【0016】

第2被覆層113は、略矩形形状を成していて、容量素子111の第4面f4を密着状態で覆っている。第2被覆層113の長さ及び高さは、第4面f4の長さ及び高さと同様である。第2被覆層113の厚さは、コンデンサ本体110の幅に關与することから極力薄い方が望ましい。ちなみに、第2被覆層113の厚さは、例えば後記第3被覆層116の厚さ又は第4被覆層117の厚さの1~20倍の範囲内で設定されており、好ましくは5~20 μm の範囲内で設定されている。また、第2被覆層113には、チタン酸バリウム、チタン酸ストロンチウム、チタン酸カルシウム、チタン酸マグネシウム、ジルコン酸カルシウム、チタン酸ジルコン酸カルシウム、ジルコン酸バリウム、酸化チタン等を主成分とした誘電体セラミックス、好ましくは比誘電率が1000以上の高誘電率系誘電体セラミックス、より好ましくは容量素子111の第1内部電極層111aと第2内部電極層111bを除く部分の主成分と同じ主成分の誘電体セラミックスが使用できる。

【0017】

第1中継層114は、略矩形形状を成していて、容量素子111の第1面f1を密着状態で覆い、第1被覆層112の長さ方向一端縁と、第2被覆層113の長さ方向一端縁とに接している。第1中継層114の幅は、容量素子111の第1面f1の幅と第1被覆層112の厚さと第2被覆層113の厚さとの和と、同様である。第1中継層114の高さは、容量素子111の第1面f1の高さと同様である。第1中継層114の厚さは、コンデンサ本体110の長さに關与することから極力薄い方が望ましい。ちなみに、第1中継層114の厚さは、例えば第1内部電極層111aの厚さの1~5倍の範囲内で設定されており、好ましくは0.5~5 μm の範囲内で設定されている。

【0018】

図4及び図5(A)に示したように、第1中継層114は、容量素子111の各第1内部電極層111aの長さ方向一端縁と向き合う略矩形形状の導電性部分114aと、この導電性部分114aの高さ方向一端縁を除く周縁を囲む略U字状の難導電性部分114bとを有している。ここでの「難導電性」は導電性部分114aよりも導電性が低いことを意味する他、導電性が殆どないことを意味する。導電性部分114aには、ニッケル、銅、これらの合金等を主成分とした良導体が使用でき、好ましくは第1内部電極層111aと第2内部電極層112aそれぞれの主成分と同じ主成分の良導体が使用できる。また、難導電性部分114bには、導電性を低下させるための成分、好ましくは導電性部分114aの主成分である金属の酸化物、具体的には酸化ニッケル、ニッケルマグネシウム複合酸化物等を含むものが使用できる。この第1中継層114の導電性部分114aには、各第1内部電極層111aの長さ方向一端縁が各第1内部電極層111aの幅と同等の接続幅にて接続されている。なお、第1中継層114の導電性部分114aに対する各第1内部電極層111aの長さ方向一端縁の接続幅は理想的には各第1内部電極層111aの幅となるが、実際のものでは各第1内部電極層111aの長さ方向一端縁の幅に各第1内部電極層111aの幅の $\pm 5\%$ 程度の変動が確認できたため、ここでは敢えて「各第1内部電極層111aの幅と同じ接続幅」と表現せずに「各第1内部電極層111aの幅と同等の接続幅」と表現している。

【0019】

第2中継層115は、略矩形形状を成していて、容量素子111の第2面f2と、第1被

10

20

30

40

50

覆層 1 1 2 の長さ方向他端縁と、第 2 被覆層 1 1 3 の長さ方向他端縁とを密着状態で覆っている。第 2 中継層 1 1 5 の幅は、容量素子 1 1 1 の第 2 面 f 2 の幅と第 1 被覆層 1 1 2 の厚さと第 2 被覆層 1 1 3 の厚さとの和と、略同じである。第 2 中継層 1 1 5 の高さは、容量素子 1 1 1 の第 2 面 f 2 の高さと同様である。第 2 中継層 1 1 5 の厚さは、コンデンサ本体 1 1 0 の長さに関与することから極力薄い方が望ましい。ちなみに、第 2 中継層 1 1 5 の厚さは、例えば第 2 内部電極層 1 1 1 b の厚さの 1 ~ 5 倍の範囲内で設定されており、好ましくは 0 . 5 ~ 5 μ m の範囲内で設定されている。

【 0 0 2 0 】

図 4 及び図 5 (B) に示したように、第 2 中継層 1 1 5 は、容量素子 1 1 1 の各第 2 内部電極層 1 1 1 b の長さ方向他端縁と向き合う略矩形形状の導電性部分 1 1 5 a と、この導電性部分 1 1 5 a の高さ方向一端縁を除く周縁を囲む略 U 字状の難導電性部分 1 1 5 b とを有している。ここでの「難導電性」は導電性部分 1 1 5 a よりも導電性が低いことを意味する他、導電性が殆どないことを意味する。導電性部分 1 1 5 a には、ニッケル、銅、これらの合金等を主成分した良導体を使用でき、好ましくは第 1 内部電極層 1 1 1 a と第 2 内部電極層 1 1 2 a それぞれの主成分と同じ主成分の良導体を使用できる。また、難導電性部分 1 1 5 b には、導電性を低下させるための成分、好ましくは導電性部分 1 1 5 a の主成分である金属の酸化物、具体的には酸化ニッケル、ニッケルマグネシウム複合酸化物等を含むものが使用できる。この第 2 中継層 1 1 5 の導電性部分 1 1 5 a には、各第 2 内部電極層 1 1 1 b の長さ方向他端縁が各第 2 内部電極層 1 1 1 b の幅と同等の接続幅にて接続されている。なお、第 2 中継層 1 1 5 の導電性部分 1 1 5 a に対する各第 2 内部電極層 1 1 1 b の長さ方向他端縁の接続幅は理想的には各第 2 内部電極層 1 1 1 b の幅となるが、実際のものでは各第 2 内部電極層 1 1 1 b の長さ方向他端縁の幅に各第 1 内部電極層 1 1 1 a の幅の ± 5 % 程度の変動が確認できたため、ここでは敢えて「各第 2 内部電極層 1 1 1 b の幅と同じ接続幅」と表現せずに「各第 2 内部電極層 1 1 1 b の幅と同等の接続幅」と表現している。

【 0 0 2 1 】

第 3 被覆層 1 1 6 は、略矩形形状を成していて、第 1 中継層 1 1 4 の外面を密着状態で覆っている。第 3 被覆層 1 1 6 の幅及び高さは、第 1 中継層 1 1 4 の外面の幅及び高さと同様である。第 3 被覆層 1 1 6 の厚さは、コンデンサ本体 1 1 0 の長さに関与することから極力薄い方が望ましい。ちなみに、第 3 被覆層 1 1 6 の厚さは、例えば第 1 内部電極層 1 1 1 a と第 2 内部電極層 1 1 1 b との間に介在する誘電体層の厚さの 1 ~ 1 0 倍の範囲内で設定されており、好ましくは 1 ~ 1 0 μ m の範囲内で設定されている。また、第 3 被覆層 1 1 6 には、チタン酸バリウム、チタン酸ストロンチウム、チタン酸カルシウム、チタン酸マグネシウム、ジルコン酸カルシウム、チタン酸ジルコン酸カルシウム、ジルコン酸バリウム、酸化チタン等を主成分とした誘電体セラミックス、好ましくは比誘電率が 1 0 0 0 以上の高誘電率系誘電体セラミックス、より好ましくは容量素子 1 1 1 の第 1 内部電極層 1 1 1 a と第 2 内部電極層 1 1 1 b を除く部分の主成分と同じ主成分の誘電体セラミックスが使用できる。

【 0 0 2 2 】

第 4 被覆層 1 1 7 は、略矩形形状を成していて、第 2 中継層 1 1 5 の外面を密着状態で覆っている。第 4 被覆層 1 1 7 の幅及び高さは、第 2 中継層 1 1 5 の外面の幅及び高さと同様である。第 4 被覆層 1 1 7 の厚さは、コンデンサ本体 1 1 0 の長さに関与することから極力薄い方が望ましい。ちなみに、第 4 被覆層 1 1 7 の厚さは、例えば第 1 内部電極層 1 1 1 a と第 2 内部電極層 1 1 1 b との間に介在する誘電体層の厚さの 1 ~ 1 0 倍の範囲内で設定されており、好ましくは 1 ~ 1 0 μ m の範囲内で設定されている。また、第 4 被覆層 1 1 7 には、チタン酸バリウム、チタン酸ストロンチウム、チタン酸カルシウム、チタン酸マグネシウム、ジルコン酸カルシウム、チタン酸ジルコン酸カルシウム、ジルコン酸バリウム、酸化チタン等を主成分とした誘電体セラミックス、好ましくは比誘電率が 1 0 0 0 以上の高誘電率系誘電体セラミックス、より好ましくは容量素子 1 1 1 の第 1 内部電極層 1 1 1 a と第 2 内部電極層 1 1 1 b を除く部分の主成分と同じ主成分の誘電体セラ

10

20

30

40

50

ミックスが使用できる。

【0023】

第1外部電極120は、略矩形状を成していて、コンデンサ本体110の高さ方向一面に相当する容量素子111の第5面f5の第3被覆層116側に密着状態で設けられている。第1外部電極120の幅は、容量素子111の第5面f5の幅と第1被覆層112の厚さと第2被覆層113の厚さとの和と、略同じである。第1外部電極120の長さは例えば積層セラミックコンデンサの長さLの $1/8 \sim 1/3$ の範囲内で設定されており、厚さは例えば $1 \sim 15 \mu\text{m}$ の範囲内で設定されている。また、第1外部電極120の長さ方向一端縁は、第3被覆層116の外面下まで達している。この第1外部電極120には、第1中継層114の導電性部分114aの高さ方向一端縁が第1中継層114の導電性部分114aの幅と同等の接続幅にて接続されている。なお、第1外部電極120に対する第1中継層114の導電性部分114aの高さ方向一端縁の接続幅は理想的には第1中継層114の導電性部分114aの幅となるが、実際のものでは第1中継層114の導電性部分114aの高さ方向一端縁の幅に第1中継層114の導電性部分114aの幅の $\pm 5\%$ 程度の変動が確認できたため、ここでは敢えて「第1中継層114の導電性部分114aの幅と同じ接続幅」と表現せずに「第1中継層114の導電性部分114aの幅と同等の接続幅」と表現している。

10

【0024】

第2外部電極130は、略矩形状を成していて、コンデンサ本体110の高さ方向一面に相当する容量素子111の第5面f5の第4被覆層117側に密着状態で設けられている。第2外部電極130の幅は、容量素子111の第5面f5の幅と第1被覆層112の厚さと第2被覆層113の厚さとの和と、略同じである。第2外部電極130の長さは例えば積層セラミックコンデンサの長さLの $1/8 \sim 1/3$ の範囲内で設定されており、厚さは例えば $1 \sim 15 \mu\text{m}$ の範囲内で設定されている。また、第2外部電極130の長さ方向他端縁は、第4被覆層117の外面下まで達している。この第2外部電極130には、第2中継層115の導電性部分115aの高さ方向一端縁が第2中継層115の導電性部分115aの幅と同等の接続幅にて接続されている。なお、第2外部電極130に対する第2中継層115の導電性部分115aの高さ方向一端縁の接続幅は理想的には第2中継層115の導電性部分115aの幅となるが、実際のものでは第2中継層115の導電性部分115aの高さ方向一端縁の幅に第2中継層115の導電性部分115aの幅の $\pm 5\%$ 程度の変動が確認できたため、ここでは敢えて「第2中継層115の導電性部分115aの幅と同じ接続幅」と表現せずに「第2中継層115の導電性部分115aの幅と同等の接続幅」と表現している。

20

30

【0025】

ここで、図5及び図6を用いて、第1外部電極120と第2外部電極130の態様について補足する。

【0026】

図6(A)に示した第1外部電極120は、(1)容量素子111の第5面f5に密着し、第1被覆層112の高さ方向一端縁と第2被覆層113の高さ方向一端縁と第1中継層114の高さ方向一端縁と第3被覆層116の高さ方向一端縁とに接した下地膜121と、(2)下地膜121の外面に密着した中間膜122と、(3)中間膜122の外面に密着した表面膜123と、を有する3層構造である。また、図6(B)に示した第2外部電極130は、(1)容量素子111の第5面f5に密着し、第1被覆層112の高さ方向一端縁と第2被覆層113の高さ方向一端縁と第2中継層115の高さ方向一端縁と第4被覆層117の高さ方向一端縁とに接した下地膜131と、(2)下地膜131の外面に密着した中間膜132と、(3)中間膜132の外面に密着した表面膜133と、を有する3層構造である。

40

【0027】

下地膜121及び131は例えば焼き付け膜からなり、この焼き付け膜には好ましくはニッケル、銅、パラジウム、白金、銀、金、これらの合金等を主成分した良導体で使用

50

きる。中間膜 1 2 2 及び 1 3 2 は例えばメッキ膜からなり、このメッキ膜には好ましくは白金、パラジウム、金、銅、ニッケル、これらの合金等を主成分とした良導体を使用できる。表面膜 1 2 3 及び 1 3 3 は例えばメッキ膜からなり、このメッキ膜には好ましくは銅、スズ、パラジウム、金、亜鉛、これらの合金等を主成分とした良導体を使用できる。なお、第 1 外部電極 1 2 0 と第 2 外部電極 1 3 0 は必ずしも 3 層構造である必要はなく、中間膜 1 2 2 及び 1 3 2 を除外した 2 層構造や、中間膜 1 2 2 及び 1 3 2 を 2 層以上とした多層構造や、表面膜 1 2 3 及び 1 3 3 のみとした単層構造であってもよい。

【 0 0 2 8 】

次に、前述の積層セラミックコンデンサに適した製造方法の例を、図 7 を用い、且つ、図 1 ~ 図 6 に示した符号等を適宜用いて説明する。

10

【 0 0 2 9 】

製造に際しては、誘電体セラミックス粉末、有機バインダ、有機溶剤及び各種添加剤を含有した第 1 セラミックスラリーと、第 1 セラミックスラリーに 0 . 1 ~ 3 0 a t % の範囲内で M g O 等の酸化促進剤を添加した第 2 セラミックスラリーと、良導体粉末、有機バインダ、有機溶剤及び各種添加剤を含有した電極ペーストと、良導体粉末、有機バインダ及び有機溶剤のみを含有した導体ペーストを用意する。

【 0 0 3 0 】

続いて、キャリアフィルムの表面に第 1 セラミックスラリーを塗工して乾燥することにより、第 1 シートを作製する。また、第 1 シートの表面に電極ペーストを印刷して乾燥することにより、内部電極層パターン群が形成された第 2 シートを作製する。さらに、第 1 シートの表面に導体ペーストを印刷して乾燥することにより、導体層パターン群が形成された第 3 シートを作製する。さらに、キャリアフィルムの表面に第 2 セラミックスラリーを塗工して乾燥することにより、第 4 シートを作製する。

20

【 0 0 3 1 】

続いて、第 1 シートから取り出した単位シートを所定枚数に達するまで積み重ねて熱圧着する作業を繰り返すことにより、容量素子 1 1 1 の高さ方向一方のマーヅン部分に対応する部位を形成する。続いて、第 2 シートから取り出した単位シート（内部電極層パターン群を含む）を所定枚数に達するまで積み重ねて熱圧着する作業を繰り返すことにより、容量素子 1 1 1 の第 1 内部電極層 1 1 1 a 及び第 2 内部電極層 1 1 1 b が存在する部分に対応する部位を形成する。続いて、第 4 シートから取り出した単位シートを所定枚数に達するまで積み重ねて熱圧着する作業を繰り返すことにより、容量素子 1 1 1 の高さ方向他方のマーヅン部分に対応する部位を形成する。最後に、積み重ねられた全体を本熱圧着することにより、未焼成シートを作製する。

30

【 0 0 3 2 】

続いて、未焼成シートを格子状に切断することにより、容量素子 1 1 1 に対応した未焼成素子 C E を作製する（図 7（A）を参照）。この未焼成素子 C E は、第 1 内部電極層 1 1 1 a 及び第 2 内部電極層 1 1 1 b となる複数の未焼成内部電極層 I E L 1 及び I E L 2 を有する他、酸化促進剤を含有した未焼成マーヅン部分 C E a を高さ方向他面側に有している。

【 0 0 3 3 】

続いて、図 7（A）に示した未焼成素子 C E の向きを揃えてから、各々の幅方向一面と幅方向他面に第 4 シートを押し付けて熱圧着し、熱圧着後に第 4 シートを切断することにより、未焼成素子 C E の幅方向一面に第 1 被覆層 1 1 2 となる未焼成被覆層 D L 1 を形成すると共に幅方向他面に第 2 被覆層 1 1 3 となる未焼成被覆層 D L 2 を形成する（図 7（B）を参照）。この未焼成被覆層 D L 1 及び D L 2 は酸化促進剤を含有している。

40

【 0 0 3 4 】

続いて、図 7（B）に示したものの向きを揃えてから、各々の長さ方向一面と長さ方向他面に第 3 シートの導体層パターン群側を押し付けて熱圧着し、熱圧着後に第 3 シートを切断することにより、図 7（B）に示したものの長さ方向一面に第 1 中継層 1 1 4 及び第 3 被覆層 1 1 6 となる未焼成導体層 C L 1 及び未焼成被覆層 D L 3 を形成すると共に、長

50

さ方向他面に第2中継層115及び第4被覆層117となる未焼成導体層CL2及び未焼成被覆層DL4を形成する(図7(C)を参照)。

【0035】

続いて、図7(C)に示したものをこれに含まれている誘電体セラミックス粉末と良導体粉末に応じた雰囲気下、並びに、温度プロファイルにて多数個一括で焼成(脱バインダ処理と焼成処理を含む)を行い、必要に応じて多数個一括でパレル研磨を行う。これによりコンデンサ本体110が作製される。

【0036】

前記焼成工程では、図7(C)に示した未焼成導体層CL1及びCL2それぞれに含まれる良導体粉末が例えばニッケル粉末である場合、未焼成導体層CL1及びCL2のうちの未焼成マージン部分CEaと未焼成被覆層DL1と未焼成被覆層DL2それぞれに接する部分にニッケル酸化物が積極的に生成され、これにより同部分が難導電性部分に変化する。即ち、図7(C)に示した未焼成導体層CL1と未焼成導体層CL2は、前記焼成工程を経て、導電性部分114a及び難導電性部分114bを有する第1中継層114(図5(A)を参照)と、導電性部分115a及び難導電性部分115bを有する第2中継層115(図5(B)を参照)となる。

【0037】

続いて、コンデンサ本体110の向きを揃えてから、各々の高さ方向一面に電極ペースト(前記電極ペーストと同じペースト、或いは、前記電極ペーストと良導体粉末の種類が異なる別のペースト)を塗布又は印刷して乾燥した後、焼き付け処理を行って下地膜121及び131を形成する。続いて、下地膜121及び131を覆う中間膜122及び132と表面膜123及び133をメッキ処理で形成して、第1外部電極120と第2外部電極130を作製する。

【0038】

次に、前述の積層セラミックコンデンサによって得られる主たる効果(効果e1及び効果e2)について説明する。

【0039】

(e1)コンデンサ本体110は、(1)誘電体層を介して交互に配された略矩形形状の複数の第1内部電極層111aと略矩形形状の複数の第2内部電極層111bとを内包する略直方体状の容量素子111と、(2)容量素子111の幅方向一面を覆う第1被覆層112と、(3)容量素子111の幅方向他面を覆う第2被覆層113と、(4)容量素子111の長さ方向一面を覆い、第1被覆層112の長さ方向一端縁と第2被覆層113の長さ方向一端縁とに接する第1中継層114と、(5)容量素子111の長さ方向他面を覆い、第1被覆層112の長さ方向他端縁と第2被覆層113の長さ方向他端縁に接する第2中継層115と、(6)第1中継層114の外面を覆う第3被覆層116と、(7)第2中継層115の外面を覆う第4被覆層117と、によって構成されている。

【0040】

また、第1中継層114は、複数の第1内部電極層111aの長さ方向一端縁それぞれと向き合う略矩形形状の導電性部分114aと、導電性部分114aの高さ方向一端縁を除く周縁を囲む難導電性部分114bとを有しており、第2中継層115は、複数の第2内部電極層111bの長さ方向他端縁それぞれと向き合う略矩形形状の導電性部分115aと、導電性部分115aの高さ方向一端縁を除く周縁を囲む難導電性部分115bとを有している。さらに、第1中継層114の導電性部分114aには、複数の第1内部電極層111aの長さ方向一端縁それぞれが複数の第1内部電極層111aそれぞれの幅と同等の接続幅にて接続され、第2中継層115の導電性部分115aには、複数の第2内部電極層111bの長さ方向他端縁それぞれが複数の第2内部電極層111bそれぞれの幅と同等の接続幅にて接続されている。さらに、第1外部電極120には、第1中継層114の導電性部分114aの高さ方向一端縁が第1中継層114の導電性部分114aの幅と同等の接続幅にて接続され、第2外部電極130には、第2中継層115の導電性部分115aの高さ方向一端縁が第2中継層115の導電性部分115aの幅と同等の接続幅にて

10

20

30

40

50

接続されている。

【0041】

即ち、コンデンサ本体110に、各第1内部電極層111aを各々の幅を活かして第1外部電極120に接続する役目を果たす第1中継層114の導電性部分114aと、各第2内部電極層111bを各々の幅を活かして第2外部電極130に接続する役目を果たす第2中継層115の導電性部分115aが設けられているため、各第1内部電極層111aの幅及び長さと同様に各第2内部電極層111bの幅及び長さが縮小されても、第1外部電極120に対する各第1内部電極層111aの接続と第2外部電極130に対する各第2内部電極層111bの接続が不安定になることを極力回避することができる。依って、略直方体状のコンデンサ本体110の高さ方向一面に第1外部電極120と第2外部電極130が設けられた積層セラミックコンデンサにおいて小型化と大容量化の要求に応じる場合であっても、第1外部電極120に対する各第1内部電極層111aの接続と第2外部電極130に対する各第2内部電極層111bの接続のそれぞれに信頼性の高い接続を実現できる。

10

【0042】

また、コンデンサ本体110は、第1中継層114の外面を覆う第3被覆層116と、第2中継層115の外面を覆う第4被覆層117を有していると共に、第1中継層114は導電性部分114aの高さ方向一端縁を除く周縁を囲む難導電性部分114bを有し、第2中継層115は導電性部分115aの高さ方向一端縁を除く周縁を囲む難導電性部分115bを有している。即ち、回路基板に実装するとき積層セラミックコンデンサが倒れても、第1中継層114の導電性部分114aと第2中継層115の導電性部分115aが回路基板の導体ラインや隣接する電子部品等に接触してショート等の問題を生じることが確実に防止できる。

20

【0043】

(e2) コンデンサ本体110の第1中継層114と第2中継層115それぞれの難導電性部分114b及び115bは導電性を低下させるための成分、好ましくは第1中継層114と第2中継層115それぞれの導電性部分114a及び115aの主成分である金属の酸化物を含んでいるため、この金属の酸化物によって難導電性部分114b及び115bの導電性を導電性部分114a及び115aの導電性よりも簡単、且つ、確実に低下させることができる。

30

【0044】

《変形例》

次に、前述の積層セラミックコンデンサの変形例(変形例m1及び変形例m2)について説明する。

【0045】

(m1) 図1～図6には第1被覆層112としてその高さが容量素子111の第3面f3の高さと略同じものを示し、且つ、第2被覆層113としてその高さが容量素子111の第4面f5の高さと略同じものを示したが、第1被覆層112の高さ方向一端縁の長さ方向両端部に第1外部電極120と第2外部電極130それぞれの幅方向一端縁に及ぶ略矩形形状の張り出し部分を設け、且つ、第2被覆層113の高さ方向一端縁の長さ方向両端部に第1外部電極120と第2外部電極130それぞれの幅方向他端縁に及ぶ略矩形形状の張り出し部分を設けるようにしてもよい。このようにすれば、第1外部電極120と第2外部電極130それぞれの幅が多少狭くなるものの、第1外部電極120と第2外部電極130の幅方向一端縁の少なくとも厚さ方向一部分を第1被覆層112の各張り出し部分で覆うことも可能であり、且つ、第1外部電極120と第2外部電極130の幅方向他端縁の少なくとも厚さ方向一部分を第2被覆層113の各張り出し部分で覆うことも可能である。

40

【0046】

(m2) 図1～図6には第1外部電極120の長さ方向一端縁が第3被覆層116の外面下まで達し、第2外部電極130の長さ方向他端縁が第4被覆層117の外面下まで達

50

しているものを示したが、図8(A)及び図8(B)に示したように、第1中継層114と第3被覆層116それぞれの高さを増加して増加分を容量素子111の第5面f5よりも図中下側に突出させ、且つ、第2中継層115と第4被覆層117それぞれの高さを増加して増加分を容量素子111の第5面f5よりも図中下側に突出させるようにしてもよい。このようにすれば、第1外部電極120の長さ方向一端縁の少なくとも厚さ方向一部分を第1中継層114と第3被覆層116それぞれの突出部分で覆うことができ、且つ、第2外部電極130の長さ方向他端縁の少なくとも厚さ方向一部分を第2中継層115と第4被覆層117それぞれの突出部分で覆うことも可能である。また、この変形例m2に前記変形例m1を組み合わせれば、第1外部電極120の幅方向両端縁及び長さ方向一端縁の少なくとも厚さ方向一部分を覆うことも可能となり、且つ、第2外部電極130の幅方向両端縁及び長さ方向他端縁の少なくとも厚さ方向一部分を覆うことも可能となる。

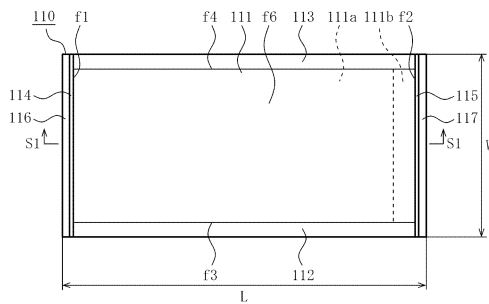
10

【符号の説明】

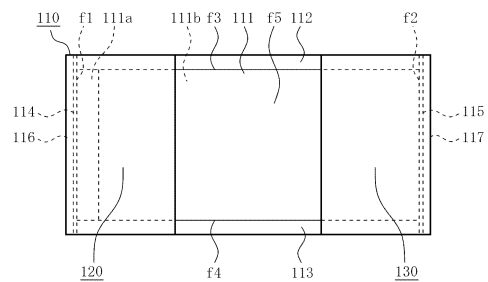
【0047】

110...コンデンサ本体、111...容量素子、111a...第1内部電極層、111b...第2内部電極層、112...第1被覆層、113...第2被覆層、114...第1中継層、114a...第1中継層の導電性部分、114b...第1中継層の難導電性部分、115...第2中継層、115a...第2中継層の導電性部分、115b...第2中継層の難導電性部分、116...第3被覆層、117...第4被覆層、120...第1外部電極、130...第2外部電極。

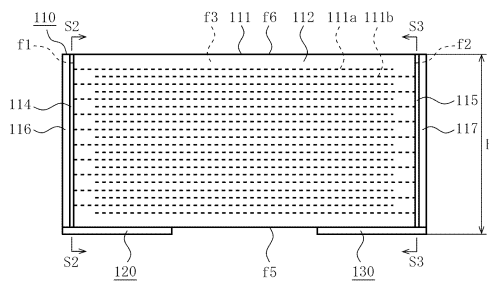
【図1】



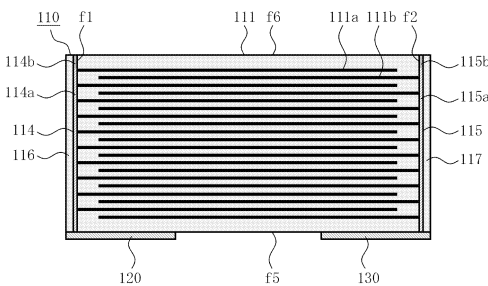
【図3】



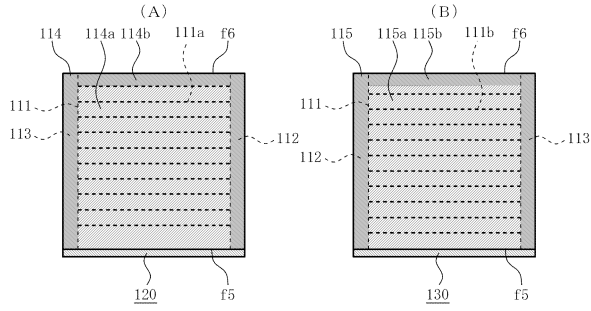
【図2】



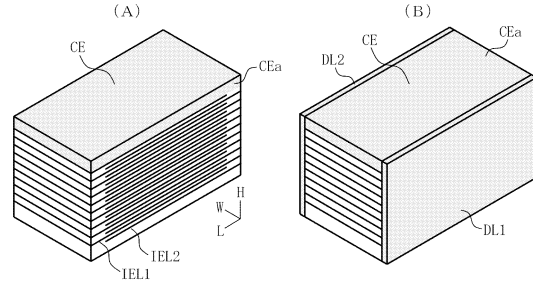
【図4】



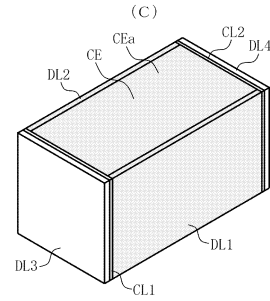
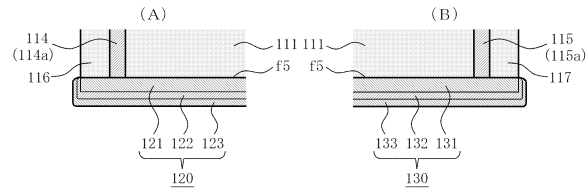
【図5】



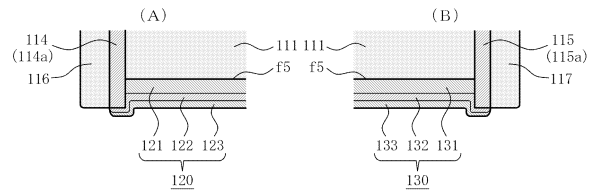
【図7】



【図6】



【図8】



フロントページの続き

(56)参考文献 特開2015 - 65284 (JP, A)
特開2015 - 90977 (JP, A)
特開2015 - 204451 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H01G4/00 - 4/40、13/00 - 17/00